

특집 : 차세대 디스플레이 모듈 및 3차원 실장을 위한 마이크로 전자 패키징기술

전자 패키징에서의 도전성 접착제 기술 동향

김 종 민

Recent Advances on Conductive Adhesives in Electronic Packaging

Jong-Min Kim

1. 서 론

전자 패키징(electronic packaging) 기술이란 반도체 IC를 봉지수지로 포장하여 IC의 최종 형태를 만드는 기술을 말하며, 가까운 일본에서는 실장이라는 의미로 반도체, 전자부품, 반도체 패키지, 프린트 배선판, 설계 등 각각의 기술을 유기적으로 연결해 최적화하는 시스템 설계의 총합이라고 정의하고 있다. 21세기에 들어서면서 혁신적인 정보기술(Information Technology)은 우리의 삶을 변화시키기 시작해 사회구조마저 변화시키기에 이르렀다. 정보통신기기의 진보에 따라 반도체 패키지의 고집적화, 고성능화, 저비용화, 소형화가 가속화되고 있다. 따라서 LSI 칩의 집적도 향상과 함께 Fig. 1에 나타낸 바와 같이 DIP(Dual In-line Package)로 대표되던 삽입형 전자 패키지로부터 QFP(Quad Flat Package), SOP (Small Outline Package)로 대표되는 표면 실장형 패키지로 전개되어 다 단자화, 미세 피치화가 전개되어 왔다. 전자 패키징 기술의 발달로 높은 입/출력 단자를 갖춘 BGA(Ball Grid Array), CSP(Chip Scale Package), FC(Flip Chip), 3-D package 등과 같은 새로운 전자 패키지 기술이 개발되고 있다¹⁾.

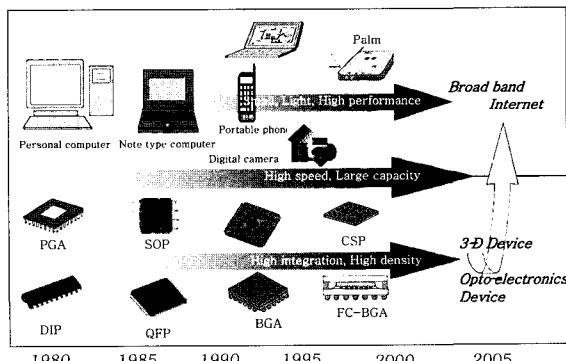


Fig. 1 Evolution of electronic packaging technology

이러한 전자 패키지 기술 중 솔더링 기술은 납이 가지는 우수한 특성²⁾으로 Sn-37Pb 공정 솔더를 이용한 기술이 폭넓게 이용되어 왔다. 그러나, 최근 Sn-37Pb 공정 솔더가 가지는 인체와 환경에 미치는 악영향과 오존층 파괴 등 심각한 환경적 문제와 국제적인 환경규제로 인해 공정 솔더를 대체할 대체 재료의 개발, 연구가 활발히 진행되고 있다. 이러한 대체 재료 개발에는 크게 두 가지로 납이 함유되지 않은 무연 솔더 개발³⁾과 도전성 접착제(Electrically Conductive Adhesive : ECA) 개발⁴⁾로 구분 지을 수 있다. 무연 솔더 중에서 현재 대표적으로 사용하고 있는 솔더는 Sn/Ag와 Sn/Ag/Cu 솔더를 들 수 있다. 그러나, 이들 솔더는 상대적으로 높은 융점(Sn/Ag: 217°C, Sn/Ag/Cu: 221°C)과 젖음성이 나쁘다고 하는 공통적인 특징이 지니고 있다.

반면에 도전성 접착제는 полимер(polymer) 기재와 도전 필러(filler) 입자의 주성분으로 구성되어 있다. 이러한 도전성 접착제는 일반 솔더에 비해 1) 저온 프로세스가 가능 (낮은 열응력), 2) 환경 친화적 (무연, 독성 금속 미함유), 3) 프로세스 간이화 (무플렉스, 세척공정 불필요), 4) 솔더링이 불가능한 재료 및 폭넓은 재료에 사용 가능, 5) 미세피치 대응 및 6) 열피로 특성 향상과 같은 장점을 가지고 있어⁵⁾ 많은 연구 개발이 활발히 진행되고 있다. 그러나, 상용화 된 도전성 접착제들은 여전히 솔더링에 비해 낮은 전기 전도도와 열 전도도, 내 충격성 및 이온 마이그레이션 등의 개선해야 할 문제점^{6,7)}들을 해결하기 위한 많은 연구가 활발히 진행되고 있다.

본고에서는 최근의 전자 패키징에서의 도전성 접착제에 관련한 연구개발 현황을 요약하고 이를 이용한 접속 기술의 동향을 분석하고 그 전망을 살펴보자 한다.

2. 도전성 접착제의 종류

도전성 접착제는 전자 패키징 산업에서 주로 다이

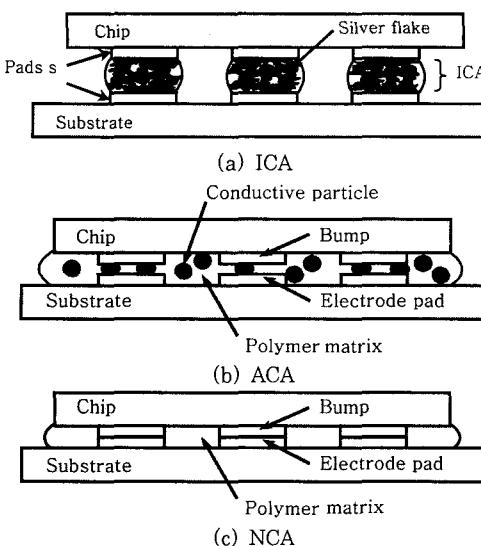


Fig. 2 Schematics of ECA flip-chip bonding

(die)를 붙이는 재료로 벌써 70년 넘게 사용되어 오고 있다. 이 도전성 접착제는 Fig. 2에 나타낸 바와 같이 전류가 모든 방향으로 흐를 수 있는 등방성 도전성 접착제 (Isotropic Conductive Adhesives : ICAs)와 오직 한 방향 즉 z축 방향으로만 흐를 수 있는 이방성 도전성 접착제 (Anisotropic Conductive Adhesives : ACAs)가 있다. 또한, 도전 필러가 함유되지 않은 비전도성 접착제(Non-Conductive Adhesives)가 있으며 각 도전성 접착제 기술의 동향에 대해 살펴보고자 한다.

3. 등방성 도전성 접착제(ICAs)

ICAs 주성분은 폴리머(polymer) 기재와 도전 필러(filler) 입자로 구성되어 있다. 폴리머 기재로는 페놀 에폭시(phenolic epoxy)와 폴리이미드(polyimide) 등과 같은 열가소성수지(thermoplastics)를 사용하고 있으며 일반적으로 에폭시(epoxy), 실리콘(silicone), 폴리우레탄(polyurethane) 등과 같은 열경화성 수지(thermosets)가 사용된다. 도전 필러는 일반적으로 수 μm -수십 μm 크기의 필러를 사용하고 있다. 도전 필러의 형상은 구형과 일반적으로 많은 점·면 접촉을 위하여 플레이크(flake) 형상의 입자를 사용하고 있다. 도전 메커니즘⁸⁾은 이 도전 필러들의 기계적/물리적 접촉에 의해 상하 두 단자 사이에 도전이 이루어지며, 필러의 함유량은 필러의 형상 및 크기에 따라 다르지만 일반적으로 30-40 vol%의 필러가 함유되어 있다.

ICAs를 이용한 접속 프로세스는 Fig. 3에 나타낸 바와 같이 일반적으로 ICAs를 전기적인 연결이 요구되는 금속패드 위에 스텐실프린팅(Stencil Printing) 공정

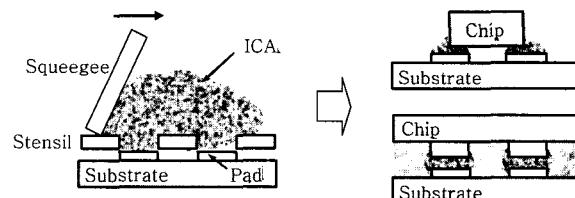


Fig. 3 Schematics of surface mount interconnection

을 통하여 국부적으로 도포한 뒤, 표면실장 부품 (Surface-mount technology: SMT)을 장착하여 리플로우 프로세스를 거쳐 열을 가하여 수지를 경화시킨다. 플립칩의 경우, 접속부의 장기적인 신뢰성을 항상 시키기 위해 별도의 언더필 공정을 필요로 한다. 위와 같은 스텐실 프린팅 기법을 통한 플립칩 접속공정은 매우 정교한 패턴의 정렬이 요구되므로 Fig. 4에 나타낸 바와 같은 플립칩 접속공정⁹⁾을 사용되기도 한다. 먼저 ICA를 칩이나 기판쪽의 접속단자에 접촉시켜 선택적으로 단자에 도포를 한 뒤 칩을 장착시킨 뒤 경화시킨다.

도전 필러의 재료로는 은(Ag), 금(Au), 구리(Cu), 니켈(Ni), 카본(carbon), 금속도금 필러 등이 사용되는데 거의 대부분의 ICAs에서는 Ag가 가지는 낮고 안정된 저항률 ($1.6\mu\Omega\cdot\text{cm}$)과 산화물의 도전특성 때문에 Ag를 도전 필러로 사용하고 있다. 최근에는 전기적/기계적 특성을 향상시키기 위해 나노입자를 이용한 연구가 활발히 진행되고 있다. Ni은 Ag에 비해 약 25% 전기저항이 크지만 값이 저렴하고 Cu보다 화학적 및 열적으로 안정성이 있어 Ni 나노입자를 이용한 ICAs가 개발되었다¹⁰⁾. 또한, 탄소나노튜브(carbon nano-tubes: CNTs)와 은 나노입자를 이용한 ICA 개발을 통해 전기적인 특성의 향상보다는 내충격성을 향상시킨 연구¹¹⁾도 소개되고 있다. 탄소나노튜브($\phi: 30\text{nm}$)에 Ag를

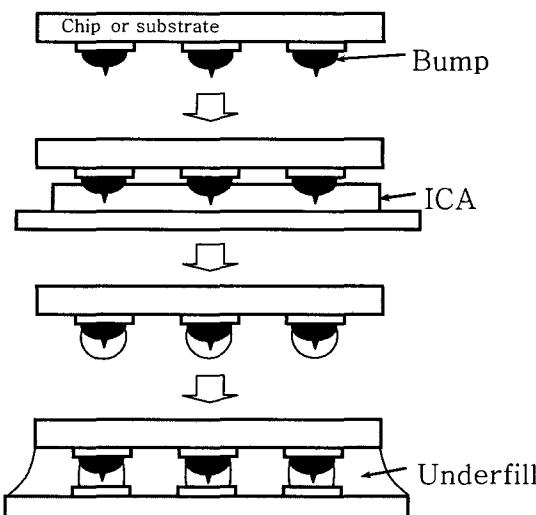


Fig. 4 A schematic of Flip-chip bonding process with ICA

코팅한 나노입자를 사용한 ICA¹²⁾와 Ag 나노와이어(nanowire)를 이용한 ICA 개발¹³⁾을 통해 전기적인 특성을 크게 향상시킨 연구결과가 보고되었다. 또한, 최근에 고용점의 금속 필러와 저용점합금 필러를 섞어 전기적인 특성을 크게 향상시킨 ICA(Fig. 5(a))¹⁴⁾, 나노 Ag 입자를 이용한 저온 소결(sintering)¹⁵⁾, 저용점 솔더 합금 입자(Cu, Zn, Ag, Cd, In, Sn, Au, Pb, Bi와 그 합금)(Fig. 5(b))만을 채용한 새로운 형태의 ICA 재료가 개발¹⁶⁾되는 등 솔더 입자의 낮은 용점을 이용한 새로운 개념의 도전성 접착제 개발을 통하여 전기적, 기계적 접합 특성을 향상시키려는 연구가 활발히 진행되고 있다. 또한, 나노 Ag 및 Au 입자를 도전성 잉크가 개발되고 있는데, 이 도전성 잉크가 가지는 단점인 접착 기능을 가미한 잉크젯 도전성 접착제¹⁷⁾가 보고되고 있다.

4. 이방성 도전성 접착제(ACAs)

ACAs 주성분은 열가소성 및 열경화성 폴리머 기재와 도전 필러(filler) 입자로 구성되어 있다. ACAs는 페이스트 상태로 프린트 또는 도포하여 사용 할 수 있는 재료인 ACPs(Anisotropic Conductive Pastes)와 필름 상태로 릴(reel)에 감길 때 서로 부착이 되지 않도록 취급을 용이하게 하기 위한 분리 필름이 부착된 ACFs(Anisotropic Conductive Films)의 형태의 재료로 구분 지을 수 있다.

ACAs는 수직방향인 Z-축으로만 도통경로를 형성하여 한쪽 방향으로만 전류가 통하게 된다. 이러한 특성으로 인해 Fig. 6에 보인바와 같이 ACAs는 기판의 전

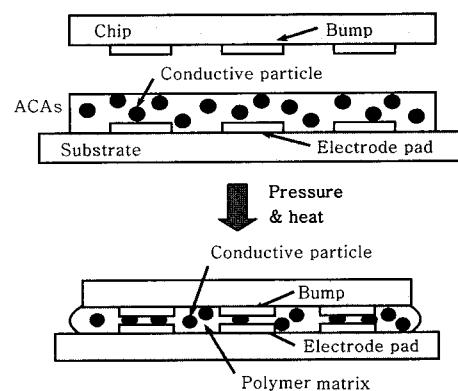


Fig. 6 A schematic of flip chip bonding with ACA

체적인 전극단자들 위에 도포하여 일괄적으로 단자들 간의 전기적 접속 및 칩과 기판간의 기계적 결합을 얻을 수 있다. 또한, ICAs와 같이 별도의 언더필 공정이 필요 없으며, 손쉽게 미세 접합부를 얻을 수 있는 특징을 가지고 있다.

ACAs의 도전 메커니즘은 전극 패드 위에 간혀진 도전 입자에 의해 기계적/물리적 접촉에 의해 이루어진다. 따라서, 최종적인 접합부의 전기적 특성은 일반적으로 패드위의 평균 필러 입자 수, 필러 입자의 압축 정도 등에 의해 결정된다. 접합부의 특성을 결정 짓는 주요변수는 1) 접합 온도와 시간, 2) 접합 압력과 압력 분포, 3) 보드(board) 및 범프(bump) 평탄도, 4) 필러 입자 분산도 및 크기 분포 등을 들 수 있다.

일반적으로 ICAs의 필러 입자 함유량에 비해 적은 5-10 vol%의 필러 입자가 함유되어 있다. ACFs는 액정 디스플레이(Liquid Crystal Displays: LCDs)와 같은 평판 디스플레이(Flat Panel Displays: FPDs)에 접합재료로 꼭넓게 사용되고 있다.

최근, 디스플레이들이 박형화, 저비용화, 저전력화 및 고성능화 되어 감에 따라 TCP (tape carrier package), COG(chip-on-glass), COF(chip-on film) 등의 다양한 패키징 기술¹⁸⁾이 개발되고 있다. Fig. 7에 ACFs

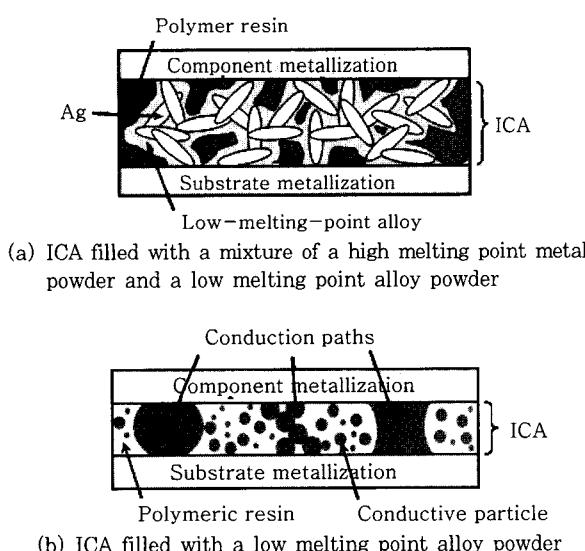


Fig. 5 Schematics of ICA bonding with low-melting point alloy filler

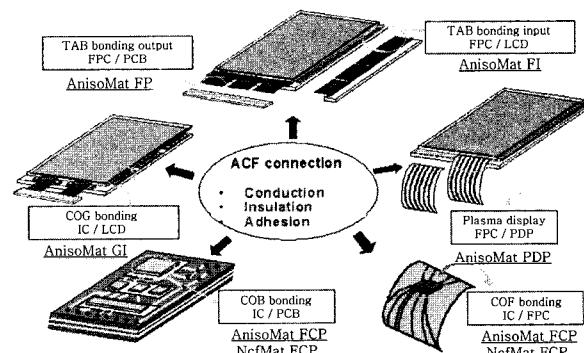


Fig. 7 Various applications of ACFs (www.telephus.com)

의 적용분야를 나타내었다. TCP 접합의 경우, 드라이버 IC가 장착된 TCP가 glass 기판위에 도포된 ACF 위에 장착된 뒤 열과 압력을 가하여 glass 기판위의 ITO(indium tin oxide) 전극과 TCP 전극사이의 압축 구속된 도전필러에 의해 접합이 이루어진다. COG 접합의 경우, glass panel에 bare chip을 직접 접합하는 방식으로 저비용으로 실장밀도를 향상시켜 LCD 모듈을 경박단소화시킬 수 있는 실장 방식이다. 그러나, LCD panel 위에 직접 실장하므로 별도의 공간이 필요하여 디스플레이의 주변이 넓어지는 단점을 가지고 있어 드라이버 IC를 집적화하고 소형화하는 패키징 기술이 활발히 연구되고 있다. 또한, 일반적으로 열팽창계수의 차이로 인해 50 μm 이하의 미세 피치에 적용하는데 큰 애로점이 있다. 이러한 초미세 피치에 ACF를 사용한 COF 접합방식이 가장 널리 사용되고 있다. COF 접합방식은 폴리이미드(polyimide) 기판 상에 bare 칩을 접합하는 방식으로 구조가 TCP와 비슷하나, 일반적으로 기판이 얇은 구리와 폴리이미드의 이중 구조로 되어있어 삼중구조(구리, 접착제, 폴리이미드)의 TCP에 비해 뛰어난 유연성과 고온특성을 가지고 있다.

ACAs에는 굉장히 다양한 종류와 형태의 도전 입자를 사용하고 있는데 일반적으로 도전입자에 사용되는 재료는 Fig. 8에 보인바와 같이 1) Ag, Ni, C 등과 같은 도전 입자, 2) Au가 도금된 금속(Ni, titanium oxide 등) 플라스틱(acrylic rubber, polystyrene 등) 입자와 3) 위의 두 재료의 입자들 위에 절연막을 입힌 입자가 있다. 이중 금속이 아닌 재료위에 Ag, Ni, Au가 도금된 형태가 가장 일반적인 형태의 필러로 사용되었다.

최근에는 낮은 밀도 특성을 가지는 플라스틱 입자에 Ni, Au, Ni/Au 도금된 도전 입자와 미세피치화의 진전에 따라 인접한 단자와의 도전입자에 의한 전기적 단락을 최소화하기 위해 도전 입자에 절연막을 형성시킨 입자들도 널리 사용되고 있다. 일반적으로 ACAs를 통한 접합부의 전기적 접속은 솔더링과 같이 솔더와 단자간의 금속학적(metallurgical) 결합이 아닌 칩과 기판의 전극 사이에 구속된 필러의 기계적/물리적 접촉에 의해 이루어진다. 따라서, 일반적으로 낮은 전기전도도와 불안정한 전기적 특성을 가지고 있다. 궁극적으로

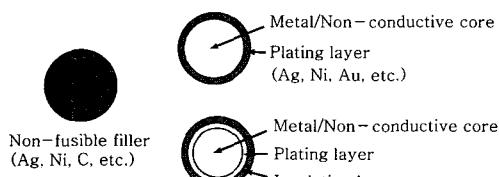


Fig. 8 Schematics of conductive particle structure

기존의 솔더링 수준의 높은 전기전도도와 안정된 전기적 특성을 얻기 위해서는 접착제 내에서 금속학적 결합을 통해 전기적 접속구조를 형성하여야 할 필요가 있다. 이에 솔더 입자가 함유된 ACAs¹⁹⁾에 대한 연구가 지속적으로 진행되고 있다. 이러한 솔더 입자들 중에서 Sn/52In ($T_m=118^\circ\text{C}$), Sn/58Bi($T_m=139^\circ\text{C}$) 솔더 재료가 낮은 응점 특성 때문에 널리 사용되고 있다.

이러한 다양한 도전입자를 사용하여 Fig. 9에 나타낸 것처럼 접합부의 전기적 특성을 향상시키기 위한 접속프로세스가 개발되었다. Figure 9는 도전입자가 포함되지 않은 층과 포함된 층으로 구성이 된 이층(double-layer) 구조의 ACF²⁰⁾와 도전입자가 포함된 층의 상하에 도전입자가 포함되지 않은 층과 포함된 층으로 구성된 3층 구조의 ACF²¹⁾의 접속프로세스를 도식화한 것이다.

이 프로세스는 칩 범프 간 공간이 도전입자가 포함되지 않은 접착제로 채워지고 단층(single-layer) ACF에 비해 단자 사이에 효과적으로 필러를 구속시키며, 이 간혀진 필러 입자의 수를 늘려 전기적 특성 향상을 꾀하고 있다. 또한, 나노 Ag 입자를 이용한 소결(sintering) 프로세스²²⁾를 통해 저온에서 단자간에 솔더 접합부와 같은 금속학적 결합을 통해 전기적 특성을 크게 개선하였다. 저용점 솔더 합금 입자를 함유한 ACA를 이용하여 솔더 필러 입자와 접촉할 단자에 금속간 화합물을 형성하지 않도록 하는 비반응(non-reactive) 접속 프로세스²³⁾(Fig. 10(a))와 최근에는, 저용점 솔더 합금 입자(Cu, Zn, Ag, Cd, In, Sn, Au, Pb, Bi와 그 합금) 만을 채용한 새로운 형태의 ACA를 이용하여 접착제 내에 균일 분산된 저용점 솔더 합금 입자들의 표면장력과 접착제의 유동성을 이용하여 전극단자에 선택적으로 전기적인 접속을 꾀하는 프로세스(Fig. 11(b))²⁴⁾가 소개되기도 하였다. Fig. 12에 저용점 솔더(Sn/58Bi) 합금입자를 이용한 ACF

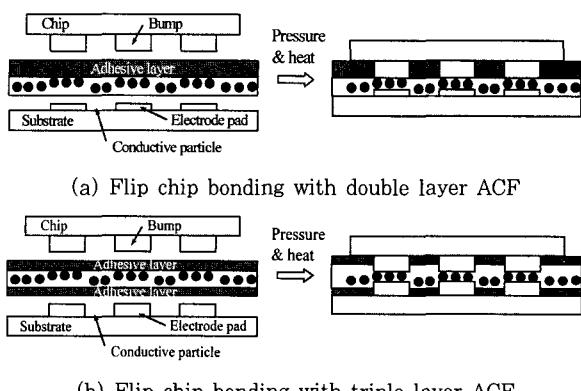


Fig. 9 Schematics of flip chip bonding with multi-layered ACFs

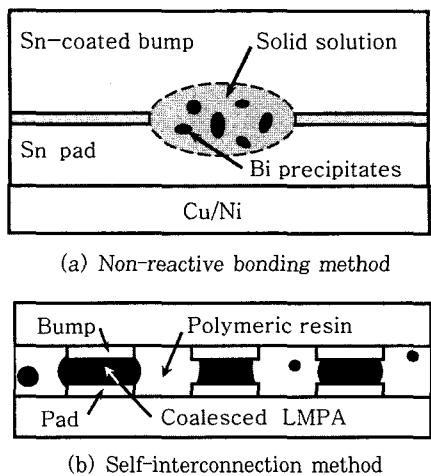


Fig. 10 Schematics of bonding method with solder-filled ACFs

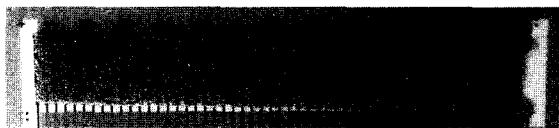


Fig. 11 ACF using low melting point alloy

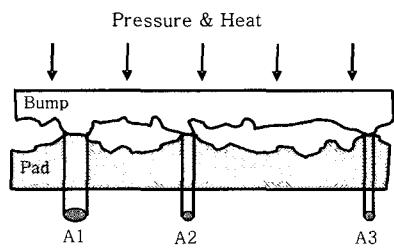


Fig. 12 Schematic of contact formation in NCAs

를 나타내었다.

또한, 범프가 형성된 웨이퍼 위에 ACF를 도포한 뒤 다이싱(dicing) 하여 칩을 제작하는 웨이퍼 레벨 패키징 기술¹⁸⁾ 개발을 통해 기존의 ACF 접합 공정을 간이화한 새로운 개념의 접합기술이 소개되기도 하였다.

이상과 같이 ACA가 가지는 낮은 전기전도도, 불안정한 전기적 특성을 개선하기 위한 필러의 재료, 형상개발 및 폴리머 주재의 성능향상을 위한 연구가 활발히 진행되고 있다. 또한, 저온프로세스, 열적 성질의 향상, 고주파/고전력 대응, 미세 피치 대응을 위한 ACAs 개발 및 공정개발 연구가 활발히 진행되고 있다.

5. 비전도성 접착제(NCAs)

NCAs는 도전 입자가 포함되지 않은 접착제로 두 단자간의 절연층을 형성한다. NCAs를 이용한 접합의 도전은 Fig. 12에 나타낸 바와 같이 접촉하는 두 단자에

가해진 열과 압력에 의해 단자가 밀착하게 된다. 밀착된 단자 표면의 돌기간의 국부적인 접촉면은 압력에 따라 많아지고 넓어져 A1, A2, A3와 같이 형성된 접촉면을 통하여 전류가 흐르게 된다. 따라서, 고신뢰성의 NCAs 접합부를 형성하기 위해서는 1) 단자의 평탄도(coplanarity), 2) 단자에 가해지는 압력 및 온도, 3) 두 단자간의 열팽창계수 등을 고려해야 할 필요가 있다²⁵⁾.

일반적으로 Au 범프가 전연성이 크고, 내산화 특성이 우수하여 널리 사용되고 있으나 저비용의 Cu, Sn, Sn 도금 및 솔더 도금된 범프가 저가의 패키징 기술로 많은 연구가 진행되고 있다.

NCAs를 이용한 접합기술은 다른 ECAs 접합기술과 비교해 단락의 위험이 거의 없고 극미세피치 접합부(패드 패턴 설계에 의존)를 형성할 수 있는 장점을 가지고 있다. 그 밖의 장점으로는 공정이 간편하며, 저온 공정이 가능하고 폭넓은 접합재료에 적용이 가능하다는 장점을 가지고 있다. 그러나, NCAs를 이용한 접합부은 금속학적 결합이 아닌 기계적/물리적 접촉에 의해 형성되므로 불안정한 전기적/기계적 특성을 나타낸다. 이러한 접합부의 특성으로 일반적으로 접합부에 수분이나 응력 완화에 의한 계면 박리(delamination), 단자간의 오픈(opening), 접합부의 균열(crack) 등과 같은 파괴모드가 발생한다. 이와 같은 접합부의 불안정한 전기적/기계적 특성을 보완하기 위해 비도전성 실리카(SiO₂) 입자를 분산시켜 접합부에 앵커(anchor) 효과를 이용하여 칩과 기판의 열팽창계수 차이에 의한 접합부의 전단응력을 최소화시켜 접합강도를 향상시키려는 연구²⁶⁾가 보고되었다. 최근에는 NCA 내에서 경화반응 중에 화학반응으로 나노입자(5-20nm)를 생성시켜 기존의 NCA 접합기술과 비교하여 낮은 압력으로 접합부를 형성시켜 전기적인 특성을 향상시키고자 하는 연구⁹⁾가 소개 되었다.

6. 요약

도전성 접착제는 많은 잠재적인 우수한 특성으로 응용범위가 점차로 확대되어 가고 그 시장 규모가 증가하는 추세에 있다. 본 논문에서는 전자패키징에서 널리 사용되어 오던 기존의 솔더를 대체하는 재료로서 도전성 접착제의 기술 동향에 대해 살펴보았다. 최근, 기존의 ECAs의 도전매커니즘(도전입자의 기계적/물리적 접촉)에 기인한 문제점을 극복하기 위한 나노입자를 사용한 여러형태의 ECAs와 접속 기술들이 활발히 개발되고 있다. 앞서 언급한 바와 같이, ECAs가 가지는 낮은 전기전도도와 불안정한 전기적 특성을 향상시키기 위한 개선하기 위한 도전입자 및 폴리머 주재의 성능향

상을 위한 연구가 활발히 진행되고 있지만 이러한 문제점을 극복할 새로운 재료의 개발 및 공정에 대한 연구가 필요한 것으로 판단된다. 또한, 최근 급속하게 전개되고 있는 전자 패키징 분야의 경박단소화, 고기능화, 다기능화 추세에 따른 미세피치화, 고전력/고주파 대응, 발열 문제 등의 해결할 수 있는 새로운 재료 및 공정에 대한 연구 개발은 가속화 될 것으로 보인다.

후기

이 논문은 2005년도 중앙대학교 학술연구비(일반연구비) 지원으로 수행되었으며, 관계자 여러분께 감사를 드립니다.

참고문헌

1. I. Anjoh, A. Nishimura and S. Eguchi, IEEE Trans. Electron Devices, **45-3** (1998), 743
2. M. Abtew and G. Selvaduray, Mater. Sci. and Engineer. :R Rep., **27** (2000), 95
3. K. Suganuma, Current Opinion in Solid State & Materials Science, **5** (2001), 55
4. J. C. Jagt, P. J. M. Beris and G. F. C. M. Lijten, IEEE Trans. CPMT- Part B, **18-2** (1995), 292
5. D. Wojciechowski, J. Vanfleteren, E. Reese and H.-W. Hagedorn, Microelec. Relia., **40** (2000), 1215
6. J. C. Jagt, IEEE Trans. CPMT Part A, **21-2** (1998), 215
7. Y. Li, K.-S. Moon, C. P. Wong, Science, **308-5727** (2005), 1419
8. J. Liu (Eds.) : Conductive Adhesives for Electronics Packaging, Electrochemical Publications Ltd., 1999, 36
9. Y. Li, C. P. Wong, Mater. Sci. and Engineer. :R Rep., **51** (2006), 1
10. C. F. Goh, H. Yu, S. S. Yong, S. G. Mhaisalkar, F. Y. C. Boey and P. S. Tae, Mater. Sci. and Engineer. B, **117** (2005), 153
11. M. Keil, B. Bjarnason, B. Wickstrom and L. Olsson, Adv. Packag., **10-9** (2001)
12. H. P. Wu, X. J. Wu, M. Y. Ge, G. Q. Zhang, Y. W. Wang and J. Jiang, Composites Sci. and Technol., **67** (2007), 1182
13. H. P. Wu, J. F. Liu, X. J. Wu, M. Y. Ge, Y. W. Wang, G. Q. Zhang and J. Z. Jiang, Int. J. Adhesion & Adhesives, **26** (2006), 617
14. K. S. Moon, J. Wu and C. P. Wong, IEEE Trans. Components and Packag. Technol., **26-2** (2003), 375
15. H. J. Jiang, K.-S. Moon, J. Lu and C. P. Wong, J. Electron. Mater., **34** (2005), 1432
16. J. M. Kim, K. Yasuda and K. Fujimoto, J. Elec. Mater., **33-11** (2004), 1331
17. J. Kolbe, A. Arp, F. Calderone, E. M. Meyer, W. Meyer, H. Schaefer and M. Stuve, Microelec. Relia., **47** (2007), 331
18. M. J. Yim and K. W. Paik, Int. J. Adhesion & Adhesives, **26** (2006), 304
19. J. Liu (Eds.) : Conductive Adhesives for Electronics Packaging, Electrochemical Publications Ltd., 1999, 153
20. J. H. Lau : Flip Chip Technology, McGraw Hill, 1996, 301
21. M. J. Yim, J. Elecon. Mater., **33-1** (2004), 76
22. C. Gallagher, G. Matijasevic and J. F. Maguire, Proc. of 47th IEEE Electron. Compon. and Technol. Conf., (1997), 554
23. J. Kivilahti and P. Savolainen, J. Elec. Manufac., **5** (1995), 245
24. J. M. Kim, K. Yasuda and K. Fujimoto, J. Electron. Mater., **34-5** (2005), 600
25. J. Liu (Eds.) : Conductive Adhesives for Electronics Packaging, Electrochemical Publications Ltd., 1999, 313
26. M. J. Yim, J. S. Hwang, W. S. Kwon, K. W. Jang and K. W. Paik, IEEE Trans. Electron. Packag. Manufac., **26-2** (2003), 150



- 김종민(金鍾珉)
- 1972년생
- 중앙대학교 기계공학부 조교수
- 마이크로시스템 패키징
- e-mail : 0326kjm@cau.ac.kr