

해외기사 소개

## 3상 가변속 구동장치 구성의 대안

김 경 화

(서울산업대 교수)

앞으로는 IEEE Spectrum, IA magazine, PELS newsletter 등 해외의 유익한 기사를 번역하여 소개할 예정입니다.

첫 번째로 소개하는 본 원고는 2006년 IEEE Industry Application Magazine, 3, 4월호의 pp. 71~83에 실린 Christian Klumpner, Frede Blaabjerg, 및 Paul Thoegersen의 "Alternate ASDs"에 대한 주요 내용을 간단히 번역한 것입니다.

현재, 표준 가변속 구동 장치(Adjustable Speed Drives, ASDs)는 주로 다이오드 정류기와 PWM 전압원 인버터로 구성된다. 일반적으로 DC 링크 커패시터에 저장되는 에너지는 크며 다이오드 정류기를 통해 흐르는 전류의 피크치를 줄이고 입력 전류의 THD(Total Harmonic Distortion)을 줄이기 위해 무거운 철심 초크가 필요하다.

계통과 연결 시 더 좋은 상호작용을 부가하도록 하는 새로운 규제로 인해 ASD 제조업체는 점점 더 입력전류의 품질 특성을 향상시키기 위해 그들의 제품에 큰 변화를 가하도록 강요받고 있다. 이러한 점들은 DC 링크 전압의 제어와 불평형 전압원에 의한 더 좋은 특성과 같은 다른 장점을 제공한다. 이 원고는 하드웨어 요구, 성능 비교, 자석의 크기, 및 효율에 대한 분석을 통해 Integrated motor drives를 위한 3상 ASD 구성의 대안을 연구해 보고자 한다.

### 1. 배경

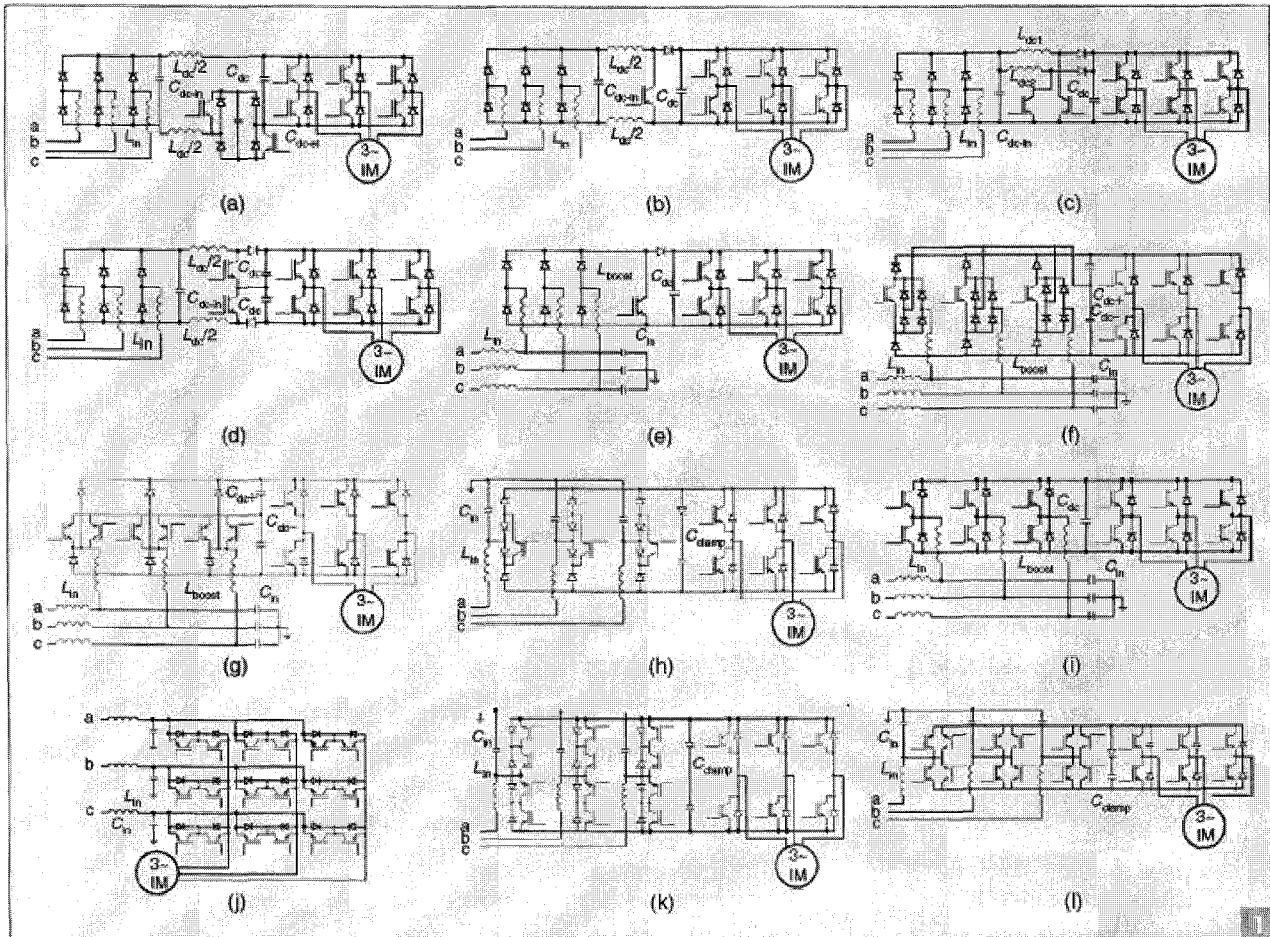
산업체에서 제조된 1세대 Integrated motor drives는

ASD의 개발 20년 후 등장했다. 1세대 드라이브는 표준형 주파수 변환기인 다이오드 정류기와 전압원 인버터를 사용하여 성공적으로 설계하였으며 전동기에 적절히 장착되기 위해 전동기와 같이 설계되었다. 또한, 진동, 열 방출, 먼지나 습한 산업체 환경의 전자 기기 작동과 같은 문제를 해결하기 위해 특별한 조치가 취해져 왔다. 현재까지 컨버터를 계통에 연결할 때의 높은 THD를 갖는 입력 전류와 불평형 전압원에 대한 고 민감도는 아직 해결되지 않은 주제이다.

Integrated motor drives를 위한 차세대 주파수 변환기에서는 컨버터 토폴로지를 선택하는데 있어서 컨버터의 수명, 계통 연결 시의 더 좋은 성능(전류의 낮은 THD와 전압 불평형에 대한 강인성 등), 두개의 하위 시스템인 주파수 변환기와 전동기 사이의 더 좋은 조합이 중요해질 것으로 기대된다.

전해 커패시터를 필름 커패시터로 대체하기 위해서는 더 작은 크기의 수동 소자로 동작할 수 있는 컨버터 토폴로지가 필요하며 계통과의 더 좋은 상호작용을 위해서는 EMI(Electromagnetic interference) 문제를 야기할 수도 있는 다른 회로 수단이 필요하게 된다. 이 원고에서는 차세대 ASD의 가능한 선택을 분석하고자 하며 토폴로지, 성능, 손실 분석, 및 하드웨어 소모량 등이 분석된다.

드라이브의 입력 전류 측면에서, 다이오드 정류기의 DC 혹은 AC 측에서 입력 전류의 5차, 7차, 11차 및 13차의 고조파를 제한하기 위해 인더터가 광범위하게 사용되고 있다. 이 해법은 간단하고 효과적이지만 큰 인더터의 크기를 필요로 하며 드라이브 전체의 물리적 치수를 증가시키는 요인이 된다.



Candidate ASD topologies under study: (a) with electronic inductor in dc-link; (b) with a CCM boost converter; (c) with two interleaved CCM parallel boost converters; (d) with a three-level CCM boost converter; (e) with a DCM boost converter; (f) with a Vienna rectifier; (g) with a three-level PWM rectifier with RB-IGBTs; (h) three-phase buck converter; (i) back-to-back VSI; (j) matrix converter; (k) two-stage DPEC; (l) two-stage DPEC with RB-IGBTs.

그림 1 가능한 12가지 ASD 토플로지

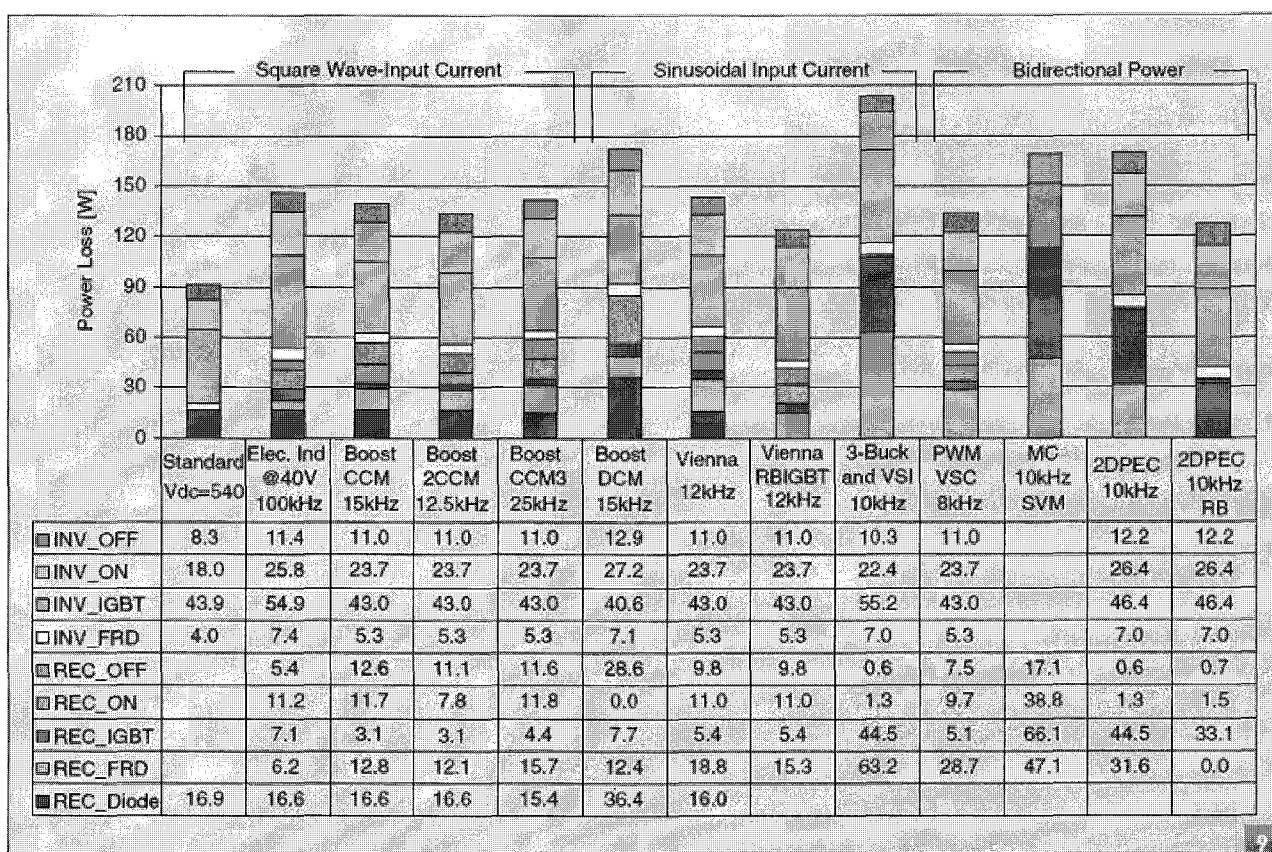
또한, 이 기법은 허용 가능한 한도로(보통 THD=40%) 전류의 왜곡을 줄일 뿐 정현파 입력 전류의 수준으로의 향상은 불가능하다. 계통 측에서 인더턴스를 추가하여 얻어지는 것 보다 더 좋은 입력 전류 파형이 필요한 경우에 능동적인 기법이 더 좋다. 그림 1은 원문의 저자가 특성에 따라 3개의 그룹으로 구분한 연구를 위해 선택된 가능한 12가지 ASD 전력 변환기 토플로지이다. 이하 내용에서는 3개 그룹의 간단한 특징 및 종류가 기술된다.

## 2. 구형파 입력 전류를 갖는 ASD 토플로지

이 종류는 다이오드 정류기와 VSI를 갖는 ASD 토플로지

로 다이오드 브리지와 DC 링크 커패시터에 삽입된 보조 컨버터를 가지며 이는 구형파 형의 입력 전류를 얻기 위해 DC 링크 커패시터로 전류의 연속적인 도통을 제공한다. 이러한 종류는 입력 전류의 THD가 약 30% 정도로 줄어들고 약 10%까지의 불평형 전압원에 대해 강인한 특성을 주며 수동 필터링에 비해 인더터의 크기를 줄이는 것이 가능하다는 장점을 준다. 이러한 기능을 구현하기 위해 다음의 보조 컨버터 토플로지가 사용될 수 있다.

- Electronic 인더터 (그림 1(a))
- 연속 도통 모드 (CCM)의 부스트 컨버터 (그림 1(b))
- 2 Interleaved CCM 부스트 컨버터 (그림 1(c))



Distribution of semiconductor losses [W] at rated output power (4500 W). Meaning of symbols: REC-rectification stage, INV-Inversion stage, conduction losses refer to the normal diodes (only rectifier)/IGBT/FRD device and switching losses to their type (ON = turn-on, OFF = turn-off).

그림 2 각 컨버터 토플로지에 대한 반도체 소자 손실 분포

### - 3 레벨 CCM 부스트 컨버터 (그림 1(d))

각각의 토플로지에 해당하는 동작 및 상세 특성, 불평형 전압원에서의 시뮬레이션 결과 및 입력 전류의 THD 특성은 원문을 참고하기 바란다.

### 3. 정현파 입력 전류를 갖는 ASD 토플로지

이 종류는 상당히 많은 변화를 포함하며 이를 위해서는 표준의 다이오드 정류기가 다음 회로에 의해 대체되어야 한다.

- 불연속 도통 모드의 (DCM) 부스트 컨버터 (그림 1(e))
- Vienna 정류기 (그림 1(f))
- Reverse blocking (RB) IGBT를 갖는 3 레벨 PWM 정류기 (그림 1(g))

### - 3상 벽 컨버터 (그림 1(h))

마찬가지로 각 토플로지에 해당하는 동작 및 상세 특성, 불평형 전압원에서의 시뮬레이션 결과 및 입력 전류의 THD 특성은 원문에 잘 나타나 있다.

### 4. 정현파 입력 전류를 갖는 회생 ASD 토플로지

이 종류는 회생 제동 능력에 주로 관심을 가지는 소비자를 위한 응용으로 이러한 토플로지는 다음과 같다.

- Back-to-back 전압원 컨버터 (그림 1(i))
- Matrix 컨버터 (그림 1(j))
- 2단 DPEC (Direct Power Electronics Converter) (그림 1(k))
- Reverse blocking (RB) IGBT를 갖는 2단 DPEC (그림 1(l))

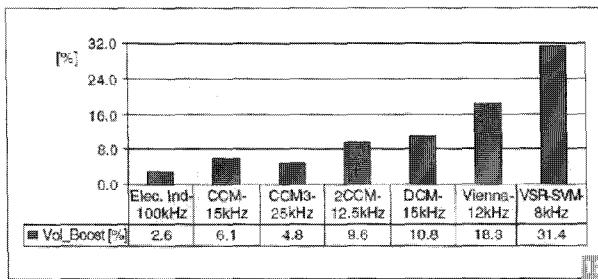


그림 3 표준형 컨버터 체적 대비 페라이트 코어 부스트 인덕턴스의 상대적 체적 추정치

각 토플로지에 해당하는 동작 및 상세 특성, 불평형 전압 원에서의 시뮬레이션 결과 및 입력 전류의 THD 특성은 원문에 잘 나타나 있다.

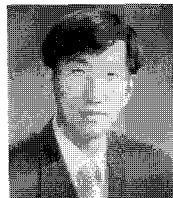
그림 2는 각각의 12가지 컨버터 토플로지에 대한 정격 전력에서 전동기 동작 시의 반도체 소자 손실을 나타낸다. 사용한 정격 전력 값은 4500W이며 12 가지 토플로지에서 사용한 정류기 및 인버터의 단계별 손실이 나타나 있다.

그림 3은 주요 컨버터 토플로지에서 필요한 부스트 인덕턴스의 크기를 나타낸다. 이 크기는 표준형 컨버터 체적 (Volume) 대비 페라이트 코어로 구성된 부스트 인덕턴스가 차지하는 체적의 추정치를 이용하여 표현되어 있다.

## 5. 결 론

이 원고는 ASD의 손실, 입력전류의 THD 측면 및 전원 전압의 불평형 관점에서 차세대 Integrated motor drives 용 컨버터 토플로지를 제시하기 위해 저자 Christian Klumpner, Frede Blaabjerg, 및 Paul Thoegersen가 2006년 IEEE Industry Application Magazine, 3, 4월 호에 기고한 “Alternate ASDs”에 대한 주요 내용을 전력 전자학회 회원에게 간단히 번역하여 소개하고자 기술되었으며 원문에서 저자는 ASD의 여러 관점에서 차세대 ASD를 위한 컨버터 토플로지를 분석하였다. 계통 측 성능이 시뮬레이션에 의해 분석되었으며 손실이 계산되었고 부스트 인덕턴스의 크기와 손실 등을 제시하였다. ■

## 〈저 자 소 개〉



김경화(金庚和)

1969년 3월 11일생. 1991년 한양대 전기공학과 졸업(학사). 1993년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1998년 동 대학원 졸업(박사). 현재 서울산업대학교 전기공학과 전임강사.