

Interleaved 부스트 컨버터의 새로운 전류 분배 기법

閔炳善*, 朴南柱**, 玄東石†

A Novel Current Sharing Technique for Interleaved Boost Converter

Byung-Sun Min, Nam-Ju Park and Dong-Seok Hyun

요 약

본 논문에서는 캐리어 상승 기울기 보상을 통한 교호 승압 컨버터(Interleaved Boost Converter: IBC)의 새로운 전류 분배 기법을 제안한다. 교호 승압 컨버터는 저 전압 입력을 상승시키면서 대전류 출력 운용이 가능한 DC/DC 컨버터로서 단일 컨버터에 비해 다양한 장점을 갖고 있으나, 병렬로 연결된 모듈 간 전류의 분배가 여전히 주요한 문제로 남아있다. 제안한 기법은 이러한 문제를 해결하기 위해 마스터-슬레이브 전류 분배 기법에 근거하여 병렬로 연결된 모듈 간 전력과 상전류를 균등하게 제어할 수 있다. 기존의 균등 전류 분배 기법과 달리 슬레이브 모듈에 사용된 스위칭 소자의 전류 정격이 마스터 모듈 대비 상대적으로 낮은 스위칭 소자가 사용되었다 하더라도 제안한 기법을 통해 최적의 전류 분배를 이룰 수 있다. 제안한 기법의 유효성을 보이기 위해 시뮬레이션과 실험을 통해 이를 검증하였다.

ABSTRACT

This paper introduces a new current sharing technique to Interleaved Boost Converter (IBC) using carrier slope control. The IBC is able to boost the input voltage and operates at higher current levels and has various advantages over a single power module. However, how to balance the current each module is still important problem. To solve this problem, the proposed technique can distribute the power and load current equally based on master-slave current sharing method. Unlike a conventional approach, this technique can be extended even though the current stress of switching components at slave modules is significantly smaller than that of the master module. The simulation and the experimental results are presented to show the validity.

Key Words : Boost Converter, Interleaved, Parallel, Carrier Control

1. 서 론

전원 공급 장치의 모듈화에 의한 병렬운전은 다수의 낮은 정격 소자를 병렬연결 함으로서 대 전류 시스템 설계 시 열 설계(Thermal Design)가 용이하다는 장점을 갖는다. 또한, 각 전원 모듈의 규격화로 유지, 보수가 편리하며, 미래의 확장 가능성에 대한 여유 및 신뢰도 증진을 위한 여분의 전원에 대한 유연성으로 각 컨버터 모듈은 설계 시 최적의 용량으로 설계됨으로써

†교신저자 : 한양대 전기제어생체 공학부 교수
E-mail : dshyun@hanyang.ac.kr

*학생회원, 한양대 대학원 전기공학과 석사과정

**정회원, 한양대 대학원 전기공학과 박사과정

접수일자 : 2006. 12. 1 1차 심사 : 2007. 1. 31
2차 심사 : 2007. 2. 20 심사완료 : 2007. 2. 26

비용 면에서 가장 효과적인 설계가 가능하다.^[1] 이러한 병렬 운전의 다양한 기법 중 교호(Interleaved) 방식의 컨버터는 입출력 리플을 줄이고, 스위칭 손실을 줄이면서, 출력 단 인덕터의 크기를 줄일 수 있는 장점으로 널리 사용된다.^[2-5] 그 중에서 입력 전압이 사용하려는 출력 전압보다 낮고 대전류 시스템의 운용에는 교호 방식의 부스트 컨버터(IBC)가 적합한 모형이라 할 수 있다. 교호 방식의 부스트 컨버터는 상호 연관된 스위칭 기법을 필요로 하며, 등가 스위칭 주파수를 증대시키기 위해서 각 컨버터의 스위칭 신호에 $2\pi/N$ radian의 위상차를 필요로 한다.^[3-4] IBC의 여러 다양한 장점에도 여전히 문제로 대두되는 것은 병렬로 연결된 모듈 간 전류의 분배이다. 모듈 간 전류가 균등하게 분배되지 않으면 하나 혹은 그 이상의 모듈이 전류 정격 한도에서 동작되어 열 설계가 어려워진다. 이러한 이유로 모듈 간 전류의 균등 제어 기법에 대해서 현재까지도 활발한 연구가 진행되고 있다.^[6-9]

본 논문은 IBC에서 캐리어 기율기 보상을 통한 새로운 전류 분배 기법을 제안하고자 한다. 제안한 기법은 마스터, 슬레이브 전류 분배 기법에 근거하여 부하로 공급하는 기준 전류를 마스터로 설정하고 다른 모듈의 전류는 마스터 컨버터의 전류와 같아지도록 하는 능동적인 부하 전류 분담 제어 방식을 사용한다.^[8] 기존에 제안된 방식과 달리 본 논문에서 제안한 방식은 모듈 간 전류의 균등 제어뿐만 아니라, 병렬로 연결된 모듈의 전류 정격이 마스터의 전류 정격보다 상대적으로 낮은 소자가 사용되어도 소자 정격에 따르는 전류 분배 제어가 가능하다. 그림 1은 본 논문에서 제안된 이러한 의도적 전류 분배의 효과를 보이기 위해 2-모듈의 마스터와 슬레이브 간의 부하에 따른 전류 분배를 도식적으로 나타낸 것이다. 만약, 마스터 대비 1/4의 전류 정격을 갖는 스위칭 소자가 슬레이브에 병렬로 연결 되었을 시, 균등 전류 분배 제어만을 사용한다면 슬레이브의 전류는 I_{SLAVE} 와 같이 4A 이상의 부하에서 슬레이브 단 열적 스트레스가 최대가 될 것이다. 하지만 I_{NEW_SLAVE} 와 같이 I_{MASTER} 와 I_{NEW_SLAVE} 를 전 부하에서 4:1 전류 분배 제어를 이룬다면, 병렬로 연결된 슬레이브 단 스위칭 소자의 열적 스트레스는 전 부하에서 최소가 된다. 제안된 캐리어 보상 기법을 이용한 전류 분배율은 그림 1에 보여진 4:1 뿐만이 아니라, 병렬로 연결된 스위칭 소자의 임의 전류 정격에 대해서도 캐리어 기율기 보상 전압의 조정으로 제어가 가능하다. 제안한 기법의 유효성을 보이기 위해 시뮬레이션과 실험을 통해 이를 검증 하였다.

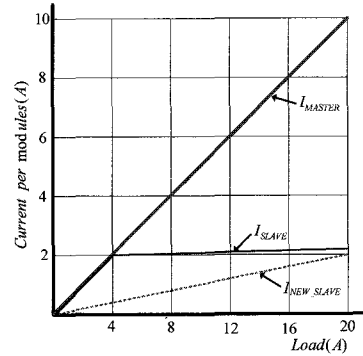


그림 1 전류 분배 제어 (I_{MASTER} ver. I_{SLAVE})
Fig. 1 Current sharing control of I_{MASTER} ver. I_{SLAVE}

2. 제안한 전류 분배 기법

2.1 실제적인 부스트 컨버터의 등가 모델

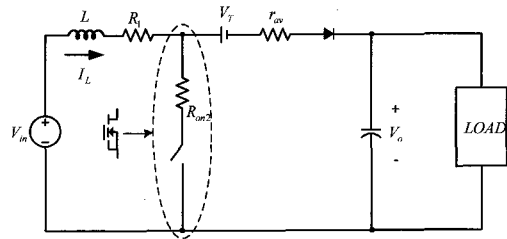


그림 2 부스트 컨버터의 등가 모델
Fig. 2 Equivalent model of boost converter

그림 2는 본 논문에 사용된 기생 항목(Parasitic item)을 고려한 부스트 컨버터의 등가 모델이다. MOSFET은 R_{on2} 와 이상적인 스위치로, 다이오드는 이상적인 다이오드 및 문턱전압(V_T)과 평균 교류 저항(r_{av})으로 등가화 되었으며, R_L 은 인덕터 내부 저항 및 PCB 레이아웃 상의 저항을 나타낸다. 기생항목을 고려한 그림 2 부스트 컨버터 등가회로의 시비율(D)은 다음과 같이 표현될 수 있다

$$D = \frac{V_o - V_{in} + I_L(R_L + r_{av}) + V_T}{V_o + I_L(r_{av} - R_{on2})} \quad (1)$$

여기서, V_{in} 은 컨버터 입력전압, V_o 는 컨버터 출력 전압, I_L 은 인덕터 전류를 나타낸다. 식 (1)에 나타난 바와 같이 I_L 이 커질수록 R_L , R_{on2} , r_{av} 와 같은 기생 항목의 영향이 커지게 되어 시비율(D)에 영향을 준다.

시비율에 대한 기생항목의 영향은 모듈 간 전류 분배에 영향을 주게 되어, 병렬로 연결된 모듈 간 기생항목의 차로 인해 전류 불균형이 발생될 수 있다. 따라서, 전류 분배 제어를 위해서는 기생항목 들에 의한 시비율의 영향을 반드시 고려해야 한다.

2.2 부스트 컨버터의 모듈 전류 검출 방법

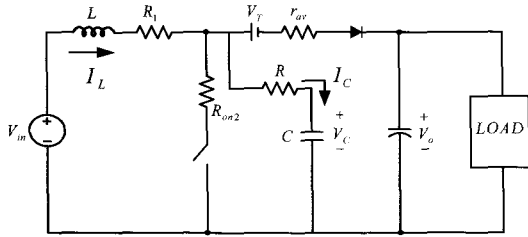


그림 3 부스트 컨버터의 전류 검출 회로
Fig. 3 Current sensing circuit of boost converter

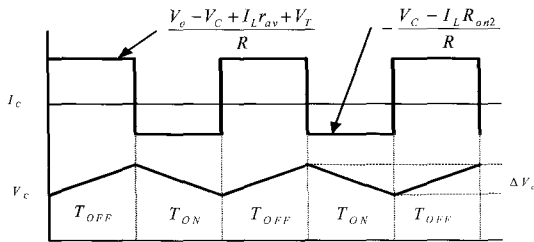


그림 4 캐패시터(C) 전류 및 전압 파형
Fig. 4 Capacitor(C) current & voltage waveform

그림 3은 그림 2의 기생항목을 고려한 부스트 컨버터 등가 모델에서 인덕터 전류 검출을 위해 구성된 회로이다. 먼저, 그림 4와 같이 스위치 ON, OFF시 캐패시터(C)에 충전 방전되는 전압을 표현하면 다음과 같다.

$$\Delta V_c = \frac{(V_{c(avg)} - I_L R_{on2})}{RC} \cdot T_{on} \quad (2)$$

$$= \frac{(V_o - V_{c(avg)} + I_L r_{av} + V_T)}{RC} \cdot T_{off} \quad (3)$$

여기서, T_{on} 은 스위치의 ON시간을, T_{off} 는 스위치의 OFF 시간을 나타낸다.

같은 방식으로 그림 3에서 인덕터(L)에 충전 방전되는 전류는 다음과 같이 표현 할 수 있다.

$$\Delta I_L = \frac{V_{in} - I_L(R_1 + R_{on2})}{L} \cdot T_{on} \quad (4)$$

$$= \frac{V_o - V_{in} + I_L(R_1 + r_{av}) + V_T}{L} \cdot T_{off} \quad (5)$$

컨버터의 시비율(D)은 다음과 같이 표현된다.

$$D = \frac{T_{on}}{T_s} = \frac{T_{on}}{T_{on} + T_{off}} \quad (6)$$

식 (2)-(5)를 컨버터의 시비율을 구하기 위한 식 (6)에 대입하면 다음과 같다.

$$D = \frac{V_o - V_{in} + I_L(R_1 + r_{av}) + V_T}{V_o + I_L(r_{av} - R_{on2}) + V_T} \quad (7)$$

$$= \frac{V_o - V_{c(avg)} + I_L r_{av} + V_T}{V_o + I_L(r_{av} - R_{on2}) + V_T} \quad (8)$$

식 (7)-(8)로부터 V_c 의 평균전압은 식 (9)와 같으며, 인덕터 평균전류는 식 (10)과 같다.

$$V_{c(avg)} = V_{in} - I_L R_1 \quad (9)$$

$$I_{L(avg)} = \frac{V_{in} - V_{c(avg)}}{R_1} \quad (10)$$

식 (10)으로부터 인덕터 평균 전류는 R_1 에 의해서만 영향을 받고 R 과 C 의 정확도나 R_{on2} , r_{av} 에 영향을 받지 않으면서 평균 전류 $I_{L(avg)}$ 가 검출됨을 알 수 있다. 이는 그림 3에 구성된 RC 회로에 의해 간단히 인덕터 평균 전류가 캐패시터 평균 전압 $V_{c(avg)}$ 로 검출됨을 나타낸다. R_{on2} , r_{av} 와 같은 기생 항목들은 반도체 특성으로 제어 및 측정이 용이하지 않다는 단점과 달리 R_1 은 인덕터 제조업체 및 PCB 레이아웃 상에서 모듈 간 동일하게 만들 수 있는 요소이다. V_{in} 은 모듈 간 동일하므로, R_1 만 모듈 간 동일하면 모듈의 인덕터 평균 전류가 간단히 검출된다. 본 논문에서는 R_1 을 모듈 간 동일한 값으로 가정하였다.

2.3 캐리어 보상 기법

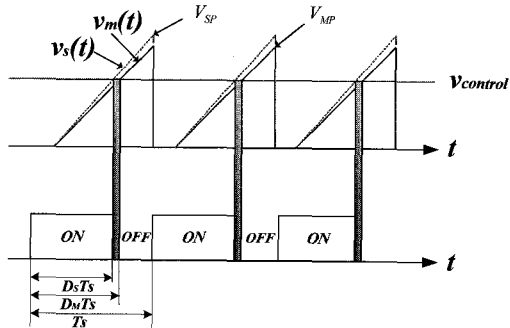


그림 5 캐리어 상승 기울기 변화에 따른 시비율 변화
Fig. 5 Duty ratio versus carrier slope

그림 5는 캐리어 기울기 변화로 인해 시비율이 변화됨을 나타낸다. 여기서 V_{MP} 는 마스터 캐리어의 첨부치를, V_{SP} 는 슬레이브 캐리어의 첨부치를 나타낸다. $v_{control}$ 과의 교차 지점에서 마스터 캐리어 $v_m(t)$ 에 의한 시비율은 $D_M T_s$ 로, 슬레이브 캐리어 $v_s(t)$ 에 의한 시비율은 $D_S T_s$ 로 결정된다. 본 논문에서 제안한 기법은 마스터 캐리어의 기울기는 고정되고, 슬레이브 캐리어의 첨부치가 전류 분담율에 따라 변경된다. 슬레이브 캐리어의 첨부치 변화로 시비율이 변경되므로 슬레이브 단 전류를 슬레이브 캐리어의 기울기 변화를 통해 이룰 수 있다. 마스터와 슬레이브의 전류 분담율은 균등 전류 분담 (마스터 : 슬레이브 = 1:1) 뿐만 아니라 8:2, 7:3, 6:4 등과 같이 슬레이브 단 부품 소자 정격에 따라 임의의 전류 분담 비율로 전류 제어가 가능하다.

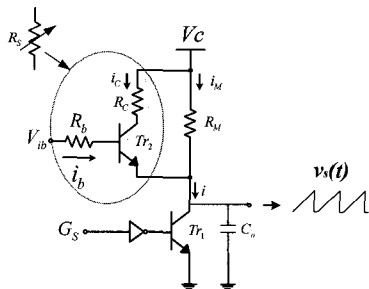


그림 6 슬레이브 캐리어의 생성
Fig. 6 Generation of slave carrier $v_s(t)$

그림 6은 슬레이브 캐리어 $v_s(t)$ 의 생성을 나타낸 것이다. 슬레이브 캐리어의 첨부치는 V_{ib} 출력 전압 레벨에 의해 결정된다. T_{r2} 의 베이스 전류가 V_{ib} 출력 전

압 레벨에 의해 i_c 전류가 제어되면, 전류 i 는 i_c 와 i_m 의 합이기 때문에 슬레이브 게이트 신호(G_s) ON시 T_{r1} 이 OFF 되어 C_o 에 충전되는 전류 $i (= i_c + i_m)$ 가 변화게 된다. 이 때문에 식 (11)에 나타난 바와 같이 슬레이브 캐리어의 상승 기울기(dv_s/dt)가 변화게 된다. 전류 i_c 의 변화는 그림 6과 같이 R_s 의 가변저항으로 등가화 될 수 있다.

$$\frac{dv_s}{dt} = \frac{i}{C_o} \tag{11}$$

여기서, C_o 는 캐리어 출력 단 커패시터로 모듈 간 동일한 값으로 가정하였다.

2.4 시뮬레이션 모델 및 제어기 구성

그림 7은 제안된 2-채널 IBC에서 기생항목을 표시한 시뮬레이션 모델이다. 여기서 G_M , G_S 는 마스터와 슬레이브의 게이트 신호를, V_{CM} , V_{CS} 는 컨버터 인덕터 전류 검출을 위한 RC 네트워크의 캐패시터(C) 전압을 나타낸다. 일반적인 인덕턴스 허용 편차를 감안한 시뮬레이션 모델에 대한 파라미터는 표 1과 같다.

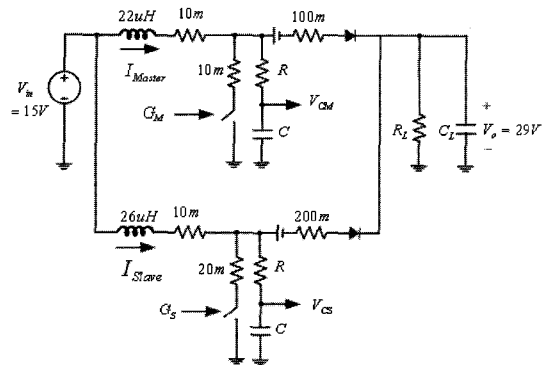


그림 7 2-CH IBC의 시뮬레이션 모델
Fig. 7 Simulation model with 2-CH IBC

표 1 시뮬레이션 파라미터
Table 1 Parameter For Simulation

PARAMETER	VALUE
V_{in}	입력전압 15[V]
V_o	출력전압 29[V]
f_s	스위칭 주파수 100[kHz]
L_M	마스터 인덕터 22[uH]
L_S	슬레이브 인덕터 26[uH]
C_L	출력 캐패시터 1000[uF]

그림 8은 전류 분담율에 따라 시비율을 생성하기 위한 2-모듈 컨버터의 게이트 신호 생성 블록을 나타낸다. 기준 전압(V_{ref})을 추종하기 위해 컨버터 출력전압(V_o)과 기준 전압과의 오차(e) 정보가 PI 제어기 및 리미터를 거쳐 마스터 모듈은 마스터 캐리어인 $v_m(t)$ 와 슬레이브 모듈은 슬레이브 캐리어 $v_s(t)$ 와 비교되어 시비율을 생성한다. 이 때, Interleaved 방식으로 시비율을 생성하기 위해서는 마스터의 게이트 신호와 슬레이브 게이트 신호간에 위상차를 두어야 하는데, 다상(N)에 따른 위상차는 다음과 같다.

$$\phi = \frac{2\pi}{N} \quad (12)$$

여기서, N =병렬로 연결된 컨버터의 수를 나타내므로, 2-모듈에서 $N=2$ 이다.

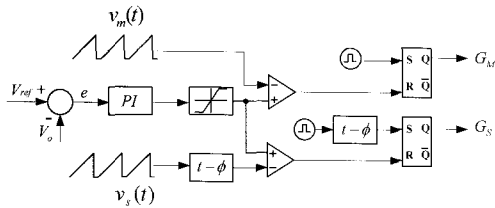


그림 8 제안한 2-모듈 IBC의 게이트 신호 생성 블록도
Fig. 8 The proposed generation block of gate signal with 2-CH IBC

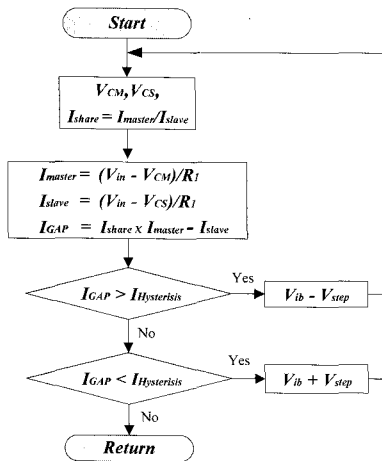


그림 9 제안한 전류 분담 제어 프로세스
Fig. 9 Proposed current sharing control process

그림 9는 마스터, 슬레이브 간 전류 분담율(I_{share})과 모듈에서 검출된 캐패시터 전압 V_{CM} , V_{CS} 정보를 이용

한 전류 분담 제어 프로세스이다. 모듈에서 검출된 캐패시터 전압 V_{CM} , V_{CS} 을 이용하여 실제 전류(I_{master} , I_{slave})를 산출하고, I_{GAP} 을 전류 제어 허용폭($I_{Hysteresis}$)으로 제어하기 위해 슬레이브 캐리어의 기울기를 변화시킨다. 슬레이브 캐리어 기울기를 변화시키기 위해서는 V_{ib} 전압을 V_{step} 의 단계로 상승 혹은 하강시키면서 전류 편차(I_{GAP})을 전류 제어 허용폭($I_{Hysteresis}$)으로 제어한다.

3. 시뮬레이션 결과

3.1 전류 분배 제어

그림 10, 그림 11은 그림 7의 시뮬레이션 모델 및 표 1의 파라미터를 이용한 시뮬레이션 결과이다. 그림 7의 시뮬레이션 모델에서 인덕터 값, 스위치 ON 저항(R_{on2}), 평균 교류 저항(r_{av})을 마스터와 슬레이브 간 다르게 적용하여, 기생항목의 편차에 의한 제한한 제어기의 전류 분배 동작을 확인하였다. 그림 10 및 그림 11의 시뮬레이션 결과 파형에 나타난 바와 같이 제어기 동작전의 파라미터 차에 의한 전류의 불균등이 제어기가 동작되면서 균등 전류 분배 및 8:2 전류 분배 제어 지령에 따라 전류 분배가 이루어짐을 확인할 수 있다. 그림 12, 그림 13은 균등 전류 분배 제어기를 동작시키면서, 부하를 12A에서 70A로 가변 시킨 후 정상상태에서 모듈의 전류 및 출력 전압을 나타낸 파형이다. 70A 부하에서도 마스터와 슬레이브 간 피크 전류만 100mA 정도의 차이를 보일 뿐 평균 전류는 모듈 간 큰 차이 없이 제어됨을 알 수 있다. 여기서, 모듈 간 피크전류의 차는 그림 7의 시뮬레이션 모델에서 인덕터의 값을 달리 했기 때문에 발생하는 현상으로 마스터 대비 $\pm 20\%$ 의 인덕턴스 허용 편차를 갖는다.

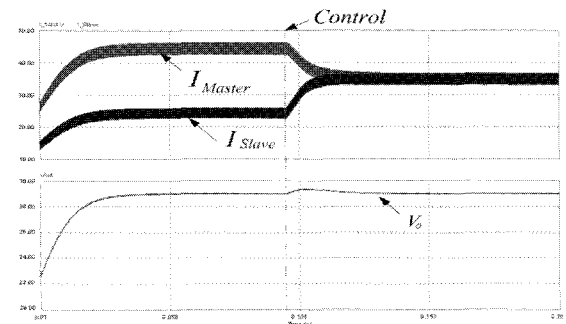


그림 10 균등 전류 분배 결과(10A/div, 2V/div)
Fig. 10 Equal current sharing result (10A/div, 2V/div)

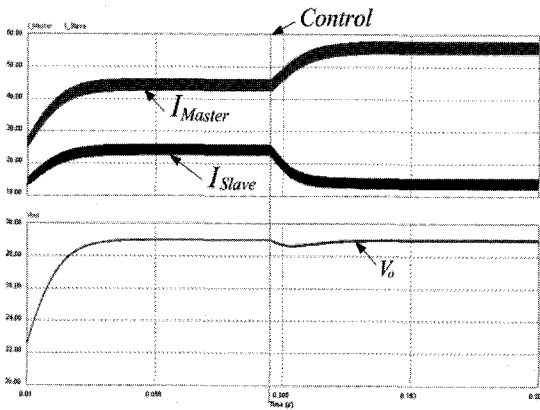


그림 11 8:2 전류 분배 결과 (10A/div, 2V/div)
 Fig. 11 Intended current sharing result (8:2) (10A/div, 2V/div)

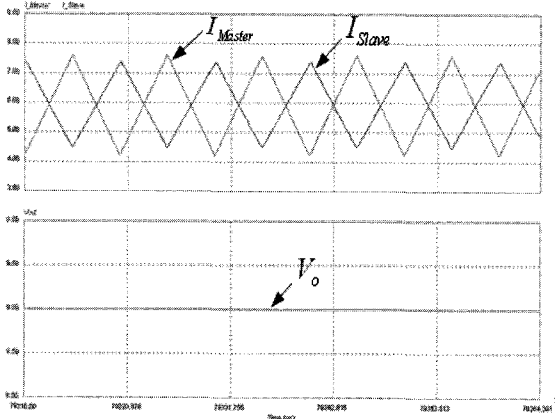


그림 12 균등 전류 분배 (부하 12A) (1A/div, 0.5V/div)
 Fig. 12 Equal current sharing (at 12A) (1A/div, 0.5V/div)

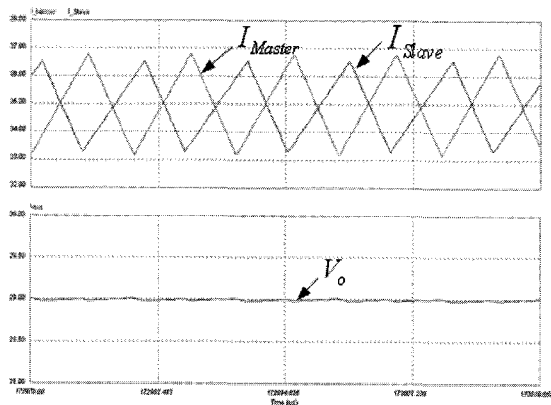


그림 13 균등 전류 분배(부하 70A) (1A/div, 0.5V/div)
 Fig. 13 Equal current sharing (at 70A) (1A/div, 0.5V/div)

그림 14, 그림 15는 균등 전류 분배 제어기를 동작 시키면서, 입력 전압 가변 시 정상 상태에서 모듈의 전류 및 출력 전압을 나타낸 파형이다. 입력 전압이 변화되어도 평균 전류는 모듈 간 큰 차이 없이 제어됨을 알 수 있다.

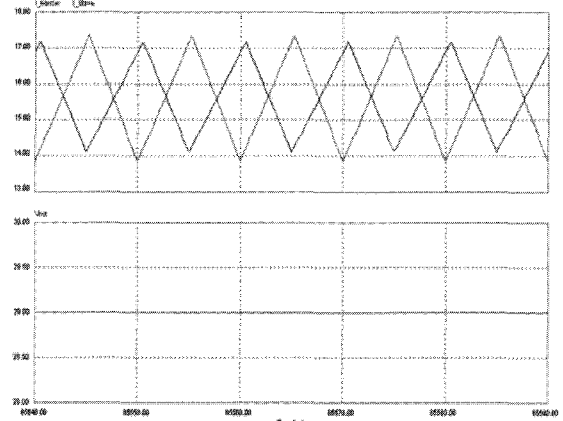


그림 14 균등 전류 분배 ($V_{in} = 15V$) (1A/div, 0.5V/div)
 Fig. 14 Equal current sharing ($V_{in} = 15V$) (1A/div, 0.5V/div)

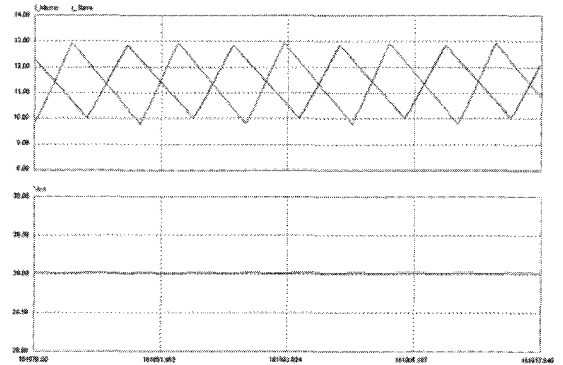


그림 15 균등 전류 분배 ($V_{in} = 20V$) (1A/div, 0.5V/div)
 Fig. 15 Equal current sharing ($V_{in} = 20V$) (1A/div, 0.5V/div)

3.2 파라미터 편차에 따른 전류 분배 분포

그림 16 및 표 2는 파라미터 편차에 따른 전류 분배의 분포를 알아보기 위한 시뮬레이션 모델 및 이에 사용된 파라미터를 나타낸 것이다. 슬레이브 단 인덕터 (L_2)의 인덕턴스는 마스터 대비 최대 +20%까지 편차를 주었으며, 스위치의 On 저항(R_{on2})과 다이오드의 평균 교류 저항(r_{av})은 각각 최대 +40%까지 편차를 주어

제안한 균등 전류 분배 제어기의 동작 하에서 전류 분배 정밀도를 확인하였다.

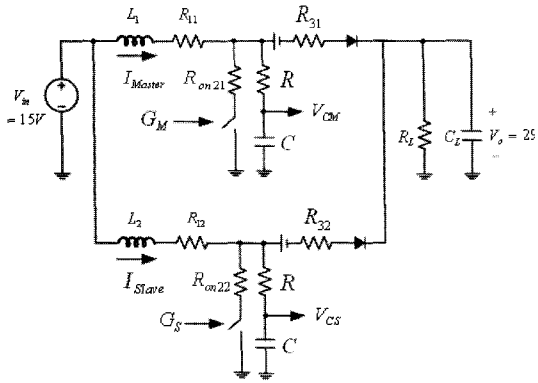


그림 16 시뮬레이션 모델
Fig. 16 Simulation model

표 2 시뮬레이션 파라미터
Table 2 Parameter For Simulation

Inductance(uH)		R _{on2} ohm		r _{av} ohm		Diff.	Remark
L1	L2	R21	R22	R31	R32	-	
22	22	0.01	0.01	0.1	0.1	0%	
22	23.1	0.01	0.01	0.1	0.1	+5%	그림 17
	24.2					+10%	
	25.3					+15%	
	26.4					+20%	
22	22	0.01	0.011	0.1	0.1	+10%	그림 18
			0.012			+20%	
			0.013			+30%	
			0.014			+40%	
22	22	0.01	0.01	0.1	0.11	+10%	그림 19
					0.12	+20%	
					0.13	+30%	
					0.14	+40%	

식 (10)에서 보듯이 파라미터 편차의 영향 없이 평균 전류가 검출되기 때문에 그림 17, 그림 18 및 그림 19의 마스터-슬레이브 간 전류 분포 결과와 같이 모듈의 평균 전류가 제안한 제어기에서 전류 제어 허용폭 이내로 제어됨을 확인할 수 있다. 다만, 다이오드의 평균 교류 저항에 대해서는 식 (1)의 r_{av} 가 커질수록 시비율(D)에 주는 영향이 R_{on2} 보다 크기 때문에 두 모듈 모두 평균 전류가 약간 증가하지만, 모듈 간 평균 전류 분배는 크게 영향을 받지 않음을 알 수 있다.

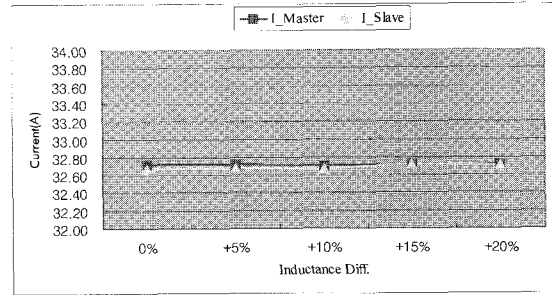


그림 17 인덕턴스 편차에 따른 전류 분배 분포
Fig. 17 Current distribution according to inductance difference

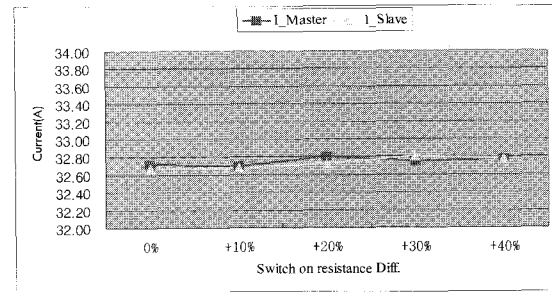


그림 18 스위치 on 저항 편차에 따른 전류 분배 분포
Fig. 18 Current distribution according to switch on resistance difference

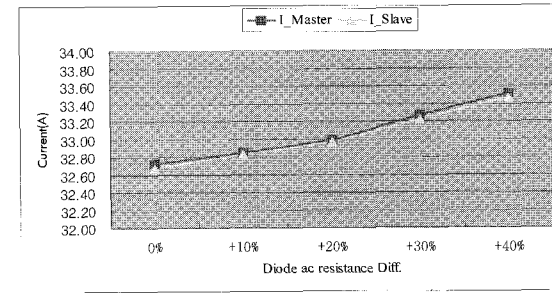


그림 19 다이오드 평균 교류 저항 편차에 따른 전류 분배 분포
Fig. 19 Current distribution according to diode ac resistance difference

4. 실험 결과

그림 20, 그림 21은 실험결과로서 균등 전류 분배 제어 하에서 부하를 6A에서 12A로 변경시켰을 시 정상 상태에서 모듈의 전류 및 출력 전압 파형이다. 시뮬레이션 결과와 같이 부하가 변동되어도 모듈 간 평균 전류 분배가 균등하게 동작됨을 알 수 있다.

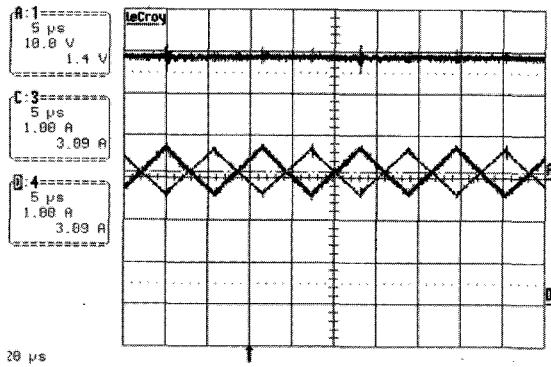


그림 20 균등 전류 분배 (부하 6A) (1A/div, 10V/div)
 Fig. 20 Equal current sharing (at 6A) (1A/div, 10V/div)

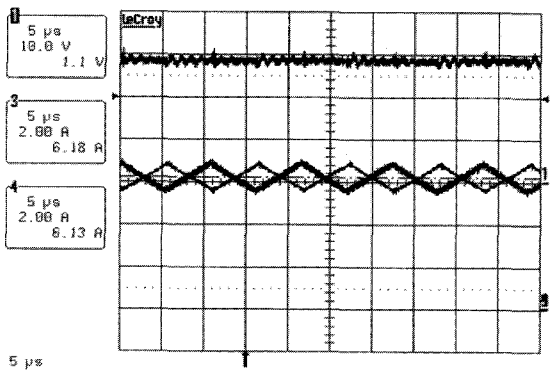


그림 21 균등 전류 분배 (부하 12A) (2A/div, 10V/div)
 Fig. 21 Equal current sharing (at 12A) (2A/div, 10V/div)

그림 22는 그림 20의 V_{in} 이 15V에서 20V로 변경되었을 시, 모듈의 전류 및 출력 전압 파형이다. 입력 전압이 변화 되어도 시뮬레이션 결과와 같이 모듈의 평균 전류 분배가 균등하게 유지됨을 알 수 있다.

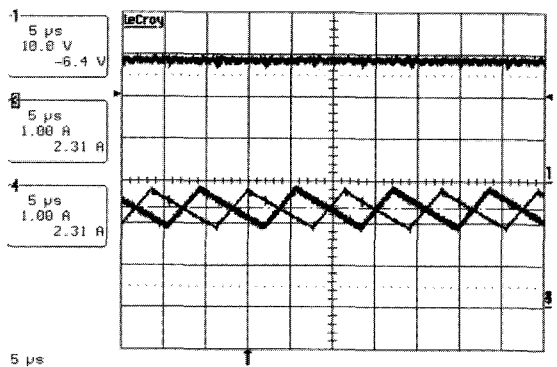


그림 22 균등 전류 분배 ($V_{in}=20V$) (1A/div, 10V/div)
 Fig. 22 Equal current sharing ($V_{in}=20V$) (1A/div, 10V/div)

5. 결 론

제안한 기법은 전류 센싱을 위한 CT(Current-Transformer)나 전류 센싱 저항의 사용 없이 간단한 전류 센싱 기법을 이용하여 캐리어 보상기법을 통해 모듈 간 스위칭 소자 정격에 맞는 최적의 전류 분배를 이룰 수 있었다. 제안한 기법의 장점은 다음과 같다.

- 1) 인덕터 편차, 스위칭 소자 및 다이오드 기생 항목 편차에 의한 모듈 간 전류 분배는 영향을 받지 않는다.
- 2) 간단한 제어기 구성으로 효과적인 전류 분배를 구현 할 수 있다.
- 3) 전류 센싱을 위해 사용된 R, C는 정확한 값일 필요가 없다.
- 4) 컨버터의 출력 확장 가능성에 대한 여유를 가지므로 전체 시스템의 변경 없이 간단하게 적용 될 수 있다.
- 5) 다상(N)에도 제안한 기법이 적용될 수 있다.

참 고 문 헌

- [1] Siri, K, Lee C.Q, Wu. T.-E, "Current distribution control for parallel connected converters : Part I and II", IEEE Transactions on Aerospace and Electronics System, Vol.28, No.3, pp.829-840, July 1992.
- [2] Lopez M, Garcia De Vicuna L, Castilla M, Lopez O, Majo J. "Interleaving of Parallel DC-DC Converters using Sliding Mode Control " in IECON '98, Vol. 2, pp. 1055-1059, Sept 1998.
- [3] B., Otten D., Schecht M., "High Efficiency Power Factor Correction Using Interleaving Techniques", IEEE Applied Power Electronics Conference, Boston, MA, pp.557-568, 1992.
- [4] 유병훈, 이태원, 장수진, 이병국, 원충연 "다상부스트를 적용한 연료전지 발전시스템", 전력전자학술대회, pp19-21, 2006
- [5] 이희창, 박성준, 박수식, 문재주, 이만형, 김정달 "변형된 승강압 컨버터의 병렬구동에 의한 태양광 발전", 전력전자학회지 제9권5호, 2004년10월
- [6] Xunwei Zhou, Peng Xu, Fred C. Lee, "A Novel Current-Sharing Control Technique for Low-Voltage High Current Voltage Regulator Module Application", IEEE Trans. Power Electron., vol.15, pp.1153-pp.1162, Nov.2000.

- [7] Panov Y., Rajagopalan, J., Lee F.C., "Analysis and Design of N Paralleled DC-DC Converters with Master-Slave Current Sharing Control", APEC '97 Conference Proceedings 1997, Twelfth Annual, Vol. 1, pp. 436-442, Feb. 19
- [8] Guo Guoyong, Shi Bingxue, "Design of Multi-Phase DC-DC Converter with Master-Slave Current Sharing Control" in proceeding of IEEE TENCON '02, vol. 3, pp.1990-1993, Oct. 200
- [9] Yim-Shu Lee, David K.W. Cheng, Xiu-Cheng Liu, "Steady-State Analysis of an Interleaved Boost Converter with Coupled Inductors", IEEE Trans. Industrial Electron., vol.47, No.4, pp.787-pp.795, Aug.2000.

저 자 소개



민병선(閔炳善)

1972년 9월 9일생. 1998년 건국대 전자공학과 졸업. 2006년~현재 한양대 대학원 전기공학과 석사과정. 1998년~현재 삼성 전자 DM 총괄 프린팅 사업부 책임 연구원.



박남주(朴南柱)

1973년 6월 22일생. 2001년 경상대 대학원 제어계측 공학과 졸업(석사). 2003년~현재 한양대 대학원 전기공학과 박사과정.



현동석(玄東石)

1950년 4월 8일생. 1973년 한양대 전기공학과 졸업. 1978년 동 대학원 전기공학과 졸업(석사). 1986년 서울대 대학원 전기공학과 졸업(공박). 1984년~1985년 미국 토레도대학 교환교수. 1988년~1989년 원혜공과대학 교환교수. 2003년 IEEE, Fellow Member. 1979년~현재 한양대 전기제어생체공학부 교수. 2000년 당 학회 회장 역임.