

선택영역성장 기술을 이용한 전광 논리소자용 광소자의 제작 및 측정

손창완 · 윤태훈[†]

부산대학교 전자공학과 광전자연구실
부산시 금정구 장전동 산 30번지

이 석

한국과학기술연구원 광기술연구센터
서울시 성북구 하월곡동 39-1번지

Yoshiaki Nakano

University of Tokyo, Department of Electronic Engineering
Information Devices Lab., RCAST Univ. of Tokyo, 4-6-1 Komaba, Meguro-ku, Tokyo, 153-8904, Japan

(2007년 2월 15일 받음, 2007년 2월 26일 수정본 받음)

본 연구에서는 광통신 시스템에 있어서 필수적인 기능으로 전망되고 있는 전광 논리소자를 구현하기 위한 집적된 광소자를 제작, 측정하였다. 유기금속화학증착법(MOCVD)을 이용한 선택영역 성장기술을 이용하여 서로 다른 두 활성영역을 한 기판위에 성장함으로써 능동 반도체 소자인 반도체 광증폭기와 수동 반도체 소자인 다중모드 간섭 도파로, S-자 도파로를 집적하였다. 집적된 수동 소자부분의 손실을 측정하고 전광 논리소자를 구현하는 방법 중 하나인 반도체 광증폭기의 cross-gain modulation(XGM)특성을 측정하여 집적된 전광 논리소자로의 사용 가능성을 알아보았다.

주제어 : Integrated optics devices, Semiconductor optical amplifier, Optical logic

I. 서 론

현재의 광통신은 속도향상 및 정보처리의 용량 증가뿐만 아니라 신호처리에 있어서도 여러 가지 기능을 요구하고 있다. 그러므로 대용량의 데이터를 고속으로 전송, 처리, 교환할 수 있는 전광 신호처리 기술이 핵심기술로 대두되고 있다. 특히 복잡한 전기-광학 변환을 피할 수 있는 전광 논리동작은 전광신호처리 시스템의 핵심기술이 될 것이다. 따라서 차세대 광컴퓨팅 및 전광 신호처리 분야에서 중요한 전광 논리소자의 기술 개발이 현재 활발히 이루어지고 있다.

전기적인 논리 소자를 광 논리 소자로 구현하는 연구는 이미 기본 단일 논리소자들에 대한 구현 연구가 상당히 진행되어 있으며^[1-3], 다음 단계는 기본논리 소자를 이용한 보다 복합적인 기능을 수행하는 소자를 구현하는 것이고 이미 반도체 광증폭기를 이용한 반가산기^[4], 전가산기^[5] 등의 복합 논리소자들이 연구되고 있다. 복합적인 기능을 수행하는 전기적인 논리 소자들은 기본 기능 소자와 달리 논리 게이트가 수 개에서 수십 개로 그 수가 늘어나며 기능의 복잡성에 따라 수십만 개 이상의 게이트가 집적된 것도 있다. 전기적인 시스템에서 사용하는 집적된 칩 등의 소자를 광학적으로 구현하려면 현재의 기술 수준으로는 개별 소자를 광파이버 등으로 연결하는 매우 큰 부피의 시스템이 필요하며 비용 또한

크게 된다. 따라서 그 기능을 구현할 수 있다고 하더라도 그 규모가 커짐에 따라 부피가 커지고 제어 회로가 커진다면 현실적인 대안이 되기 어려우므로 집적 시킬 수 있는 방안이 먼저 연구되어야 한다. 또 다른 접근 방향으로는 광의 특성을 이용하여 전기적인 논리 소자의 구현 방식을 보다 단순화시키는 것이지만 단순화에는 한계가 있고 따라서 집적 시켜야 한다는 필요성은 동일하게 존재한다^[6-7].

이러한 이유로 인하여 본 연구에서는 PIC(photonic integrated circuit)제작 방법 중 하나인 금속유기화학기상증착(metal organic chemical vapor deposition; MOCVD)을 이용한 선택영역성장(selective area growth; SAG)^[8-10] 기술을 이용하여 능동소자인 반도체 광증폭기와 수동소자인 다중모드 간섭(multi mode interference; MMI) 도파로, S-자 도파로를 단일한 기판위에 집적하여 제작하였다. 또한 광 논리소자로의 적합성을 알아보기 위하여 광 논리소자를 구현하는 방식 중 하나로 사용되고 있는 상호이득변조(cross-gain modulation; XGM) 특성을 측정하고, 제작된 소자의 전체 손실을 측정하여 전광 논리소자로의 가능성을 알아보았다.

II. 집적된 광소자의 설계 및 제작

선택영역성장 기술이란 반도체 에피탁시를 성장하기 이전의 기판위에 SiO₂를 이용하여 마스크를 만들어 주면 SiO₂ 마스크가 있는 부분에는 성장이 되지 않고 마스크 주변의 성

[†] E-mail: thyoon@pusan.ac.kr

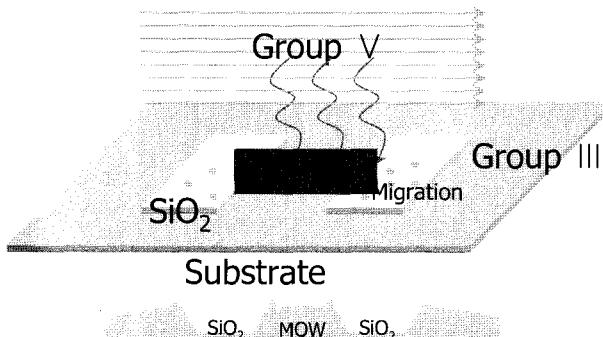


그림 1. 선택영역성장법의 원리.

장 물질의 조성비가 변하는 현상으로, 이러한 선택영역성장 기술을 이용하면 한 기판 위에 각각 파장이 다른 종류의 에피택시 성장을 할 수 있다.

그림 1에 금속유기화학증착법을 이용한 선택영역 성장 기술의 간략한 원리를 나타내었다. 그림 1에 보이는 바와 같이 성장할 기판에 먼저 SiO_2 를 이용하여 마스크를 만들고 성장할 샘플의 표면 처리과정을 거친 후 유기 금속 화학 증착법을 이용하여 성장을 한다. SiO_2 마스크의 위에는 성장이 되지 않는 성질 때문에 유기 금속 화학 증착기의 리액터 내부로 들어간 SiO_2 마스크 윗부분의 3족, 5족 가스들은 이동을 하게 되고 이동된 3족, 5족 가스들로 인하여 SiO_2 마스크 주변의 성장률과 가스들의 밀도가 달라진다. 표 1에서 정리한 바와 같이 선택영역 성장 효과로 인하여 SiO_2 마스크 사이의 에피택시(epitaxy)는 적색편이가 일어나게 되고 이러한 성질을 이용하여 SiO_2 마스크가 없는 상태에서 $1.48\mu\text{m}$ 근처의 파장을 가지는 에피택시 구조를 성장하면 SiO_2 마스크의 폭에 따라 $1.55\mu\text{m}$ 근처의 중심파장을 가지는 에피택시 구조 성장이 가능하게 된다. 이와 같이 제작된 에피택시를 이용하여 일반적인 반도체 광소자의 제작과정을 거치게 되면 별도의 재성장 과정을 거치지 않고 능동소자와 수동소자를 한 기판 위에 집적할 수 있다.

2.1 소자의 설계

앞에서 설명한 선택영역 성장 기술을 이용하여 직접화된 전광 NOR 논리동작을 위한 소자를 설계하고 제작하였다. 그림 2(a)에는 설계한 소자의 마스크 구조, 그림 2(b)에는 소자의 각 부분의 세부 사항을 나타내었다. 집적된 전광 NOR 논리소자를 만들기 위한 마스크는 총 4개로 구성되어 있으며, 각각 SiO_2 마스크, 웨이브 가이드, contact opening, 전극 형성 마스크로 이루어져 있다. 여기서 SiO_2 마스크는 폭 $50\mu\text{m}$, 길이 $1000\mu\text{m}$ 인 2개의 직사각형으로 둘 사이의 간격이 $20\mu\text{m}$ 떨어진 형태를 가지며, 웨이브 가이드 마스크는 마스크 정렬을 위한 웨이브 가이드 패턴과 S-자 도파로, 다중모드 간섭 도파로로 이루어져 있다. 마스크 정렬을 위한 웨이브 가이드 패턴은 소자의 제작 후 도파 특성을 측정하기 위한 용도로도 쓰이며, S-자 도파로는 ICP-RIE를 사용하여 광도

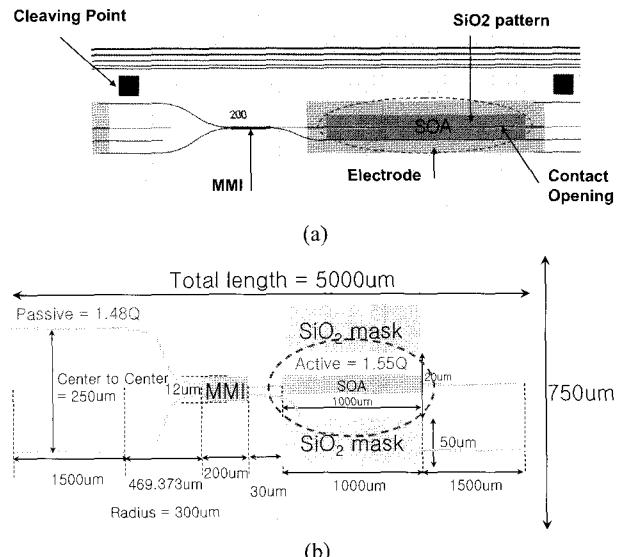


그림 2. 설계한 소자의 형태.

- (a) 설계한 소자의 실제 마스크 형태.
- (b) 소자의 세부사항.

파로의 높이가 $1\mu\text{m}$ 정도 되도록 깊이 식각을 할 경우 곡률반경 $300\mu\text{m}$ 을 사용하여 도파 손실이 작은 범위 내에서 전체 길이를 최소한으로 할 수 있도록 BPM(beam propagation method) 시뮬레이터를 사용하여 설계 하였다. 두 S-자 도파로가 다중모드 간섭 도파로와 만나는 부분에서는 중심 간의 간격이 $4\mu\text{m}$ 떨어져 있고 반대쪽은 $250\mu\text{m}$ 떨어져 있어서 상용으로 쓰이고 있는 arrayed fiber를 사용하여 소자의 측정이 가능하도록 하였다. 각각의 클리빙 포인트 사이의 간격은 가로 $2200\mu\text{m}$, 세로 $650\mu\text{m}$ 이며 다중모드 간섭 도파로 역시 BPM 시뮬레이터를 사용하여 설계 하였으며 공정상의 오차를 고려하기 위하여 길이가 각각 $195, 200, 210\mu\text{m}$ 인 세 가지의 설계를 첨가 하였다. 그림 3(a)와 그림 3(b)는 각각 BPM 시뮬레이터를 사용하여 S-자 도파로와 다중모드 간섭 도파로를 계산한 결과이다. Contact opening 마스크는 반도체 광증폭기 부분 위로 P 전극이 도파로 위에만 붙을 수 있도록 폴리이미드 작업을 하기위한 것이며 마지막으로 전극 마스크는 가로 $1200\mu\text{m}$, 세로 $260\mu\text{m}$ 의 길이인 직사각형 형태로 설계를 하였다. 본 연구에서 설계한 소자의 형태는 참고문헌 13번의 전광 NOR 논리동작을 수행 할 수 있는 형태로 되어 있으며, MMI를 사용하여 두 부분으로 나누어진 부분에서 한쪽 광도파로는 펌프 신호를 입사하고 나머지 광도파로는 광증폭기를 통해 나오는 조사신호를 받아 볼 수 있으므로 참고문헌 13번의 실험구성에서처럼 광 circulator를 사용하지 않고도 NOR논리동작이 가능하다.

2.2 소자의 제작

(1) 선택영역 성장 작업

소자의 제작에 있어서 가장 처음으로 실시하고 소자의 완성도를 결정짓는 중요한 요소는 선택영역 성장작업이다. 선

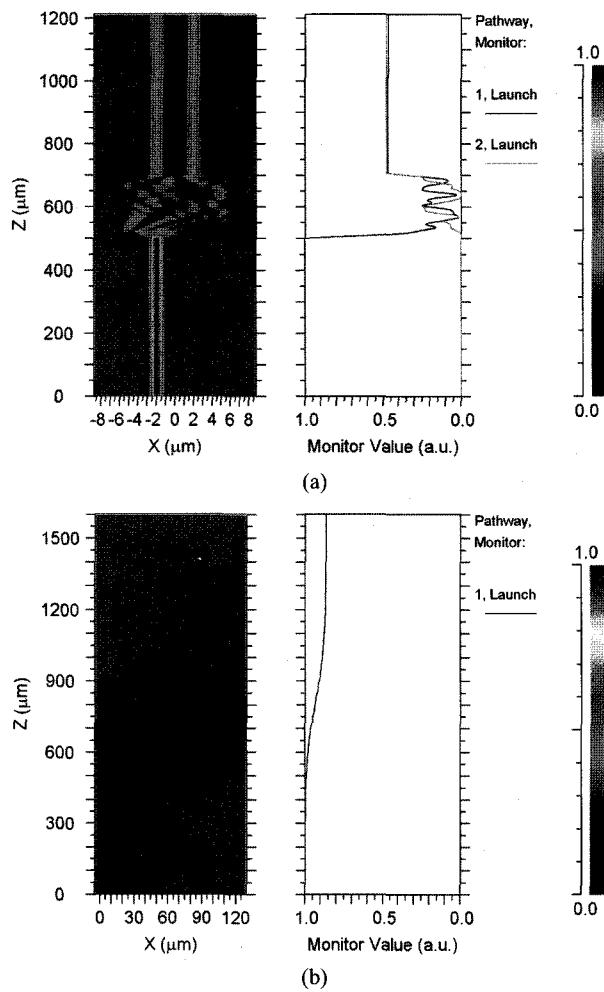


그림 3. BPM 시뮬레이션 결과.

(a) MMI 부분의 BPM 시뮬레이션.
 (b) S-자 도파로 부분의 BPM 시뮬레이션.

택영역 성장작업의 성공 여부에 따라 성공적인 소자를 제작할 수 있는가에 관한 사항들이 결정 되므로 많은 주의를 기울여 수행 하여야 할 작업이다. 간단하게 선택영역 성장 작업을 그림 4(a)에 나타내었다.

먼저 제작하려는 기판에 스퍼터 장비를 사용하여 SiO_2 박막을 200nm 올리고 스핀 코팅, 마스크 열라인, 디밸로핑, SiO_2 제거를 통하여 기판위에 SiO_2 마스크를 제작하고, PR remover를 사용하여 기판위에 남아있는 photoresistor를 완전히 제거한다. 다른 제작 과정에서는 photoresistor를 제거할 때, 아세톤을 주로 사용하지만 아세톤을 사용하여 제거하였을 경우에는 SiO_2 마스크 표면과 기판 표면의 photoresistor가 충분히 제거되지 않으므로 금속유기화학증착기에서 성장을 할 때 3족 가스들이 제대로 이동하지 못하고 표면에 남아 쌓이는 형태를 가지게 되어 충분한 선택영역 성장 효과를 얻을 수가 없다. Photoresistor까지 제거가 끝난 후에는 질소 견을 사용하여 충분한 시간동안 블로잉을 하고 황산 처리를 거쳐 기판 표면의 산화막을 제거 한 후 재성장을 하게 된다.

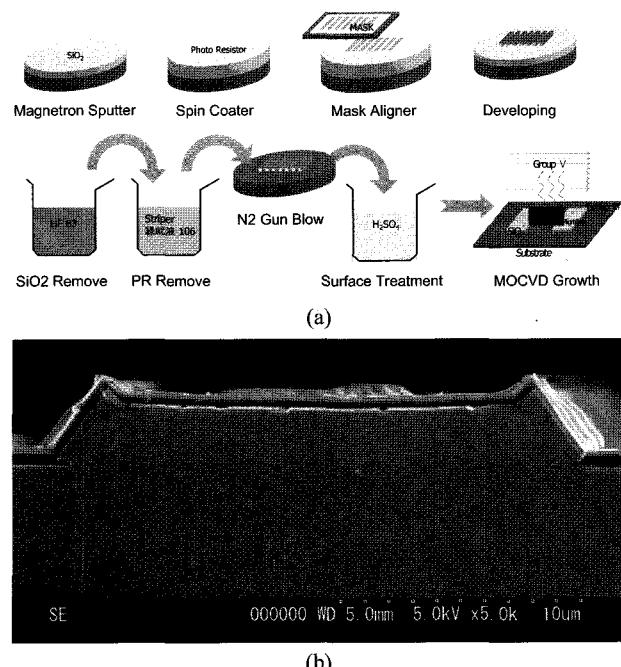


그림 4. (a) 선택영역성장법의 과정.
 (b) 선택영역성장으로 성장된 샘플의 단면 SEM 사진.

이와 같은 방식으로 선택영역 성장을 한 샘플의 scanning electron microscopy(SEM) 사진은 그림 4(b)와 같다. 선택성장 영역의 양 끝에 뾰족하게 튀어나온 귀 모양으로 성장된 부분이 보이는데 이는 SiO_2 마스크 위에서 이동을 하던 3족 원소들이 마스크의 끝 부분에서 가장 많이 모이게 되어 나타나는 현상으로 실제 반도체 광증폭기를 만드는 부분은 선택영역 성장의 가장 가운데 부분이기 때문에 성공적인 소자를 만드는데 있어서 영향을 미치지 않는다.

(2) 반도체 공정 기술을 통한 소자의 제작

소자의 제작 과정은 일반적인 반도체 소자의 제작공정을 따르며, 능동 소자부분의 InGaAs층 제거, 웨이브 가이드 패턴 형성, Contact Opening 부분 작업, 전극 형성의 순서로 진행된다. 선택영역 성장을 마친 기판에 가장 먼저 하는 작업은 능동 소자 이외의 부분에 있는 InGaAs층을 제거 하는 작업이다. 전극 마스크를 사용하여 photo lithography 작업을 하였으며, ICP RIE를 사용한 웨이브 가이드 패턴 형성, photo lithography 작업을 통한 contact opening 의 작업, E-beam evaporator를 이용한 p-type과 n-type의 전극형성을 거치면 소자가 완성이 되고 클리빙을 통하여 개별 소자로 분리하여 소자의 측정을 한다. 앞에서 설명한 반도체 공정을 통하여 완성한 소자의 전체 모습은 그림 5와 같다. 앞의 마스크 디자인과 동일한 형태로 제작되었음을 알 수 있으며 현미경 사진으로 관찰 하였을 때 다중모드 간섭 도파로 부분과 전극 패턴 형성이 잘 되어 있음을 볼 수 있었다. 그림 6에서 선택영역 성장 부분인 반도체 광증폭기 부분에서의 전극 접

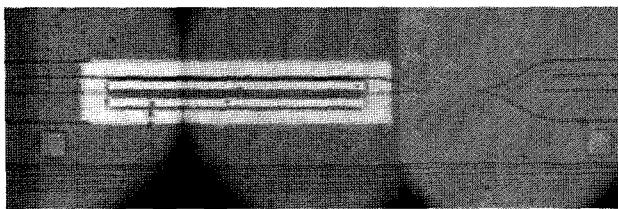
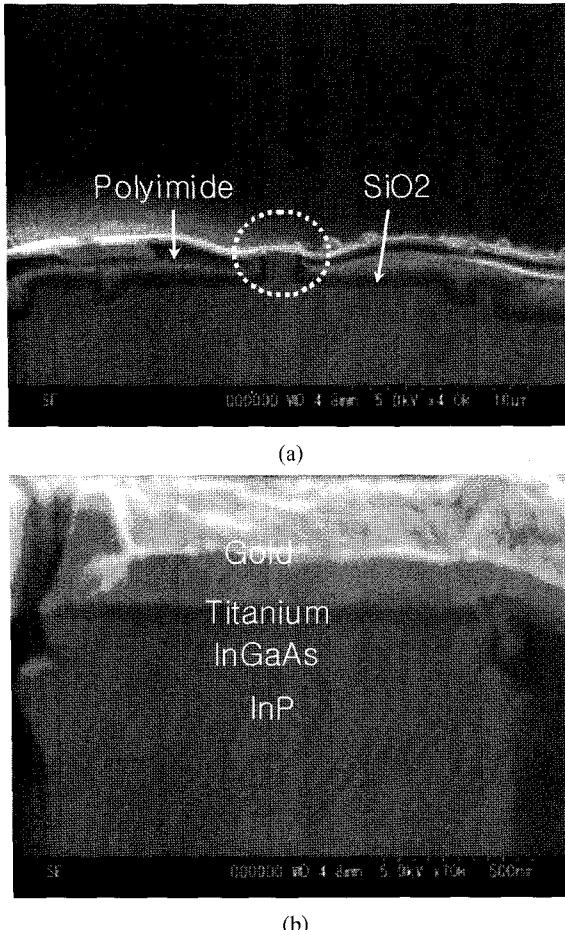


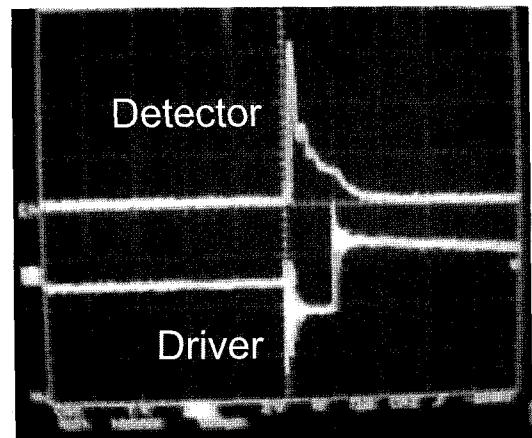
그림 5. 실제 제작한 소자의 현미경 사진.

그림 6. 제작한 소자의 단면 SEM 사진.
(a) 선택영역성장 부분의 단면 SEM 사진.
(b) 전극접합 부분을 확대한 SEM 사진.

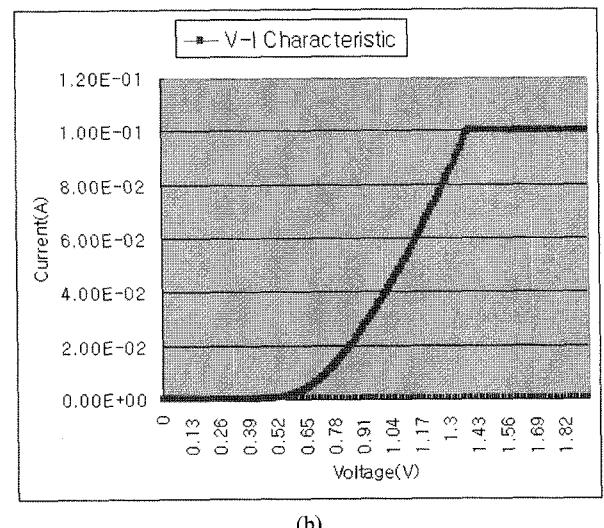
합 부분을 SEM으로 관찰하여 보았다. 그림 6(b)의 확대한 SEM 사진에서 알 수 있듯이 폴리이미드와 SiO_2 로 current blocking이 잘 되어 있고 반도체 광증폭기 부분의 전극 형성이 잘 되어 있음을 알 수 있다.

III. 측정결과 및 분석

먼저 제작한 소자의 선택영역 성장 부분을 클리빙 하여 발진 특성을 측정하였다. 선택영역 성장 부분, 즉 반도체 광증폭기로 동작하는 부분만 클리빙 하였을 경우에는 양 끝단이 클리빙에 Fabry-Perot 레이저 다이오드와 같은 소자로 취급



(a)



(b)

그림 7. 클리빙 후 Fabry-Perot 레이저 다이오드의 측정.

(a) 제작한 소자의 발진특성 확인.

(b) 제작한 소자의 V-I 특성.

할 수 있으며, 발진 특성과 I-V 특성 곡선은 각각 그림 7(a), (b)이다. 먼저 $700\mu\text{m}$ 길이로 클리빙한 소자를 측정 하였을 때 그림 7(a)와 같이 발진을 하였으며 이때의 문턱전류는 62mA 이다. 그림 7(b)의 측정 결과에 의해 소자의 p 형태의 전극과 n 형태의 전극이 연결되어 있지 않고 소자의 수직 방향으로 전류가 통하며 저항을 가지고 동작을 함을 알 수 있다.

상호이득변조특성을 관찰하기 이전에 소자의 다중모드 간섭 도파로 부분과 광 도파로 부분의 광 손실을 측정 하였다. LD controller를 통하여 소자에 충분한 광 성분이 나오도록 전류를 주입하고 양 끝단의 광세기를 측정하여 각 부분의 손실을 계산하여 보았다. LD controller를 통하여 100mA 의 전류를 주입하고 양 끝단의 광세기를 측정 하였을 때, SOA부분의 광세기는 -29dBm , 다중모드 간섭 도파로와 광 도파로가 접적된 부분의 광세기는 -47dBm 으로 광 손실은 18dB 가 됨을 알 수 있다. 이 광 손실은 다중모드 간섭 도파로의 제작상의 부정확도, Zn을 사용한 p형 반도체 성장 시 확산에 의한 수동부분의 활성영역으로의 전기적 도핑 등으로 인하

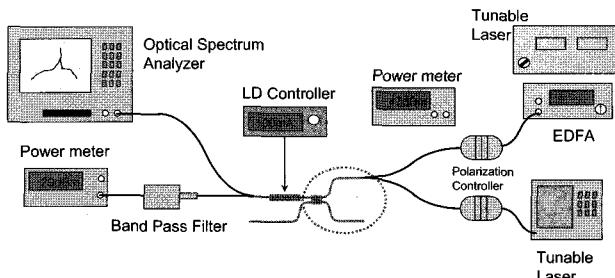
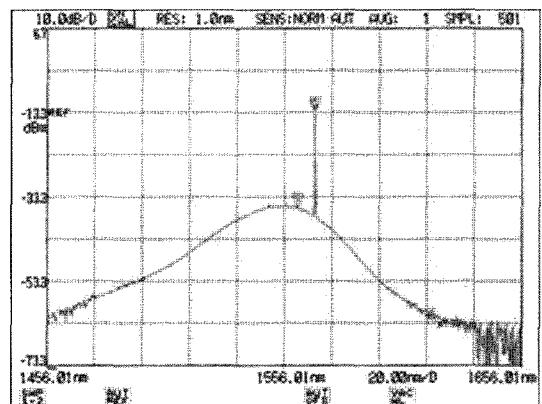


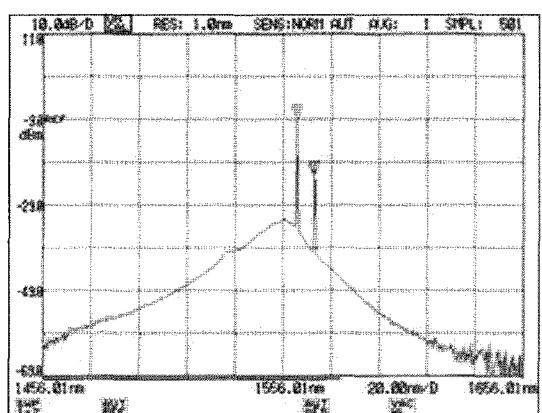
그림 8. 제작한 소자의 측정을 위한 실험구성도.

여 다소 크게 나왔다. 다중모드 간섭 도파로의 제작에 있어서 광도파로와 연결되는 부분들은 에칭 기술의 한계에 의하여 완벽한 직사각형의 형태를 가질 수는 없으나 개선 가능한 사항이고, Zn을 사용하였을 경우의 문제에 있어서는 활성부분까지의 성장 후, 반도체 광증폭기부분, 즉 능동영역을 제외한 다른 부분을 SiO_2 마스크를 사용하여 덮은 후 p형 InP와 InGaAs를 재성장 하는 방법을 사용한다면 수동부분의 Zn에 의한 광손실을 보다 줄일 수 있다.

광 논리소자로의 사용 가능성을 알아보기 위하여 제작한 소자의 가장 중요한 기본적인 특성인 상호이득변조특성을 측정 하여 보았다. 상호이득변조특성은 반도체 전 광 논리소자를 구현하는 기본적인 특성 중 하나로 상호이득변조의 특성이 잘 관찰 될 경우 훌륭한 전 광 논리소자 제작이 가능하다. 상호이득변조특성이란 반도체 광 증폭기에 높은 광세기를 가지는 펌프(pump) 신호가 입사되면 반도체 광 증폭기는 운반자 고갈(carrier depletion) 현상을 겪는다. 따라서 같이 입사되는 조사(probe) 신호는 반도체 광 증폭기 내부의 운반자 고갈에 의한 이득변조와 동일하게 변조되어 출력 되므로 조사 신호의 광세기를 펌프 신호로 조절이 가능한 것을 의미한다. 제작한 소자의 손실과 상호이득변환 특성을 측정하기 위한 실험은 파워 미터와 OSA(optical signal analyzer)를 사용하여 그림 8의 방식으로 측정 하였다. 먼저 조사 신호는 주입하지 않고 펌프 신호만 제작한 소자에 넣어주어 ASE(amplified spontaneous emission)의 형태의 변화를 살펴보고 펌프 신호의 파장을 계속 바꾸어 가며 ASE의 형태가 가장 많이 변화하는 부분을 찾는다. 이렇게 하여 찾은 펌프 신호의 파장을 고정하고 펌프 신호 없이 조사 신호를 주입하여 OSA에 나오는 조사 신호의 크기를 확인하고 다시 펌프 신호와 조사 신호를 같이 넣어서 조사 신호의 크기 변화를 살펴본다. 100 mA의 주입전류를 반도체 광 증폭기 부분에 인가하여 입력 신호를 증폭 할 수 있게 한 후, 한쪽 끝으로 파장이 1568.810 nm인 조사 신호를 주었을 때 OSA에서 조사 신호의 세기는 -13.31 dBm이고, 같은 조건에서 파장이 1561.610 nm인 펌프 신호를 동시에 주었을 때, 상호이득변환 특성의 효과로 인하여 조사 신호의 세기가 -22.13 dBm으로 줄어들어 상호이득변환특성에 의한 신호의 변화가 8.82 dB가 되었고 전광 논리소자를 만드는데 있어서 충분한 이득 비를 보였다.



(a)



(b)

그림 9. XGM특성을 보여주는 OSA 측정결과.

(a) 펌프 신호만 주입 하였을 경우.

(b) 펌프 신호와 조사신호를 동시에 주입 하였을 경우.

IV. 결 론

본 연구에서는 선택영역 성장 방법을 사용하여 반도체 광 증폭기, 다중모드 간섭 도파로 그리고 S-자 도파로가 집적된 광소자를 제작 하였으며 집적된 전광 논리소자로써의 가능성을 확인하기 위하여 집적된 능동소자 부분의 광손실과 반도체 광증폭기 부분의 상호이득변조특성을 측정 하였다. 측정결과 다중모드 간섭 도파로와 S-자 도파로가 집적된 부분의 광손실은 18dB이고 상호이득변조특성에 의한 조사 신호의 변화는 8.82dB였다. 본 연구에서 제작된 형태의 소자는 병렬로 나열한 형태로 제작 되었으며 다양한 기능의 동작을 할 수 있는 집적된 전광 논리소자의 구현이 가능하다. 앞서 설명한 다중모드 간섭 도파로의 제작 공정상의 개선과 p형 InP와 InGaAs를 재성장 하는 방법을 사용한다면 보다 효율적인 집적된 광소자의 제작이 가능하다.

참고문헌

- [1] B. C. Kim, J. H. Kim, Y. T. Byun, Y. M. Jeon, Y. H. Park, S. Lee, D. H. Woo, and S. H. Kim, "10 Gb/s All

- Optical AND Gate by Using Semiconductor Optical Amplifiers," in The Sixth International Symposium on Contemporary Photonics Technology (CPT2003), Tokyo, Japan, p. 9, 2003.
- [2] J. H. Kim, B. C. Kim, Y. T. Byun, Y. M. Jhon, S. Lee, D. H. Woo, and S. H. Kim, "All-Optical AND Gate Using Cross-Gain Modulation in Semiconductor Optical Amplifiers," *Jpn. J. of Appl. Phys.*, vol. 43, pp. 608-610, 2004.
- [3] Y. T. Byun, J. H. Kim, Y. M. Jeon, S. Lee, D. H. Woo, and S. H. Kim, "An All-Optical OR Gate by using cascaded SOAs," in 2002 International Topical meeting on Photonics in Switching (PS 2002), Cheju Island, KOREA, pp. 187-189, 2002.
- [4] 김재현, 전영민, 변영태, 이석, 우덕하, 김선호, "반도체 광증폭기에 기반을 둔 10 Gb/s 전광 반가산기," *한국광학회지*, vol. 13, no. 5, pp. 421-424, 2002.
- [5] J. H. Kim, S. H. Kim, C. W. Son, S. H. Ok, J. W. Choi, Y. T. Byun, Y. M. Jhon, S. Lee, D. H. Woom and S. H. Kim, "All-Optical Full Adder Using Cross-Gain Modulation," SPIE Int. Soc. Opt. Eng., China, Proc. 5628, pp. 333-340, 2004.
- [6] T. K. Koch, "Technology and application trends of photonic integrated circuits," 15th IEEE International Semiconductor Laser Conference, pp. 7-8, 1996.
- [7] T. L. Koch, U. Koren, "Semiconductor photonic integrated circuits," *IEEE J. of Quant. Electron.* Vol. 27, pp. 641-653, 1991.
- [8] T. Tanbun-Ek, P. F. Sciortino, A. M. Sergent, K. W. Wecht, P. Wiñ, Y. K. Chen, C. G. Bethea, and S. K. Sputz, "DFB lasers integrated with Mach-Zehnder optical modulator fabricated by selective area growth MOVPE technique," *IEEE Photonic Technol. Lett.*, Vol. 7, pp. 1019-1021, 1995
- [9] D. Delprat, A. Ramdane, L. Silvestre, A. Ougazzaden, F. Delorme, and S. Slemekes, "20-Gb/s integrated DBR laser-EA modulator by selective area growth for 1.55- μ m WDM applications," *IEEE Photonic Technol. Lett.*, vol. 9 pp. 898-900, 1997
- [10] T. Van Caenegem, D. Van Thourhout, M. Galarza, S. Verstuyft, I. Moerman, P. Van Daele, R. Baets, P. Demeester, C. G. P. Herben, X. J. M. Leijten, and M. K. Smit, "Monolithically integrated multi-wavelength laser by selective area growth with metal organic vapor phase epitaxy," *IEE Electron. Lett.*, vol. 37, pp. 296-298, 2001
- [11] K. E. Stubkjær, "Semiconductor optical amplifier-based all-optical gates for high-speed optical processing," *IEEE J. Sel. Top. Quantum Electron.*, 2000, vol. 6, pp. 1428-1435, 2000.
- [12] R. Schanabel, W. Pieper, M. Ehrhardt, M. Eiselt, and H. G. Weber, "Wavelength conversion and switching of high speed data signals using semiconductor laser amplifiers," *Electron. Lett.*, vol. 29, no. 23, pp. 2047-2048, 1993.
- [13] 변영태, 김재현, 전영민, 이석, 우덕하, 김선호, "새로운 10 Gbit/s 전광 NOR 논리 게이트," *한국광학회지*, vol. 14, no. 5, pp. 530-534, 2003.

Fabrication and Measurement of All-Optical Logic Device by Using Selective Area Growth Technology

Chang Wan Son and Tae-Hoon Yoon[†]

Pusan National University San 30 Changjeon-dong, Keumjeong-ku, Busan 609-735, Korea

[†] E-mail: thyoon@pusan.ac.kr

Seok Lee

Photonics Research Center, Korea Institute of Science and Technology, Seoul, 136-791, Korea

Yoshiaki Nakano

University of Tokyo, Department of Electronic Engineering Information Devices Lab., RCAST
Univ. of Tokyo, 4-6-1 Komaba, Meguro-ku, Tokyo, 153-8904, Japan

(Received February 15, 2006, Revised manuscript February 26, 2007)

Using the Selective Area Growth (SAG) technology of Metal Organic Chemical Vapor Deposition (MOCVD), we successfully integrated an active device and passive devices on the same substrate. In other words, we integrated a Semiconductor Optical Amplifier (SOA) as an active device and an S-bend waveguide and a Multi Mode Interference (MMI) waveguide as passive devices. The SOA is successfully integrated with passive devices on the same substrate. The Cross-Gain Modulation (XGM) characteristic of the integrated SOA and the loss of an MMI and an S-bend waveguide were measured. Measured XGM characteristics of the SOA showed an extinction ratio of 8.82 dB. The total loss of the MMI and S-bend waveguide was 18 dB.

OCIS code : 130.3120, 250.5980, 220.4660.