

공진모형을 이용한 3상 병렬형 능동전력필터의 데드비트제어

論 文

56P-3-4

Deadbeat Control of Three-Phase Shunt Active Power Filter Using Resonance Model

朴志浩[†] · 金炯完^{*}
(Jee-Ho Park · Dong-Wan Kim)

Abstract - In this paper, a new simple control method for active power filter which can realized the complete compensation of the harmonic currents is proposed. In the proposed scheme, a compensating current reference generator employing resonance model implemented by a DSP(Digital Signal Processor) is introduced. Deadbeat control is employed to control the active power filter. The switching pulse width based SVM(Space Vector Modulation) is adopted so that the current of active power filter is been exactly equal to its reference at the next sampling instant. To compensate the computation delay of digital controller, the prediction of current is achieved by the current observer with deadbeat response.

Key Words : Active Power Filter, Resonance model, Deadbeat control, Predictive current observer

1. 서 론

최근 가변 전력변환장치의 수요가 급증하고, 변환시스템에 서의 고조파 보상을 위한 능동전력필터에 관한 연구가 활발히 진행되고 있다.[1] 양질의 변환된 전력을 얻기 위해서 요구되는 능동전력필터에 의하여 고조파 및 무효전류 성분이 보상되어야 한다. 능동전력필터에서의 보상전류는 고조파성분으로 인하여 보상기준전류가 기본파 주파수에 비해서 매우 급격하게 변하기 때문에 고속·고정밀제어가 요구된다. 이러한 전류 제어기법 중 하나인 히스테리시스제어는 지령치로부터 실제 상전류의 허용된 범위를 결정하는 방법으로서 매우 빠른 응답성과 적용이 쉽다는 장점이 있으나 높은 주파수의 가변 스위칭 주파수와 그 주파수 대역폭이 넓기 때문에 스위칭에서 발생하는 리플을 필터링하기 어려울 뿐만 아니라 전원과의 공진을 유발하는 등의 단점을 가지고 있다. PI제어는 제어기의 출력이 변조신호이며, 삼각파비교방식의 PWM파형이 사용되므로 간단하며 고조파 저감특성이 우수하고 고정스위칭 주파수를 가진다. 그러나, 복잡한 계산과정 때문에 능동전력필터의 응답이 느려지며 제어기의 파라메타를 조정하기가 어려운 단점이 있다. 전력변환기와 계통의 모델 및 전류에서 한 스텝 이전의 샘플링을 이용한 예측제어는 다음 샘플링 시점에서 지령치와 보상전류의 오차를 예측하는 것으로서 과도응답시간과 정확도의 측면에서 최적의 성능을 나타내지만, 비교적 복잡한 연산을 필요로 하며 시스템 파라메타에 대

한 정확한 정보를 필요로 한다[2].

본 논문에서는 고조파전류의 완전한 보상을 위한 능동전력필터의 새로운 제어기법을 제안한다. 제안된 시스템에서 고조파 보상전류 지령치는 공진주파수에서 무한대 이득을 가지는 공진모형을 이용하여 연산하며, 본 논문에서는 공진모형의 공진주파수를 전원전압의 기본파 주파수로 설정함으로써 공진모형의 출력이 전원전류의 기본파성분으로 사용되고, 순시 부하전류와 공진모형의 출력의 오차가 고조파 보상전류의 지령치가 되게 한다. 또한, Deadbeat제어를 능동전력필터의 고조파 전류제어에 적용하여 다음 샘플링 시점에서 능동전력필터의 전류가 정확히 지령치와 일치하도록 공간벡터기법을 이용한 스위칭 펄스폭을 채택하며, Deadbeat응답을 갖는 전류 관측기를 이용하여 능동전력필터의 전류를 예측함으로써 디지털 제어기의 연산 지연 시간을 보상한다[3-9]. 제안된 제어기법의 타당성을 검토하기 위해서 전력전자 전용 시뮬레이션 프로그램인 PSIM을 이용한 시뮬레이션과 5[kVA]의 능동전력필터를 제작하고, 제어 알고리즘은 DSP(TMS320C32)를 이용하여 구현한 실험을 수행한다.

2. 시스템 구성

2.1. 데드비트 전류제어

그림 1에 본 논문에서 제안한 능동전력필터의 전체 구성도를 나타낸다. 그림 1에서 3상변수를 이용한 능동전력필터의 전압방정식은 다음과 같다.

$$L \frac{di_c}{dt} = v_c - v_s \quad (1)$$

[†] 교신저자, 正會員 : 東明大 메카트로닉스공학과 教授 · 工博
E-mail : parkjh@tu.ac.kr

^{*} 正會員 : 東明大 電氣電子工學科 教授 · 工博
接受日字 : 2007년 5월 18일
最終完了 : 2007년 8월 6일

여기서, i_c 와 v_c 는 각각 능동전력필터의 출력전류 및 전압 벡터를, 그리고 v_s 는 전원전압벡터를 나타낸다. 샘플링 주기 T_s 가 di_c/dt 보다 작다면 식 (1)은 k 번째 샘플링 시점에서 다음과 같이 근사화된다.

$$i_c(k+1) = i_c(k) + \frac{T_s}{L} v_c(k) - \frac{T_s}{L} v_s(k) \quad (2)$$

식 (2)는 $k+1$ 번째 샘플링 시점에서의 능동전력필터의 출력전류는 k 번째 샘플링 시점에서의 능동전력필터의 출력전류, 출력전압 및 전원전압에 의해서 구해질 수 있음을 나타낸다. 따라서, 만약 $k+1$ 번째 샘플링 시점에서의 능동전력필터의 출력전류가 지령치와 일치한다면 $i_c(k+1)$ 를 $i_c^*(k+1)$ 로 대체하고, $v_c(k)$ 에 대하여 정리하면 Deadbeat 제어법칙은 다음과 같이 된다.

$$v_c(k) = \frac{L}{T_s} i_c^*(k+1) - \frac{L}{T_s} i_c(k) + v_s(k) \quad (3)$$

이 제어법칙은 k 번째 샘플링 시점에서의 능동전력필터의 출력전류와 전원전압을 알고 있으면 능동전력필터의 출력전류를 $k+1$ 번째 샘플링 시점에서 정확히 지령치에 추종하도록 한다.

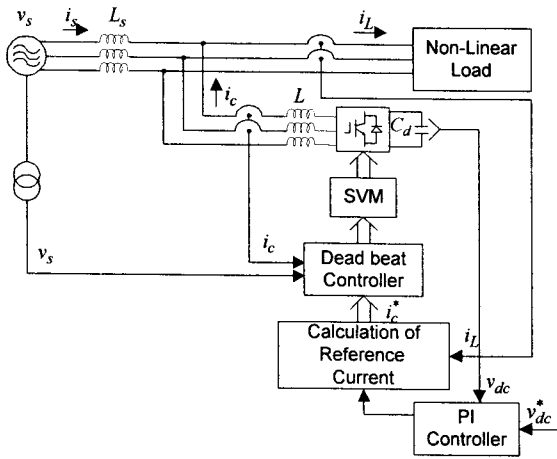


그림 1 전체시스템의 구성도
Fig. 1 Configuration of the proposed system

디지털 제어기의 연산지연 시간은 능동전력필터의 출력전류의 과도상태 응답특성을 저하시켜 전체시스템의 성능을 저하시키는 원인이 된다. 따라서, 그림 2와 같이 능동전력필터의 출력전류의 추정오차를 수정 피드백항으로 부가하여 예측전류관측기를 구성하면 다음과 같다.

$$\hat{i}_c(k+1) = \hat{i}_c(k) + \frac{T_s}{L} v_r(k) + G(i_c(k) - \hat{i}_c(k)) \quad (4)$$

여기서, $\hat{\cdot}$ 은 추정치를, $v_r(k) = v_c(k) - v_s(k)$ 이며, G 는 전류관측기의 이득이다.

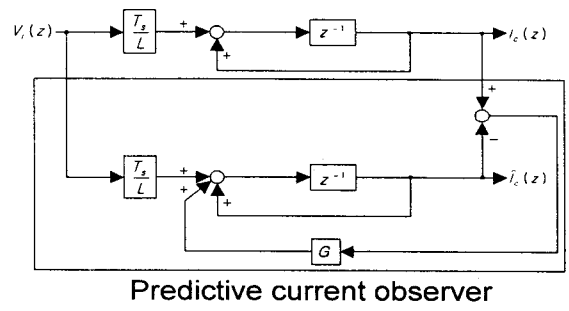


그림 2 예측전류관측기
Fig. 2 Predictive current observer

전류관측기의 오차방정식은 다음과 같다.

$$e(k+1) = (1 - G)e(k) \quad (5)$$

식 (5)의 전류관측기의 오차방정식으로부터 전류관측기가 Deadbeat 응답을 갖는 조건은 $G = 1$ 이다. 전류관측기에 의해서 예측된 능동전력필터의 출력전류를 식 (3)의 Deadbeat 제어법칙에 사용하면 다음과 같이 된다.

$$v_c(k) = \frac{L}{T_s} i_c^*(k+1) - \frac{L}{T_s} \hat{i}_c(k) + v_s(k) \quad (6)$$

식 (6)의 $v_c(k)$ 는 샘플링 주기 T_s 내에서 능동전력필터의 평균전압벡터로 정의된다. 실제 시스템에서 이를 실현하기 위하여 SVM(Space Vector Modulation)이 적용된다. 식 (1)로부터 샘플링 주기 T_s 내에서 능동전력필터의 출력전류 $i_c(k)$ 가 지령치 $i_c^*(k)$ 를 추종하기 위한 공간벡터의 선택은 다음과 같다.

$$V_i t_i + V_j t_j + V_0 t_0 + V_7 t_7 - v_s T_s = L(i_c^*(k) - i_c(k)) \quad (7)$$

여기서, $T_s = t_i + t_j + t_0 + t_7$ ($i = 1 \sim 6, j = 1 \sim 6, i \neq j$)이다. 즉 식 (7)을 만족할 때 능동전력필터의 출력전류 $i_c(k)$ 는 지령치 $i_c^*(k)$ 를 추종하게 된다. 식 (7)을 $d-q$ 축으로 분리하면 다음과 같다.

$$V t_i \cos(i-1)(\pi/3) + V t_j \cos(j-1)(\pi/3) = K_d \quad (8)$$

$$V t_i \sin(i-1)(\pi/3) + V t_j \sin(j-1)(\pi/3) = K_q \quad (9)$$

여기서, K_d 와 K_q 는 상수로서 다음과 같다.

$$K_d = v_{sd} T_s + L(i_{cd}^*(k) - i_{cd}(k)) \quad (10)$$

$$K_q = v_{sq} T_s + L(i_{cq}^*(k) - i_{cq}(k)) \quad (11)$$

식 (8)과 (9)로부터 유효벡터와 영벡터의 선택시간은 다음과 같이 된다.

$$t_i = \frac{K_d \sin(j-1)(\pi/3) - K_q \cos(j-1)(\pi/3)}{V \sin(j-i)(\pi/3)} \quad (12)$$

$$t_j = \frac{K_q \cos(i-1)(\pi/3) - K_q \sin(i-1)(\pi/3)}{V \sin(j-i)(\pi/3)} \quad (13)$$

$$t_0 = t_7 = (T_s - t_i - t_j) / 2 \quad (14)$$

여기서, 영벡터의 선택시간은 능동전력필터의 출력전류의 리플이 최소가 되도록 선택되어야 한다. 또한, 능동전력필터가 과도상태에서 동작할 경우 유효벡터 t_i 와 t_j 의 합은 1 샘플링 주기 T_s 를 초과하게 된다. 즉, 식 (6)으로부터 계산된 $v_c(k)$ 에 의한 능동전력필터의 출력전류 $i_c(k)$ 는 지령치 $i_c^*(k)$ 를 정확히 추종하지 못하게 된다. 따라서, 공간벡터는 전류오차가 최소가 되도록 선택되어야 하며, 유효벡터의 선택시간은 다음과 같이 수정된다.

$$t_i + t_j = T_s \quad (15)$$

$$t_i = \frac{T_s}{2} + \frac{K_q \cos(i+j-2)(\pi/6) - K_q \sin(i+j-2)(\pi/6)}{2V \sin(i-j)(\pi/6)} \quad (16)$$

$$t_j = T_s - t_i \quad (17)$$

2.2. 고조파 보상전류 지령치 연산

본 논문에서 능동전력필터의 고조파 보상전류 지령치는 공진주파수에서 무한대 이득을 가지는 무손실 공진기를 이용하여 연산하며, 공진모델의 등가회로는 그림 3과 같다.

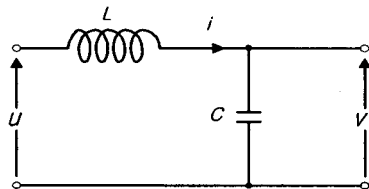


그림 3 공진모델의 등가회로
Fig. 3 Equivalent circuit of resonance model

그림 3의 등가회로에서 $\omega_r = 1/L_r = 1/C_r$ 이라고 가정하면 공진모델의 상태방정식은 다음과 같이 된다.

$$\begin{bmatrix} \dot{v} \\ \dot{i} \end{bmatrix} = \begin{bmatrix} 0 & \omega_r \\ -\omega_r & 0 \end{bmatrix} \begin{bmatrix} v \\ i \end{bmatrix} + \begin{bmatrix} 0 \\ \omega_r \end{bmatrix} u \quad (18)$$

또한, 출력방정식은 다음과 같다.

$$y = k_r \begin{bmatrix} -\sin \theta_r & \cos \theta_r \end{bmatrix} \begin{bmatrix} v \\ i \end{bmatrix} \quad (19)$$

식 (18)과 (19)로부터 공진모델의 전달함수를 구하면 다음과 같이 된다.

$$G_r(s) = \frac{k_r (\cos \theta_r \omega_r s - \sin \theta_r \omega_r^2)}{s^2 + \omega_r^2} \quad (20)$$

여기서, ω_r 과 k_r 은 각각 공진모델의 공진주파수와 이득을 나타내며, θ_r 은 공진주파수에서 공진모델의 위상각으로 공진

주파수에서 공진모델의 위상오차를 보상하기 위한 파라미터이다. 식 (20)의 공진모델의 전달함수는 $s = j\omega_r$ 에서 무한대의 이득을 갖는다. 본 논문에서는 공진모델의 공진주파수를 전원전압의 기본파 주파수로 설정함으로써 공진모델은 60[Hz] 대역통과 필터로 동작한다. 본 논문에서 제안된 공진모델은 기존의 LC필터처럼 동작하지만 공진주파수, 선택계수 및 특성 임피던스와 같은 파라미터들을 동작 중에도 변경할 수 있으며, 저항, 인덕턴스 및 커패시턴스와 같은 공진모델의 회로정수의 선택에 아무런 물리적 제약이 없기 때문에 기존의 LC필터의 단점을 제거할 수 있다.

식 (18)의 공진모델의 상태방정식을 이산화하면 다음과 같다.

$$\begin{bmatrix} v(k+1) \\ i(k+1) \end{bmatrix} = \begin{bmatrix} \cos \omega_r T_s & \sin \omega_r T_s \\ -\sin \omega_r T_s & \cos \omega_r T_s \end{bmatrix} \begin{bmatrix} v(k) \\ i(k) \end{bmatrix} + \begin{bmatrix} 1 - \cos \omega_r T_s \\ \sin \omega_r T_s \end{bmatrix} u(k) \quad (21)$$

여기서, $v(k)$, $i(k)$ 및 $u(k)$ 는 각각 k 번째 샘플링 시점에서 v , i 및 u 이다. 식 (21)에서 $k+1$ 번째 샘플링 시점에서의 공진모델의 상태변수는 k 번째 샘플링 시점에서의 공진모델의 상태변수와 입력을 이용하여 계산할 수 있다. 즉 그림 4의 보상전류 지령치 연산 블록선도와 같이 DSP를 이용하여 식 (21)로 정의된 공진모델을 구현할 수 있다. 그림 4에서 검출된 부하전류는 좌표변환 없이 공진모델에 입력되며, 공진모델의 출력은 전원전류의 기본파성분으로 사용되어 순시 부하전류와 공진모델의 출력의 오차가 고조파 보상전류의 지령치가 된다.

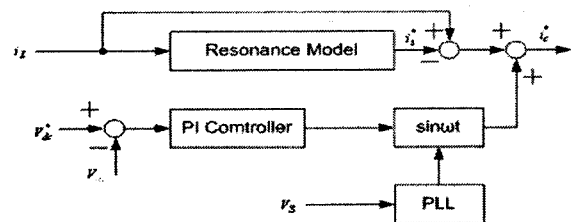


그림 4 보상전류 지령치 연산 블록선도
Fig. 4 Block diagram of compensating current reference generator

공진모델의 이득 k_r 의 영향을 검토하기 위하여 $\theta_r = 0$ 에서 공진모델의 보드선도는 그림 5와 같다.

그림 5로부터 이득 k_r 은 공진모델의 대역폭으로, 만약 k_r 이 크면 고조파 보상전류 지령치 연산은 매우 빠른 과도응답 특성을 얻을 수 있으나 시스템은 불안정해진다. 따라서 과도응답과 시스템 안정성 사이의 절충에 의하여 k_r 을 선택해야 한다. 이러한 요구조건을 만족시키기 위해서 본 논문에서는 시뮬레이션과 실험에서 k_r 을 0.4로 선정했다.

다음으로 공진주파수에서 공진모델의 위상각 θ_r 의 영향을 검토하기 위하여 유한한 선택계수 Q 를 가지는 공진모델의 전달함수는 다음과 같다.

$$G_r(s) = \frac{k_r (\cos \theta_r \omega_r s - \sin \theta_r \omega_r^2)}{s^2 + \omega_r s / Q + \omega_r^2} \quad (22)$$

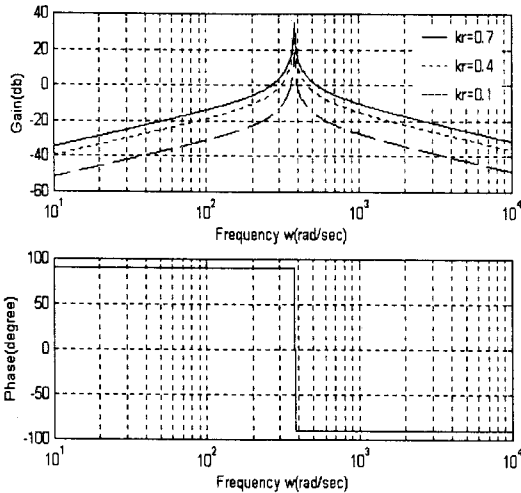


그림 5 $\theta_r = 0$ 에서 공진모델의 보드선도
 Fig. 5 Bode plots of resonance model when $\theta_r = 0$

식 (22)에 $s = j\omega_r$ 을 대입하면 다음과 같은 공진주파수에서 공진모델의 특성을 얻을 수 있다.

$$G_r'(j\omega_r) = k_r Q(\cos\theta_r + j\sin\theta_r) \quad (23)$$

식 (23)으로부터 공진주파수에서 식 (22)의 전달함수의 위상각은 θ_r 이다. 즉, 식 (20)의 공진모델은 선택계수 Q 가 무한대인 특별한 경우이다. 만약 공진주파수에서 실제 전류와 지령치 사이에 위상오차가 발생한다면 제안된 공진모델의 위상각 θ_r 은 이러한 위상오차를 보상하기 위해서 자동으로 조정된다.

3. 시뮬레이션 및 실험 결과

제안된 시스템의 타당성을 검토하기 위하여 PSIM을 이용하여 시뮬레이션을 수행하였다. 시뮬레이션에 사용된 시스템 파라미터는 표 1과 같다. 시뮬레이션에서 고조파 전류원으로 는 다이오드 정류기가 사용되었다.

표 1 시스템 파라미터
 Table 1 System parameters

v_s	220[V], 60[Hz]
L	2[mH]
L_s	0.1[mH]
C_d	2200[μ F]
R_{load}	30[Ω]
f_{sw}	5.4[kHz]
v_{dc}^*	700[V]

제안된 시스템의 정상상태 응답 시뮬레이션 결과는 그림 6 과 같다. 그림 6(a), (b) 및 (c)는 각각 부하전류, 전원전류 및 보상전류의 시뮬레이션 결과이다. 그림 7은 그림 6의 부하전류와 전원전류 시뮬레이션 결과의 THD(Total Harmonic Distortion)을 각각 나타낸다. 그림 7로부터 제안된 시스템에 의해서 전원전류의 저차 고조파 성분은 현저히 감소하였으며, THD는 23.37[%]에서 4.71[%]로 감소함을 알 수 있다.

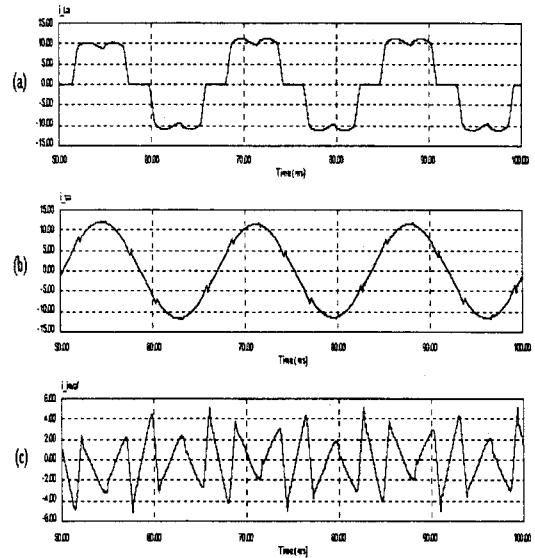


그림 6 정상상태 시뮬레이션 결과: (a) 부하전류; (b) 전원전류; (c) 보상전류
 Fig. 6 Simulation results of the steady state: (a) load current; (b) source current; (c) compensating current

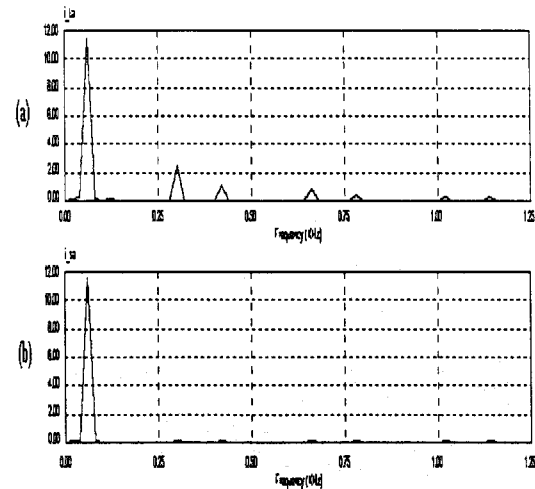


그림 7 그림 6의 THD: (a) 부하전류; (b) 전원전류
 Fig. 7 Frequency spectra of Fig. 6: (a) load current; (b) source current

그림 8은 부하전류가 50[%] 변동했을 경우 제안된 시스템의 과도상태 응답 시뮬레이션 결과이다. 그림 8로부터 제안된 시스템은 빠른 과도응답 특성을 나타냄을 알 수 있다.

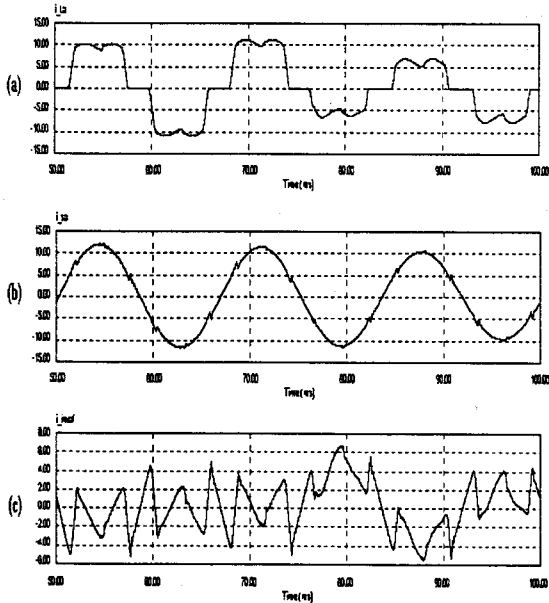


그림 8 과도상태 시뮬레이션 결과: (a) 부하전류; (b) 전원전류; (c) 보상전류

Fig. 8 Simulation results of the transient response: (a) load current; (b) source current; (c) compensating current

시뮬레이션 결과를 바탕으로 본 논문에서 제안된 시스템의 타당성을 검토하기 위하여 그림 9와 같이 5[kVA]의 능동전력필터를 제작하고, 제어 알고리즘은 DSP(TMS320C32)를 이용하여 구현하여 시뮬레이션과 동일한 실험을 수행하였다. 실험에 사용된 시스템 파라미터는 표 1과 동일하다. 그림 10과 11은 각각 그림 6과 8의 시뮬레이션과 동일한 조건에서 제안된 시스템의 실험 결과를 나타낸다. 그림으로부터 제안된 시스템은 전원전류의 고조파 성분을 충분히 제거하고 있음을 알 수 있다.

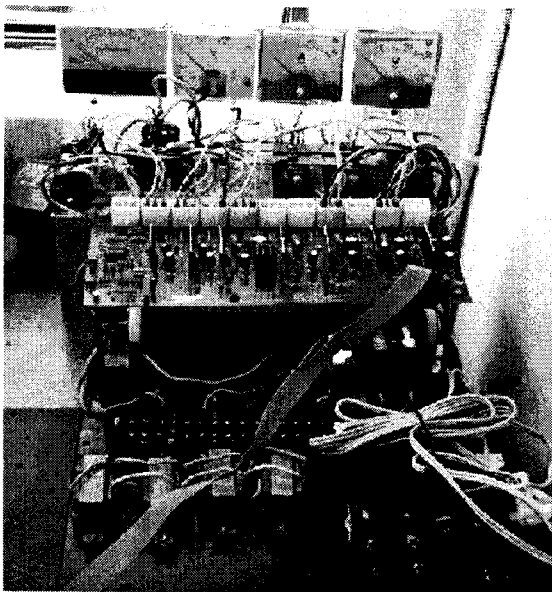


그림 9 능동전력필터 회로도

Fig. 9 Circuit configuration of active power filter

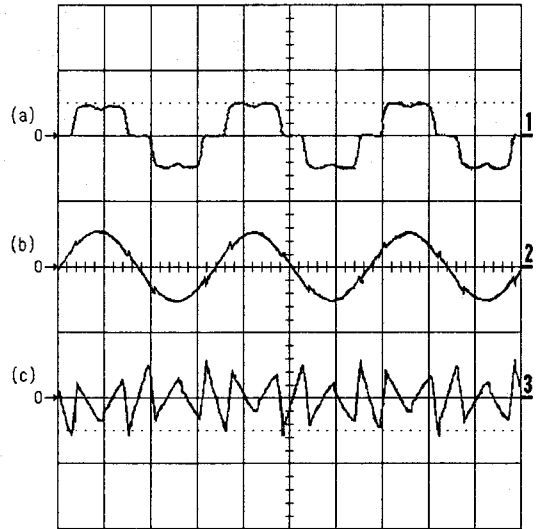


그림 10 정상상태 시뮬레이션 결과: (a) 부하전류; (b) 전원전류; (c) 보상전류

Fig. 10 Experimental results of the steady state: (a) load current; (b) source current; (c) compensating current

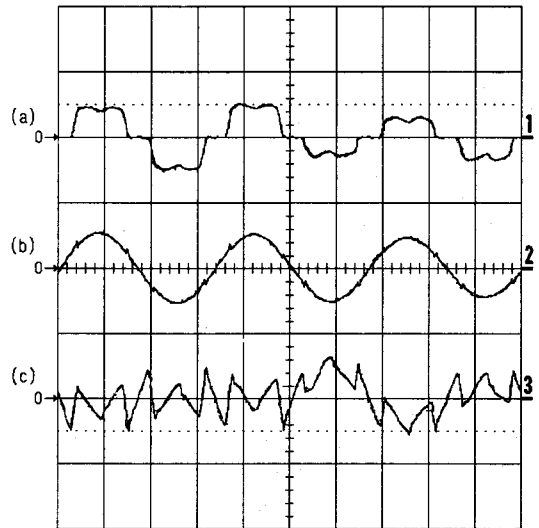


그림 11 과도상태 시뮬레이션 결과: (a) 부하전류; (b) 전원전류; (c) 보상전류

Fig. 11 Experimental results of the transient response: (a) load current; (b) source current; (c) compensating current

4. 결 론

본 논문에서는 고조파전류의 완전한 보상을 위한 능동전력필터의 새로운 제어기법을 제안하였다. 제안된 시스템에서 고조파 보상전류 지령치는 공진주파수에서 무한대 이득을 가지는 공진모델을 이용하여 연산하며, Deadbeat제어를 능동전력필터의 고조파 전류제어에 적용하였다. 또한, Deadbeat응답을 갖는 전류관측기를 이용하여 능동전력필터의 전류를 예측함으로써 디지털 제어기의 연산 지연 시간을 보상하였다. 제안된 제어기법의 타당성을 검토하기 위해서 전력전자 전용

시뮬레이션 프로그램인 PSIM을 이용한 시뮬레이션과 5[kVA]의 능동전력필터를 제작하고, 제어 알고리즘은 DSP (TMS320C32)를 이용하여 구현한 실험을 수행한 결과 전원전류의 저차 고조파성분이 크게 감소하였으며, THD가 23.37[%]에서 4.71[%]로 감소함을 알 수 있었다. 또한, 과도상태에서도 양호한 고조파보상 특성을 나타냄을 알 수 있었다.

참 고 문 헌

- [1] H. Akagi, "New Trends in Active Filters for Power Conditioning," IEEE Trans. Ind. Applicat., vol. 32, no. 6, pp. 1312-1322, 1996.
- [2] S. Buso, L. Malesani, and P. Mattavelli, "Comparison of Current Control Techniques for Active Filter Applications," IEEE Trans. Ind. Electron., vol. 45, no. 5, pp. 722-729, 1998.
- [3] S. Buso, L. Malesani, P. Mattavelli, and R. Veronese, "Design and Fully Digital Control of Parallel Active Filters for Thyristor Rectifiers to Comply with IEC-1000-3-2 Standards," IEEE Trans. Ind. Applicat., vol. 34, no. 3, pp. 508-517, 1998.
- [4] L. Malesani, P. Mattavelli, and S. Buso, "Robust Dead-Beat Current Control for PWM Rectifier and Active Filters," IEEE Trans. Ind. Applicat., vol. 35, no. 3, pp. 613-620, 1999.
- [5] M. Sedighy, S. B. Dewan, and F. P. Dawson, "Internal Model Control of VSC-Based Active Power Filters," in IEEE PESC99 Rec., pp. 155-160, 1999.
- [6] M. Sedighy, S. B. Dewan, and F. P. Dawson, "A Robust Digital Current Control Method for Active Power Filters," in Proceedings IEEE APEC99, pp. 635-641, 1999.
- [7] Y. Sato, T. Sugita, and T. Kataoka, "A New Control Method for Current Source Active Power Filters," in Conf. Rec. IEEE-IAS Annu. Meeting, pp. 1463-1470, 1997.
- [8] J. H. Park, D. R. Shin, T. K. Roh, I. M. Ahn, H. W. Lee, and J. I. Woo, "Deadbeat Control of Three Phase Voltage Source Active Power Filter using Sinusoidal Tracking Model," in Proceedings IEEE TENCON99, pp. 1442-1445, 1999.
- [9] J. H. Park, T. K. Roh, H. W. Lee, and J. I. Woo, "Robust Digital Control of Shunt Active Power Filter using Resonance Model for Thyristor Rectifier," ICEE2K Proceedings, pp. 986-989, 2000.

저 자 소 개



박 지 호 (朴志浩)

1971년 4월 23일생. 1997년 동아대 전기공학과 졸업. 1999년 동대학원 전기공학과 졸업(석사). 2002년 8월 동대학원 전기공학과 졸업(공학박). 현재 동명대 매카트로닉스공학과 교수.

Tel : 051-620-3629

E-mail : parkjh@tu.ac.kr



김 동 완 (金炯完)

1960년 2월 1일생. 1984년 동아대 전기공학과 졸업. 1987년 부산대 대학원 전기공학과 졸업(석사). 1995년 동대학원 전기공학과 졸업(공학박). 현재 동명대 전기전자공학과 교수.

Tel : 051-620-3416

E-mail : dongwan@tu.ac.kr