

## 정펄스 및 역펄스 방법을 이용하여 구리 전해도금 시 전착층의 표면 형상과 고유저항에 미치는 효과

우태규 · 박일송 · 설경원<sup>†</sup>

전북대학교 공과대학 신소재공학부 및 공업기술연구센터

## Effect of Pulse and Pulse-Reverse Current on Surface Morphology and Resistivity of Electrodeposited Copper

Tae-Gyu Woo, Il-Song Park and Kyeong-Won Seol<sup>†</sup>

Division of Advanced Materials Engineering and Research Center of Industrial Technology,  
Chonbuk National University, Chonju, Chonbuk, 561-756, Korea

(2006년 11월 22일 받음, 2007년 1월 19일 최종수정본 받음)

**Abstract** Recently, requirement for the ultra thin copper foil increases with smaller and miniaturized electronic components. In this study, we evaluated the surface morphology, crystal phase and surface roughness of the copper film electrodeposited by pulse method without using additives. Homogeneous and dense copper crystals were formed on the titanium substrate, and the optimum condition was 25% duty cycle. Moreover, the surface roughness(Ra), 0.295  $\mu\text{m}$ , is the smallest value in this condition. It is thought that this copper foil is good for electromigration inhibition due to the preferential crystal growth of Cu (111).

**Key words** Electrodeposition, Copper foil, Pulse mode, Pulse-Reverse current mode.

### 1. 서 론

전자 산업이 급속히 발전함과 동시에 소형화 됨에 따라 전자 부품이 더 얇아지고, 미세해지고 있다. 이에 구리 전해도금으로 생산된 극박동박(Ultra thin copper foil, UTC)에 대한 요구사항이 증가되고 있다.<sup>1)</sup> 전해 도금법에 이용 가능한 도금욕중 황산-황산구리 전해액은 비교적 빠른 도금속도, 낮은 비용, 낮은 독성, 그리고 도금 후 박막의 일정한 강도와 유연성 등의 장점을 가지고 있기 때문에 PCB(printed circuit board)와 전자산업 부품제조 시 도금욕으로 광범위하게 사용되고 있으며, 이와 관련된 많은 연구가 이루어지고 있다.<sup>2-7)</sup>

전해도금 방법으로는 정전류법, 정전압법, 펄스법 등 다양한 방법이 쓰이고 있으며, 일반적으로 전해도금 시 첨가제를 첨가하여 전착물의 전기전도도, 결정 크기, 결정 구조와 같은 박막의 특성을 개선하는 것이 가능하다. 그러나 전해액에 들어 있는 첨가제의 양을 조절하고 모니터 하는 일이 용이하지 않다. 또한 첨가제의 존재는 단가를 높이고, 처리하기가 쉽지 않으며, 환경적 측면에서

좋지 않다는 단점을 가지고 있다.<sup>8)</sup> 이러한 단점을 보완하기 위한 전해 도금법들 중 펄스 도금법은 매우 효과적이다. 펄스 도금법은 정전류 도금법에 비해 도금표면의 기공감소, 굽힘부의 균열감소, 내식성 향상 등의 효과가 있는 것으로 알려져 있으며, 특히 정전류 도금법에 비하여 도금 확산층의 두께가 얇아 높은 과전압에서도 도금이 가능하다는 큰 장점을 가지고 있다.<sup>9-11)</sup> 펄스 도금은 전류를 흘려주는 on-time과 전류를 흘려주지 않는 off-time으로 나누어 진다. Duty cycle은 전체시간에 대한 전류를 흘려주는 on-time비로 나타낸다.

따라서, 본 연구에서는 펄스 도금법을 이용하여 duty cycle에 따른 구리 전착층의 특성과 전착층의 표면형상 및 결정구조에 미치는 영향에 대하여 조사하였다.

### 2. 실험 방법

#### 2.1 도금 시스템

전해조는 500 mL의 아크릴 덮개가 있는 이중 비이커를 이용하여 전해액의 온도를 65°C ( $\pm 0.5^\circ\text{C}$ )로 일정하게 유지하였다. 음극은 면적 1 cm<sup>2</sup>인 Ti foil(99.7%, Alfa Aesar, U.S.A.)를 이용하였으며, 양극은 그물형태의 백금 전극(Pt, Ametek, U.S.A.)을 이용하였다. 기준전극은 Hg

<sup>†</sup>Corresponding author  
E-Mail : kwseol@chonbuk.ac.kr (K. W. Seol)

**Table 1.** Quantity of electricity and electrodeposition mode used in this study.

Electrodeposition mode	Current density (mA/cm <sup>2</sup> )	Duty cycle (%)	Thickness (μm)
Pulse	200/0	100, 80, 50, 25, 10	5, 10
	200/-50	80	10
Pulse-Reverse	200/-100	80	10
	200/-100	50	10

$\text{Hg}_2\text{SO}_4 (+656 \text{ mV vs SHE})$ 를 이용하여 전압을 측정하였다. 전해액은 초 순수 장치(Elix<sup>®</sup> 3, Millipore, U.S.A)를 이용한 중류수와  $\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$ ,  $\text{H}_2\text{SO}_4$ 를 혼합하여  $\text{Cu} 100 \text{ g/L} + \text{H}_2\text{SO}_4 100 \text{ g/L}$  조성으로 제조하였다. 전극간 거리는 3 cm로 일정하게 유지하였으며, 첨가제와  $\text{Cu}^{2+}$ 이온의 이동을 원활하게 하기 위하여 100 rpm으로 교반을 실시하였다. 정펄스의 경우 on-time 시 전류밀도는 200 mA/cm<sup>2</sup>이며 off-time에는 0 mA/cm<sup>2</sup>으로 걸어 duty cycle을 달리하여 실험하였다. 역펄스의 경우에는 on-time 시 전류밀도는 200 mA/cm<sup>2</sup> off-time에는 -50 mA/cm<sup>2</sup>, -100 mA/cm<sup>2</sup>으로 걸어주고 duty cycle을 변화시켰다. 이에 따른 실험조건을 Table 1에 나타내었다.

## 2.2 분석

구리 전착층을 형성하기 위하여 EG & G PAR model 273A potentiostat/galvanostat 장비의 powerpulse 소프트웨어를 이용하였다. 전착층의 표면형상과 결정크기 및 결정구조를 관찰하기 위하여 주사전자현미경(SEM, JSM-5900, JEOL, Japan), XRD(Dmax III-A type, Rigaku Co., Japan)을 사용하였으며, 표면조도와 비저항을 측정하기 위하여 (SV-3000M4, Mitutoyo, Japan)과 four-point probe

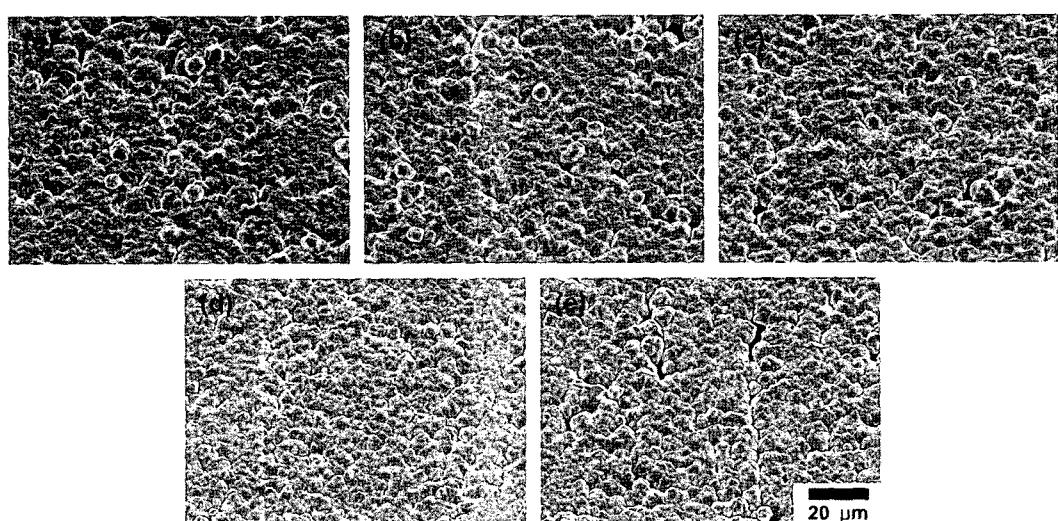
(CMT-SR1000N, AIT, Korea) 장치를 사용하였다.

## 3. 결과 및 고찰

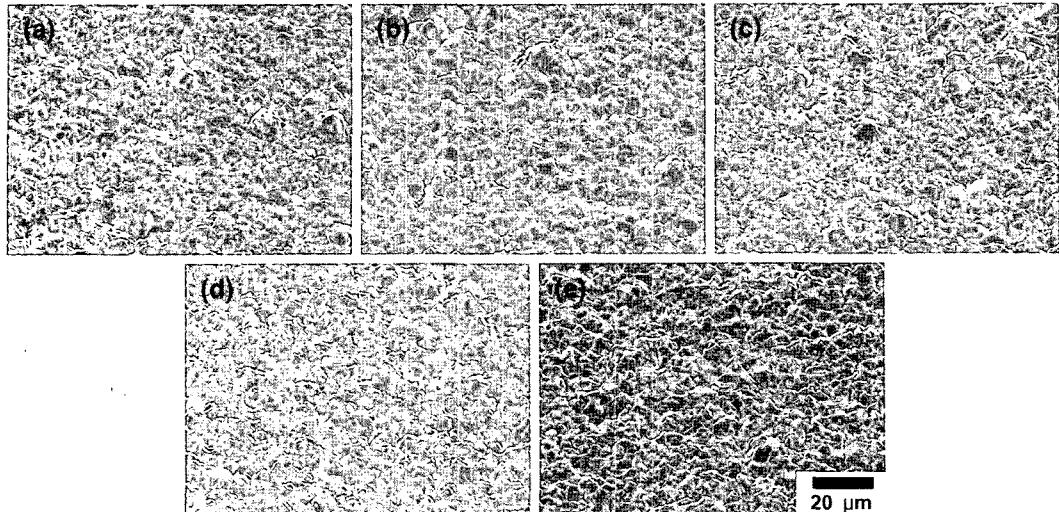
Fig. 1은 펄스도금법을 이용하여 인가시간 200 ms, 휴지시간 0, 50, 200, 600, 1800 ms을 1사이클로 하여 duty cycle을 100%에서부터 10%까지 변화시키면서 전착층의 두께가 5 μm가 되도록 실험한 결과의 SEM사진이다. duty cycle이 100%(a)로 실험한 경우에는 전착층의 표면에 미세 기공과 큰 결정들이 많이 존재하는 치밀하지 못한 구조를 보이고 있다. 반면 duty cycle이 25%(d)인 경우에는 표면층 미세기공과 큰 결정들이 사라진 치밀한 전착층을 얻을 수 있었다. 이는 펄스 인가 시간 중에 형성된 확산층 내의 금속이온의 농도 저하가 펄스 휴지 시간 중에 완화되기 때문이다.<sup>[11-13]</sup>

Chene<sup>[14]</sup> 등에 따르면 펄스 도금의 휴지 시간 동안에는 금속이온의 흡착이 일어나 많은 핵생성 자리를 제공하며, 인가 시간 동안에는 핵생성과 결정 성장이 동시에 일어난다고 보고하고 있다.

Fig. 2는 정펄스 및 역펄스 전류를 이용하여 구리 전착층의 두께를 10 μm가 되도록 실험한 결과의 SEM 사진이다. 정펄스 조건에서 duty cycle이 100%(a)인 경우의 표면층에는 큰 결정들이 많이 생성되었다. 그러나 duty cycle이 25%(b)인 경우에는 이러한 큰 결정들이 많이 감소되었으며 치밀한 조직층이 얻어졌다. 역펄스를 이용하여 휴지 전기량을 달리하여 실험한 경우, duty cycle이 80%인 c, d을 비교하면 역 전기량이 적은 c의 경우 보다는 d의 조건에서 표면층에 큰 결정들이 감소하고 치밀한 조직층이 얻어졌다. 그러나 역 전기량이 d의 경우보다 큰 e를 보면 표면의 거칠기가 상당히 증가되는



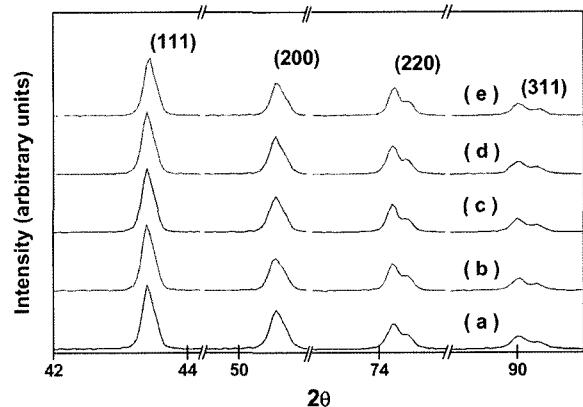
**Fig. 1.** SEM micrographs of copper crystals deposited at various duty cycles: (a) duty cycle 100%, (b) duty cycle 80%, (c) duty cycle 50%, (d) duty cycle 25% and (e) duty cycle 10%.



**Fig. 2.** SEM micrographs of copper deposited at various electrodeposition mode: (a) pulse mode(100%), (b) pulse mode(25%), (c) pulse-reverse mode(200/-50, 80%), (d) pulse-reverse mode(200/-100, 80%) and (e) pulse-reverse mode(200/-100, 50%).

것을 볼 수 있다. 이는 역 전류가 걸리는 구간에서는 음극에 전착된 도금층이 깎여나가게 되는데, 이때 표면층에 존재하는 큰 결정에서부터 분해가 이루어져 표면층이 평활해 지지만 역 전기량이 커지면 역전류 구간에서 표면층이 거칠어 지기 때문에 인가구간에서 새로이 생성되는 결정이 다른 결정위에 생성되기 때문에 표면층의 거칠기가 증가되는 것이라 생각된다. 정전류 도금법 보다는 펄스 도금법을 이용하는 경우에 조작층이 치밀하고, 표면에 생성되는 큰 결정들을 감소시킬 수 있는 효과 있음을 알 수 있었다.

Fig. 3은 정펄스 및 역펄스 전류를 이용하여 두께를 10 μm가 되도록 실험한 전착층의 XRD결과이다. 성장된 구리박막은 모두 다결정 구조이며 43° 균처에서 (111)면이 지배적이었다. 구리박막의 결정성에 있어서 (111)면은 (200)면에 비하여 electromigration 저항성이 우수하다. 이는 electromigration이 입계확산을 통해 주도적으로 발생되는데, 이로 인한 금속 배선 파단은 배선층이 (111) 배향을 가질 때 입계확산계수를 낮추어 가장 효과적으로 저지할 수 있으므로, electromigration 내성이 커지는 것을 예측할 수 있다.<sup>15)</sup> 특히, duty cycle이 25%인 경우의 Int(111)/Int(200)비가 2.03으로 duty cycle이 100%인 경우의 1.68에 비하여 증가하여 electromigration에 대한 내성이 클 것이라 생각된다. 다른 연구자의 결과에 의하면, 펄스도금의 경우에 구리의 주 결정 피크인 (111)과 (200) 회절 피크가 존재하지만 정전류 도금 보다는 펄스도금의 경우에 (200)면에 대한 피크의 상대강도가 크게 나타난다고 하였다. 이러한 현상은 펄스 조건에서는 결정화 과정이 증가하게 되어 과전압의 증가로 금속원자들의 표면확산의 기회가 줄어 구리의 주성장 면인 (111) 결정구조의 결정성장은 감소되고 (200)면과 같은 다



**Fig. 3.** XRD spectra measured on the electrodeposited copper surface for the various electrodeposition mode: (a) pulse mode(100%), (b) pulse mode(25%), (c) pulse-reverse mode(200/-50, 80%), (d) pulse-reverse mode(200/-100, 80%) and (e) pulse-reverse mode(200/-100, 50%).

른 결정성장은 증가하였기 때문이라 하였다.<sup>11,16)</sup> 이러한 결과는 본 연구 결과와는 일치 하지 않으나, (111)면 이외에도 여러 결정구조가 나타난 것은 일치하였다.

Fig. 4는 정펄스 및 역펄스 전류를 이용하여 두께를 10 μm가 되도록 전착한 표면층의 거칠기를 측정한 결과이다. duty cycle이 100%인 경우 보다 duty cycle이 25%인 경우의 표면의 조도가 많이 감소된 것을 알 수 있다. 이러한 결과는 Fig. 2의 SEM 결과와 일치한 결과를 보이고 있으며, 정펄스(duty cycle 25%) b군의 경우와 역펄스 d군의 조건에서 거칠기가 낮은 전착층이 형성됨을 확인할 수 있었다. 이러한 결과로 볼 때 정펄스 도금법과 역펄스 도금법을 이용하여 첨가제를 사용하지 않은 조건에서도 전착층이 치밀하고 균일한 동박 제조가 가능할

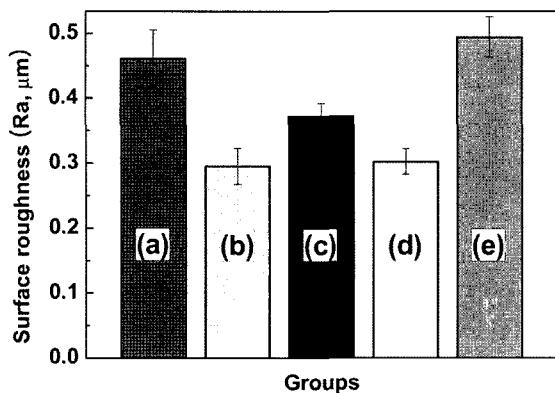


Fig. 4. Surface roughness( $\text{Ra}$ ) of copper foil for various electrodeposition mode: (a) pulse mode(100%), (b) pulse mode(25%), (c) pulse- reverse mode(200/-50, 80%), (d) pulse- reverse mode(200/-100, 80%) and (e) pulse- reverse mode (200/-100, 50%).

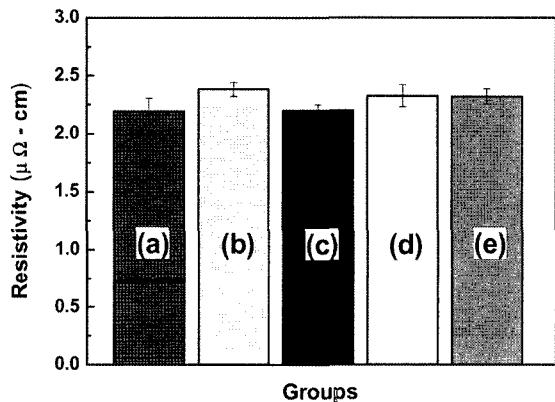


Fig. 5. Resistivity of copper foil for various electrodeposition mode: (a) pulse mode(100%), (b) pulse mode(25%), (c) pulse- reverse mode(200/-50, 80%), (d) pulse- reverse mode(200/-100, 80%) and (e) pulse- reverse mode(200/-100, 50%).

것으로 생각된다.

정펄스 와 역펄스 전류를 이용하여  $10 \mu\text{m}$  두께의 전착층을 형성한 후 비저항 측정한 결과를 Fig. 5에 나타내었다. 일반적으로 금속박막이 bulk 상태보다 더 높은 비저항값을 보이는 것은 표면산란, 입계산란, 불순물, 입내결합 등으로 표현되는 잔류비저항이 원인인 것으로 알려져 있는데 본 연구에서는 전체적으로 copper bulk의 비저항값( $1.67 \mu\Omega \cdot \text{cm}$ ) 보다 높은 값을 나타내고 있다.<sup>15)</sup> 본 연구의 경우 duty cycle 100% 인 펄스방법( $2.19 \mu\Omega \cdot \text{cm}$ )에 비하여 전체적으로 비저항이 증가하였으나 큰 차이는 보이지 않았다.

#### 4. 결 론

펄스 도금법과 역펄스 도금법을 이용하여 전해 동박 제

조 시 전착층의 표면 형상과 결정성장에 미치는 영향 대한 연구를 통하여 다음과 같은 결과를 얻을 수 있었다.

1. Duty cycle을 10%에서부터 100%까지 변화시키면서 펄스 도금법을 이용한 경우에 duty cycle이 100%인 펄스방법을 이용한 경우 보다 duty cycle이 25%인 경우에 표면층의 큰 결정이 감소하고 미세기공이 감소하여 치밀한 전착층을 얻을 수 있었다.

2. 역펄스 도금법을 이용하는 경우 전착층 표면에 존재하는 큰 결정들을 감소시킬 수 있으며, 적절한 역 전기량을 부여 함으로써 전착층이 균일하고 치밀한 구조의 동박을 얻을 수 있었다.

3. 정펄스 도금법을 이용하는 경우 첨가제를 사용하는 정전류 도금법을 대신하여 전착층의 표면거칠기를 낮추고, Cu(111) 우선 결정성장 방향으로 성장시켜 electromigration에 대한 내성이 있는 동박 제조가 가능할 것이라 생각된다.

#### 참 고 문 헌

1. Y. K. Lee and T. J. O'keefe, JOM, April, 40 (2002).
2. C. C. Hu and C. M. Wu, Surf. Coat. Technol., **176**, 75 (2003).
3. V. S. Donepudi, R. Venkatachalamathy, P. O. Ozemoyah, C. S. Johnson and J. Prakash, Electrochim. Solid-State. Lett., **C13**, 4 (2001).
4. C. M. Whelan, M. R. Smyth and C. J. Barnes, J. Electroanal. Chem., **441**, 109 (1998).
5. A. Kudelski, M. Janik-Czachor, J. Bukowska, M. Dolata and A. Szummer, J. Mol. Struct., **483**, 245 (1999).
6. A. I. Danilov, J. E. T. Andersen, E. B. Molodkina, Yu. M. Polukarov, P. Moller and J. Ulstrup., Electrochim. Acta, **43**, 733 (1997).
7. N. Ikemiya, S. Miyaoko and S. Hara, Surf. Sci., **327**, 261 (1995).
8. S. C. Chang, J. M. Shieh, K. C. Lin, B. T. Dai, T. C. Wang, C. F. Chen and M. S. Feng, J. Vac. Sci. Technol., B, **19**(3), 767 (2001).
9. D. S. Lashmore, L. H. Bennett, H. E. Schone, P. Gustafson and R.E. Watson, Phys Rev. Lett., **48**, 1760 (1982).
10. N. Ibl, J. Cl. Puijpe and H. F. Angerer, Surf. Technol., **6**, 287 (1978).
11. B. S. Min, W. S. Chung and I. G. Kim, J. Kor. Inst. Met. & Mater., **40**, 1281 (2002).
12. W. Paatsch, Metalloberflache, **41**, 39 (1987).
13. E. Budevski, G. Staikov and W. J. Lorenz, Electrochemical Phase Formation and Growth, VCH, 273 (1996).
14. O. Chene, G. Staikov and D. Landolt, Oberflache/Surface, **26**, 45 (1985).
15. H. S. Lee, H. S. Kim and C. M. Lee, J. Kor. Inst. Met. & Mater., **39**, 920 (2001).
16. R. T. C. Choo, J. M. Toguri, M. El-sherik and U. Erb, J. Appl. Electrochem., **25**, 384 (1994).