論 文
56-12-30

선형 광결합 절연 증폭기의 주파수 특성분석 기법

Frequency Analysis Method for Linear Optically Coupled Isolation Amplifier

安 熙 旭† · 成 永 輝* · 金 相 熙**
(Hee-Wook Ahn · Young-Whee Sung · San-Hee Kim)

Abstract - Optically coupled linear isolation amplifier requires special care to avoid oscillation in actual applications. In this paper methods to analyze the frequency characteristics of the amplifier are proposed to reveal the cause of oscillation and to provide design guidelines. The loop gain of the amplifier obtained through the equivalent circuit model shows that the phase margin is too small to ensure stable operations. Methods to get non-oscillatory response are proposed and the resulting frequency responses are analyzed. The common method adding a small capacitor to the amplifier is shown to degrade the frequency bandwidth. The frequency response of output voltage explains the need of filter capacitor in output stage. The usefulness of the method is verified through experiments.

Key Words : 선형 절연 증폭기, 광결합 소자, 소신호 모델링, 주파수 응답, 안정도 해석

1. 서 론

제어시스템 또는 전력변환시스템, 의료용 생체신호시스템 등에는 전기절연형(Galvanic isolation) 증폭회로가 필요한 경우가 많다. 스위칭 모드 전원장치에서와 같이 서로 절연된 두 시스템 사이에 피드백 신호를 전달하거나, 위험전압 환경에 있는 온도센서회로로부터 신호는 전달 받으면서 전기감전의 위험으로부터 보호가 필요한 경우에는 전기절연이 필요하다. 또한 전도성 잡음을 차단하는 효과를 기대하는 경우에도 효과적으로 사용될 수 있다.

전기절연형 증폭기에서 전기절연을 위하여 전통적으로 변압기가 사용되었지만 최근에는 광결합 소자(OC; Opto-coupler)를 이용한 광결합 방식의 사용이 증가하고 있다. 광결합 방식은 변압기에 비하여 교류신호 뿐만 아니라 직류신호의 전달도 가능하며 소형경량이고 집적화가 가능하다는 장점이 있기 때문이다. 반면에, 광결합 소자의 요소인 LED와 광-다이오드에서 전기-광 변환 특성이 시간적으로 그리고 온도에 따라서 변화가 크고 신호의 전달특성이 비선형적이라는 문제가 있다. 이 때문에 광결합기는 주로 펄스신호 전달에만 사용되고 아날로그 신호의 전달용으로는 정확성에 한계가 있다.

최근에 광결합 방식의 단점을 보완하기 위하여, 두 개의 광결합 소자를 쌍으로 사용하면서 서보(Servo) 개념을 적용할 수 있는 선형 광결합 소자(Linear Opto-Coupler)를 사용한 선형 절연 증폭기(Linear Isolation Amplifier)가 사용되기 시작하였다.[1]-[4] 다양한 회로 방식 중에서 대표적인 것은 그림 1과 같다. 수신측 광-다이오드 한 개는 피드백 서보(Feedback Servo)에 사용되어 LED의 비선형성을 보상하는 효과를 갖도록 사용되고 나머지 한 개의 광-다이오드는 절연된 출력신호를 제공하기 위하여 사용된다. 선형 광결합 소자는 피드백의 작용으로 선형성과 정확성을 확보할 수 있기 때문에 아날로그 신호의 전달이 필요한 응용분야에서 선형 절영 증폭기로 사용될 수 있다.

그런데, 피드백 서보가 포함되어 있는 회로에서는 발진(Oscillation)의 가능성이 있으므로 설계 시에는 안정도 확률 위한 주의를 기울여야한다.[5][6] 그러나 선형 광결합 소자를 사용할 때의 발진 문제에 대한 연구는 거의 이루어지지 않은 실정이며 참고문헌[2]에 발진의 가능성에 대한 언급이 간단하게 되어 있을 뿐이라고 파악된다. 피드백 회로의 안정도(Stability)를 분석하여 발진의 원인을 분석하고 발진 방지 대책과 이것이 증폭기의 성능에 미치는 영향을 파악할 수 있다면 고성능의 선형 절연증폭기를 설계하고 사용하는 것이 가능할 것이다.

본 연구에서는 광결합 소자를 이용한 선형 절연증폭기에 대하여 소신호 교류 모델을 구하고, 이를 이용한 주파수 특성 분석을 실시하여, 피드백 회로 구성으로 인한 발진의 가능성을 규명한다. 그리고 발진 방지 대책으로 사용되는 주파수 보상용 캐패시터의 효과를 설명하고 이것이 증폭기의 성능에 주는 영향을 분석한다. 실험을 통하여 분석방법의 타당성을 보인다.

광결합 소자의 사용방법은 광-다이오드의 동작모드에 따라서 광-전도 모드(Photo-Conductive Mode)와 광-전압 모드

† 교신저자, 正 會 員 : 金烏工科大學校 電子工學部 副敎授 · 工博
E-mail : hwahn@kumoh.ac.kr
* 正 會 員 : 金烏工科大學校 電子工學部 副敎授 · 工博
** 正 會 員 : 金烏工科大學校 電子工學部 敎授 · 工博
接受日字 : 2007年 10月 5日
最終完了 : 2007年 10月 30日

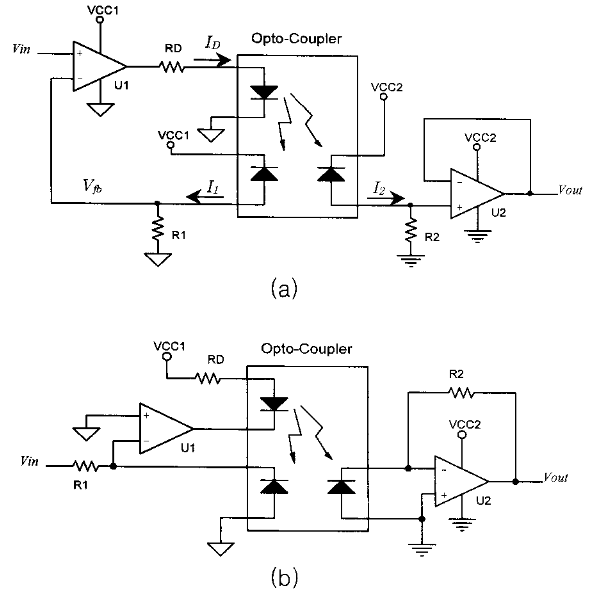


그림 1 광결합 소자를 이용한 선형 절연 증폭기의 대표 적 회로. (a) 광-전도 모드. (b) 광-전압 모드

Fig 1 Typical isolation amplifier circuit using opto-coupler. (a) Photo-Conductive mode. (b) Photo-Voltaic Mode

(Photo-Voltaic Mode)로 구분되며 광-전도는 광-전압 모드에 비하여 주파수 대역은 더 높고 정확성은 다소 열세라는 특성이 있다.[2] 본 논문에서 다루는 내용은 대부분 광-전도 모드의 증폭회로에 대한 것이며, 이 내용을 광-전압 모드의 증폭회로에 적용하여도 큰 차이는 없다고 본다.

2. 소신호 모델

선형 광결합 절연증폭기의 주파수 특성 분석에 사용하기 위한 소신호 교류 모델을 구한다.

2.1 기본 작동 원리 [1][2]

그림 1(a) 처럼 회로를 구성하면 광-다이오드는 역 바이어스(reverse bias)가 인가되는 상태인 광-전도 모드로 작동된다. U1은 매우 큰 개방루프이득(open loop gain)을 가진 연산증폭기(Op-Amp)이다. 입력전압 V_{in}이 인가되면 U1의 출력전압이 증가하여 전류 I_D가 저항 R_D와 LED를 통하여 흐르게 되고 LED는 광을 방출한다. 광속이 서보 광-다이오드에 입사되면 전류 I_1이 흐르며 이것은 R_1을 통하여 흐르므로 연산증폭기의 반전입력 측에 전압 V_{fb}가 나타나게 되고 연산증폭기 출력전압은 감소한다. V_{fb}와 V_{in}이 동일하게 되면 I_D는 더 이상 증가하지 않고 안정상태에 도달하게 된다. 만약 V_{in}이 변하면 V_{fb}는 이를 추적할 것이다. LED에서 나온 광속은 또한 출력측 광-다이오드에도 입사되어 전류 I_2가 흐르고 그 크기는 LED 전류에 비례하며 서보측 전류 I_1과 동일하게 된다. 출력전압 V_{out}은 I_2에 의하여 R_2에서 발생하게 된다.

광결합 소자의 내부 특성을 나타내는 것으로서 서보이득(Servo Gain)과 순방향 이득(Forward Gain)이 있다. 서보이득 K_1은 LED 전류에 대한 서보측 전류의 비율로 정의되며 ($K_1 = I_1/I_D$) 순방향 이득 K_2는 LED 전류에 대한 출력측 전류의 비율로 정의된다($K_2 = I_2/I_D$). 광결합 소자는 서보이득과 순방향 이득이 거의 동일하도록 설계하는 것이 일반적이다. 이들 특성치를 이용하여 입력전압과 출력전압을 나타내면 다음과 같다:

$$V_{in} = I_1 R_1 = K_1 I_D R_1 \tag{1}$$

$$V_{out} = I_2 R_2 = K_2 I_D R_2 \tag{2}$$

$$\frac{V_{out}}{V_{in}} = \frac{K_2 R_2}{K_1 R_1} \tag{3}$$

이 식들은 직류 또는 저주파 신호에 대해서만 성립하며, 고주파 신호인 경우에는 광결합 소자의 주파수 특성을 고려하여야한다.

2.2 광결합 소자의 소신호 교류 모델

광결합 소자의 교류특성은 광-다이오드의 동작특성으로부터 알 수 있다. 광-전도 모드로 동작하는 광-다이오드는 그림 2(a)와 같은 회로를 이룬다. 광결합 소자의 LED에서 발생된 광속이 광-다이오드에 조사되면 광전류가 발생하는데 광-다이오드의 전기적 등가회로는 그림 2(b)와 같다. 입사광에 의하여 광전류I 가 음극에서 양극으로 흐르게 되며 이 전류는 LED의 광속에 선형적으로 비례한다. 광전류 외에도 암전류(dark current, I_{dk})가 흐르는데 이것은 입사 광속의 영향은 받지 않고 역 바이어스 전압에 의하여 발생한다. 암전류는 두 개의 광-다이오드에서 거의 동일하게 나타나므로 서보 모드로 사용될 때 대부분 상쇄될 뿐 아니라 광전류에 비하여 매우 작기 때문에 무시할 수 있다.

캐패시터 C_p는 광-다이오드의 p-n 접합부의 캐패시턴스에 해당한다. 광-전도 모드에서는 p-n 접합에 역 바이어스 전압이 인가되므로 바이어스 전압이 없는 경우에 비하여 접합부의 결핍층의 폭이 증가하여 접합부 캐패시턴스는 작아진다.[7] 광-전도 모드가 광-전압 모드에 비하여 응답속도가 빠른 것은 이 때문이다.

소신호 교류 모델은 캐패시터와 저항에 의하여 결정되므로 그림 2(c)와 같이 되고 입력전류와 출력전압의 관계를 다음과 같이 나타낼 수 있다.

$$\frac{V_o}{I_D} = \frac{K_1 R_L}{1 + s R_L C_p} \tag{4}$$

즉, 1차 저주파 필터의 특성을 가진 전달함수로 나타난다. 이 모델은 서보측 회로와 출력측 회로에 동일하게 적용된다.

광결합 소자의 등가회로를 이용하여 전체 회로의 소신호 등가회로를 그림 3에 나타내었다. 광결합 소자 내부의 LED는 등가 저항으로 나타낼 수 있지만 외부 저항 R_D에 비하여 매우 작은 값이기 때문에 무시한다.[8] 캐패시터 C_C와 C_F는 주파수 특성 개선용으로 추가된 것들로서 이 후의 설명에 사용하기 위하여 미리 나타내었다.

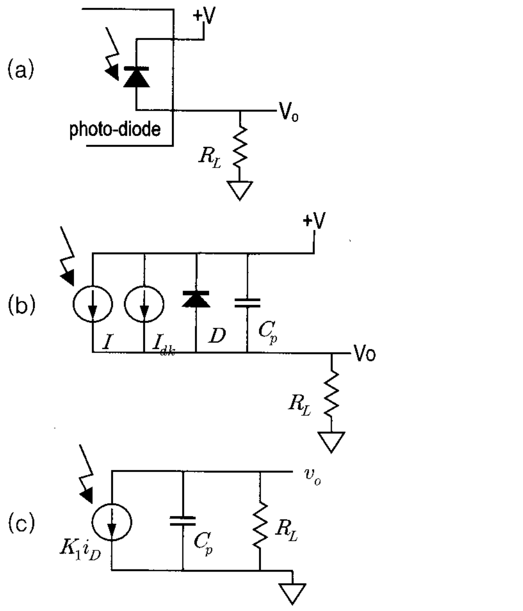


그림 2 광-전도 모드로 동작하는 광-다이오드의 모델링. (a) 광-다이오드의 회로 구성. (b) 등가회로. (c) 소신호 모델

Fig 2 Modeling of photo-diode in photo-conductive mode. (a) Circuit for photo-diode. (b) Equivalent circuit. (c) Small-signal model

2.3 피드백 시스템 모델

절연 증폭기의 안정도와 응답 특성 등을 분석하기 위하여 주파수 특성 분석이 용이한 피드백 제어 개념의 분석 기법[6]을 적용하고자 한다. 그림 3의 소신호 모델을 이용하여 그림 4와 같은 일반적인 피드백 시스템 블록선도(Block Diagram)로 표현한다.

순방향 선로의 블록 $A(s)$는 연산증폭기의 개루프(Open loop) 전달함수를 나타내는데, 범용 연산증폭기는 대부분 안정성을 확보하기 위하여 내부에 주파수 보상 캐패시터를 가지고 있으므로 개루프 전달함수는 2 극점 또는 3 극점으로 단순화 시켜 나타낼 수 있다[5]. 여기에서는 다음과 같은 2 극점 전달함수를 사용한다.

$$A(s) = \frac{a_0}{(1+s\tau_a)(1+s\tau_b)} \tag{5}$$

여기서 τ_a는 7~10 Hz의 저주파 차단 주파수에 해당하는 시정수이고 τ_b는 0.7~10 MHz의 단위이득 주파수에 해당하는 시정수이며, a_0는 직류 전압이득으로서 100 dB 정도의 값을 가진다. 특정의 연산증폭기에 적용되는 시정수 또는 극점 주파수에 대한 수치는 연산증폭기의 제조회사에서 제공하는 자료의 주파수 특성 그래프로부터 구할 수 있다. 세 번째 극점은 주파수 대역 보다 매우 높은 주파수에 해당하는 것으로서 정확한 주파수 특성이 요구되는 경우에 사용한다.

피드백 경로의 블록 $F(s)$는 연산증폭기의 출력전압신호 v_D에서 반전입력 전압신호 v_{fb}까지의 전달함수로서 외부 캐패시터 C_C를 포함한다. 그림 3의 회로에서 전압 v_{fb}를 구하기

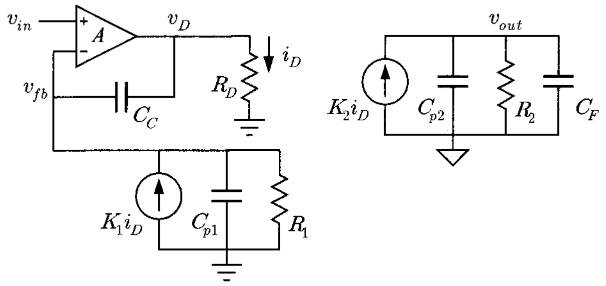


그림 3 광-전도 모드의 절연 증폭기에 대한 소신호 등가회로. 캐패시터 C_C와 C_F는 외부에 추가하는 것임.

Fig 3 Small-signal equivalent circuit for isolation amplifier in photo-conductive mode including the external capacitor C_C and C_F.

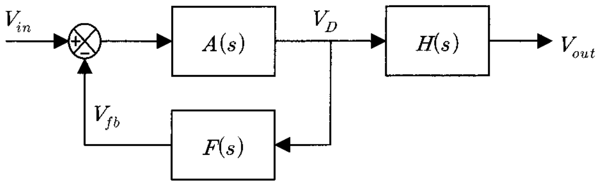


그림 4 절연 증폭기의 소신호 모델 블록선도

Fig 4 Block diagram for small-signal model of isolation amplifier

위한 마디 방정식(Node equation)을 세워서 정리하면 다음과 같은 피드백 경로의 전달함수를 구할 수 있다.

$$F(s) = \frac{V_{fb}}{V_D} = \frac{I_D}{V_D}\frac{V_{fb}}{I_D} = \frac{K_1 R_1}{R_D}\frac{(1+s\tau_2)}{(1+s\tau_1)} \tag{6}$$

단, $\tau_1 = R_1(C_{p1}+C_C)$, $\tau_2 = R_D C_C / K_1$.

$H(s)$는 출력측 회로의 전달함수로서 다음과 같이 표현된다.

$$H(s) = \frac{V_{out}}{V_D} = \frac{I_D}{V_D}\frac{V_{out}}{I_D} = \frac{K_2 R_2}{R_D(1+s\tau_3)} \tag{7}$$

단, $\tau_3 = R_2(C_{p2}+C_F)$. 캐패시터 C_F는 출력측 광-다이오드의 접합부 캐패시턴스를 증가시키는 효과를 가진다.

3. 주파수 특성 분석

3.1 안정도 분석

위상 마진(Phase Margine)을 이용한 안정도 분석에 이용하기 위하여 루프이득(Loop gain)을 그림 4로부터 구하면 다음과 같이 표현된다.

$$A(s)F(s) = \frac{a_0 K_1 R_1 / R_D}{(1+s\tau_a)(1+s\tau_b)(1+sR_1 C_{p1})} \tag{8}$$

실제 회로에 사용 가능한 수치들(표 1)을 적용하여 루프이득의 주파수 특성을 나타내면 그림 5의 보드선도(Bode

표 1 특성분석에 사용된 수치들

Table 1 Various values used in the characteristics analysis

항목	수치
연산증폭기 직류 이득, a_0	100,000
연산증폭기 극점 τ_a의 주파수	7 Hz
연산증폭기 극점 τ_b의 주파수	0.7 MHz
OC의 서보이득과 순방향 이득, K_1, K_2	0.007
LED 외부 저항, R_D	680 Ω
서보측 외부저항, R_1	71.4 kΩ
광-다이오드의 내부 캐패시턴스, C_{p1}, C_{p2}	30 pF

diagram)와 같이 된다. 참고로 이것은 그림 3의 등가회로에 대한 PSpice 시뮬레이션으로 구한 결과이다. 피드백 경로의 직류 이득 K_1R_1/R_D은 0.74 이고 광결합 소자에 의하여 추가된 극점은 600 kHz에 해당한다. 직류이득은 큰 변화 없는 상태에서 연산증폭기의 고주파 극점보다 낮은 주파수의 극점이 추가된 상황이다. 이 때문에 위상 마진이 0°정도로서 안정도가 매우 낮고 따라서 발진의 가능성이 매우 크다는 것을 알 수 있다. 그리고 이 현상은 서보 저항 R_1의 저항값이 클수록 현저하게 나타난다는 것을 알 수 있다.

안정도를 개선하는 방법으로서 작은 저항값을 가진 서보 저항의 사용을 고려할 수 있다. R_1이 작아지면, 식 (6)의 관계에 따라서 직류 이득과 극점 시정수가 작아진다. 그림 5의 R_1=7 kΩ 곡선에서 보듯이 직류 이득의 감소에 따라 진폭 곡선이 아래로 이동하면서 단위 이득 주파수 (Unity gain frequency)가 감소하며, 시정수의 감소에 따라 극점 주파수가 증가하므로 위상마진은 80° 정도로 개선된다. 그러나 R_1이 작아지면, 식 (1)의 관계에서, 입력신호의 크기가 제한되거나 I_D와 I_1의 증가에 따라 소비전류가 증가한다는 점을 고려하여야한다.

안정도를 개선하기 위하여 위상마진을 60°이상으로 증가시킬 수 있는 또 다른 방법은 주파수 보상용 캐패시터를 추가하는 방법이다. 그림 3의 회로와 같이 보상 캐패시터 C_C를 연결한 경우의 루프이득은 식 (5)와 식 (6)으로부터 구할 수 있다.

$$A(s)F(s) = \frac{a_0K_1R_1/R_D \cdot (1+s\tau_2)}{(1+s\tau_a)(1+s\tau_b)(1+s\tau_1)} \quad (9)$$

보상 캐패시터가 없는 경우인 식 (8)와 비교하면 시정수 τ_2의 영점이 추가되고 극점의 시정수 τ_1이 증가한다는 것을 알 수 있다. 보상 캐패시터의 효과를 분석하기 위하여 표 1의 특성치와 100 pF의 보상 캐패시터를 적용하여 보드선도를 나타내면 그림 6과 같다. 보상 캐패시터의 추가에 의하여 위상마진이 60° 정도로서 안정도가 개선됨을 알 수 있다. 식 (8)에 있는 피드백 선로의 시정수를 계산해 보면 τ_1=9.78 μs τ_2=9.71 μs 로서 거의 동일한 값을 가진다. 이것은 $F(s)$의 영점과 극점이 상쇄되어 연산증폭기의 극점만 남게 된다는 것을 의미한다. 루프 이득 전달함수가 직류 이득의 변화는 크지 않은 상태에서 연산증폭기의 주파수 특성을 가지므로 안정성이 확보된다고 해석할 수 있다. 따라서 절연증폭기의 설계 시에 보상 캐패시터와 LED 외부 저항을 선택하는 지침으로 활용할 수 있다.

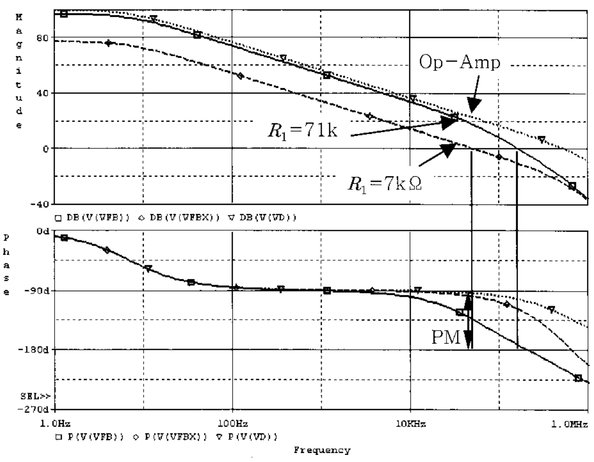


그림 5 절연증폭기의 루프이득의 보드선도. 서보측 저항이 작은 경우에는 위상마진이 증가하여 안정도가 높아진다.

Fig 5 Bode diagram of loop gain when compensation capacitor is not used. The phase margin and stability is improved as the servo resistance is decreased.

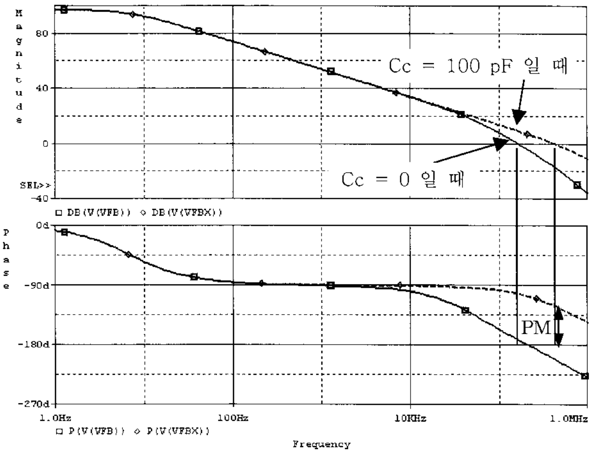


그림 6 보상 캐패시터의 효과를 보여주는 루프이득의 보드선도.

Fig 6 Bode diagram of loop gain when compensation capacitor is used.

3.2 출력신호 주파수 응답특성 분석

선형 절연증폭기의 성능을 나타내는 주요 항목 중의 하나는 출력신호 주파수 응답특성이다. 앞 절에서 논의된 안정도 개선 기법이 출력측 주파수 응답에 미치는 영향을 분석하고 주파수 특성 개선 방법을 살펴보기 위하여 출력전압 신호의 주파수 응답특성을 분석한다. 증폭기 전체의 전압 이득 전달함수는 그림 4의 블록선도로부터 구할 수 있다.

$$G(s)=\frac{V_o}{V_i}=\frac{A(s)}{1+A(s)F(s)}H(s) \qquad (10)$$

이러한 형태의 전달함수에 대한 주파수 특성 분석은 복잡하므로 다음의 근사적인 방법을 적용하면 특성 분석이 용이하다.[6]

$$|G(s)|\cong\begin{cases}|F(s)^{-1}H(s)| & \text{if } |A|\gg|F|^{-1}\\ |A(s)H(s)| & \text{if } |A|\ll|F|^{-1}\end{cases}$$

피드백 경로의 전달함수 $F(s)$에 있는 극점과 영점의 주파수는 연산증폭기의 단위이득 주파수보다 작고, 이 주파수 영역에서는 $|A|\gg|F|^{-1}$인 경우에 해당하므로 전달함수는 다음과 같이 근사적으로 나타낼 수 있다.

$$G(s)\cong\frac{H(s)}{F(s)}=\frac{K_2R_2}{K_1R_1}\frac{(1+s\tau_1)}{(1+s\tau_2)(1+s\tau_3)} \qquad (11)$$

이 식은 절연증폭기의 주파수 특성을 나나타내는 것으로서 극점과 영점의 크기에 따라 주파수 특성이 다르게 된다는 것을 보여준다. $f[Hz]=\omega/(2\pi)=1/(2\pi\tau)$의 관계를 이용하면, 영점 주파수 f_1이 극점 주파수 f_2와 f_3보다 작으면 첨두(peaking)가 있는 주파수 특성을 나타내며, f_1이 f_2와 f_3 의 사이에 있으면 저주파 필터 특성을 갖는다는 것을 알 수 있다. 이를 확인하기 위하여, 영점 주파수 f_1=16 kHz, 극점 주파수 f_2=34 kHz 일 때 출력측 필터 캐패시터 C_F를 0, 30, 100, 500 pF로 증가시켜 또 다른 극점 주파수 f_3을 각각 60, 33, 16, 4 kHz로 감소시킬 때의 주파수 응답 곡선은 구하면 그림 7 처럼 된다. 이것은 그림 3의 등가회로를 PSpice 시뮬레이션한 것으로서, C_F가 작으면 영점 주파수가 극점 주파수보다 작게 되어 최대 5 dB의 첨두치가 발생하고 있음을 보여준다. C_F가 더욱 증가하여 주파수 보상 캐패시터 C_C와 동일한 값인 100 pF이면 영점과 극점이 상쇄되어 1차 저주파 필터의 특성이 나타나게 된다. 첨두는 없어지고 차단 주파수는 f_2에 해당한다. C_F를 더욱 증가 시키면 영점 주파수보다 극점 주파수가 낮아지게 되어 첨두는 완전히 사라지지만 차단 주파수가 낮아진다. 그러므로 첨두가 없으면서 넓은 주파수 대역을 가지는 고성능 절연증폭기를 구현하는 방법으로서, 주파수 보상 캐패시터와 동일한 용량의 캐패시터를 출력측 저항에 병렬로 추가하는 방법이 효과적이라는 것을 알 수 있다.

4. 회로 설계 및 실험

선형 광결합 절연증폭기의 실험을 위하여 그림 8의 회로를 설계한다. 증폭기의 기본적인 제원은 다음과 같다:

- 입력 신호 : 0~5V의 전압
- 출력 신호 : 0~5V의 전압
- 주파수 범위 : DC~10 kHz
- 절연전압 : 2500V 이상

선형 광결합기의 원리를 이용하려면 광-다이오드 가 한 개인 일반적인 광결합 소자 두 개를 사용하는 방법과 선형 광결합 소자 한 개를 사용하는 방법을 고려할 수 있다. 일반 광결합 소자 두 개를 사용하는 경우, 두 소자 사이에 제조공정의 차이와 작동 온도의 차이로 인한 특성 차이가 발생할 수 있으므로 선형 광결합 소자를 사용한다. 시판되고 있는 광결합 소자는 대부분 절연전압이 5000 V 이상이므로 위의 제원을 충분히 만족시킨다.

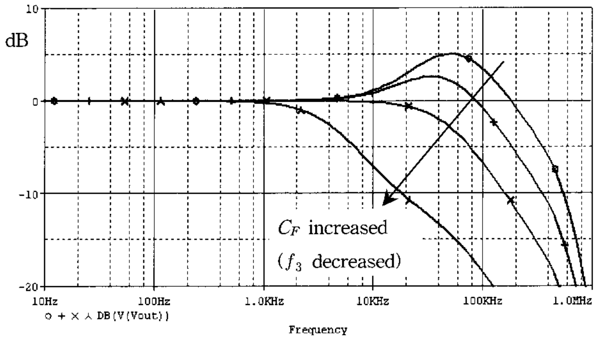


그림 7 출력전압의 주파수 특성 곡선. 출력측 필터 캐패시터의 용량 변경에 따른 특성 변화를 나타낸다.

Fig 7 Frequency response curves for output voltage when the output filter capacitor value is increased.

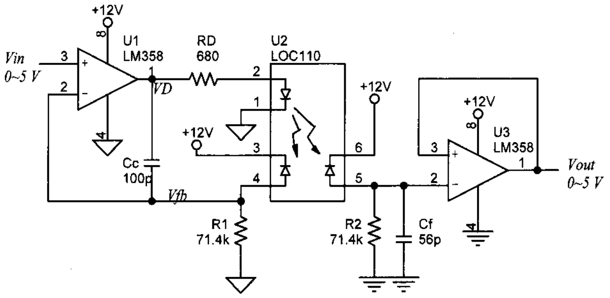


그림 8 실험에 사용된 광결합 선형 절연증폭기 회로

Fig 8 Optically coupled linear isloation amplifier used for experiment

1) R_D 계산 : 연산증폭기의 최대출력전류가 20mA이고 광결합 소자의 LED 순방향 전류 허용치를 감안하여 LED 전류 I_D의 최대치는 10mA라고 설정한다. 이 조건에서 LED의 순방향 전압강하 V_{FD}는 1.2V이다. 그리고 연산증폭기의 최대 출력전압은 전원전압의 2/3에 해당하는 8V가 되도록 설정하면

$$R_d=\frac{V_{D,\max}-V_F}{I_D}=\frac{8-1.2}{10\mathrm{mA}}=680\ \Omega$$

2) R_1과 R_2 계산 : 식 (1)과 (2)로부터 각각 계산한다.

$$R_1=\frac{V_{in,\max}}{K_1\cdot I_D}=\frac{5\mathrm{V}}{0.007\cdot 10\mathrm{mA}}=71.4\,\mathrm{k\Omega}$$

$$R_2=\frac{V_{out,\max}}{K_2\cdot I_D}=\frac{5\mathrm{V}}{0.007\cdot 10\mathrm{mA}}=71.4\ \mathrm{k\Omega}$$

광전도 모드의 회로를 그림 8과 같이 구성하여 실험하였다. 먼저, 입력전압이 2V에서 4V로 변하는 계단파형인 경우

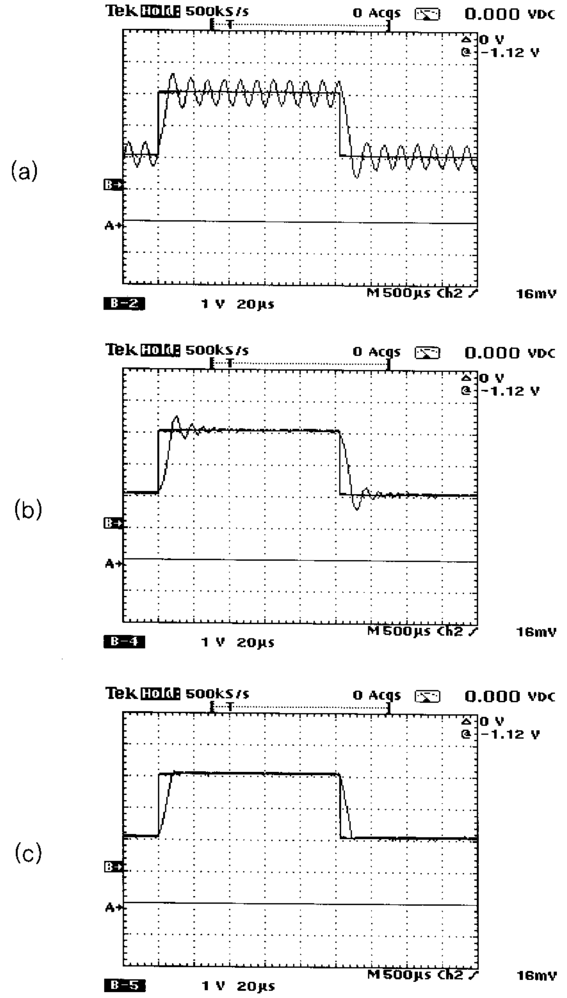


그림 9 피드백 전압의 계단응답 실험파형. 서보측 주파수 보상 캐패시터 C_C의 효과를 보여준다. 1V/div, 20 ㎲/div. (a) C_C가 없을 때. (b) C_C=10pF. (c) C_C =100pF

Fig 9 Experimental waveforms for step response of feedback voltage showing the effect of compensation capacitor C_C in servo stage. 1V/div, 20㎲/div. (a) C_C=0. (b) C_C=10pF. (c) C_C=100pF

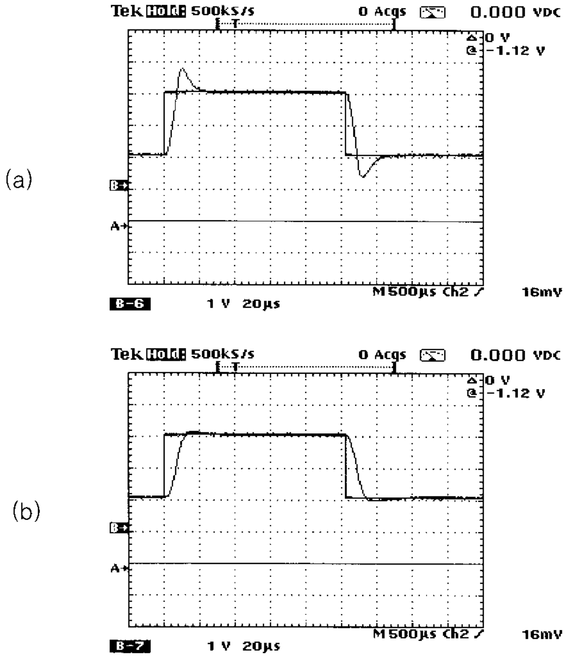


그림 10 출력단 주파수 보상 캐패시터의 효과를 보여주는 입력전압과 출력전압의 실험파형. 1V/div, 20 ㎲/div. (a) C_F가 없을 때. (b) C_F=57pF 일 때.

Fig 10 Experimental waveforms for step response of output voltage. 1V/div, 20㎲/div. (a) C_F=0. (b) C_F=57 pF

에 대하여 피드백 전압과 출력전압을 관찰하였다. 그림 9는 피드백 전압의 파형을 나타낸 것이다. 보상용 캐패시터 를 연결하지 않은 경우의 계단응답은 그림 9(a)에서와 같이 평균적으로는 계단파형을 추적하고 있지만 발진이 되고 있음을 나타내고 있다. 보상용 캐패시터 10pF를 연결하였을 때의 계단응답은 그림 9(b)와 같이 오브슈트가 20%정도의 크기로 나타나며 발진의 가능성이 남아 있다. 보상용 캐패시터를 100pF로 증가시킨 경우에는 그림 9(c)와 같이 오브슈트가 없는 양호한 결과를 얻게 된다. 과도기에서 출력전압의 변화율은 2V/7㎲인데 이것은 연산증폭기 LM358의 SR (Slew Rate)이 0.3V/㎲ 라는 사실에 비추어보면, 응답속도가 연산증폭기의 SR에 의하여 제약을 받는다는 것을 알 수 있다.

보상용 캐패시터 C_C가 100pF일 때, 출력전압의 계단응답 파형은 그림 10(a)와 같이 40% 정도의 오브슈트를 나타낸다. 그림 9(c)의 피드백 전압 파형에는 오브슈트가 없음에도 불구하고 출력전압에는 나타나고 있다. 이것은 3.2절에서의 분석 결과처럼 C_C에 의한 필터링 효과가 출력단에는 없기 때문이다. 출력측 저항 R_2에 병렬로 56pF의 필터 캐패시터 C_F를 연결하여 저주파 필터를 구성하면 그림 10(b)처럼 오브슈트가 대폭 감소된 응답을 얻을 수 있게 된다. C_F를 C_C와 동일하게 조정하면 오브슈트가 완전히 없어지지만 응답속도가 감소한다는 점을 감안하여 보다 작은 용량의 캐패시터를 사용하였다.

5. 결 론

소형이면서도 아날로그 신호의 전달이 가능한 광결합 방식의 선형 절연증폭기에 대하여 주파수 특성분석 방법을 제안하고 이를 안정도 및 출력 특성의 해석에 적용하였다. 주요 결과를 정리하면 다음과 같다.

1) 선형 광결합 소자를 이용한 절연형 증폭회로는 피드백 회로에 의한 발진의 가능성이 있다. 특히 서보 광-다이오드에 연결되는 저항이 클 때 발진의 가능성이 증가한다.

2) 발진을 방지하는 방법으로서 100 pF 정도의 캐패시터를 1차측 연산증폭기에 추가하는 방법이 효과적이다.

3) 보상 캐패시터를 추가하면 증폭기의 주파수 대역이 감소한다.

4) 출력측 저항에 병렬로 수 십 pF 정도의 캐패시터를 연

결하면, 출력전압의 계단응답에 나타나는 오브슈트를 줄일 수 있다.

5) 제안된 분석기법은 선형 광결합 절연증폭기의 설계와 성능 개선에 활용될 수 있을 것이다.

감사의 글

본 논문은 금오공과대학교 학술연구비 지원에 의하여 연구되었음.

참 고 문 헌

[1] Application Note 50: Designing Linear Amplifiers Using the IL300 Optocoupler (Appnote 50), Vishay Semiconductors, Rev. 1.3, 2004

[2] Application Note AN-107: Linear Optocouplers, Rev.2, Clare(An IXYS Company), 2002, www.clare.com

[3] Data Sheet IL300: Linear Optocoupler, Vishay Semiconductors, Rev. 1.5, 2005

[4] Data Sheet LOC110: Linear Optocouplers(R7.3), www.clare.com

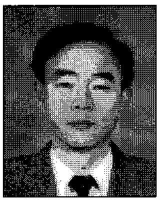
[5] Application Report SLOA020A: Stability Analysis of Voltage-Feedback Op Amps, Texas Instruments, 2001

[6] K. H. Lundberg, "Internal and External Op-Amp Compensation: A Control-Centric Tutorial", Americal Control Conference ACC 2004, Boston, Mass., pp. 5197-5211.

[7] A. Sedra. K. Smith, "Microelectronic Circuits (5/e)", pp.137-179, Oxford, 2003.

[8] Application Note AN-3001: Optical Input Drive Circuits, Fairchild Semoconductors, Rev. 4, 2002.

저 자 소 개

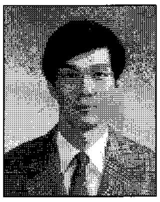


안 희 욱 (安 熙 旭)

1982년 서울대학교 전기공학과 졸업, 1991년 한국과학기술원 전기및전자공학과 졸업(석사), 1997년 동 대학원 졸업(박사), 1982년~1998년 한국산업기술시험원 선임연구원, 1998년~현재 금오공과대학교 전자공학부 부교수

Tel : 054) 478-7431, Fax : 054) 478-7449

E-mail : hwahn@kumoh.ac.kr



성 영 휘 (成 永 輝)

1962년 5월 20일생. 1988년 고려대학교 전자공학과 졸업. 1991년 KAIST 전기및전자공학과 졸업. 1996년 동 대학원 전기및전자공학과 졸업(공박). 1996년~1998년 LG산전 선임연구원. 1998~현재 금오공과대학교 전자공학부 부교수

Tel : 054) 478-7457, Fax : 054) 478-7449

E-mail : ywsung@kumoh.ac.kr

김 상 희 (金 相 熙)

1983년 홍익대학교 전기공학과 졸업, 1995년 연세대학원 졸업(석사), 1992년 Texas A&M Univ 졸업(공학박사), 1993년~현재 금오공과대학교 전자공학부 교수

Tel : 054) 478-7430, Fax : 054) 478-7449

E-mail : shkim@kumoh.ac.kr