

# 헤테로다인 광 위상 고정 루프 연구

## A Study on the Heterodyned Optical Phase Locked Loop

유 강 희

Kang-Hee Yoo

### 요 약

본 논문에서는 OPLL의 기술적 구성 요소인 주파수 및 위상 차이 검출기, 루프 여파기, VCO 반도체 레이저의 위상 잡음 설계에 대하여 이론적으로 검토하였으며, 설계 파라미터들을 도출하였다. 계산된 파라미터들로 구현한 설계 및 실험 결과, 주파수 및 위상 검출기는 헤테로다인된 차이 주파수와 1.5 GHz 기준 주파수 사이의 에러 성분을 이론식에 맞게 추출하였으며, 주파수 및 위상 고정 범위는  $\pm 150$  MHz이었다. 본 논문은 헤테로다인 위상 고정 루프 구현에 대한 설계 및 실험 결과를 기술하였다.

### Abstract

In this paper, the design techniques required to design heterodyned OPLL such as frequency-phase deference detector, loop filter and phase noise of semiconductor laser are presented. Through the experiments with the calculated parameters, we confirmed that the frequency-phase difference detector simply develops an error component that is proportional to the frequency-phase difference between heterodyned optical signals. The achieved frequency-phase locking range of the input laser diode frequency is around  $\pm 150$  MHz. This paper describes the details of the designed as well as experimental results.

Key words : OPLL, Frequency-Phase Difference Detector, VCO, Loop Filter, Phase Error

### I. 서 론

광통신 기술의 발전은 기존의 전자파를 이용하던 시대를 지나 광파를 캐리어로 이용할 수 있는 단계로 접어들고 있다. 이는 시분할 다중화 방식에 의한 수 Gbps급 이상의 전송 속도는 전자 소자 및 광 소자의 동작 속도 한계에 의하여 제약을 받게 되므로 이에 대한 기술적 극복 방안으로서 광파를 이용한 광 주파수 분할 다중 방식(이하 광 FDM) 기술이 세계 각국에서 활발히 연구되고 있다<sup>[1],[2]</sup>. 이 방식은 서로 다른 광 주파수를 갖는 광원으로부터 나오는 빛을 독립적인 광 신호로 변조시켜 다중화 시킨 후 전송하는 방식으로 광섬유의 손실이 낮고 주파수 특

성이 평탄한 1,550 nm 영역의 채널 다중화가 연구되기 시작하였고, 이론적으로 수십에서 수백 채널의 다중화 전송이 가능하게 되었다.

광 FDM 시스템의 기본적인 전송 요구 조건은 광 주파수 영역에서 인접 채널간의 간섭을 최소화하면서 어떻게 표준화된 광 주파수 스펙트럼에 여러 채널의 정보 광 신호들을 다중화 시켜주고 다시 역 다중화 시켜줄 수 있느냐는 점이다. 이 목적을 달성하기 위하여는 광 FDM 시스템의 종속 광 신호들인 반도체 레이저들이 주파수 고정이 되도록 해야 하며, 이 주파수 고정된 기준 주파수를 기준으로 광 주파수 다중화 및 역 다중화가 수행된다. 이 기술로는 파브리 페로 공진기나 분자선 흡수 방식 등이 주로 사

충주대학교 전자통신공학과(Dept. of Electronic Communication Eng., Chungju University)

· 논문 번호 : 20070803-081  
· 수정완료일자 : 2007년 10월 2일

용되고 있으나, 본 논문에서는 초고주파 전자 회로를 이용한 해테로다인 위상 고정 루프를 사용하여 구현하였다.<sup>[3]</sup> 기준 광 주파수를 능동적으로 위상 고정시켜야 하는 종속 노드 반도체 레이저의 주파수 및 위상 고정 방식으로는 여러 가지 방식이 있으나, 광 캐리어의 높은 주파수(수  $10^{14}$  Hz) 특성 때문에 중간 주파수를 이용한 주파수 차이 검출 방식이 주로 연구되고 있다<sup>[4],[5]</sup>.

본 논문에서는 1.5 GHz 초고주파 중간 주파수를 이용한 주파수 및 위상 고정 루프의 설계 및 제작에 대한 내용을 기술하였다.

## II. 위상 고정 루프

위상 고정 루프(이하 PLL)는 일반적으로 채널의 전송 과정에서 교란된 수신 신호 주파수의 제어에 사용되는 것으로 다양한 수신기에서 필수적인 기능이다. PLL 방식은 수신측 국부 발진기인 VCO의 초기 주파수(free-running frequency)와 전송 클럭의 주파수 차이가 PLL의 포획 주파수 영역을 벗어나는 경우에 PLL 동작이 이루어지지 않는 문제가 있다. 따라서 VCO의 조정 전압이 주파수 차이에 비례하면서 직접 변할 수 있는 주파수 고정 루프(Frequency Locked Loop: FLL)를 별도로 구성하여 동작 초기에 주파수 차이를 줄이는 기능이 필요하다. 즉, FLL은 초기에 입력 신호의 주파수 오차만큼 주파수를 포획하여 주파수 고정을 시킨 후 PLL를 동작시켜 위상 고정을 수행하게 된다<sup>[6],[7]</sup>.

따라서 이러한 경우는 주파수 고정 루프가 위상 고정 루프의 보조 수단으로 사용되는 결과가 되며, 통신에서 보편적인 PLL 설계 방법이다.

그림 1은 일반적인 PLL의 블록도이다.

그림 1에서  $K_d$ 는 주파수 차이 및 위상 검출기 이득,  $K_o$ 는 VCO 이득이며,  $F(s)$ 는 루프 여파기 전달 함수이다.

입력 주파수는 VCO 출력 주파수와 주파수 차이 및 위상 검출기에서 비교되어 두 주파수 및 위상 차이에 해당하는 에러 전압을 출력한다. 이 에러 전압이 루프 여파기에서 계환 신호로서 요구되는 특성으로 처리된 후 VCO에 제어 전압으로 부제환되어 입력 VCO 출력 주파수를 제어함으로써 입력 주파수

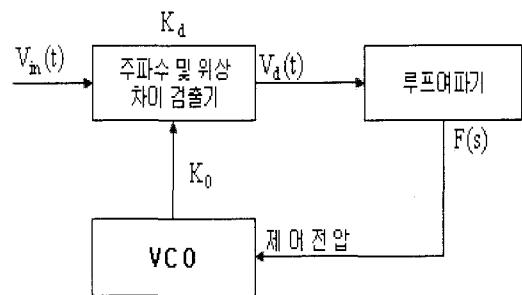


그림 1. PLL의 블록도

Fig. 1. Block diagram of PLL.

및 위상을 포획하게 된다. 즉, 에러 전압은 적분기를 거쳐 제어 전압 값이 0으로 되게 하는 방향으로 루프를 작동시켜 입력 주파수에 VCO 주파수가 주파수 및 위상 고정이 이루어진다. 따라서 PLL 루프의 설계는  $K_d$  설계에 관련된 주파수 및 위상 검출기,  $K_o$  설계에 관련된 전압 제어 발진기(VCO), 그리고 루프 여파기의 설계로 수행된다. 루프 여파기는 저역 통과 특성을 갖는 적분기를 사용하는 것이 일반적이며, 루프 여파기의 대여폭은 PLL의 일반적인 특성을 결정한다. 루프 여파기가 1차일 경우(적분기를 1개 사용할 경우), PLL은 입력 주파수와 출력 주파수 사이에 하나의 극점을 갖는 저역 통과 여파기로 동작한다<sup>[8],[9]</sup>. 루프 여파기를 OP 증폭기를 이용하여 2차 능동 여파기 및 적분기로 구현할 경우, 고유 진동 수  $\omega_n$ 과 감쇄율  $\zeta$ 을 구하고 이 값으로 3 dB 대역폭을 구하면 다음 식 (1)과 같다<sup>[10]</sup>.

$$\begin{aligned} \omega_n &= \frac{1}{\tau_1} \sqrt{K_o K_d}, \quad \zeta = \frac{\tau_2}{2\tau_1} \sqrt{K_o K_d} \\ B_{3dB} &= \frac{\omega_n}{2\pi} \sqrt{2\zeta^2 + 1 + \sqrt{(2\zeta^2 + 1)^2 + 1}} \end{aligned} \quad (1)$$

PLL의 설계에서 주파수 차이 및 위상 검출기는 전체 PLL의 성능을 결정하는 가장 중요한 요소가 된다. 주파수 차이 및 위상 검출기로는 여러 가지 형태가 있으나, 차이 신호를 안정적으로 정확히 처리할 수 있는 방식은 Quadricorrelator 구조의 검출기 방식이다<sup>[11],[12]</sup>.

입력 기준 주파수 신호는 두 개의 막서에서 VCO 용 90° 위상 차이가 있는 두 개의 또 다른 주파수 고

정시킬 주파수 성분을 곱하여 기저대역 신호인 두 개의  $90^\circ$  위상 차이가 나는 성분  $V_I(t), V_Q(t)$ 를 출력한다. 이 중 한 주파수 성분을 미분한 후 다른 한 성분과 다시 곱하여 주파수 및 위상 차이에 비례하는 DC 전압 성분 값을 얻을 수 있다. 이렇게 얻은 DC 값은 루프 여파기를 거쳐 VCO에 궤환되고, DC 값에 따른 주파수 보정과정을 통하여 입력 주파수 및 위상을 포획할 수 있게 된다.  $V_I(t), V_Q(t)$ 는 다음 식 (2), 식 (3)과 같이 표현할 수 있다<sup>[13]</sup>.

$$V_I(t) = K_m V_s \cos(\Delta\omega t + \Delta\theta) \quad (2)$$

$$V_Q(t) = K_m V_s \sin(\Delta\omega t + \Delta\theta) \quad (3)$$

여기서  $K_m$ 은 첫 번째 맥서의 변환 손실이며,  $V_s$ 는 입력 신호의 크기이다. 또한,  $\Delta\omega = \omega_i - \omega_o$ ,  $\Delta\theta = \theta_i - \theta_o$ 이며, 저역 통과 여파기에 의하여 합의 주파수 성분은 차단된다. 따라서 이 두 신호 중  $V_I(t)$  신호를 미분한 후 다시 곱셈기형 맥서에 의하여  $V_Q(t)$ 와 곱하면  $V_d(t)$  신호는 다음 식 (4)와 같다.

$$V_d(t) = -\frac{1}{2} \Delta\omega K_3 K_m^2 V_s^2 [1 - \cos(2\Delta\omega t + 2\Delta\theta)] \quad (4)$$

여기서  $T_d$ 는 미분기의 시 정수,  $K_3$ 는 세 번째 곱셈기형 맥서의 변환손실이다.

위 식의 첫 번째 항은 주파수 차이( $\Delta\omega$ )에 비례하는 DC 성분이며, 두 번째 항은 이 DC 성분에 실린리풀 성분이 된다. 이 리풀 성분을 저역 통과 여파기로 차단시키면 DC 성분만 남게 되어 이것이 제어 전압으로 VCO 반도체 레이저 전류원에 부궤환되어 주파수 및 위상 고정이 이루어지게 된다. 이 루프가 동작하려면  $\Delta\omega$ 는 반드시 저역 통과 여파기의 통과 대역 내에 있어야 하며, 이 루프의 포획 범위는 여파기 통과 대역보다 크게 되지는 않는다.

이 식은 루프 여파기를 거치면 2  $\Delta\omega$  항이 없어지므로 따라서 DC 성분 값은 식 (4)에서 주파수 차이 값  $\Delta\omega$ 에 비례하게 된다. 이 식에서 주파수 차이 값  $\Delta\omega$ 이 양의 값을 갖게 되면 식 (4)의 출력 값이 음의 값을 갖게 되어 VCO용 반도체 레이저의 구동 전류를 줄이는 방향으로 즉 광파의 파장을 감소시키는(광 주파수를 증가시키는) 동작을 하게 된다. 반대로 주파수 차이 값  $\Delta\omega$ 이 음의 값을 갖게 되면 식 (4)의 출력 값이 양의 값을 갖게 되어 VCO용 반도체

레이저의 구동 전류를 증가시키는 방향으로, 즉 광파의 파장을 증가시키는(광 주파수를 감소시키는) 동작을 하게 되어 루프가 주파수 고정이 이루어지게 된다<sup>[14][15]</sup>. 주파수 고정이 이루어지면  $\Delta\omega$ 값이 0이 되므로  $V_I(t)$ 값은 미분기를 통하여 없어지고  $V_Q(t)$ 값은 다음 식 (5)와 같이 된다.

$$V_Q(t) = K_m V_s \sin(\Delta\theta) \approx K_m V_s \Delta\theta \quad (5)$$

따라서 주파수 고정이 이루어진 후 식 (5)값에 의하여 위상 고정이 이루어진다. 이때 식 (4)의 첫 번째 항과 식 (5)가 각각 주파수 차이 및 위상 검출기 이득  $K_d$ 가 된다.

실제 주파수 검출기는 식 (4)의 여러 특성 영역에서 주로 동작하게 되며, 이 값은 사용하는 저역 통과 여파기 대역폭에 의존하게 된다. 이 출력은 루프 여파기를 통하여 신호 처리된 후 VCO의 조정 전압으로 인가된다.

### III. 광 위상 고정 루프의 잡음 영향

광 위상 고정 루프(이하 OPLL)는 기존의 다른 루프와 달리 위상 잡음에 상당히 민감한데, 이는 사용되는 반도체 레이저의 위상 잡음이 상대적으로 크기 때문이다. 위상 잡음은 위상 에러를 발생시켜 고정된 광 주파수를 불안하게 하므로 성능 평가의 중요한 요인이 된다. OPLL에서 위상 잡음의 요인으로는 반도체 레이저에 의한 위상 잡음과 광 검출 과정에서 발생하는 산단 잡음이 있는데, 이중 반도체 레이저의 위상 잡음은 위상 에러 성능을 결정하는 가장 중요한 요인이 된다. 일반적으로 OPLL에서의 반도체 레이저 위상 잡음은 기준 초고주파 발진기의 위상 잡음과 비교하여 상대적으로 상당히 크므로 반도체 레이저의 위상 잡음에 의하여 주로 위상 에러 성능이 결정된다<sup>[16][17]</sup>.

잡음에 의한 위상 에러의 일반적인 표현식은 산탄잡음과 반도체 레이저 위상 잡음의 전력 스펙트럼 밀도에 루프의 전달 함수 및 에러 함수의 적분 값을 곱하여 합한 식으로 표현할 수 있다.

따라서 위상 에러 값은 다음 식 (6)과 같이 계산할 수 있다.

$$\sigma_{\phi}^2 = S_{SN} I_{SN} + \frac{\Delta\nu_M + \Delta\nu_S}{\pi} I_{PN}$$

$$\begin{aligned} I_{SN} &= \int_0^\infty |H(j2\pi f)|^2 df = \frac{\omega_n}{2} \left( \xi + \frac{1}{4\xi} \right) \\ I_{PN} &= \int_0^\infty \left| \frac{1-H(j2\pi f)}{f} \right|^2 df = \frac{\pi^2}{2\xi\omega_n} \end{aligned} \quad (6)$$

여기서  $\Delta\nu_M$ 은 기준 광 주파수의 파장폭,  $\Delta\nu_S$ 는 VCO 반도체 레이저 파장폭이며, 산탄 잡음에 의한 전력 스펙트럼 밀도는 다음 식 (7)과 같이 구할 수 있다.

$$S_{SNV}(f) = 2eR(P_M + P_S)r^2 \quad (7)$$

여기서  $r$ 은 광 검출기 부하,  $R$ 은 광 검출기 응답도,  $e$ 는 전자의 전하,  $P_M$ ,  $P_S$ 는 각각 기준 광 주파수 및 VCO 반도체 레이저 광 전력을 나타낸다.

이 값을 위상 전력 스펙트럼 밀도 값으로 변환한 잡음은 다음 식 (8)과 같이 계산된다.

$$S_{SN}(f) = \frac{S_{SNV}(f)}{K_{OPD}^2} = \frac{e(P_M + P_S)}{2RP_MP_S} \quad (8)$$

여기서 광 검출기의 이득은 다음 식과 같다.

$$K_{OPD} = 2\sqrt{P_M P_S} Rr \quad (9)$$

식 (6)의 첫 번째 항은 광 검출기 산탄 잡음에 의하여 발생하는 위상 에러 값이며, 두 번째 항은 기준 광 주파수와 VCO 반도체 레이저의 위상 잡음에 의한 위상 에러 값이다. 이때 기준 초고주파 발생기의 위상 잡음은 상대적으로 아주 적은 값이 되므로 무시된다.

따라서 식 (8)을 식 (6)에 대입하여 정리하면 위상 에러 값인 다음 식 (10)을 얻게 된다. 여기서  $P_S \gg P_M$ 이라고 가정하면

$$\sigma_\phi^2 = \frac{e(4\xi^2 + 1)\omega_n}{8\xi RP_M} + \frac{\pi}{2\xi\omega_n} (\Delta\nu_M + \Delta\nu_S) \quad (10)$$

$\sigma_\phi^2$ 는 적당한  $\omega_n$ 값을 정하여 최소화시킬 수 있다. 이 식에서 보듯이 오른쪽의 첫 번째 항, 즉 산탄 잡음에 의한 위상 에러 값은  $\omega_n$ 이 증가함에 따라 증가하고 두 번째 항, 즉 반도체 레이저의 위상 잡음에 의한 위상 에러 값은  $\omega_n$ 이 증가함에 따라 감소하므로 이 값의 적절한 선택이 필요하다.  $\omega_n$ 은 앞 장의 식 (1)에서 보듯이 루프의 대역폭에 비례하므로 결국 루프의 대역폭의 설계에 영향을 미치게 된다. 이

첫 번째 항과 두 번째 항이 같다고 가정하면 최적의  $\omega_{n,opt}$ 값을 구할 수 있으며, 이 값으로 최소  $\sigma_\phi^2$ 를 구할 수 있다.

따라서  $\omega_{n,opt}$ ,  $\sigma_\phi^2$  값을 구해 보면 다음 식 (11), (12)와 같이 표현된다.

$$\omega_{n,opt} = \sqrt{\frac{4\pi(\Delta\nu_M + \Delta\nu_S)RP_M}{e(4\xi^2 + 1)}} \quad (11)$$

$$\sigma_\phi^2 = \sqrt{\frac{\pi e(\Delta\nu_M + \Delta\nu_S)(4\xi^2 + 1)}{4RP_M\xi^2}} \quad (12)$$

식 (11)에 의한 계산 결과는 그림 2와 같다.

그림 2에서 살펴보면 최적의  $\omega_{n,opt}$ 값은 입력 광 전력이 커질수록 증가하며, 반도체 레이저의 파장폭이 작아질수록 감소함을 알 수 있다.  $\omega_n$ 값은 식 (1)에서 보듯이 루프의 대역폭에 비례하므로 사용되는 반도체 레이저의 파장폭과 입력 광 전력 값에 따라 OPLL의 대역폭이 영향을 받게 된다.

루프 여파기에 사용한 2차 능동 여파기로 OP 증폭기를 사용할 경우, 사용 가능한 상용화된 OP 증폭기의 대역폭이 수백 MHz를 초과하지 않으며 상용화된 반도체 레이저의 파장폭도 수십 MHz 정도이므로 이로 인하여 루프의 전자 회로의 설계에 많은 제약을 받게 된다. 그림 3은 반도체 레이저의 파장폭 변화에 따른 최적의 위상 에러 값이 입력 광 전력에 따라 변화하는 과정을 보여 주고 있다. 이 그림에 의하면 최적의 위상 에러 값은 입력 광 주파수의 파장폭

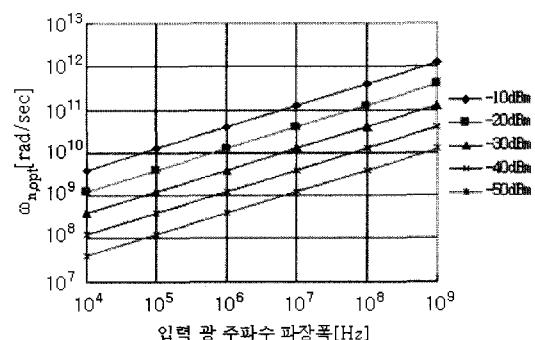


그림 2. 반도체 레이저 파장 폭과 입력 광 전력 변화에 따른 최적  $\omega_{n,opt}$ 값의 변화

Fig. 2. Variation of  $\omega_{n,opt}$  versus line width of laser diode as well as input optical power.

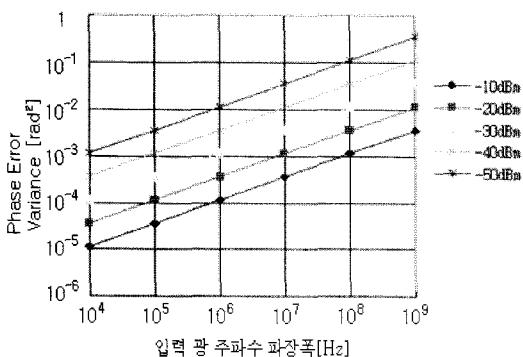


그림 3. 반도체 레이저 파장폭과 입력 광 전력 변화에 따른 최적 위상 에러 값의 변화

Fig. 3. Optimum phase error variance versus linewidth of laser diode as well as input optical power.

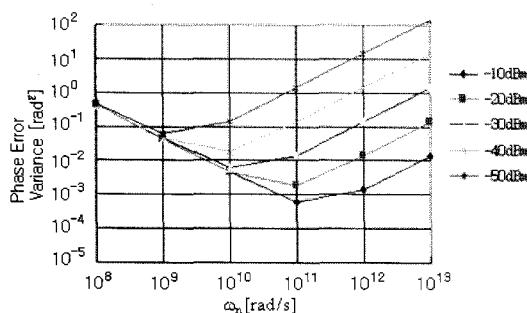


그림 4. 입력 광 전력 값과  $\omega_n$  값의 변화에 따른 위상 에러 값의 변화

Fig. 4. Variation of phase error variance versus  $\omega_n$  as well as input optical power.

이 적어질수록 그리고 광 전력이 커질수록 작아짐을 알 수 있다. 따라서 파장폭이 적은 반도체 레이저를 사용하는 것이 위상 에러를 줄일 수 있는 좋은 방법이 되나 이 같은 상용 반도체 레이저의 특성에 의존하게 되므로 설계에 제약을 받게 된다.

식 (12)에 현재 상용화된 DFB 반도체 레이저의 파장폭 20 MHz을 고려하여 감쇄율 0.7로 설계하였을 경우, 입력 광 전력과  $\omega_n$  값의 변화에 대한 위상 에러 변화 값은 그림 4와 같다.

그림 4에서 보면 위상 에러 값은 입력 광 전력의 증가에 따라 감소하며 그림 2에서 최적의  $\omega_{n, opt}$  값은 입력 광 전력 값이 커짐에 따라 증가함을 알 수 있다. 이 같은 식 (11)에서 보듯이 사용하는 반도체 레이저의 파장폭에 의해서도 영향 받으며, 파장폭이

작은 것일수록 이 값을 줄일 수 있다<sup>[18]</sup>.

그림 4에서 알 수 있는 것은 루프의 대역폭을 크게 하는 것에 따라 반드시 위상 에러 값이 줄어들지는 않는다는 것이다. 최적의 위상 에러 값 이상의  $\omega_n$  값에서는 오히려 위상 에러 값이 증가하게 된다. 예를 들면 식 (1)에 의하여 감쇄율 0.7로 루프의 대역폭을 설계할 경우, 이 값은 0.326  $\omega_n$  이 된다. 따라서 그림 4에 의하면 입력 광 전력이 -50 dBm일 경우, 루프의 대역폭을 수백 MHz 이상으로 설계하게 되면 위상 에러 값이 커짐을 알 수 있다. 하지만 그 이상의 광 전력으로 설계하면 루프의 대역폭은 GHz 이상의 값이 되어 현실적으로 이 값 이상으로 루프의 대역폭을 설계하는 것은 불가능하므로 대부분의 경우 루프의 대역폭은 이 최적 값 이내에 있게 된다.

## IV. OPLL 제작 시험

### 4-1 OPLL의 구성

본 논문에서 제안한 OPLL의 구성도는 다음 그림 5와 같다. 전송되어온 입력 기준 광 주파수는 VCO 반도체 레이저 광 주파수와 3 dB 광 커플러에 의하여 혼합된 후 광 수신기에 의하여 전기 신호로 바뀐다. 광 수신기는 자체 대역폭 특성 때문에 광 캐리어 성분을 제거한 수신 대역 내에 포함되는 성분만을 추출하며, 이 신호는 6 dB 전력 분배기에 의하여 분리되어 2개의 막서로 입력된다. 즉, 광 수신기는 해테로다인된 광파를 전기 신호로 변환하는 동시에 광 캐리어 주파수를 차단하는 저역 통과 여파기로서의 역할을 수행하게 된다. 따라서 두 광파의 주파수의 차이, 즉 중간 주파수 성분이 광 수신기의 통과 대역 내에 있지 않으면 이 루프는 동작하지 않게 된다. 6 dB 전력 분배기에 의하여 분리된 2개의 중간 주파수 성분은 두 개의 막서에서 1.5 GHz 초고주파 기준 신호 주파수 발생기 출력의 신호  $V_I(t)$  및 90° 위상이동된 신호  $V_Q(t)$ 와 각각 곱해져서 OP 증폭기로 구성된 저역 통과 여파기에 입력된다. 이 신호들은 저역 통과 여파기를 통과하면서 합의 주파수 성분은 제거되고 차이 주파수 성분  $\Delta\omega$ 만이 통과되어 이 성분이 없어지는 방향으로 루프를 동작시켜 주파수 및 위상을 고정시키게 된다.

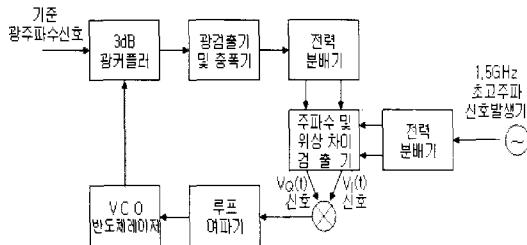


그림 5. OPLL 구성도

Fig. 5. OPLL block diagram.

## 4-2 루프의 파라미터 값 설계 및 실험 결과

주파수 고정 루프의 설계 파라미터 값을 앞 장에서 추출한 식들을 적용하여 설계하면 다음과 같다. 그림 1에서 주파수 차이 검출기의  $K_d$ 값은 식 (4)와 식 (9)를 이용하면 다음 식 (13)으로 표현될 수 있다.

$$K_d = \frac{1}{2} V_s^2 K_m^2 K_3 B = \frac{1}{2} [K_{OPD} A L_1]^2 K_m^2 K_3 B \quad (13)$$

여기서  $A$ 는 광 수신기 이득,  $L_1$ 은 전력 분배기 손실,  $B$ 는 OP 증폭기로 구성한 저역 통과 여파기 이득이다. 따라서  $K_d$ 값은 광 검출기 이득에 루프의 주파수 및 위상 검출기에 사용된 전자 소자들의 이득 및 손실 값을 모두 곱한 값이 된다. 막서의 변환 효율은 구동하는 LO(Local Oscillator) 신호의 크기가 충분히 클 때 정의되므로 이 값이 입력 신호에 비하여 충분히 크다고 가정할 경우 식 (13)과 식 (5)에 의하여  $K_d$ 값을 계산할 수 있다.  $K_o$ 값은 VCO용 반도체 레이저의 유입 전류에 대한 광 주파수 변화량 측정 값 및 사용한 전류원의 전압에 대한 전류 변환율을 이용하여 구할 수 있다. 구해진  $K_d$ ,  $K_o$ 값과 사용된 루프 여파기의 시 정수 값으로 식 (1)에 의하여  $\omega_n$ ,  $\zeta$ ,  $B_{3dB}$ 값들을 계산할 수 있다.

시험에 사용한 루프의 설계 값들은 다음과 같다.  $K_d$ 값은 식 (13)을 이용하여 설계에 사용한 파라미터 값 ( $K_m = -7$  dB,  $K_3 = 0$  dB,  $P_M = -20$  dBm,  $P_S = -10$  dBm,  $R = 0.6$ ,  $r = 50$  Ω,  $A = 50$  dB,  $L_1 = -6$  dB,  $B = 23.5$  dB)을 사용하여 계산하였으며, 그 값은  $0.134$  [V/rad]가 되었다.  $K_o$ 값은  $2.073 \times 10^{10}$  rad/sec/V로 계산되었다. 막서 출력의 주파수 차이에 의한 DC 전압 변화 특성은 그림 6과 같다. 이 그림 6에서 보듯이 주파수 차이가 0 부근에서 선형적인 관계를 보

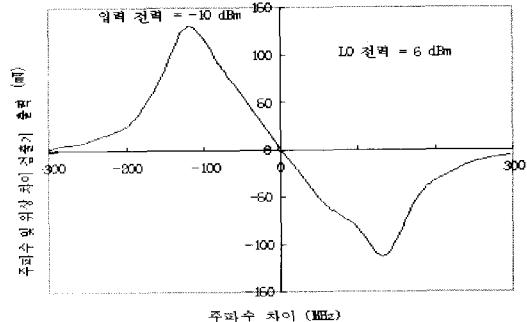


그림 6. 주파수 차이에 따른 주파수 및 위상 차이 검출기의 S 곡선

Fig. 6. S curve of frequency-phase detector.

이다가 주파수 차이가 ±120 MHz일 때 최대값을 보이고 ±200 MHz 부근까지 감쇄한다. 이 특성은 주파수 및 위상 차이 검출기에 사용된 저역 통과 여파기 특성 때문이며, 계산된 3 dB 대역폭이 150 MHz정도 이므로 주파수 검출기의 출력 신호는 120 MHz에서 최대값을 갖고 있음을 알 수 있다.

막서 출력 단에 구성한 저역 통과 여파기의  $\tau_1$ 과  $\tau_2$ 값은 사용한 2차 능동 여파기 및 적분기 시정수로 이를 값은 각각  $1.35 \times 10^{-4}$ ,  $6 \times 10^{-9}$ 이었다. 이 값들로 식 (1)을 이용하여 계산한  $\omega_n$ 값과  $\delta$ 값은 각각  $390.4 \times 10^6$  rad/sec와 1.17이었으며, 3 dB 대역폭은 151 MHz로 계산되었다. 실제 주파수 및 위상 차이 검출기 설계 시 입력 단에 사용한 저역 통과 여파기의 대역폭이 300 MHz이고, 3번째 곱셈기형 막서의 대역폭이 167 MHz이므로 곱해진 신호의 대역폭은 146 MHz로 계산된다. 따라서 주파수 및 위상 차이 검출기의 출력 신호는 146 MHz 대역폭을 통과해야만 동작을 할 수 있음을 알 수 있다. 식 (10)으로 계산한 위상 에러 값은  $0.069$  rad<sup>2</sup>로 계산되었으며, 이 값은 상대적으로 상당히 큰 값이어서 광 주파수를 캐리어로 이용하여 변복조하는 코히어런트 광통신 시스템에는 이용할 수 없을 것으로 판단된다. 따라서 이 분야에 적용하려면 VCO용 반도체 레이저의 파장폭을 대폭 축소하여야 한다. 그러나 기준 주파수 발생기 신호 1.5 GHz에 VCO 반도체 레이저의 파장폭을 유지하면서 위상 고정시키는 것은 성공적으로 수행되었으며, 측정된 주파수 및 위상 고정 범위는 ±150 MHz이었다.

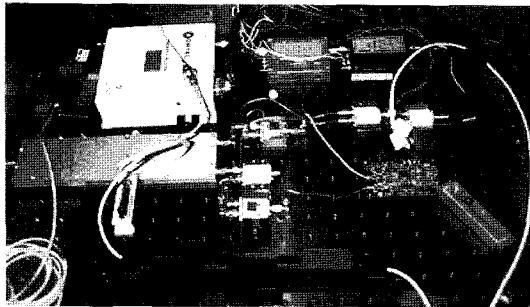


그림 7. 제작된 OPLL

Fig. 7. Implemented optical phase locked loop.

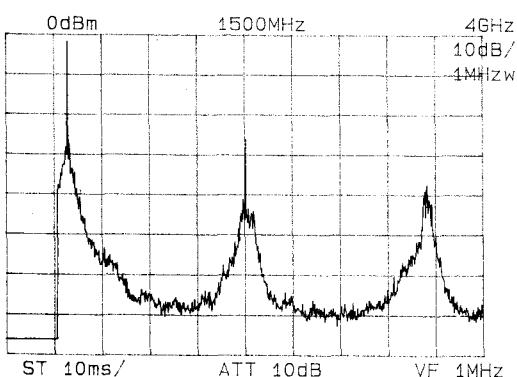


그림 8. 입력단 막서에 의하여 해테로다인된 두 광파의 RF 스펙트럼

Fig. 8. RF spectrum of the heterodyned optical signals at input stage.

FLL이 동작하는 주파수 포획 범위는 주파수 차이에 대하여 양, 음의 궤환 신호를 발생하는 영역이므로 그림 6으로 부터 대략  $\pm 200$  MHz 범위임을 추측 할 수 있다. 그림 7은 제작된 OPLL 실험 구성 사진이며, 그림 8은 입력 단 막서에서 해테로다인된 두 광파의 RF 스펙트럼이다. 이 신호는 저역 통과 여파기를 거치게 되면 1.5 GHz와 3 GHz 영역의 RF 주파수 성분은 차단되고 DC 영역의 기본 대역 주파수 및 위상 차이 성분만이 출력되어 주파수 및 위상 고정에 이용되게 된다.

그림 9는 루프 여파기 출력의 DC 전압을 측정한 결과이며, 주파수 및 위상 고정이 이루어지기 전 2분간 온도 및 유입 전류만을 안정화하여(온도/전류 조절기를 사용하여 전류:  $\mu\text{A}$  이하, 온도:  $\text{m}$  이하로 제어) 측정한 광 주파수의 안정도와 주파수 고정이

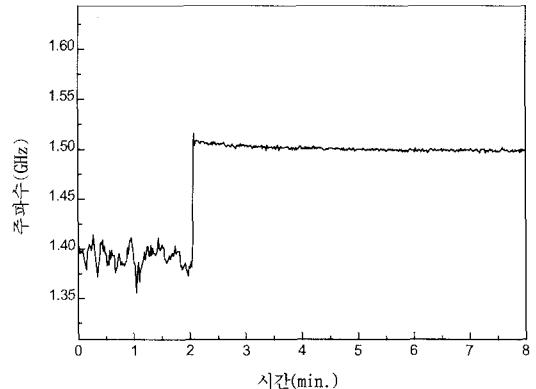


그림 9. 주파수 및 위상 고정된 광 주파수 신호의 안정도

Fig. 9. Stability of the OPLL at the locked state.

된 후 주파수 고정 상태에서 6분간 측정한 광 주파수의 안정도를 보여주고 있다. 그림 9에서 보듯이 주파수 고정된 광 주파수 신호는 10 MHz 이내의 안정된 동작을 할 수 있다.

## V. 결 론

본 논문은 VCO 반도체 레이저의 주입 전류 및 온도에 의하여 변화하는 민감한 광 파장 변동을 입력 기준 광 주파수와 해테로다인시켜 차이 주파수 및 위상을 검출하고 이를 이용하여 광 주파수 및 위상 고정시키는 내용에 대한 것이다. 전자 회로를 이용할 경우, 일반적으로 광파의 높은 주파수에는 직접 주파수 및 위상 고정이 불가능하므로, 본 연구에서는 1.5 GHz의 초고주파 기준 주파수를 이용하여 다시 해테로다인 시켜 중간 주파수 성분을 추출하고 일정한 차이 주파수를 유지하면서 광 주파수 및 위상 고정 루프를 구현하였다.

본 논문에서는 OPLL의 일반적인 구성 요소인 주파수 차이 검출기, 루프 여파기, VCO 반도체 레이저의 위상 잡음 설계에 대하여 이론적으로 검토하였으며, 설계 파라미터들을 도출하였다. 루프 여파기 설계는 광대역의 OP 증폭기를 이용하여 2차 능동 여파기 및 적분기로 구현하였다. 이 방식에 의하여 주파수 및 위상 차이 값이 검출되는 과정을 이론적으로 살펴보고 주파수 및 위상 차이 검출기 출력이 루프 여파기를 거쳐 VCO 반도체 레이저에 부궤환되

어 주파수 및 위상이 고정되는 과정에 대하여 기술하였다. 실험 결과 주파수 차이 검출기의 DC 값은 초고주파 기준 주파수 1.5 GHz를 중심으로  $\pm 200$  MHz 대역에서 측정되었으며, 전체 주파수 및 위상 고정 루프에 대한 실험에서 주파수 변화를 갖는 VCO 반도체 레이저는 입력 광 주파수에 1.5 GHz 주파수 차이를 유지하며, 1.5 GHz를 중심으로  $\pm 150$  MHz 범위에서 주파수 및 위상 고정이 이루어졌다. 따라서 본 시험결과로부터, 광 FDM 전송망의 위상 고정 루프에 적용할 경우, 광장이 안정화된 절대 기준 광 주파수에 대하여 전송 망 노드의 동기화부 VCO 반도체 레이저는 1.5 GHz 주파수 차이를 유지하면서  $\pm 150$  MHz의 주파수 범위 내에 있어야 주파수 및 위상 고정이 이루어질 수 있다.

제안된 광 주파수 및 위상 고정 루프의 성능 향상을 위하여 향후 추진 사항으로는 광장 폭이 적은 반도체 레이저를 사용하여 루프의 대역폭 특성을 늘이고 위상 고정 루프의 안정된 동작을 보장하는 방법에 대한 연구와 주파수 및 위상 차이 검출기의 대역 폭을 크게 하여 루프의 포획 범위를 늘려서 온도와 전류 변화에 대한 반도체 레이저의 주파수 변동 범위가 크더라도 광 주파수 및 위상 고정이 가능하도록 하는 연구가 추가로 수행되어야 할 것이다.

### 참 고 문 헌

- [1] K. Imai, H. Taga, "Successful transmission of 10 WDM x5 Gbit/s signal over 11,000 km in EDFA system with culmulative dispersion up to +4,700 to -7,100 ps/nm", *OECC'97, 10B1-1*, pp. 400-402, 1997.
- [2] Osamu Ishida, H. Toba, "Lightwave synthesizer with lock-in-detected frequency references", *J. Lightwave Technol.*, vol. 9, pp. 1344-1352, 1991.
- [3] Ulrich H. P. Fischer, Clemences von Helmolt, "Absorption spectra of excited Kr 84 states between 1.5 and 1.58 um and their use for absolute frequency locking", *J. Lightwave Technol.*, vol. 14, pp. 139-143, 1996.
- [4] U. Glese, T. N. Nielson, and B. Broberg, "A wideband optical phase locked loop for generation of 3-18 GHz microwave carriers", *IEEE Photonics Technol. Lett.*, vol. 4, pp. 936-938, 1992.
- [5] M. Ohtsu, "Realization of ultrahigh coherence in semiconductor lasers by negative electrical feedback", *J. Lightwave Technol.*, vol. 6, pp. 245-256, 1988.
- [6] F. M. Gardner, "Properties of frequency difference detectors", *IEEE Trans. Com.*, vol. COM-33, pp. 131-138, 1985.
- [7] A. N. Andrea, U. Mengali, "Design of quadricorrelators for automatic frequency control systems", *IEEE Trans. Com.*, vol. 41, pp. 988-997, 1993.
- [8] F. M. Gardner, *Phase Lock Techniques*, New York: Wiley, 1979.
- [9] T. G. Hodgkinson, "Receiver analysis for synchronous coherent optical fiber transmission systems", *J. Lightwave Technol.*, vol. LT-5, no. 4, pp. 573-586, 1987.
- [10] A. Blocard, *Phase Locked Loop*, Wiley & Sons, New York, 1976.
- [11] D. G. Messerschmitt, "Frequency detectors for PLL Acquisition in timing and carrier recovery", *IEEE Trans. Com.*, vol. COM-27., pp. 1288-1295, 1979.
- [12] A. N. D'Andrea, U. Mengali, "Performance of quadricorrelator driven modulated signals", *IEEE Trans. Com.*, vol. 38, pp. 1952-1957, 1990.
- [13] A. Bononi, P. Ghiggino, "Analysis of the Automatic frequency control in heterodyne optical receiver", *J. Lightwave Technol.*, vol. 10, no. 6, pp. 794-803, 1992.
- [14] F. D. Natali, "AFC Tracking Algorithms", *IEEE Trans. Com.*, vol. COM-32, pp. 935-947, 1984.
- [15] 최형진, 동기방식 디지털 통신, (주)교학사, pp. 18-23, 1995년.
- [16] M. Z. Win, C. Chung Chen, and R. A. Scholtz, "Optical Phase-Locked Loop(OPLL) for an amplitude modulated communications link using solid-state lasers", *IEEE J. Sel. Areas in Com.*, vol. 13, pp. 569-576, 1995.
- [17] R. T. Ramos et al., "Delay, linewidth and bandwidth limitation in optical phase-locked loop

- design", *Electron. Lett.*, vol. 26, no. 6, pp. 389-391, Aug. 1990.  
[18] B. Skjoldstrup et al., "A new method for electrical

Frequency locking of optical FDM transmitters", *J. Lightwave Technol.*, vol. 9, no. 4, pp. 494-504, Apr. 1991.

## 유 강 희



- 1979년 2월: 고려대학교 전자공학과 (공학사)  
1982년 9월: 고려대학교 전자공학과 (공학석사)  
1987년 8월~1989년 8월: 벨기에 Bell telephone 방문연구원  
1997년 9월: 고려대학교 전자공학과 (공학박사)  
1978년 12월~1998년 6월: 한국전자통신연구원 연구원, 선임연구원, 책임연구원, 연구실장  
1998년 9월~현재: 충주대학교 전자통신공학과 교수  
[주 관심분야] 광통신시스템, 초고주파회로설계