

## ICP-RIE를 이용한 저압용 실리콘 압력센서 제작

이영태<sup>†</sup> · Hidekuni Takao\* · Makoto Ishida\*

### Fabrication of a silicon pressure sensor for measuring low pressure using ICP-RIE

Young-Tae Lee<sup>†</sup>, Hidekuni Takao\*, and Makoto Ishida\*

#### Abstract

In this paper, we fabricated piezoresistive pressure sensor with dry etching technology which used ICP-RIE (inductively coupled plasma reactive ion etching) and etching delay technology which used SOI (silicon-on-insulator). Structure of the fabricated pressure sensor shows a square diaphragm connected to a frame which was vertically fabricated by dry etching process and a single-element four-terminal gauge arranged at diaphragm edge. Sensitivity of the fabricated sensor was about 3.5 mV/V·kPa at 1 kPa full-scale. Measurable resolution of the sensor was not exceeding 20 Pa. The nonlinearity of the fabricated pressure sensor was less than 0.5 %F.S.O. at 1 kPa full-scale.

**Key Words :** pressure sensor, ICP-RIE, dry etching delay technology, SOI

## 1. 서 론

실리콘 압력센서<sup>[1,2]</sup>는 다양한 분야에서 폭 넓게 응용되고 있을 뿐 아니라 센서 중에 가장 큰 시장을 형성하고 있다. 하지만, 센서 시스템 개발자의 입장에서 보면, 상품화된 압력센서의 종류가 충분하지 않아, 시스템 설계에 많은 제한을 받고 있다. 센서 시장의 성향은 일반적으로 다품종 소량 양상을 나타내기 때문에 공급자의 입장에서 이러한 시장 성향을 충족시키는 것은 현실적으로 쉽지 않다. 집적회로 제작을 위한 표준 실리콘 공정만으로, 복잡한 신호처리 회로가 집적된 압력센서 제작이 가능하게 되면, 보다 다양한 종류의 압력센서의 생산이 가능할 것으로 판단된다. 또한, 마이크로프로세스와 같은 더욱 복잡한 신호처리회로의 집적이 가능하게 되어, 압력센서의 고성능, 고기능화를 기대할 수 있을 것이다. 표준 실리콘 공정만으로 압력센서를 제작하기 위해서는 압력센서의 다이아프래임(diaphragm)을 형성하기 위한, 에칭 공정과 에칭 중에 이미 제작된 신호처리 회로부의 보호

를 위한 공정의 개선이 필요하다. 기존의 습식 에칭 공정으로 다이아프래임을 제작<sup>[3,4]</sup>할 경우에는 에칭 중에 회로부의 보호가 번거롭고, 공정의 신뢰성이 문제가 될 수 있다.

본 논문에서는 다이아프래임 제작에 ICP-RIE(inductively coupled plasma reactive ion etching)를 이용한 Bosch 공정<sup>[5]</sup>과 SOI를 이용한 드라이에칭 지연 기술로 다이아프래임을 제작하였다. ICP-RIE를 이용하여 다이아프래임을 제작하기 때문에 에칭 중에, 이미 제작된 신호처리 회로의 보호에 포토레지스트(photoresist)의 도포만으로 가능하며, 압력센서 제작 공정 전체가 표준 실리콘 공정만으로 가능하게 되었다. 따라서 집적회로를 제작 공정 중에 다이아프래임 제작을 위한 포토마스크 한 장을 추가하는 정도로, 집적회로 칩 내에 압력센서의 제작이 가능하게 되었다. 본 연구에서는 ICP-RIE 공정과 SOI를 이용한 드라이에칭 지연 기술로 저압용 실리콘 압력센서를 제작하고 그 특성을 분석하였다.

## 2. 센서구조 및 설계

그림 1에 실리콘 압력센서의 구조를 나타냈다. 압력센서는 Si/SiO<sub>2</sub>/Si-sub 구조의 정방형 다이아프래임

안동대학교 (Andong National University)  
\*Toyoashi University of Technology

<sup>†</sup>Corresponding author: ytle@andong.ac.kr  
(Received : November 22, 2006, Accepted : December 7, 2006)

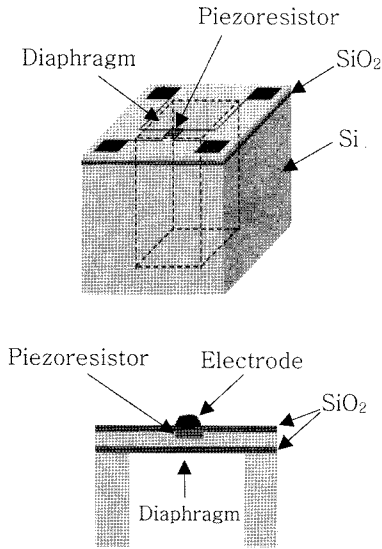


그림 1. 실리콘 압력센서의 구조  
Fig. 1. Structure of the silicon pressure sensor.

(diaphragm)<sup>[6]</sup> 가장자리에 single-element four-terminal gauge<sup>[7-9]</sup>라는 압저항(piezoresistor)이 배치되어 있는 구조로 되어있다.

Single-element four-terminal gauge는 전단응력(shear stress)에 대해 감도를 나타내는 압저항으로, 일반적으로 네 개의 압저항을 휘트스톤브리지 회로로 구성하는 방법과는 달리, 한 개의 압저항에 전원 및 출력을 위한 네 개의 단자가 연결되어 있는 것이 특징이다. 습식식각(wet etching)법으로 제작된 압력센서의 프레임(frame)은 일반적으로 55°의 경사를 나타내지만(그림 2(b))<sup>3,4]</sup>, 본 연구에서 제작된 압력센서는 ICP-RIE(reactive ion etching)를 이용한 Bosch 공정으로 제작되기 때문에 프레임이 수직으로 제작되는 것이 특징이다(그림 2(a)). 수직으로 형성된 프레임에 다이아프래임이 연결되면, 센서의 사이즈를 작게 할 수 있을 뿐 아니라 인가되는 압력에 의하여 다이아프래임 가장자리에 발생하는 응력이 프레임으로 분산되지 않고 다이아프래임 가장자리에 집중되기 때문에 센서의 감도를 높일 수 있다. 그림 2에 나타난 것과 같이 deep RIE를 이용해서 제작한 센서 칩 길이(A)가 습식식각법으로 제작된 센서 칩 길이(B)보다 1.4 T(T: 식각 깊이) 정도로 작아짐을 알 수 있었다. 균일한 두께의 다이아프래임을 얻기 위하여 SDB(silicon direct bonding) 웨이퍼를 응용한 드라이에칭 지연 공정을 적용하였다. 드라이에칭 지연 공정으로 약 7 μm의 균일한 다이아프래임을 제작할 수 있었다.

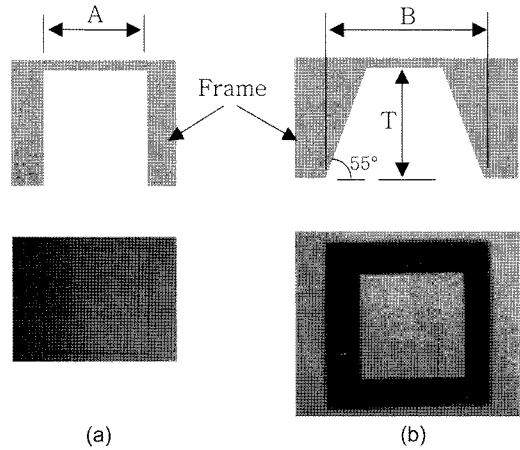


그림 2. 다이아프래임 형상, (a) ICP-RIE 공정, (b) 습식 에칭 공정  
Fig. 2. Shape of the diaphragm, (a) ICP-RIE process, (b) wet etching process.

압력센서의 다이아프래임 크기는 1000 × 1000 × 7 μm<sup>3</sup>로 설계하였고, 압저항의 크기는 50 × 60 × 0.6 μm<sup>3</sup>로 설계하였다. 압저항은 다이아프래임 가장자리에 최대의 감도를 나타내는 45°방향으로 배치하였다<sup>[9]</sup>.

### 3. 제작 공정

#### 3.1. 드라이에칭 지연 기술을 이용한 실리콘 다이아프래임 제작

현재, 다이아프래임 제작에 에칭 용액(KOH, TMAH)을 이용한 습식에칭이 주로 사용되고 있지만<sup>[1]</sup>, 이미 제작된 회로부를 에칭 용액으로부터 보호하기 위한 기술 등 공정이 복잡한 것이 문제점으로 지적되고 있다. 본 논문에서는 습식에칭의 이러한 문제점을 개선하기 위하여, ICP-RIE를 이용한 Bosch 공정으로 실리콘 다이아프래임을 제작하였다. RIE는 반도체 표준 공정에 속하기 때문에 비교적 간단한 공정으로 다이아프래임을 제작할 수 있다. Bosch 공정은 에칭(etching) 공정과 보호(passivation) 공정을 번갈아가면서 실시하여 제작되는 구조물의 종횡비(aspect ratio)를 획기적으로 높일 수 있는 드라이에칭 방법이다. SF<sub>6</sub> 가스로 실리콘을 일정 시간 동안 에칭한 후에, C<sub>4</sub>F<sub>8</sub> 가스를 이용하여 에칭된 구조물의 측면 및 바닥면에 에칭 보호막을 형성한다. 다음 사이클의 실리콘 에칭 시, 방향성을 가진 이온에 의해 바닥면의 보호막만이 제거되고, 이어서 실리콘이 에칭 되는 과정이 반복되는 동안 구조물의 측면은 계속해서 에칭으로부터 보호되기 때문에 종횡비

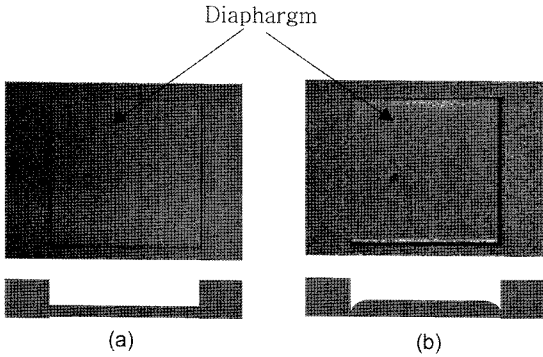


그림 3. ICP-RIE: (a) 드라이에칭 지연 기술을 사용한 다이아프레이밍, (b) 드라이에칭 지연 기술을 사용하지 않은 다이아프레이밍  
 Fig. 3. ICP-RIE: (a) diaphragm with dry etching delay technology, (b) diaphragm without dry etching delay technology.

가 우수한 이방성 가공이 가능하게 된다. 본 연구에서 사용한 Bosch 공정 조건은 에칭 및 보호 공정을 포함하는 한 사이클이 17.5초였고, 에칭속도는 약 3  $\mu\text{m}/\text{min}$  정도였다. Bosch 공정의 에칭 보호막으로는 photo-resist/SiO<sub>2</sub>의 2층 구조를 사용하였다. 본 논문에서 사용한 ICP-RIE 공정의 에칭 선택비는, 포토레지스트와 실리콘이 1:80, 실리콘 산화막과 실리콘이 1:220정도인 것으로 파악되었다.

ICP-RIE를 이용하여 실리콘을 에칭 할 때, 로딩 효과(loading effect) 때문에 실리콘 에칭 면이 균일하지 않는 문제가 있다. 에칭 면적이 좁을 경우에는 에칭면의 중앙 부분의 에칭 속도가 빠르고, 에칭 면적이 넓은 경우에는 가장자리 부분의 에칭 속도가 빠름을 실험을 통하여 확인할 수 있었다. 본 연구에서는 균일한 에칭면을 얻기 위하여 SOI(silicon-on-insulator)를 이용한 드라이에칭 지연 기술을 사용하였다.

드라이에칭 지연 기술은 SOI 웨이퍼(Si:7  $\mu\text{m}/\text{SiO}_2$ :0.5  $\mu\text{m}/\text{Si-sub}$ :525  $\mu\text{m}$ )의 SiO<sub>2</sub>층(에칭 선택비, Si:SiO<sub>2</sub>=220:1)을 드라이에칭 지연 층으로 사용하여, 로딩 효과 등에 의하여 발생할 수 있는 에칭 면의 두께 편차를 줄일 수 있다. 그림 3에 드라이에칭 지연 기술을 사용하지 않은 경우와 사용한 경우의 에칭 결과 사진을 나타내었다.

3.2. 압저항형 압력센서 제작공정

그림 4에 드라이에칭 법을 이용한 압력센서의 전체 제작 공정을 나타냈다. 센서 제작에는 SDB(silicon-direct-bonding)법으로 제작된 SOI 웨이퍼(n-Si: 7  $\mu\text{m}$ :

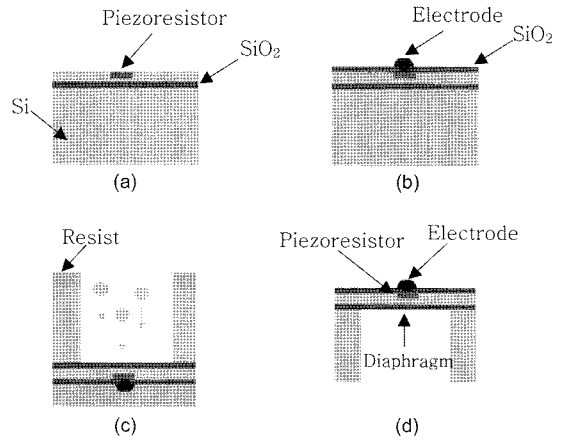


그림 4. ICP-RIE 공정을 이용한 실리콘 압력센서 제작 공정  
 Fig. 4. Process sequences for the fabrication of a silicon pressure sensor using ICP-RIE.

SiO<sub>2</sub>:0.5  $\mu\text{m}/\text{p-Si}$ :525  $\mu\text{m}$ )를 사용하였다<sup>[4]</sup>.

이온주입 공정 및 드라이 에칭의 마스크로 사용하기 위하여 1  $\mu\text{m}$ 의 산화층을 습식 산화공정으로 형성하였다. p형 압저항을 형성하기 위하여, 이온 주입 공정으로  $1 \times 10^{19} \text{ cm}^{-3}$ 의 붕소(boron)를 주입하였다(그림 4(a)). 보호막(passivation film)으로 0.5  $\mu\text{m}$ 의 SiO<sub>2</sub>층을 TEOS 공정으로 증착하고, 알루미늄 스피트로 약 0.5  $\mu\text{m}$  두께 전극을 형성하여 센서 회로부를 완성한다(그림 4(b)). ICP-RIE를 이용하여 Bosch 공정을 하는 동안 이미 제작된 회로부를 보호하기 위하여 웨이퍼 앞면을 포토레지스트를 도포하고, 뒷면은 포토리소그래피 공정으로 식각 패턴을 형성한다. 웨이퍼 뒷면의 에칭 패턴 형성을 위하여 사용된 포토레지스트는 제거하지 않고, 1  $\mu\text{m}$ 의 SiO<sub>2</sub> 층과 함께 ICP-RIE용 마스크로 사용한다(그림 4(c)). SOI 웨이퍼의 매몰 실리콘 산화막을 이용하여 드라이에칭을 지연시키는 방법으로 두께 7  $\mu\text{m}$ 의 평탄한 다이아프레이밍을 제작할 수 있었다(그림 4(d)). 다이아프레이밍 에칭 시에 각 소자를 분리하기 위한 분리선(scribe line)을 같이 에칭 하여, 공정 종료 후에 소자를 분리하기 위한 웨이퍼 절단 공정을 생략할 수 있게 했다. 웨이퍼로부터 소자의 분리가 매우 약한 충격을 가하는 것으로 가능하기 때문에 유용한 공정으로 사료된다. 에칭이 완료된 웨이퍼는 플라즈마 클리너를 이용하여 남아있는 포토레지스트를 제거한다. 그림 5에 제작한 압력센서의 사진을 나타냈다. 그림 5에서 다이아프레이밍의 크기는  $1000 \times 1000 \times 7 \mu\text{m}^3$ 이고, 분리선 폭은 500  $\mu\text{m}$ , 두께는 7  $\mu\text{m}$ 이다. 센서의 전체 사이즈는  $2000 \times 2000 \mu\text{m}^2$ 이다.

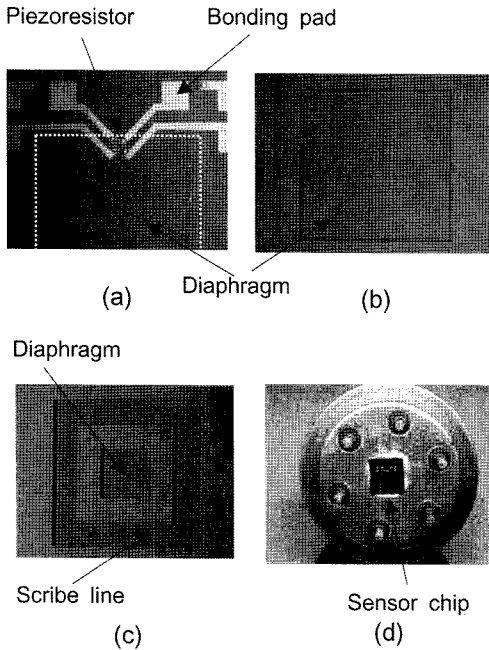


그림 5. 제작된 압력센서 사진: (a) 위, (b), (c) 아래, (d) 패키징된 센서  
 Fig. 5. Photograph of fabricated pressure sensor: (a) front side of pressure sensor chip, (b), (c) back side, and (d) packaged pressure sensor.

### 4. 결과 및 고찰

#### 4.1. ICP-RIE 공정을 이용한 다이아프래임 제작

ICP-RIE를 이용한 Bosch 공정으로 다이아프래임을 제작함으로써, 습식에칭으로 제작되는 종래의 기술에 비해서 공정이 매우 간단해진다. TMAH 또는 KOH 등과 같은 에칭 용액을 이용한 습식에칭 공정으로 다이아프래임을 제작할 경우에 이미 제작된 회로부의 보호 및 공정 후에 보호막의 제거가 매우 까다롭기 때문에 식각 공정의 신뢰성 저하가 우려될 뿐 아니라 제작 단가의 상승 요인이 되기도 했다. 하지만 드라이에칭만으로 제작할 경우, 일반적으로 포토리소그래피 공정에 사용되는 45 cp 정도의 포토레지스트 도포 정도로 회로부의 보호가 가능하고, 공정 후에 제거도 간단하기 때문에 공정의 신뢰성을 높일 수 있었다. 에칭이 매우 간단해지기 때문에 공정 단가도 낮출 수 있을 것으로 판단된다. 제작된 회로부의 보호가 포토레지스트의 도포만으로 가능해짐에 따라서 마이크로프로세스, 메모리 등과 같은 대규모 집적회로와의 원칩(one-chip)화가 간단해질 것으로 판단된다. 본 공정은 압력센서와 신호처리 회로를 동일 칩 상에 집적하기 위한 특별한 공정

의 개발이 필요하지 않고, 단지 일반적으로 행해지는 집적회로 제작공정을 종료한 후에 웨이퍼 뒷면에 다이아프래임을 형성하기 위한 마스크 한 장을 추가하는 것으로 가능하다. 압력센서의 다이아프래임 제작 공정과 신호처리 회로 제작공정 사이에 공정상의 어떠한 제한도 없기 때문에 본 공정을 사용하면 압력센서와 어떠한 회로시스템과도 간단하게 집적화가 가능할 것으로 판단된다.

KOH나 TMAH와 같은 에칭 용액에 의한 습식에칭 방법으로 실리콘 (100)면을 식각하여 다이아프래임을 제작할 때에 약 55°의 경사가 만들어지기 때문에 센서의 크기가 증가하는 문제가 있다. 하지만, ICP-RIE 공정을 이용하면 실리콘의 수직 에칭이 가능하기 때문에 센서의 크기를 줄일 수 있다. ICP-RIE 공정으로 제작된 압력센서는 얇은 다이아프래임이 수직으로 식각된 프레임에 연결된 구조로 되어 있기 때문에 외부에서 인가되는 압력에 의하여 발생하는 응력(stress)이 압지향이 배치되는 다이아프래임 가장자리에 집중되어, 센서의 감도가 높아지는 효과도 기대할 수 있다. 다이아프래임 가장자리에 응력이 집중되기 때문에 파괴강도가 저하되는 문제가 발생할 수 있지만, 저압용 압력센서는 전혀 문제가 되지 않는다. 본 연구에서는 측정범위가 1 kPa인 압력센서를 제작하였지만, 측정 결과 100 kPa 이상까지 측정이 가능하였기 때문에 다이아프래임의 파괴강도 저하에 따른 문제점은 없을 것으로 판단된다.

#### 4.2. 감도 및 측정 분해능

제작된 압력센서의 출력특성을 그림 6에 나타냈다. 전원으로 3 V 직류전압을 사용하였다. 센서의 압력감도는 1 kPa 압력범위에서는 3.5 mV/V · kPa(그림 6(a)), 0.1 kPa 압력범위에서는 4 mV/V · kPa(그림 6(b))의 배

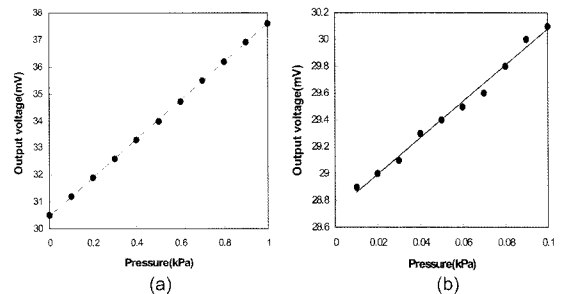


그림 6. 제작된 압력센서의 출력특성: (a) 1 kPa 압력 범위, (b) 0.1 kPa 압력 범위  
 Fig. 6. Characteristics of the pressure sensor: (a) 1 kPa full-scale, (b) 0.1 kPa full-scale.

우 우수한 특성을 나타냈다. 그림 6(b)에 나타낸 것과 같이, 측정 가능 분해능은 20 Pa를 넘지 않았다. 센서 출력의 비직선성은 1 kPa 압력범위에서 0.5 %F.S.O. 이하였고, 측정이 가능한 최대 압력은 100 kPa 이상으로 나타났다.

본 연구에서 제작된 압력센서는 0.1 kPa 압력범위에서도 사용이 가능한 저압용으로, 반도체 공정장비 제어 및 의료 장비용으로의 응용이 가능할 것으로 기대된다.

## 5. 결 론

본 논문에서는 ICP-RIE를 이용한 Bosch 공정과 SOI 웨이퍼를 응용한 드라이에칭 지연 기술로 실리콘 압력센서를 개발하였다. 드라이에칭만으로 압력센서의 다이아프래임을 제작하기 때문에 공정이 매우 단순할 뿐 아니라 모든 제작 공정이 집적회로를 제작하기 위한 표준 실리콘 공정으로 가능했다. 이 기술은 집적회로로 제작 공정과 완전한 호환성을 확보할 수 있기 때문에 비교적 단순한 공정으로 압력센서와 신호처리 회로를 동일 칩 상에 집적이 가능할 것으로 판단된다. 이 공정으로 압력센서를 제작하여, 얇고, 균일한 두께의 다이아프래임을 얻을 수 있었고, 센서의 칩 사이즈도 줄일 수 있었다.

제작된 압력센서의 감도는 1 kPa 압력범위에서는 3.5 mV/V·kPa이고, 비직선성은 0.5 %F.S.O, 압력 분해능은 20 Pa로 매우 우수한 특성을 나타냈다. 최대 측정 압력은 100 kPa 이상이었다.

## 감사의 글

이 논문은 2004학년도 안동대학교 특별학술연구지원사업에 의하여 연구되었음.

## 참고 문헌

- [1] M.-M. Kim, T.-C. Nam, and Y.-T. Lee, "Development of the high temperature silicon pressure sensor", *J. of the Korean Sensors Society*, vol. 13, no. 3, pp. 175-181, 2004.
- [2] J.-M. Kim and G.-S. Chung, "Fabrication of a micromachined ceramic thin-film type pressure sensor for high overpressure tolerance and its characteristics", *J. of the Korean Sensors Society*, vol. 12, no. 5, pp. 199-204, 2003.
- [3] H. Terabe, H. Arashima, N. Ura, K. Suzuki, K. Ohta, and M. Ishida, "A silicon pressure sensor with stainless diaphragm for high temperature and chemical application", *Transducers '97*, pp. 1481-1484, 1997.
- [4] S. C. Kim and K. D. Wise, "Temperature sensitivity in silicon piezoresistive pressure transducers", *IEEE Trans. Electron Devices*, vol. ED-30, no. 7, July, 1983.
- [5] M. Offenber, F. Larmer, B. Elsner, H. Munzel, and W. Riethmuller, "Novel process for a monolithic integrated accelerometer", *Transducer '95*, Eurosensor IX, pp. 589-592, 1995.
- [6] Y. T. Lee, H. Takao, and M. Ishida, "Fabrication of high-temperature silicon pressure sensor using SDB-SOI technology", *Sensors and Materials*, vol. 17, pp. 269-276, 2005.
- [7] Y. Kanda and K. Yamamura, "Four-terminal-gauge quasi-circular and square diaphragm silicon pressure sensors", *Sensors and Actuators*, vol. 18, pp. 247-257, 1989.
- [8] Y. Wang, M. H. Bao, and L. Z. Yu, "The effect of shear stress on the piezoresistance of silicon", *Sensors and Actuators*, pp. 221-231, 1989.
- [9] Y. T. Lee, H. D. Seo, M. Ishida, S. Kawahito, and T. Nakamura, "High temperature pressure sensor using double SOI structures with two Al<sub>2</sub>O<sub>3</sub> films", *Sensors and Actuators*, pp. 59-64, 1994.

## 이 영 태

- 1961년 12월 29일생
- 1989년 영남대학교 전자공학과 졸업(공학학사)
- 1991년 영남대학교 전자공학과 졸업(공학석사)
- 1995년 일본 토요하시기술과학대학 시스템정보전공 졸업(공학박사)
- 1995년~1996년 일본 동북대학교 조수
- 1996년~현재 안동대학교 정보전자공학교육과 부교수
- 주관심분야 : 반도체센서, MEMS

## Hidekuni Takao

- 1970년생
- 1993년 일본 토요하시기술과학대학 전기전자공학과 졸업(공학사)
- 1995년 일본 토요하시기술과학대학 전기전자공학과 졸업(공학석사)
- 1998년 일본 토요하시기술과학 대학 시스템정보전공 졸업(공학박사)
- 1999년~2005년 일본 토요하시기술과학대학 전기전자공학과 조수
- 2005년~현재 토요하시기술과학대학 Intelligent Sensing System Research Center 조교수
- 주관심분야 : CMOS smart sensor, MEMS

**Makoto Ishida**

- 1950년생
- 1979년 일본 교토대학 전자공학전공 졸업(공학박사)
- 1979년~현재 일본 토요하시기술과학대학 전자공학부 교수
- 주관심분야 : Heteroepitaxial growth, 스마트 마이크로칩, 반도체 센서