

탑 게이트 탄소나노튜브 트랜지스터 특성 연구

박용욱[†] · 윤석진*

Properties of CNT field effect transistors using top gate electrodes

Yong-Wook Park[†] and Seok-Jin Yoon*

Abstract

Single-wall carbon nanotube field-effect transistors (SWCNT FETs) of top gate structure were fabricated in a conventional metal-oxide-semiconductor field effect transistor (MOSFET) with gate electrodes above the conduction channel separated from the channel by a thin SiO₂ layer. The carbon nanotubes (CNTs) directly grown using thin Fe film as catalyst by thermal chemical vapor deposition (CVD). These top gate devices exhibit good electrical characteristics, including steep subthreshold slope and high conductance at low gate voltages. Our experiments show that CNTFETs may be competitive with Si MOSFET for future nanoelectronic applications.

Key Woods : CNTFETs, MOSFET, CVD, conductance, nanoelectronic

1. 서 론

탄소나노튜브(carbon nanotubes, CNTs)는 탄소로 이루어진 튜브형태의 물질로 1991년 일본의 이지마(S. Iijima)박사가 보고한^[1-2] 이후 각국의 연구자들에게 미래의 나노 소재로 각광을 받고 있다^[3-6]. 탄소나노튜브는 속이 빈 튜브모양의 구조체이고 직경이 수나지 수십 나노미터의 크기를 갖으며 우수한 전기적 전도특성, 물리적 특성, 뛰어난 전계방출 특성 및 고효율의 수소 저장 특성을 보여 여러 연구 분야에서 활발한 응용 연구가 진행 중이다. 이러한 탄소나노튜브를 이용한 응용 개발이 활발히 진행되고 있는 가운데, 직경이 수 나노미터의 크기가 되면 탄소나노튜브내에서 움직이는 전자의 운동이 제한을 받게 되고 튜브의 감긴 형태(chirality)에 따라 탄소나노튜브는 금속이나 반도체성질을 가지게 되는 특이한 특성을 이용한 차세대 반도체 소자 개발이 연구되고 있다. 탄소나노튜브를 이용한 최초의 반도체 소자는 단층 탄소나노튜브를 이용한 트랜지스터(single-walled carbon nanotube FET, SWCNT

FET)로 많은 연구그룹들이 다양한 형태의 반도체 소자 개발 연구를 수행하였다^[7-18]. 그러나 기존의 탄소나노튜브를 이용한 반도체 소자는 대부분 다양한 방법으로 제작된 탄소나노튜브를 사용하여 소자제작에 사용하게 되어 비경제적이고 양산성을 기대할 수 없는 문제점을 가지고 있다^[7-14].

본 연구에서는 기존의 성장시킨 탄소나노튜브를 사용하는 연구방법과 달리 철 박막을 촉매로 사용하여 반도체 소자 제작과 동시에 단층 탄소나노튜브를 열화학 기상 증착법으로 합성하였고 또한 기존의 실리콘 기판을 공통 게이트로 하여 발생하는 문제점을 해결할 수 있는 각각의 디바이스가 독립적으로 구동될 수 있는 구조를 갖는 탑 게이트 탄소나노튜브 FET의 제작하여 탄소나노튜브의 특성과 FET의 동작 특성을 평가 분석하였다.

2. 실험 방법

탄소나노튜브를 이용한 트랜지스터는 일반적인 전계 효과 트랜지스터(field effect transistor, FET)와 같은 구조를 가지나 반도체 트랜지스터와 달리 나노튜브를 액티브 채널로 사용하여 소스(Source)와 드레인(Drain) 사이의 전류 흐름을 게이트 전압으로 조절한다. 본 실험에서 제작한 탄소나노튜브 트랜지스터의 단면 구조는

남서울대학교 전자공학과 (Dept. of Electronic Eng, Namseoul University)
*한국과학기술연구원 박막재료연구센터 (Thin Film Material Research Center, Korea Institute of Science and Technology)

[†]Corresponding author: pyw@nsu.ac.kr

(Received : March 19, 2007, Accepted : July 26, 2007)

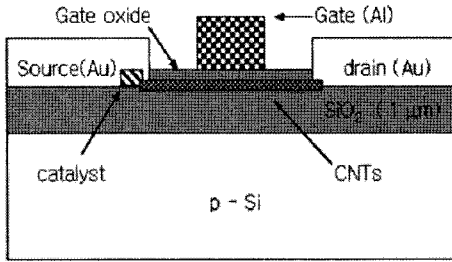


그림 1. 탑 게이트 탄소나노튜브 FET 단면 구조도
Fig. 1. Schematic cross section of top gate CNT FET.

그림 1과 같다.

그림 1과 같은 탑 게이트 탄소나노튜브 FET를 제작하기 위하여, 일차로 액티브 채널로 사용될 나노튜브를 실리콘 기판과 절연시키기 위해 먼저 p-type(100) 실리콘 기판을 HNO₃와 H₂O₂를 혼합한 세척 용액을 사용하여 세척한 후 저압 화학 기상증착방법(low pressure chemical vapor deposition, LPCVD)을 사용하여 1 μm 두께의 SiO₂ 막을 성장시켰다. 이는 탄소나노튜브 트랜지스터를 제작한 후 특성 실험 시 실리콘 기판의 영향을 배제하기 위하여 비교적 두꺼운 절연막을 실리콘 기판위에 형성하였다. 액티브 채널로 사용될 탄소나노튜브를 성장시키기 위해서는 촉매(catalyst) 역할과 나노튜브의 성장핵 역할을 수행할 전이금속인 철, 니켈, 코발트 등의 물질이 필요한데 본 연구에서는 최적의 제작 조건을 확립하기 위해 약 10~500 Å로 철 박막의 두께를 변화시키며 기판위에 패턴을 형성하였고, 철 박막은 E-beam evaporator를 사용하여 기판에 증착하였다. 기판에 철 박막을 증착한 후 탄소나노튜브를 성장시키기 위해 그림 2와 같은 열 화학기상증착기(thermal CVD)를 사용하여 그림 3과 같은 제작 조건으로 SWCNT(singel-wall carbon nanotube)를 실리콘 기판위에 성장시켰다. 철 박막을 증착한 시편을 석영 반응기 내부에 삽입한 후 산소를 포함한 다른 가스를 제거

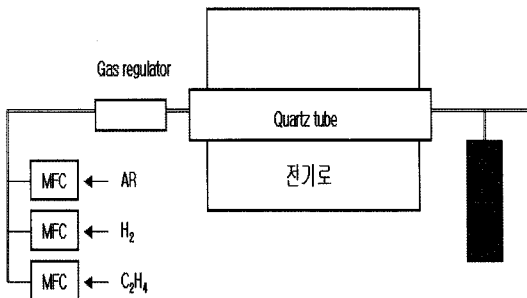


그림 2. 열 화학 기상증착기 구조도
Fig. 2. Schematic of thermal CVD.

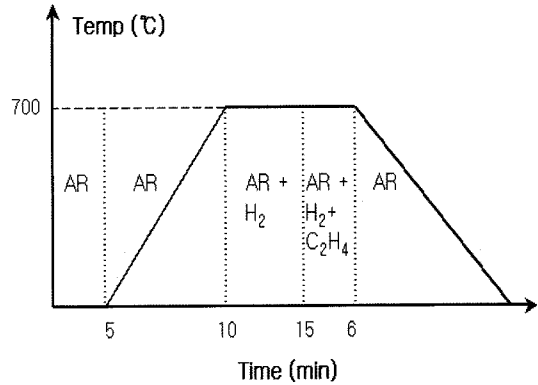


그림 3. 탄소나노튜브 합성 순서도
Fig. 3. Growth sequences for CNTs.

하기 위해 아르곤을 캐리어 가스로 사용하여 반응기 내부가 아르곤 가스 분위기가 되도록 5분간 MFC(mass flow controller)를 이용하여 0.8 sccm의 아르곤 가스를 반응기 내부로 공급하였고, 약 10분에 걸쳐 탄소나노튜브의 합성온도인 700 °C에 도달하게 하였다. 이때도 역시 아르곤 가스는 반응기에 공급되었으며 반응온도에 도달한 후 환원분위기를 만들기 위해 0.15 sccm의 수소가스가 아르곤 가스와 같이 반응기로 공급되었다. 반응기 내부에 존재하는 시편에 탄소나노튜브를 합성하기 위해 약 6분간 에틸렌(C₂H₄)가스를 5.5 sccm 공급하여 탄소나노튜브를 성장시켰으며 합성이 완료된 이후에는 아르곤 가스를 제외한 다른 수소와 에틸렌가스의 공급은 중단하고 냉각하였다. 탄소나노튜브를 기판위에 성장시킨 후 소스와 드레인 전극은 약 40 nm 두께의 gold(Au)을 사용하여 감광액 노광법 및 리프트-오프(lift-off)법으로 제작하였다. 또한 소스와 드레인 전극은 탄소나노튜브의 연결 효율을 증대시키기 위해 3~10 μm의 간격을 갖도록 제작하였다. 액티브 채널로 사용되는 나노튜브를 탑 게이트 전극과 절연시키고 또한 외부 환경에 영향을 제한하기 위해 탄소나노튜브위에 10 nm 두께의 SiO₂ 게이트 절연막을 E-beam 증착법으로 증착시켰다. 마지막으로 50 nm 두께의 Al을 사용하여 감광액 노광법 및 리프트-오프(lift-off)법으로 1~2 μm의 게이트 length를 갖는 그림 1과 같은 구조의 탑 게이트 탄소나노튜브 FET를 제작하였다. 기판위에 성장된 탄소나노튜브는 HRSEM(high resolution scanning electron microscope) 및 AFM (atomic force microscope)를 사용하여 성장특성 및 직경 등을 확인하였고, 제작된 탑 게이트 탄소나노튜브 트랜지스터의 전기적 동작 특성은 프로브 스테이션과 전기특성 측정 장비(HP 4156 semiconductor parameter analyzer)를 이용하

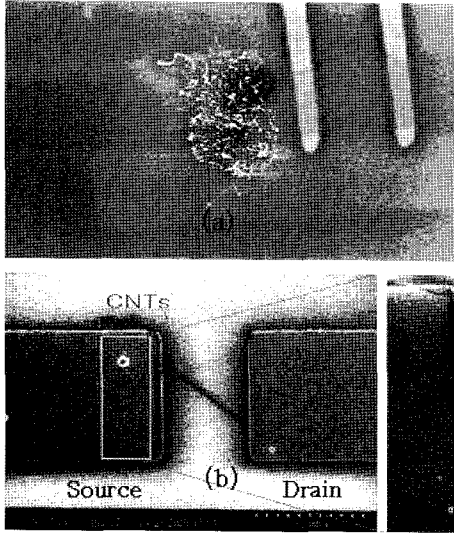


그림 4. 금속 전극간 성장한 탄소나노튜브의 SEM 사진
Fig. 4. SEM image of CNTs which was bridged by metal electrodes.

여 평가 분석하였다.

3. 실험 결과

그림 4는 전이 금속인 철 박막을 촉매로 이용하여 열화학기상법으로 실리콘 기판위에 성장시킨 탄소나노튜브의 SEM (scanning electron microscope) 사진이다. 그림 4(a)는 500 Å의 철 박막을 E-beam evaporator로 기판위에 증착시킨 후 탄소나노튜브를 성장시킨 결과를 보여주고 있다. 이 결과에서 비교적 두꺼운 철 박막이 탄소나노튜브의 성장을 촉진하는 촉매와 성장핵 역할을 수행하여 수 μm의 길이를 갖는 다량의 탄소나노튜브가 철 박막위에 성장된 것을 알 수 있다. 그러나 탄소나노튜브를 이용한 FET를 제작하여 액티브 채널로 동작하는 나노튜브의 동작특성을 평가 분석하기 위해서는 드레인과 소스 전극사이에 존재하는 탄소나노튜브의 숫자는 가능한 적은 숫자, 즉 하나의 나노튜브만이 연결되어야 한다. 따라서 성장되는 되는 탄소나노튜브의 숫자를 제어하기 위해 촉매 역할을 수행하는 철 박막의 두께를 조절하여 나노튜브의 성장특성을 제어하였다. 그림 4 (b)는 그림 4(a)와 달리 촉매와 성장핵 역할을 하는 철 박막을 두께를 10 Å로 하여 그림 4(a)와 동등한 제작 조건으로 성장시킨 탄소나노튜브 결과이다. 드레인과 소스 전극사이에 하나의 탄소나노튜브가 성장되어 존재하고, 그림 4(b)의 삽입그림에서 얇은 철 박막은 연속적인 박막의 형태가 아닌 dot 형태

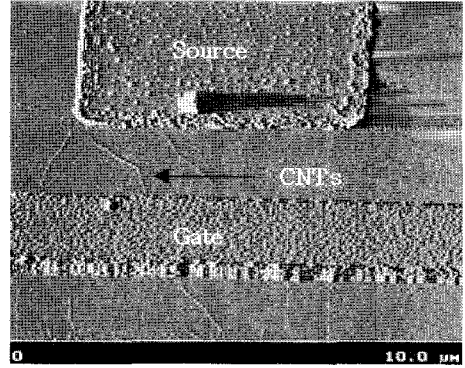


그림 5. 성장된 탄소나노튜브 AFM 이미지
Fig. 5. AFM image of CNTs.

로 존재하는 것을 알 수 있다. 위 실험 결과에서 탄소나노튜브를 성장시키는 촉매인 철 박막의 두께를 제어하여 성장되는 나노튜브의 숫자를 제어 할 수 있음을 알 수 있다.

그림 5는 10 Å 철 박막을 촉매로 사용하여 성장시킨 탄소나노튜브 FET의 AFM 결과이다. 드레인과 소스의 간격은 6 μm이며 게이트 length는 1.5 μm인 FET에 하나의 탄소나노튜브가 양전극에 연결되어 있는 것을 보여준다. 또한 연결된 탄소나노튜브의 직경을 AFM으로 측정된 결과 3 nm 대역으로 본 연구에서 철 박막을 이용하여 열화학기상증착법으로 성장시킨 탄소나노튜브는 다른 연구자들의 결과에서 잘 알려진 것과 같이 SWCNT로 성장된 것 알 수 있다⁴⁶⁾. 이처럼 본 실험에서 제작한 탄소나노튜브는 반도체 성질을 가지며 FET의 액티브 채널로 사용될 수 있음을 알 수 있다.

그림 6은 탄소나노튜브를 성장시킨 후 10 nm 두께의 SiO₂ 게이트 절연막을 E-beam 증착법으로 나노튜브 위에 증착시키고, 50 nm 두께의 Al을 사용하여 감광액 노광법 및 리프트-오프법으로 1.5 μm의 게이트 length를 갖는 제작이 완료된 탑 게이트 탄소나노튜브

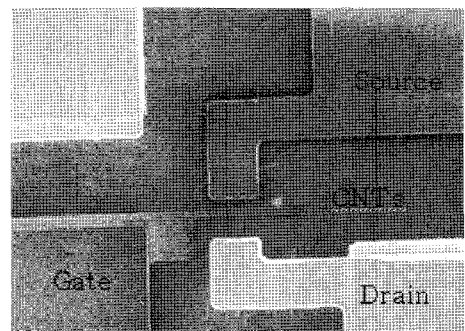


그림 6. 제작된 탑 게이트 탄소나노튜브 FET SEM 사진
Fig. 6. SEM image of CNT-FET using top gate electrodes.

FET 소자의 SEM 사진이다. 본 연구에서는 기존의 실리콘 기판을 공동게이트로 하여 동작하는 탄소나노튜브 FET와 달리 각각의 디바이스가 독립적으로 구동할 수 있고 게이트 절연막의 두께를 감소시켜 동작 전압 특성 등을 향상시키기 위해 그림 6과 같은 탑 게이트 구조의 FET를 제작하였다⁹⁾. 이 SEM 사진에서 철 박막을 촉매로 사용하여 드레인과 소스 전극 사이에 존재하는 나노튜브의 숫자를 박막의 두께로 제어하여 양전극에 연결된 나노튜브의 숫자를 하나만 연결되게 제어하였으며, 10 nm 두께의 얇은 SiO₂ 게이트 절연막 위에 1.5 μm의 게이트 length를 갖는 Al 전극의 탑 게이

트가 SWCNT위에 잘 형성된 것을 SEM 사진이 보여주고 있다.

그림 7은 드레인과 소스의 전극 간격은 6 μm이며 10 nm 두께의 얇은 SiO₂ 게이트 절연막 위에 1.5 μm의 게이트 length의 특성을 갖는 탑 게이트 탄소나노튜브 FET의 동작특성을 HP 4156 semiconductor parameter analyzer로 측정된 결과를 보여주고 있다. 그림 7(a)은 제작된 탑 게이트 탄소나노튜브 FET의 전달특성(transfer characteristic)을 (b)은 출력 특성(output characteristic)을 나타내고 있다. 그림 7(a)은 제작된 FET 소자에 게이트 전압을 -2~1 V로 변화시키며 일정한 드레인 전압(각 V_d=0.1, 0.2 V)을 인가하였을 때 얻은 드레인 전류 특성으로, 제작된 탑 게이트 나노튜브 FET는 전형적인 실리콘 소자의 p-channel MOSFET 동작 특성을 보여주고 있다. 또한 외삽법(extrapolated threshold voltage)으로 측정된 문턱 전압(V_t)은 -0.42 V였고, conductance(I_{on}/I_{off})는 10⁵의 값을 가졌으며 inverse subthreshold slope(V_{ss})특성은 120 mV/dec로 우수한 동작 특성을 보여주었다. 위의 결과에서 제작된 탄소나노튜브 FET가 p-type의 동작특성을 보인 것은 정공(hole)이 다수 캐리어로 존재하며, 이는 전극과 탄소나노튜브사이의 일함수(work function)차이에 의하여 발생하는 전자의 이동에 의한 band bending에 의한 결과로 생각된다¹¹⁾. 또한 비교적 낮은 게이트 전압(-1 V)에서 우수한 출력 특성을 보인 것은 기존의 실리콘 기판을 공동 게이트로 사용한 경우보다 얇은 10 nm의 게이트 절연막을 갖는 탑 게이트 구조 때문에 나타난 현상으로 생각된다.

향후 보다 우수한 게이트 절연막을 사용하면 더 우수한 동작특성을 얻을 수 있을 것으로 생각되고 현재 이에 관한 연구가 수행되고 있는 중이다. 그림 7(b)는 드레인 전압을 0~1.2 V로 변화시키며 게이트 전압을 V_g=1 V에서 0.4 V 간격으로 변화시키며 -1.8 V까지 인가하였을 때 얻은 드레인 전류 출력 특성으로 게이트 전압이 1~0.2 V까지 전압이 인가되었을 때는 드레인 전류가 거의 전달되지 않고 게이트 전압이 -0.2~-1.8 V로 부의 전압이 인가되면 탄소나노튜브가 액티브 채널로 hole을 전도 시키는 출력특성을 보여 p-type MOSFET으로 동작하고 있음을 알 수 있었다.

4. 결 론

본 연구에서 트랜지스터의 액티브 채널로 동작 가능한 SWCNT(single-wall nanotube)을 철 박막을 촉매로 하여 열 화학 기상증착법으로 실리콘 기판위에 성장시

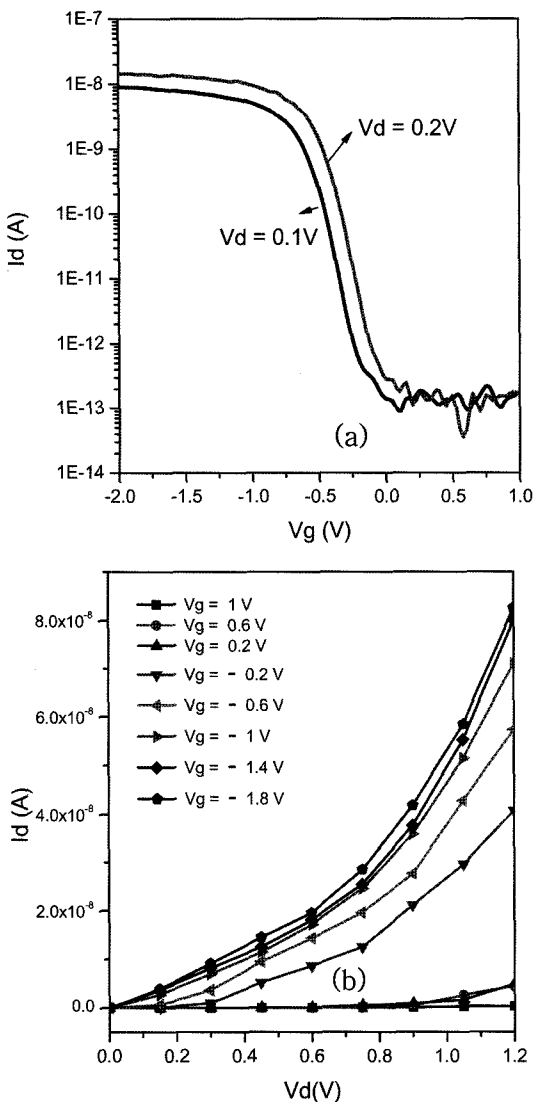


그림 7. 탑 게이트 CNT-FET의 전류-전압 특성곡선
Fig. 7. I-V characteristics of top gate CNT-FET.

켰다. 탄소나노튜브를 성장시키는 촉매인 철 박막의 두께를 제어하여 소스와 드레인 전극사이에 연결되는 나노튜브의 숫자를 하나로 제어 할 수 있었다. 각각의 트랜지스터가 독립적으로 구동할 수 있는 장점을 가지며 낮은 전압에도 구동할 수 있게 게이트 절연막을 제어하여 탑 게이트 탄소나노튜브 FET를 제작하였다. 제작된 FET는 드레인과 소스의 전극 간격은 6 μm이며 10 nm 두께의 얇은 SiO₂ 게이트 절연막 위에 1.5 μm의 게이트 length을 갖고 있다. 제작된 FET 소자에 게이트 전압을 -2~1 V로 변화시키며 일정한 드레인 전압(각 V_d=0.1, 0.2 V)을 인가하였을 때 얻은 드레인 전류 특성에서 탑 게이트 나노튜브 FET는 p-channel MOSFET 소자의 동작 특성을 보였고, 외삽법(extrapolated threshold voltage)으로 측정된 문턱 전압(V_t)은 -0.42 V였고, conductance(I_{on}/I_{off})는 10⁵의 값을 나타내었다. 또한 inverse subthreshold slope(V_{ss})특성은 120 mV/dec로 우수한 동작 특성을 보여주었다. 또한 드레인 전압을 0~1.2 V로 변화시키며 일정한 게이트 전압을 V_g=1 V에서 0.4 V간격으로 변화시키며 -1.8 V까지 인가하였을 때 얻은 드레인 전류 출력 특성은 게이트 전압이 1~0.2 V까지 전압이 인가되었을 때는 드레인 전류가 거의 전달되지 않고 게이트 전압이 -0.2~-1.8 V로 부의 전압이 인가되면 탄소나노튜브가 액티브 채널로 hole을 전도 시키는 출력특성을 보여주었다. 따라서 탄소나노튜브를 사용한 FET는 차세대 나노 전자 소자로 응용할 수 있을 것으로 생각된다.

참고 문헌

[1] S. Iijima, "Helical microtubules of graphite carbon", *nature*, vol. 354, p. 56, 1991.
 [2] S. Iijima and T. Ichihashi, "Single shell carbon nanotubes of 1 nm diameter", *nature*, vol. 363, p. 603, 1993.
 [3] S. J. Trans, A. R. M. Vershueren, and C. Dekker, "Room-temperature transistor based on a single carbon nanotube", *nature*, vol. 393, p. 49, 1998.
 [4] R. Martel, T. Schmidt, H. R. Shea, T. Hertel, and Ph. Avouris, "Single-and multi-wall carbon nanotube field-effect transistors", *Appl. Phys. Lett.*, vol. 73, p. 2447, 1998.
 [5] S. Fan, M. G. Chapline, N. R. Franklin, T. W. Tombler, A. M. Cassell, and H. J. Dai, "Self-oriented regular arrays of carbon nanotubes and their field emission properties", *science*, vol. 238. p. 512, 1999.
 [6] M. Dresselhaus, G. Dresselhaus, and P. Avouris,

"Carbon nanotube synthesis, properties, and applications", Springer-Verlag, Berlin, 2001.
 [7] A. Bachtold, P. Hadley, T. Nakanishi, and C. Dekker, "Logic circuits with carbon nanotube transistors", *science*, vol. 294, p. 1317, 2001.
 [8] Philip G. Collin, Michael S. Arnold, and P. Avouris, "Engineering carbon nanotubes and nanotube circuits using electrical breakdown", *science*, vol. 292, p. 706, 2001.
 [9] S. J. Wind, J. Appenzeller, R. Martel, V. Dercke, and Ph. Avouris, "Vertical scaling of carbon nanotube field-effect transistors using top gate electrodes", *Appl. Phys. Lett.*, vol 80, p. 3817, 2002.
 [10] J. Appenzeller, J. Knoch, R. Martel, S. Wind, and Ph. Avouris, "Field-modulated carrier transport in carbon nanotube transistors", *Phys. Rev. Lett.*, vol. 89, no. 12, pp. 12608-1, 2002.
 [11] S. Heinze, J. Tersoff, R. Martel, V. Derycke, J. Appenzeller, and Ph. Avouris, "Carbon nanotubes as schottky barrier transistors", *Phys. Rev. Lett.*, vol. 89, no. 10, pp. 106801-1, 2002.
 [12] S. Rosenblatt,, Y. Yaish, J. W. Park, J. Gore, V. Sazonova, and P. L. Mceuen, "High performance electrolyte gated carbon nanotube transistors", *Nano Lett.*, vol. 2 no. 8, p. 869, 2002.
 [13] V. Derycke, R. Martel, J. Appenzeller, and P. Avouris, "Controlling doping and carrier injection in carbon nanotube transistors", *Appl. Phys. Lett.*, vol. 80, p. 2773, 2002.
 [14] A. Javey, R. Tu, D. B. Farmer, J. Guo, R. G. Gordon, and H. J. Dai, "High performance n-Type carbon nanotube field-effect transistors with chemically doped contacts", *Nano Lett.*, vol. 5, no. 2, p. 345, 2005.
 [15] R. V. Seidel, A. P. Graham, J. Kretz, B. Rajasekharan, G. S. Duesberg, M. Liebau, E. Unger, F. Kreupl, and W. Hoenlein, "Sub-20 nm short channel carbon nanotube transistors", *Nano Lett.*, vol. 5, no. 1, p. 417, 2005.
 [16] Léonard, François, Stewart, and Derek A, "Properties of short channel ballistic carbon nanotube transistors with ohmic contacts", *Nanotechnology*, vol. 17, no. 18, p. 4699, 2006.
 [17] D. Jimenez, X. Cartoixa, E. Miranda, J. Sune, F. Chaves, and S. A. Roche, "Simple drain current model for schottky-barrier carbon nanotube field effect transistors", *Nanotechnology*, vol. 18, no. 2, p. 025201, 2007.
 [18] R. T. Weitz, U. Zschieschang, F. Effenberger, H. Klauk, M. Burghard, and K. Kern, "High-performance carbon nanotube field effect transistors with

a thin gate dielectric based on a self-assembled

monolayer”, *Nano lett.*, vol. 7, no. 1, p. 22, 2007.



박 용 욱

- 1989년 연세대학교 공과대학 전기공학과 졸업(공학사)
- 1991년 연세대학교 공과대학 전기공학과 졸업(공학석사)
- 1999년 연세대학교 공과대학 전기공학과 졸업(공학박사)
- 2003~2005년 미국 Cornell University Post-doc.
- 2000년~현재 남서울대학교 전자공학과 교수
- 주관심 분야 : 가스센서, 압전 디바이스



윤 석 진

- 1983년 연세대학교 공과대학 전기공학과 졸업(공학사)
- 1985년 연세대학교 공과대학 전기공학과 졸업(공학석사)
- 1992년 연세대학교 공과대학 전기공학과 졸업(공학박사)
- 1992년~현재 한국과학기술연구원 박막재료연구센터 책임연구원
- 2001~현재 한국과학기술연구원 박막재료연구센터 센터장
- 주관심 분야 : 액츄에이터, 고주파 유전체