

정지궤도 위성채널 지연과 비트에러 발생 시뮬레이터

박 경 열*

A simulator for delay-time and bit error generation on geostationary satellite communication link

Kyoung Youl Park* *Regular Members*

요 약

정지궤도 통신위성 채널은 물리적 이격거리에 의한 전송지연과 잡음환경에 의해 위성단말의 기저대역부(가입자부 및 다중화부) 성능열화에 영향을 미친다. 따라서, 위성 전송지연에 따른 가입자 정합부의 성능 열화정도를 미리 파악하는 것은 매우 중요하다. 본 논문은 현재 개발 중인 군 위성통신체계 위성단말의 성능 평가를 위해 위성채널상의 지연 및 비트에러를 발생하여 실제 위성 링크를 사용하지 않고 위성단말의 기저대역부 통신품질 영향성을 평가할 수 있는 시뮬레이터를 개발하였다.

Key Words : Geostationary Satellite(정지궤도 위성), Satellite link(위성링크), Earth Station(위성단말), Baseband(가입자 정합부), Bit- Error generation(비트에러), Delay time(지연)

ABSTRACT

The link of Geostationary Communication Satellite has transit delay and noise environments by physical distance. This situation exerts an influence on the degradation of baseband performance of Earth Station. Therefore, it is very important that the degradation of baseband performance is grasped previously. This paper is presented that developed the simulator which can evaluate the baseband performance of earth station of a military satellite communication system during the current development. The simulator can mock delay on a satellite channel and bit errors without being used actual satellite links.

1. 서 론

통신망의 발전에 따라, 통신망에 의해 전송되는 다양한 정보에 대한 요구는 점점 고속화, 광대역화되어 지고 있다. 위성통신에서도 기존의 지상통신망과의 연동을 통해 점점 고속화, 광대역화 되어 가고 있다⁽¹⁾. 그러나 정지궤도 위성은 지상과의 물리적 이격거리로 인해 지상통신과는 달리 전송 지연이 발

생하게 된다. 이는 위성단말의 기저대역부(가입자부 및 다중화부) 성능에 영향을 미친다. 특히 음성가입자의 경우는 지연에 의한 에코(반향)을 야기시키고, TCP/IP를 이용하는 데이터 장비의 경우는 성능 저하를 야기시킨다. 또한, 위성채널은 외적 잡음환경에 쉽게 노출되어 있어서, 전송 채널상에 존재하는 잡음, 상호간섭 등에 의해 비트에러를 발생하여, 이

* 국방과학연구소 위성통신체계부(kypark@add.re.kr)

논문번호: 접수일자: , 최종게재논문통보일자 :

에 따라 전송품질의 열화를 가져온다. 따라서, 위성 전송지연과 잡음에 따른 가입자 정합부의 성능 열화 정도를 미리 파악하는 것은 매우 중요하다. 이러한 통신품질의 영향성을 평가하기 위해서는 실제 위성 성상과 연동하여 시험하는 것이 확실하나, 실제 위성 링크 임대 등에는 비용 및 시간 소모가 상당히 많이 소요된다. 본 논문은 현재 개발 중인 군 위성통신체계 위성단말의 성능 평가를 위해 위성채널상의 지연 및 비트에러를 발생하여 실제 위성 링크를 사용하지 않고 위성단말의 기저대역부 통신품질 영향성을 평가할 수 있는 시뮬레이터를 개발하였다. 시뮬레이터 개발을 위해 무궁화 5호 위성의 서비스 영역과 위성단말 기저대역부의 전송 데이터 속도에 따른 지연을 분석하여 이를 지연할 수 있게 설계하였고, 비트에러 발생을 위해 MMBP(Markov Modulated Bernoulli Process) 모델링을 이용하여 임의 및 군집 에러 발생 시뮬레이터 구현하였다.

II. 설계 및 알고리즘

1. 정지궤도 위성채널 지연 설계

위성채널 지연 설계를 위해 먼저 정지궤도에 떠있는 위성과 서비스 영역내에 있는 위성단말과의 거리를 계산하여 지연시간을 분석하여야 한다. 그림 1.은 군 위성통신체계의 빔 지원 영역을 STK(Satellite Tool Kit), SATSOFT 프로그램을 사용하여 시뮬레이션한 결과로, 한반도와 부속도서를 포함하는 서비스 영역을 갖는다^[2].



그림 1. 무궁화 5호 서비스 영역

이 서비스 영역내의 위성단말의 위치를 기준으로 정지궤도 위성과 지상국과의 거리계산은 케플러 궤도

의 특성을 이용하여 계산하였다. 표 1.은 케플러 궤도 특성을 정리한 표로써 정지궤도 위성 고도, 평균 지구 반지름, 지구 중심축에서 위성까지의 중심축 거리 등을 반영하여 계산하였다.

주요항목	수식	특성
위성속도	$V_s = \sqrt{a^3/\mu}$	3075 m/s
위성 고도	R_0	35786.1km
평균 지구 반지름	R_E	6378.1km
중심축 거리	$a = r$	42164.2km
위성고도/지구 반지름	R_0/R_E	6.64

표 1 . 케플러 궤도 주요 특성

표 1의 케플러 궤도 특성을 이용하여 위성단말 위/경도에 따른 위성과의 거리를 구하면^{[3][10]},

$$R = \sqrt{(R_E^2 + r^2 - 2R_E r \cos\phi)}, \quad r = R_E + R_0 \quad (1)$$

여기서, $\cos\phi$ 는 위성단말의 위도, 경도로 구해낼 수 있다.

$$\cos\phi = \cos L \cdot \cos l \quad (2)$$

L 은 위성단말에 대한 정지궤도 위성의 상대적 경도를 나타내고, l 은 위성단말의 위도를 뜻한다. 이를 이용하여 주요 위치와의 위성과의 거리를 구하면, 표2와 같다.

주요 위치	위도	경도	거리
A	37° N	127° E	37523.7km
B	35° N	129° E	37434.3km
C	33° N	126° E	37219.5km
D	37° N	132° E	37665.6km

표 2 . 무궁화 5호 서비스 영역 내의 위성-위성단말간 거리

이를 기준으로 1hop, 2hop 링크 연결을 고려하여 지연시간을 분석하면 250msec~500msec 의 사이의 지연이 발생한다. 이러한 분석치를 기준으로 위성과 위성단말간의 거리 지연과 위성단말의 가입자 정합부 데이터 속도와 등을 기준으로 데이터 메모리

등을 고려하여 시뮬레이터를 구현하였다. 상세한 설계제작 내용은 3장에서 기술한다.

주요위치	1hop	2hop	비고
A	250.33msec	500.6msec	단방향 전송
B	249.74msec	499.5msec	
C	248.3msec	496.6msec	
D	251.28msec	502.6msec	

표 3. 링크연결에 따른 지연시간

2. 위성채널 비트에러 발생 알고리즘

실제 위성채널상에서 발생하는 에러의 형태는 임의 에러와 군집 에러를 동반하는 경우가 많다. 따라서 에러 발생 구간별로 군집 에러가 발생하거나 임의 에러가 발생하는 형태를 갖는다. 본 논문에서는 이러한 에러를 모델링 하기위해 지상 통신망의 트래픽 모델링에 많이 사용되는 MMBP(Markov Modulated Bernoulli Process)^{[4][5][6]}를 이용하여 임의/군집 에러발생을 구현하였다. 임의 에러와 군집 에러가 혼합되어 발생하는 형태는 군집 에러 발생 기간동안 에러가 군집되어 나타나고, 어떤 기간 동안은 임의 에러가 발생하는 형태가 반복되는 경우를 말한다. 위성채널에 따라서 군집 에러와 임의 에러간의 발생 간격은 짧을 수 있으며, 또한 길어질 수도 있지만 군집 에러의 발생한 후에는 임의 에러가 있고, 임의 에러가 발생한 후에는 다시 군집 에러가 발생한다. MMBP에 의해 군집 에러발생 기간에는 큰 $p(\approx 1)$ 를 갖는 베르누리 시퀀스 발생기를 동작 시키고, 임의 에러 발생 구간에서는 상대적으로 에러 발생확률이 작은 베르누리 시퀀스 발생기를 동작 시키는 방안 등과 같이 모델링 할 수 있다^[6]. 이렇게 각각 다른 발생 확률을 갖는 2가지 상태가 존재하고 이들 상태간에 서로 다른 확률로 반복적인 천이를 갖는 MMBP를 임의/군집 에러 혼합 발생 형태의 모델링 기법으로 응용하였다. MMBP를 이용한 임의 및 군집 에러 발생은 그림 2.에서 보는 바와 같이 서로 상태 전이가 가능한 '군집' 상태와 '임의'상태를 가지며, '군집' 상태에서는 군집 에러를, '임의' 상태에서는 임의 에러를 발생 시킨다.

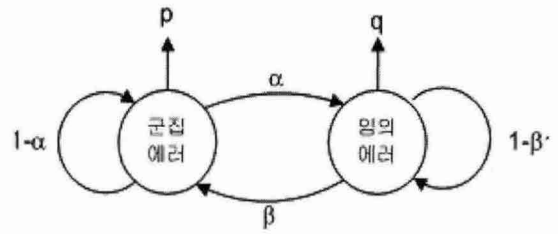


그림 2. 군집/임의 에러 상태 천이 알고리즘

여기에서 MMBP에서 '군집'상태 기간과 '임의' 상태 기간을 각각 T_1 , T_2 이라 하면, 다음과 같은 정규 분포를 갖는다.

$$P_r\{T_1 = l\} = (1 - \alpha)^{l-1} \alpha \quad (3)$$

$$P_r\{T_2 = l\} = (1 - \beta)^{l-1} \beta \quad (4)$$

여기서 T_1 , T_2 의 평균 에러 간격은 확률 변수의 평균값은 아래의 식으로 구해낼 수 있다.

$$L = \sum_{l=1}^{\infty} (1-p)^{l-1} \cdot p = \frac{1}{p} \quad (5)$$

$$E[T_1] = \frac{1}{\alpha}, \quad E[T_2] = \frac{1}{\beta} \quad (6)$$

MMBP는 '군집'상태와 '임의'상태가 계속 반복되어 주기성을 갖게 되어, 이 주기 T 는 T_1 , T_2 의 합으로서 총 주기는 다음과 같은 수식을 이용할 수 있다.

$$E[T] = E[T_1] + E[T_2] = \frac{1}{\alpha} + \frac{1}{\beta} = \frac{\alpha + \beta}{\alpha\beta} \quad (7)$$

이에 비트 에러 발생율은 주기 시간 동안 발생하는 에러 수를 주기의 기댓값으로 나눈 값이 되므로 BER(Bit Error Ratio)는 다음과 같은 식으로 구해낼 수 있다^{[5][6]}.

$$BER = \frac{E[N_1 + N_2]}{E[T]} = \frac{\beta p + \alpha q}{\alpha + \beta} \quad (8)$$

본 시뮬레이터에서는 위 알고리즘을 이용하여 에러 환경을 10^{-9} 까지의 설정가능하고, 위성단말 가입자 정합부의 데이터 속도 256kbps, 4096kbps, 8448kbps를 지원할 수 있게 설계하였다. 상세한 설계제작 내용은 다음 장에서 기술한다.

III. 제작

위성채널 지연/비트에러 시뮬레이터의 구성 블록도는 아래 그림3.과 같다. 입출력 인터페이스는 위성 단말 가입자 정합부와 연동하여 데이터를 송수신한다. 물리적 포트는 full duplex RS-422 포트로 각각 송신 클럭, 수신 클럭, 송신 프레임 싱크, 수신 프레임 싱크, 송신 데이터, 수신 데이터 단자를 통하여 RS-422 차동 신호를 주고 받는다. 입출력 인터페이스는 FPGA부와 연결되어 데이터를 주고 받는다. FPGA는 RS-422 규격으로 입력된 신호를 FIFO를 통하여 32bit bus에 실을 수 있는 데이터로 정렬하고 이 데이터를 DSP부의 고속 직렬포트(McBSP)로 전달한다. 반대로, 출력 신호는 DSP의 고속 직렬포트를 통하여 출력되는 32bit의 데이터를 수신하여 송신 프레임 싱크 신호에 따라 내보낸다. FPGA는 Altera 사의 보급한 FPGA cyclone 시리즈 중의 하나인 EP1C6Q240C8 을 이용하였다.

데이터 메모리는 구현 지연시간과 입출력 데이터 전송속도에 맞추어 RAM 용량을 산출하였다. 최대 지연 시간이 1초이므로 하나의 포트를 통하여 최대 데이터 속도인 초당 8,448kbps씩 들어오는 데이터를 1초간 저장하기 위해서는 약 8Mbit(≈ 1Mbyte)의 저장 공간이 필요하다. 시뮬레이터는 두 개의 full duplex 통신 포트를 가지고 있으므로 약 2Mbyte의 저장 공간을 이용하여 최대 1초의 시간 지연을 구현하였다^[7].

DSP부는 FPGA부의 데이터 입출력 블록을 통하여 수신된 데이터를 고속 직렬포트를 통하여 입력받아 EDMA를 이용하여 메모리에 저장하여 FPGA부의 사용자 설정 정보 레지스터의 값을 참조하여 적절한 지연 시간과 에러 정보를 삽입한다. 데이터 출력 시

에는 반대로 메모리에 저장된 데이터를 EDMA를 이용하여 고속 직렬 포트에 내보낸다. 이러한 고속 프로세스를 운용하기 위해 DSP는 부동소수점 연산에 적합한 TI의 DSP 6000시리즈 중 하나인 TMS320C6713을 지연모사기의 프로세서로 사용하였다. TMS320C6713은 225MHz의 클럭으로 동작하며, 내부적으로 8단 병렬 파이프라인 처리를 통하여 최대 1,00MIPS의 처리속도를 낼 수 있다^{[8][9]}. 내부에는 EDMA(Enhanced Direct Memory Access) 제어기와 32 bit 데이터를 고속으로 입출력 할 수 있는 McBSP(Multi Channel buffered Serial port) 등이 있다^[7].

사용자 인터페이스부는 국부/원격 제어가 가능하게 국부는 key pad/LCD 모듈은 8051 계열인 89C512 프로세서를 이용하여 구현하였고, 원격 제어는 RS-485 port를 이용하여 FPGA부의 UART 제어 블록과 연결되어 DB-9 port를 이용하여 데이터를 주고 받는다. 그림4.와5.는 위성채널 지연/비트에러 발생 시뮬레이터의 외형도와 메인보드 상세 구성도이다.

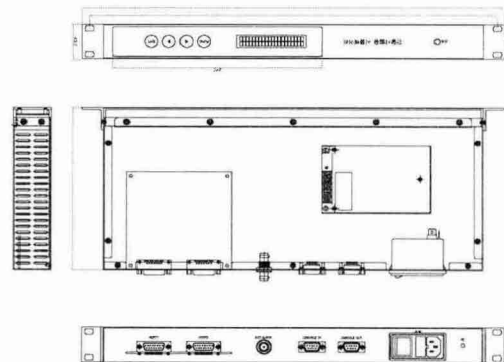


그림 4. 위성채널 지연/비트에러 발생 시뮬레이터 외형도

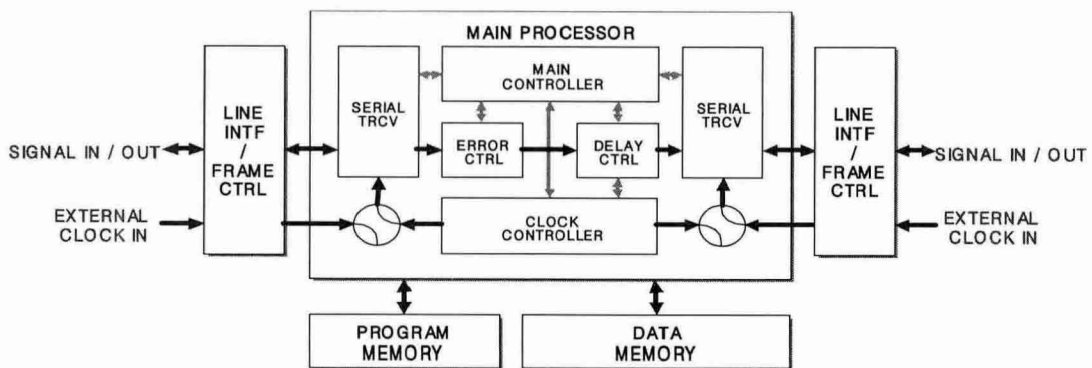


그림 3. 지연/비트에러 발생 시뮬레이터 구성도

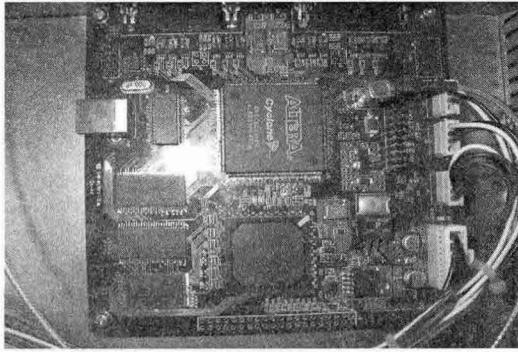


그림 5. 위성채널 지연/비트에러 발생 시뮬레이터 메인보드

IV. 시험 및 결과분석

제작된 시뮬레이터는 Fireberd 6000을 이용하여 측정하였다. Fireberd 6000은 기저대역부 BER을 시험측정할 수 있는 계측기로서, 지연모사기의 시간지연 및 오류발생 등에 대한 시험측정하였다. 그림6. 은 지연모사기 시험측정 구성사진으로 제어는 원격모드로 PC를 이용, RS-485 통신으로 제어하였다. Fireberd와는 가입자 정합부 연동 규격 RS-422인터페이스로 연동하였다. 주요 시험은 위성단말 가입자 정합부 데이터 전송속도와의 연동, 위성채널 지연시간, 비트에러 발생 특성 등을 수행하였다.

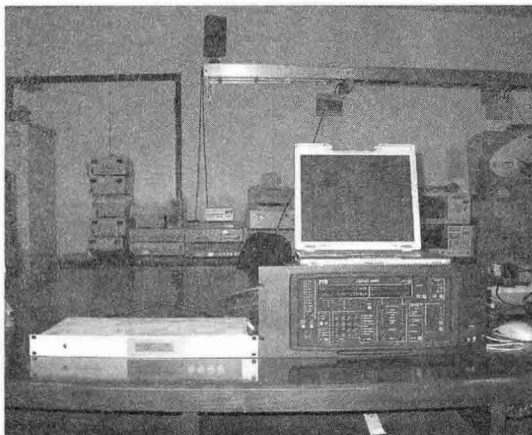


그림 6. 시험구성

표 4은 위성채널 지연에 대한 시험결과로, BERT의 특성상 round-trip으로 측정하였다. 위성단말의 기저

대역부 데이터 전송속도인 256kbps, 4096kbps, 8448kbps 별로 지연시간을 측정하였다.

지연시간	시험결과		
	256kbps	4096kbps	8448kbps
200ms	200ms	200ms	200ms
400ms	400ms	400ms	400.1ms
1000ms	1000.8ms	1000.8ms	1000.8ms
2000ms	-	1999.8ms	1999.8ms

표 4. 지연시간 측정결과

시험결과, 200ms 설정시 설정값에 비해 약 0.1ms, 500ms 설정시 0.8ms, 1초 설정시 0.1ms 오차가 발생한다. 이는 시뮬레이터 지연모사부분이 프레임 단위로 버퍼메모리에 저장하였다가 설정 지연시간 후 전송하는데 데이터 전송속도와 2~3프레임 차에 의해 발생하는 것이며, 오차범위도 크게 범위를 벗어 나지 않아 위성채널 지연시간 설정에는 영향이 없는 것으로 판단된다.

에러율	천이 설정값	data rate		
		256kbps	4096kbps	8448kbps
10^{-3}	$\alpha=0.01$ $\beta=10^{-6}$	$0.97 \cdot 10^{-3}$	$1.02 \cdot 10^{-3}$	$1.05 \cdot 10^{-3}$
10^{-5}		$1.1 \cdot 10^{-5}$	$0.98 \cdot 10^{-5}$	$1.02 \cdot 10^{-5}$
10^{-7}		$0.9 \cdot 10^{-7}$	$1 \cdot 10^{-7}$	$1.1 \cdot 10^{-7}$
10^{-9}			$0.9 \cdot 10^{-9}$	$1.03 \cdot 10^{-9}$

* 임의 에러율 = 10^{-6} 로 설정

표 5. 위성채널 비트에러 발생 시험 결과

표 5은 임의/군집 에러 발생 특성을 시험한 결과로 설정값과 시험을 통해 측정된 값을 비교한 결과이다. 측정된 에러 발생 확률을 전체적으로 오차범

위로 고려한 10% 범위내에서 설정값과 거의 일치함을 볼 수 있다. 256kbps의 경우는 10^{-9} 에러율에서는 시험을 위한 패턴 생성 주기가 약 5시간 정도 매우 길어 시험을 실시하지 않았으나, 시험결과로 유추하여 보면, 설정값 내로 들어올 것으로 예상된다.

V. 결론

본 논문에서는 위성단말 기저대역부 시험평가를 위해 정지궤도 위성채널 지연 및 비트에러를 발생시킬 수 있는 시뮬레이터를 설계, 제작하고 시험결과를 제시하였다. 위성채널 지연은 무궁화 5호 위성의 서비스 영역과 링크연결을 분석하여 군 위성통신체계 위성단말 가입자 정합부의 데이터 전송속도에 맞게 설정할 수 있게 구현하였다. 위성채널 비트 에러는 군집/임의 에러를 설정된 에러 환경하에서 운용할 수 있도록 설계 제작하였다. 위성채널 에러 발생에 대한 모델링은 MMBP(Markov Modulated Bernoulli Process)을 응용한 알고리즘을 적용하였고, 시험 측정을 통해 설정값 대비 실제 성능을 측정하여 정확성을 검증하였다. 본 정지궤도 위성지연/비트 에러 발생 시뮬레이터는 군 위성통신체계 위성단말 시험평가 기간 중에 기저대역부(고속 다중화 가입자) 성능시험(지상 교환망 연동)을 성공적으로 수행하였다. 향후 군 위성단말 뿐 아니라, 상용 지상국(VSAT)의 기저대역부 시험에도 활용될 수 있을 것으로 기대된다.

참 고 문 헌

- [1] 정병기, “군 위성통신체계 발전방향”, 국방과학기술, pp. 40-55, 2006. 6월
- [2] 백광훈 외, “군 위성통신체계 체계 운용방안 연구”, 국방과학연구소, 2004
- [3] G. Maral, M. Bousquet, *Satellite Communication Systems - system, techniques and technology*, 3rd edition, John Wiley & Sons, 1998
- [4] A. Papoulis, *Probability, Random Variables and Stochastic Process*, McGraw-Hill, New York(1984)
- [5] P.Z Peebles, *Probability, random Variables and random signal principlless*, McGraw-

Hill, New York(1987)

- [6] 이광역, “Spider망 시험용 다중 전송로간 비트 오류발생기 설계 및 구현”, 국방과학연구소, 1995
- [7] 박경열, “단말 시험용 시뮬레이터 설계 및 시험방안 연구”, 국방과학연구소, 2005
- [8] Texas Instrument, TMS320C62X/67X programmer's Guide, 1999.5.
- [9] Texas Instrument, TMS320 DSP/BIOS User's Guide, 2001. 11.
- [10] International Telecommunication Union, *Handbook on Satellite Communications*, 3rd Edition, Wiley, 2002

저 자

박 경 열(Kyoung Youl Park)

정회원



1995년 3월~1999년 2월:

광운대학교 전파공학과

1999년 3월~2001년 2월:

동 대학교 공과대학원

2001년 1월~현재 :

국방과학연구소 위성통신체계부

<관심분야> 초고주파공학, 위성통신