論文 11-5-2

2004 추계학술대회 우수추천논문

# 복소 벡터 동기좌표계 비례 적분 전류 제어기의 안티 와인드업 이득 설정

俞炫在†, 鄭裕錫*, 薛承基**

# Anti-windup for Complex Vector Synchronous Frame PI Current Controller

Hyunjae Yoo, Yu-Seok Jeong and Seung-Ki Sul

요 약

본 논문에서는 복소 벡터 동기 좌표계 비례 적분(PI) 전류 제어기의 안티 와인드업(anti-windup)이득 설정에 대해 논의한다. 복소 벡터 동기 좌표계 비례 적분 전류 제어기는 시스템 제정수 변동에 기존의 비례 적분 전류 제어기 보다 더 강인한 특성을 보인다. 복소 벡터 전류 제어기 역시 적분기를 포함하고 있으며, 엑츄에이터(actuator)의 물리적인 한계로 전압이 포화되는 경우에는 안티 와인드업이 필요하게 되고, 적절치 못한 안티 와인드업 이득 설정은 제어 시스템의 동특성을 저하시킬 수 있다. 따라서 복소 벡터 동기 좌표계 비례 적분 전류 제어기에 적합한 안티 와인드업 이득을 제안하였고, 제안된 알고리즘의 유효성은 실험을 통하여 검증하였다.

ABSTRACT

This paper presents an anti-windup gain selection method for a complex vector synchronous frame PI current controller. The complex vector PI current controller is more robust to the parameter variation than the state feedback decoupling PI current controller. The complex vector PI current controller also includes an integral term, which can results in windup problem when the controller is saturated due to physical limitation of the system. Furthermore, even an anti-windup is utilized, inappropriate gain can deteriorate the performance of the current controller. Therefore, appropriate anti-windup gain selection method for a complex vector current controller has been proposed based on the mathematical description of the current control system. The superior performance of the current control system with the proposed anti-windup gain has been verified by the experimental results.

**Key Words** : Complex vector PI current controller, anti-windup, state feedback decoupling PI current controller, mathematical description of the current controller

## 1. 서 론

다상 교류 전동기 제어에 있어서, 정상 상태에서 모든 상태 변수들이 직류값인 장점을 가진 동기 좌표계 비례 적분 전류 제어기가 광범위하게 응용되어 오고 있다[1-3]. 이러한 비례 적분 형식의 제어기들은 적분기를 가지게 되는데, 적분기를 가지고 있는 제어 시스템에서 엑츄에이터가 포화된 경우를 무시하고 제어하게 된다면 이 엑츄에이터 포화에 따르는 문제가 제어 동특성을 심각히 저하 시키는 것 뿐만 아니라 폐루프 시스템 자체를 불안정해지게 할 수도 있다. 이는 엑츄에이터가 포화되었을때 제어기에 포함된 적분기의 와인

†교신저자 : 학생회원, 서울대 전기컴퓨터공학부 박사과정
E-mail : hjyoo@eepel.snu.ac.kr
*정회원, 명지대 전기공학과 조교수
**정회원, 서울대 전기컴퓨터공학부 교수
접수일자 : 2005. 1. 16 1차 심사 : 2005. 5. 2
2차 심사 : 2006. 8. 11 심사완료 : 2006. 8. 18

드업(windup) 현상에 기인하는 것인데[4-9], 이 문제를 해결하기 위해서는 제어 시스템의 구조가 어떤 형식으로든 적절히 수정되어야 한다.

이러한 문제를 아날로그 제어 시스템에서는 연산 증폭기의 전원 전압(Vcc, -Vcc) 에 의해서나 제너 다이오드의 역저지 전압등을 통해 해결할 수 있다. 또한 고정 소수점 연산을 사용하는 디지털 신호 처리기(DSP)의 경우 연산된 변수의 포화기능과 적절한 스케일링(Scaling) 기법에 의해 적분기의 출력을 제어기 출력과 비교하여 그 값을 제한하는 것으로 이러한 와인드업 문제를 해결 가능하다. 그러나 부동 소수점 연산(Fixed Point Operation)을 사용하는 디지털 제어 시스템에서는, 제어기 출력이 포화되어 제어 시스템의 동특성을 저하시키는 문제를 제어기 내부에서 반드시 해결하여야 한다.

최근에 제정수 변동에 더 강인한 복소 벡터 동기 좌표계 비례 적분 전류 제어기가 소개 되었다[10,11]. 이 제어기는 동기 좌표계 전류 제어기에서 필연적으로 나타나는 교차 결합항을 제어기에서 상쇄시키는 구조로 되어 있어서 제어기 구조가 기존의 비례 적분 전류 제어기와 다르다. 제어기 구조가 바뀌면 그에 따른 안티 와인드업의 구조도 적절하게 바뀌어야 한다.

본 논문은 기존의 동기 좌표계 비례 적분 전류 제어기와 복소 벡터 동기 좌표계 비례 적분 전류 제어기의 안티 와인드업 특성에 대해 논의한 뒤, 복소 벡터 동기 좌표계 비례 적분 전류 제어기에 알맞은 안티 와인드업 이득을 제안한다.

## 2. 복소 평면에서 동기 좌표계 비례 적분 전류 제어기의 안티 와인드업 이득 설계

본 논문에서는 설명의 편의를 위해 표면 부착형 영구 자석 동기 전동기(Surface Mounted Permanent Magnet Synchronous Machine) 제어 시스템의 경우에 대해 수식 전개 및 실험을 하였으며, 또 시스템 표현의 용이성을 위해 복소수 벡터 표현법(complex vector notation)을 사용하였다[8-10].

### 2.1 복소수 벡터로 표현한 영구자석 동기기의 수학적 모델

복소수 벡터 표현법을 이용하여 2-입력 2-출력 시스템인 동기 좌표계 전류 제어 시스템을 하나의 식으로 간단히 표현할 수 있으며 영구자석 동기 전동기 제어 시스템에 적용했을 때 전압 방정식은 식 (1)과 같이 주어진다.

$$v_{dq}^{e} = R_s i_{dq}^{e} + L_s \frac{di_{dq}^{e}}{dt} + J\omega_e (L_s i_{dq}^{e} + \Lambda_m) \tag{1}$$

Rs : 고정자 저항, Ls: 고정자 인덕턴스, $\omega_e$ : 동기속도, $\Lambda_m$: 영구 자석 flux linkage, J=[0 -1; 1 0]

### 2.2 영구자석 동기기의 상태 궤환 디커플링 (state feedback decoupling) 형태의 전류 제어 시스템의 안티 와인드업

2-입력, 2-출력 시스템에서는 각각의 입력에 대한 출력 성분이 서로 교차하여 영향을 주는 교차 결합항(cross coupling)이 존재한다. 이러한 항들은 각 입력을 독립적으로 제어함에 있어서 좋지 못한 영향을 미칠 수 있으므로 반드시 고려되어야 한다. 그림 1은 영구자석 동기기 전류 제어 시스템의 안티 와인드업이 포함된 상태 궤환 디커플링 동기 좌표계 비례 적분 전류 제어기의 시스템 블록 선도(block diagram)를 보여준다[4-7].

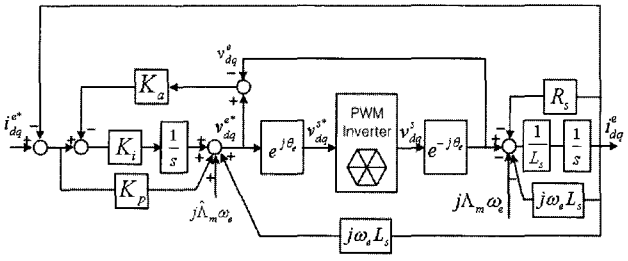



그림 1 상태궤환티커플링 형태의 동기좌표계 PI 전류제어기

Fig. 1 Conventional state feedback decoupling synchronous frame PI current controller

그림 1의 제어 블록 선도를 수식으로 표시하면 식 (2),(3)과 같고 추정한 제정수와 실제 제정수가 일치한다고 가정하면 식 (2)와 (3)으로부터 식 (4)를 유도할 수 있다.

$$v_{dq}^{e} = (L_s s + R_s) i_{dq}^{e} + J\omega_e (L_s i_{dq}^{e} + \Lambda_m) \tag{2}$$

$$v_{dq}^{e*} = (K_p + \frac{K_i}{s})(i_{dq}^{e*} - i_{dq}^{e}) - \frac{K_a K_i}{s}(v_{dq}^{e*} - v_{dq}^{e}) + J\hat{\omega}_e (\hat{L}_s i_{dq}^{e} + \hat{\Lambda}_m) \tag{3}$$

$$i_{dq}^{e} = \frac{K_p s + K_i}{L_s s^2 + (R_s + K_p)s + K_i} \cdot \{ i_{dq}^{e*} - \frac{s + K_a K_i}{K_p s + K_i}(v_{dq}^{e*} - v_{dq}^{e}) \} \tag{4}$$

위의 식 (4)의 맨 오른쪽 항에서 제한된 전압에 곱해지는 극점과 영점이 전류 제어 동특성에 영향을 줄 수 있다. 그래서 일반적으로 이 극점과 영점을 상쇄(pole-zero cancelation)하기 위해 안티 와인드업 이득을 식 (5)와 같이 설정한다[4-7]. 이러한 안티 와인드업 이득을 적절히 선정하지 않거나, 혹은 없다면 전압이 제한되었을 경우 위 식 (4)에서 보아 알 수 있듯이 분모와 분자에 존재하는 1차의 항(term)들이 예상치 못한 영향을 미칠 수 있다. 결국 전체 제어 시스템의 동특성을 저하시킬 수 있다.

$$K_a = \frac{1}{K_p} \tag{5}$$

식 (5)의 이득을 적용한 전체 시스템의 전달 함수는 식 (6)과 같이 표현된다.

$$i_{dq}^e = \frac{K_p s + K_i}{L_s s^2 + (R_s + K_p)s + K_i}\{i_{dq}^{e*} - \frac{1}{K_p}(v_{dq}^{e*} - v_{dq}^e)\} \tag{6}$$

### 2.3 복소 벡터 동기 좌표계 비례 적분 전류 제어기의 안티 와인드업 이득 설정

그림 2는 영구자석 동기기의 안티 와인드업이 포함된 복소 벡터 비례 적분 전류 제어 시스템의 블록선도를 보여준다.

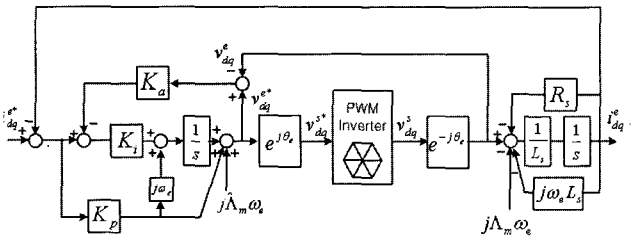



그림 2 복소 벡터 동기좌표계 PI 전류제어기
Fig. 2 Complex vector synchronous frame PI current controller

그림 2의 제어 블록 선도를 수식으로 표시하면 식 (7),(8)과 같고 추정한 제정수와 실제 제정수가 일치한다고 가정하면 식 (7),(8)로부터 식 (9)를 유도할 수 있다.

$$v_{dq}^e = (L_s s + R_s) i_{dq}^e + J\omega_e (L_s i_{dq}^e + \Lambda_m) \tag{7}$$

$$v_{dq}^{e*} = (K_p + \frac{K_i}{s})(i_{dq}^{e*} - i_{dq}^e) - \frac{K_a K_i}{s}(v_{dq}^{e*} - v_{dq}^e) + J\frac{K_p \hat{\omega}_e}{s}(i_{dq}^{e*} - i_{dq}^e) + J\hat{\omega}_e \hat{\Lambda}_m \tag{8}$$

$$i_{dq}^e = \frac{K_p s + K_i + JK_p\hat{\omega}_e}{L_s s^2 + (R_s + K_p + J\hat{\omega}_e\hat{L}_s)s + K_i + JK_p\hat{\omega}_e} \cdot \{i_{dq}^{e*} - \frac{s + K_a K_i}{K_p s + K_i + JK_p\hat{\omega}_e}(v_{dq}^{e*} - v_{dq}^e)\} \tag{9}$$

식 (9)로부터 안티 와인드업 이득은 식 (10)과 같이 표현된다.

$$K_a = \frac{1}{K_p} + \frac{J\hat{\omega}_e}{K_i} \tag{10}$$

앞의 경우와 마찬가지로 극점과 영점의 상쇄를 일으켜서 제한된 전압에 의해 부가되는 동특성을 제거하기 위해서는 안티 와인드업 이득을 식 (10)과 같이 선정하면 된다. 그러면 전체 시스템 전달 함수는 식 (11)과 같이 표현될 수 있다.

$$i_{dq}^e = \frac{K_p s + K_i + JK_p\hat{\omega}_e}{L_s s^2 + (R_s + K_p + J\hat{\omega}_e\hat{L}_s)s + K_i + JK_p\hat{\omega}_e}\{i_{dq}^{e*} - \frac{1}{K_p}(v_{dq}^{e*} - v_{dq}^e)\} \tag{11}$$

식 (11)과 같이 표현된 식에서는 제한된 전압에 의한 영향은 앞의 상태 궤환형 전류 제어기의 경우와 같게 된다. 즉, 복소 벡터 전류 제어기의 경우 제한된 전압에 의한 영향이 (9)식 오른쪽 항에서 보아 알 수 있듯이 복소수 형태로 분모와, 분자에 1차항씩 존재하지만, 식 (10)과 같은 적절한 안티 와인드업 이득 선정에 의해 이러한 1차항들이 서로 상쇄되어 전체 제어 시스템 동특성 저하를 막을 수 있음을 알 수 있다.

## 3. 실험 결과

제안된 알고리즘을 검증하기 위하여 그림 3의 실험 셋트를 구성하였다. 그림 3의 셋트는 각 11kW 유도 전동기와 동기 전동기가 상호 결합되어 있는 형태이며 유도 전동기는 부하로 작용하여 시험 대상 영구자석 동기 전동기 전류 제어에서 전압이 제한되는 현상을 유도하기 위해 높은 속도로 속도 제어되고 있으며, 영구자석 동기 전동기는 토크 제어 또는 전류 제어로 동

작 된다. 아래 표 1에 시험 대상 영구자석 동기 전동기의 제정수가 나타나있다.

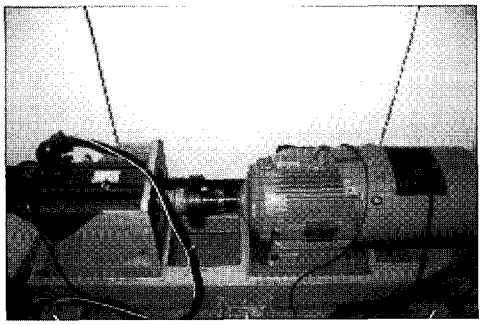


그림 3 실험 세트
Fig. 3 Experimental setup

표 1 영구자석 동기전동기의 제정수
Table 1 Parameters for Permanent magent synchronous machine

| 제정수 | 값 |
|---|---|
| $P_{rated}$ | 11kW |
| $i_{rated}$ | 58.6Arms |
| $R_s$ | 21.7mΩ |
| $L_s$ | 0.7mH |
| $\Lambda_m$ | 0.1473Wb-turns |

전류 제어기 대역폭(Bandwidth)은 전류 제어기 특성의 변화를 관찰하기 용이하도록 비교적 크지 않은 200Hz로 선정하였고, 운전 주파수는 전류 제어기가 제어할 수 있는 여분의 전압을 줄여, 즉 역기전력을 높여 전류 지령에 따라 전압이 제한될 수 있도록 기계각속도로 1500r/min에 해당하는 100Hz로 선정하였다. 또 각 축의 전류 지령치는 약계자 영역을 모의하기 위해 식 (12),(13)처럼 d-축은 음으로 q-축은 양의 값을 주었다.

$$i_d^{e*} = -20\text{A(for 100msec)} \tag{12}$$

$$i_q^{e*} = 50\text{A(for 100msec)} \tag{13}$$

그림 4는 복소 벡터 동기 좌표계 비례 적분 전류 제어기에서 안티 와인드업이 부가되지 않은 상태에서 전압이 제한되었을 때 동특성을 보여준다.

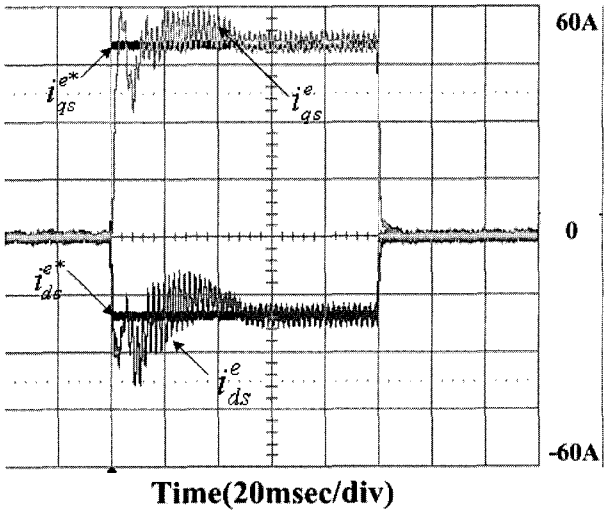



그림 4 안티 와인드업이 없는 복소 벡터 PI 전류 제어기의 동특성
Fig. 4 Complex vector PI current controller without anti-windup

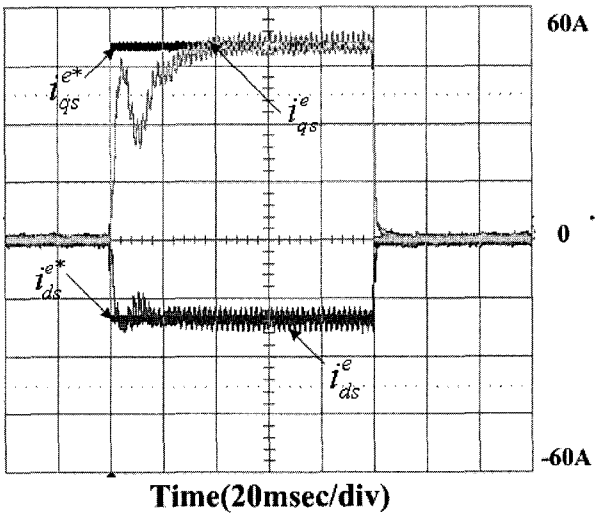



그림 5 제안된 안티 와인드업을 가진 복소 벡터 PI 전류 제어기의 동특성
Fig. 5 Complex vector PI current controller with proposed anti-windup

그림 4에서 보듯이 전류 지령이 상승하는 동안 전압이 제한되어 전류 오차가 발생하고, 따라서 전류 제어기 출력 값이 적분기에 와인드업 되어 전류 제어 동특성에 있어 큰 오버슈트(overshoot)가 나타나고 정착 시간(settling time)이 길어짐을 알 수 있다.

그림 5는 복소 벡터 동기 좌표계 비례 적분 전류 제어기에서 안티 와인드업 이득(Ka)이 제안된 이득인 식

(10)과 같이 주어졌을 때 그 동특성을 보여준다.

전류 제어기 출력 값은 와인드업 되지 않고 오버슈트와 정착 시간이 현저히 줄어듦을 확인 할 수 있다.

## 4. 결 론

본 논문은 기존의 상태 변수 궤환형 동기 좌표계 비례 적분 전류 제어기의 안티 와인드업을 먼저 분석한 뒤, 전류 제어시 제정수 변화 민감도(parameter sensitivity)면에서 우수한 복소 벡터 동기 좌표계 비례 적분 전류 제어기에도 같은 원리를 적용하여 적절한 안티 와인드업 이득을 제안하였다. 제어 시스템에 알맞은 안티 와인드업 이득의 설정으로 동특성이 개선됨을 수식 및 실험으로 확인하였다.

## 참 고 문 헌


[1] T.M. Rowan, and R.J. Kerkman, "A New Synchronous Current Regulator and an Analysis of Current Regulated PWM Inverters," IEEE Trans on Ind. Appl., vol. IA-22, July, pp. 678-690, 1986.

[2] F. Briz, A. Diez, M. Degner, R. Lorentz, "Current and Flux Regulation in Field-Weakening Operation,"IEEE Trans on Ind. Appl., vol. 37, No. 1, Jan/Feb, pp. 42-50, 2001.

[3] L. Harnefors and H. Nee, "Model-based current control of ac machines using the internal model control", IEEE Trans on Ind. Appl., pp. 133-141, Jan./Feb. 1998.

[4] C. Bohn, and D.P. Atherton, "An analysis package comparing PID anti-windup strategies," IEEE Control System Magazine, Vol.16, No.2, April, 1995, pp.33-40.

[5] Y. Peng, D. Vrancic, and R. Hanus, "Anti-windup, bumpless, and conditioned transfer techniques for PID controllers," IEEE Control System Magazine, Vol.16, No.2, Aug. 1995, pp.48-57.

[6] 석줄기,배상규,이동춘" 고성능 유도 전동기 구동을 위한 자동 튜닝 Anti-windup 기법," 전력전자학회 논문지, pp 29-37, 2005.

[7] J. Park, J. Chung, and H. Shin "Anti-windup Integral-Proportional Controller for Variable-Speed motor Drives," 전력전자학회 논문지, pp 130-138, 2002.

[8] 정교범 "누적방지 기법을 적용한 3상 4선식 능동전력 필터 시스템의 직류 전압 제어," 전력전자학회 논문지, pp 128-136, 2003.

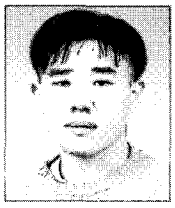
[9] Visioli. A,"Modified anti-windup scheme for PID controllers,"IEE Proc.,Control Theory Appl., 2003, 150,(1),pp. 49-54.

[10] F. Briz, M.W. Degner, and R.D. Lorenz, "Analysis and design of current regulators using complex vectors," IEEE Trans on Ind. Appl., pp. 817-825, May/July 2000.

[11] H. Kim, R.D. Lorenz, "A virtual translation technique to improve current regulator for salient-pole ac machines," in Conf. Rec. 2004 PESC, pp 487-493, Aachen, Germany 2004.

[12] J. Holtz, "The representation of AC machine dynamics by complex signal flow graphs," IEEE Trans on Ind. Elec., pp. 263-271. June 1995.


## 저 자 소 개

**유현재(兪炫在)**

1976년 9월 1일생. 2003년 경북대 공대 전자전기공학부 졸업. 2005년 서울대 대학원 전기컴퓨터공학과 졸업(석사). 2005년~현재 서울대 동 대학원 박사과정.

**정유석(鄭裕錫)**

1971년 5월 13일생. 1993년 서울대 공대 전기공학과 졸업. 1995년 동 대학원 전기공학부 졸업(석사). 2001년~2002년 위스콘신대 (Special Student). 2005년 서울대 대학원 전기·컴퓨터공학부 졸업(공박). 1995년~1999년 기아자동차 주임연구원. 1999년~2001년 서울대 터보동력기계연구센터 전임연구원. 2005년~2006년 현대자동차 선임연구원. 2006년~현재 명지대 전기공학과 조교수.

**설승기(薛承基)**

1958년 5월 13일생. 1980년 서울대 공대 전기공학과 졸업. 1983년 동 대학원 전기공학부 졸업(석사). 1986년 동 대학원 전기 공학부 졸업(공박). 1986년~1988년 University of Wisconsin, Madison 연구원. 1988년~1990년 LG 산전 책임연구원. 2003년~2004년 일본 Yaskawa Electric Corp. 연구소장. 1991년~현재 서울대 전기 컴퓨터공학부 교수.