

# Special Thema | PDP 기술 동향

## 1. 서론

김중균 교수  
(한경대 전기공학과)

1920년대 Bell System에 의해 기체 방전을 이용한 디스플레이 장치가 최초로 제안된 이후 지속적인 구조의 변화와 기체 방전의 원리의 이해를 통한 기술의 발전을 통하여 PDP(Plasma Display Panel)는 현재 대형 HDTV 시장에서 중요한 위치를 차지하고 있다. 현재의 ac PDP의 원형은 1960년대 Bitzer와 Slottow에 의해 제안되었는데 전극 상에 유전체를 위치 시킴으로써 스스로 전류를 제한하여 방전이 아크로 발전함으로써 발생하는 방전 시스템 불안정성을 제거함과 동시에 벽전하에 의한 기억기능을 부여함으로써 동작성을 높이고 쉽게 제작할 수 있게 되었다. 또한 삼전극 면방전 반사형의 Stripe 격벽을 가지는 ac PDP가 제안되고 1990년대 이후 급격한 기술적 발전이 이루어짐으로써 현재는 대형 디스플레이 분야에서 본격적으로 시장을 형성하고 있다.

그러나 최근 LCD의 대형화 및 DLP(Digital Light Processing) 기술을 이용한 Projection TV의 기술적 발전 등으로 인하여 대형 디스플레이 시장은 디스플레이 소자간의 경쟁이 치열한 상황이며, 현재는 PDP 소자 특성상의 단점들을 보완하고 품위를 향상시키기 위한 연구들이 활발히 진행되고 있다.

PDP의 잔류 문제점으로는 고정세화 대응을 위한 재료 및 공법의 개발, 저소비전력화, 원가 절감을 위한 구조 및 재료/공법의 개발 및 품위 향상을 위한 패널 구조와 화질 향상 등이 있다. 본 고에서는 최근 이루어지고 있는 PDP 분야의 주요 기술 개발 동향인 효율 향상 기술, 신공법 및 재료 기술 및 원가 저감 노력 등에 대하여 간단하게 소개하고자 한다.

## 2. AC PDP 연구 개발 동향

삼전극 면방전 교류형 PDP는 동일면 상에 위치한 두 개의 전극을 포함한 기판과 격벽 구조물에 의해 일정 거리를 두고 위치한 수직 방향으로 형성된 어드레스 전극을 포함한 다른 기판으로 이루어지며 그 사이에 방전

가스가 봉입된 구조이다. 일반적으로 휘도의 크기는 동일 면상에 위치한 평행한 방전유지 전극 쌍의 방전 횟수에 의해 결정되고, 방전의 유무는 독립적으로 제어되는 주사 전극과 대향하고 있는 어드레스 전극의 방전에 의해 결정된다[1].

PDP는 전기적인 부하 특성을 고려하면 용량성 부하로 볼 수 있으므로 경우에 따라 차이는 있으나 무효 전력 분은 에너지 회수 회로를 통하여 회수 가능하며 대부분의 에너지는 방전을 형성하는데 소비된다. 그림2는 전산모사를 통하여 방전 유지 전극에 도달한 전기적인 에너지를 100으로 볼 때 가시광으로 최종 활용되는 에너지를 계산한 것으로 에너지 변환 효율은 약 0.5 % 정도에 그치고 있음을 알 수 있다. 전기적 에너지가 100 % 광에너지로 전환될 때 효율이 300 lm/W 정도이므로 현재의 PDP 방전 효율이 약 1.5lm/W 정도에 머물고 있는 상황이다.

### 2.1 PDP 효율 향상 기술

PDP 동작 중 전기적 에너지가 광에너지로 변환되는 과정은 기체 방전에 의해 Xe 여기종이 발생하는 단계, Xe 여기종에서 진공 자외선이 발생하는 단계, 진공 자외선에 의하여 형광체가 가시광을 발생시키는 단계로 나눌 수 있으며 이 중 기체 방전에 의하여 Xe 여기종이 발생하는 단계의 에너지 변환 효율이 매우 낮은 것을 알 수 있다. PDP의 방전에 사용 가능한 불활성 기체 중 Xe은 가장 낮은 여기 및 이온화에

너지를 가지고 있어 가장 효율적인 자외선 방출 기체로 볼 수 있으나 협소한 방전 공간 내에서 강한 전계에 의해 발생하는 PDP 방전 특성 상 효율의 저하가 발생하는 것으로 볼 수 있으며 이를 개선하기 위하여 장방전(Long-gap Discharge)을 활용하는 구조를 적용하는 방안과 고농도의 Xe을 사용하는 방안 등이 제안되었다. 방전 효율의 향상을 위해서는 기체전리 현상을 중심으로 한 방전기구에 대한 연구가 필수적이거나 PDP와 같은 미소 방전에 관한 연구는 초기 직류형 방전을 중심으로 한 자외선 효율 및 방전전압에 관한 실험 등 기초적인 연구만 되어왔으나 최근에 와서는 전산모사 또는 ICCD(Intensified Charge Coupled Device)를 이용한 메커니즘의 해석 및 방전셀 설계를 위한 예측 시스템의 이용이 가능해졌다[2].

#### 2.1.1 장방전 구조의 연구

방전 경로가 충분히 긴 방전에서는 양광주와 부글로우 영역이 모두 존재하나 방전 경로가 짧은 경우에는 양광주 영역이 감소하고 상대적으로 효율이 낮은 부글로우 방전이 주로 발생한다. 이러한 현상은 비교적 협소한 방전 공간을 가진 PDP의 방전 효율이 낮은 이유로 설명되어 역으로 방전 경로를 증가시키므로써 방전의 효율을 증가시키고자 하는 것이 장방전 구조가 제안된 이유이다. 그러나 장방전 구조에서는 방전 후 벽전하의 형성까지 비교적 장시

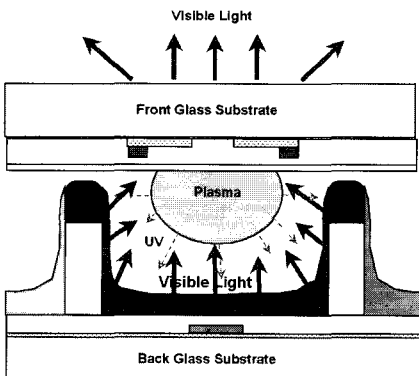


그림 1. 일반적인 3전극 면방전형 PDP.

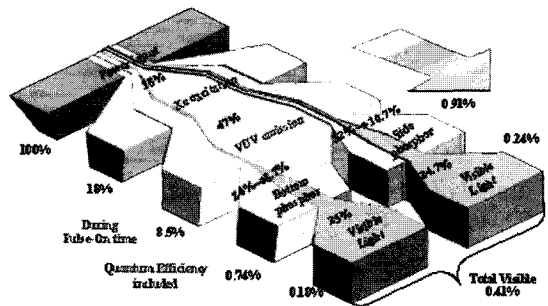


그림 2. PDP 동작 시 에너지 흐름도.

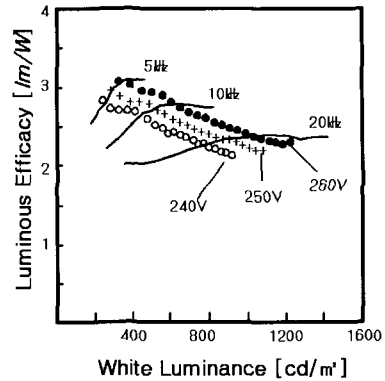
간이 요구되고 일반적으로 인접한 전극까지의 거리가 짧아져 Crosstalk이 증가할 가능성이 많아지는 문제점들이 발생할 수 있다. 현재 방전 개시와 유지를 담당하는 두 개의 양극을 배면판에 형성한 고정세 대향형의 직류 PDP에서는 백색 환산 예상 6.9~8.3 lm/W의 효율을 얻을 수 있음이 보고 되었으며[3] 교류형 양광주 방전셀의 구조 및 구동을 통한 효율의 향상에 관해서는 다양한 연구가 진행되고 있다[4]. 그러나 양광주는 dc PDP와 같이 방전 공간 내에 하전입자의 유입과 소멸이 균형을 맞춘 상태에서 생성되는 방전 영역으로, 현재 일반적으로 사용되고 있는 ac PDP에서는 양광주를 이용한 효율 향상의 원인 설명보다는 방전 공간 내에 전체의 동적 변화에 따른 에너지 전달 메커니즘을 고려한 설명이 되어져야 할 것으로 보인다.

2.1.2 전극 구조 연구

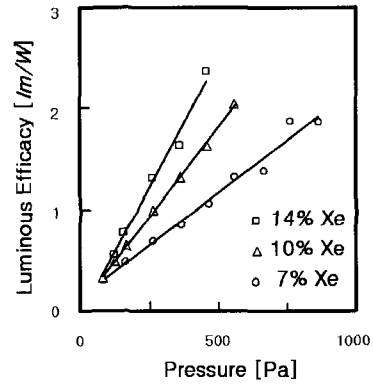
전극 구조에 있어서는 형상의 변화를 통한 방전 효율의 향상 이외에도[5], 휘도와 효율을 얻기 위해 고농도의 Xe을 사용하기 위한 구조들이 연구되고 있다. 고효율의 방전을 유지하며 방전 전압을 감소시키기 위한 전극 변형 연구 결과를 보면, 방전 갭이 짧은 조건과 긴 두가지 조건을 모두 가진 전극을 적용할 경우 Ne-10%Xe 방전가스 사용 시 방전유지 전압을 크게(~20%) 감소시킬 수 있음이 보고 되고 있으며[6], 기존 방전유지 전극 사이에 보조전극을 첨가하는 경우에는 방전유지 펄스 사이에 보조전극에 적절한 크기의 펄스를 인가함으로써 500 ~ 1000 μm 떨어진 양광주 구조의 방전 유지가 가능하다는 결과가 보고되었다[7].

2.1.3 방전 기체 연구

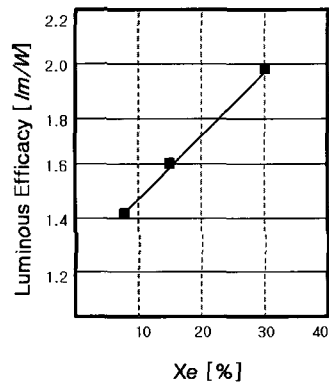
PDP의 방전 관점에서 효율의 향상을 위한 방향은 입력된 전기적 에너지 대비 자외선의 방출을 증가시키는 것이라 할 수 있다. PDP 기체방전의 특성 해석 연구 결과를 고려하면 PDP와 같이 방전 경로가 짧은 경우, 하전입자의 방전 경계로의 손실이 활발하며 이온화종의 이완 과정이나 페닝효과에 의한 중성 여기종 발생 비율보다 방전 과정에서 직접적인 중성 여기종의 생성 비율이 높다. 방전 효율의 향



(a)



(b)



(c)

그림 3. Xe분압, 입력변화에 따른 효율변화(a) NEC, (b) Philips, (c) Pioneer.

상을 위해서는 여기종의 직접적인 형성 비율을 높이기 위하여 방전가스의 압력을 높이거나 Xe의 분압을 증가시키는 방법 등이 있다. Xe의 분압을 증가시켜 자외선 발생 효율을 높이는 방법은 여러 그룹들에 의하여 보고되었으며 이와 함께 형광체의 포화특성 개선 및 가시광 반사막 등의 연구가 병행되고 있으며 PDP 제품도 이러한 추세에 따르고 있다 ([8-10](그림3)).

그러나 단순한Xe 분압의 증가는 방전 유지 전압의 증가에 의한 리셋기간 가시광 방출의 증가, 구동부 소자 내압의 증가에 의한 재료비 증가 및 방열 특성 악화, 방전 지연 증가에 의한 어드레스방전 필요시간의 증가 등의 문제를 동반하므로 이러한 부작용을 해소하기 위한 연구가 병행되어야 할 것이다. 또한 고농도의 Xe을 사용하는 방전의 경우 보호막 표면에서의 이차전자 방출 특성의 영향도가 달라지므로 전압에 따른 효율 특성이 저농도 Xe 방전의 경우와 다르다고 보고된 바 있으며[11], 고농도 Xe의 방전 물성 및 재료 특성에 따른 거동에 관한 연구가 진행되고 있다. 또한 형광체 입사광에 따른 양자 효율을 고려하여 장파장 자외선 발생을 위한 방전 가스에 대한 연구도 진행이 되고 있는데, 장파장 자외선 발생을 위한 방전가스로는 질소, XeF 및 XeI 등이 검토 되었으나 아직은 각 방전가스에 적합한 형광체 또는 재료의 개발 등이 병행되어야 할 것이다 [12-14].

## 2.2 PDP 신공법 및 재료 개발

PDP 신공법과 재료의 개발에 있어서 가장 큰 방향은 PDP 제품 경쟁력 재고를 위한 가격 저감에 있으며 또한 MgO 보호막과 관련된 신뢰성 향상 부분이다.

### 2.2.1 MgO 보호막 특성 연구

PDP를 구성하고 있는 재료 중에서 가장 활발한 연구가 진행되고 있는 것은 보호막으로 사용되는 MgO에 관한 것이다. 최초 MgO가 ac PDP의 보호막으로 사용된 것은 타 산화물에 비하여 이차전자 방출 계수가 높아 방전 전압의 저감에 크게 기여할 수 있다는 점과 상당히 안정된 화학 구조를 가지고 있

어 안정성과 耐 sputtering성이 우수하다는 점을 고려한 것이었다. 그러나 PDP 제품의 생산량 증가에 따라 MgO 보호막의 성막 조건이나 열화 진행에 따른 물성 변화가 품질 특성에 상당히 큰 영향을 미친다는 연구결과 등이 보고되고 있으며 이의 해석에 관한 연구들이 활발히 진행되고 있다. 초기 MgO 보호막에 대한 평가는 X-ray 회절을 이용한 결정성 평가나 성분 분석을 통한 오염 평가 등이 주류를 이루었으나 최근에 와서는 MgO 박막의 CL(Cathodo-Luminescence) 또는 ESR(Electron Spin Resonance) 분석을 통하여 Forbidden Band(금지대) 내에 존재하는 결함을 분석함으로써 결함들의 PDP 제품 영향도를 분석하는 시도들이 되어지고 있다. 또한 이들 결함의 인위적으로 유발함으로써 방전전압의 변화나 방전 지연시간의 개선에 관한 연구들이 진행되고 있다.

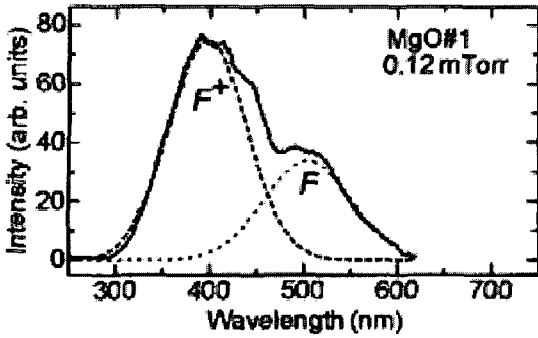
또한, MgO 공정 저가화를 위하여 상압에서 보호막 형성이 가능한 공정의 개발도 진행되고 있다.[16]

### 2.2.2 PDP 신공법 개발

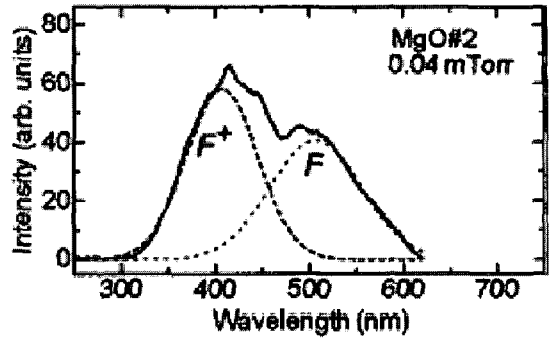
PDP 신공법 개발과 관련된 기술 개발은 크게 두 가지 방향으로 진행되고 있는데 재료비 절감을 위한 공법과 향후 큰 시장을 형성할 것으로 예상되는 FHD급 고정세 대응을 위한 공법 개발이다. 재료비 절감을 위한 공법으로는 공정 수의 단축을 통한 생산성 향상을 위한 것과 재료의 손실을 줄일 수 있는 기술들이다.

공정 단순화를 위한 기술로는 Mask-less 공정 개발이 대표적인데, 현재 후막 인쇄와 Photolithography 공정을 활용하는 투명전극 패터닝, 버스전극 형성, 형광체 형성 공정 등의 변화가 예상된다. 기존의 투명전극은 ITO 박막에 PR 작업을 한 후 습식식각하는 방법을 사용하였으나 현재는 레이저를 이용한 투명전극 직접 형성 방법이 개발 중이거나 적용되기 시작했다. 버스 전극 또한 투명전극의 형성과 같은 방법을 사용하고 있으나 비교적 가격이 높은 은 페이스트의 손실이 과도하므로 오프셋 인쇄 또는 잉크젯 인쇄를 통한 재료비 절감 방향으로 기술이 개발되고 있다(그림5).

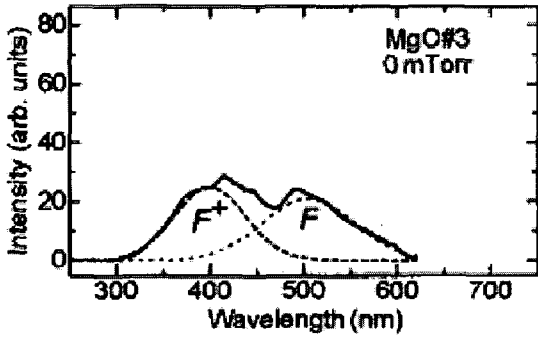
형광체 형성은 일정 높이를 가지는 격벽 내부에



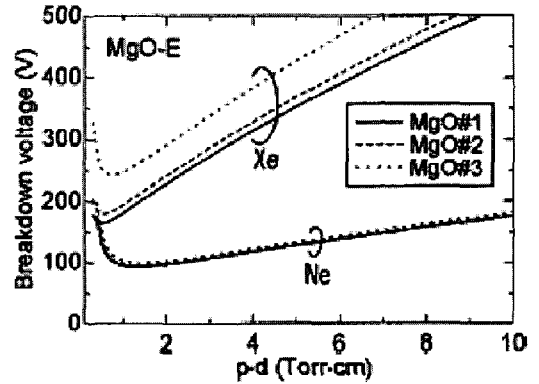
(a)



(b)



(c)



(d)

그림 4. MgO 성막조건에 따른 금지대 내의 결함 농도 변화와 예측된 방전 전압 변화[15].

후막 인쇄법을 사용하여 R, G, B를 각각 형성하는 방법이 일반적이었으나 현재에는 Dispensing 장비나 잉크젯 인쇄 장비의 개발을 통하여 사용되는 Mask 제작, 유지/보수 및 재료 손실 비용을 줄이는 방향으로 전개되고 있다. 고정세 패널 제작을 위한 공정 기술 중에서는 고정세 격벽 형성에 관한 기술이 가장 활발하게 연구되고 있다. PDP에 사용되는 격벽은 100  $\mu\text{m}$  이상의 높이를 가지고 있으므로 현재에 사용되는 물리적 에칭(샌드블라스트)법이나 화학적 에칭법으로는 얇은 격벽을 형성하여 충분한 방전 공간을 얻는 것이 어려우며 감광성 격벽 형성이나 몰딩법 등의 기술 개발이 필요할 것으로 생각된다[17].

### 2.3 원가저감 기술

PDP 모듈의 재료비 중에서 가장 많은 비중을 차지하는 것은 회로부로 약 60% 이상이 되는 것으로 알려져 있다. LCD와는 달리 회로부 재료비의 비중이 높은 것은 PDP 특성 상 고전압 펄스를 인가하기 때문이며 재료비 저감을 위해서는 회로부의 개선이 필요하다. 가장 대표적인 것으로는 기존에 상하 두 부분으로 나누어 어드레싱 펄스를 인가하는 데이터 드라이버의 수를 절감하는 것으로 이른바 싱글 스캔 기술이다. 현재에는 리셋 파형의 개발 및 패널 특성 개선을 통하여 XGA급까지는 싱글 스캔 기술이 적용되었거나 될 예정이나 패널의 정세가 증가할수록 전극 간의 인접거리는 더욱 가까워지며 이로 인한

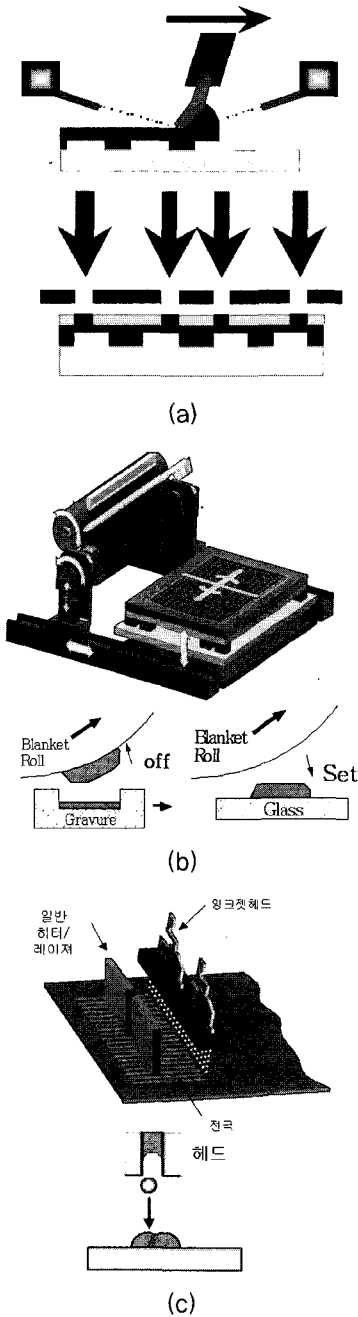


그림 5. (a) 감광성 재료, (b) 오프셋 인쇄, (c) 잉크젯 인쇄법을 사용한 버스 전극 형성 공법.

상호 Crosstalk이 증가하여 전압마진의 감소를 초래하게 되므로 FHD급 패널에도 싱글 스캔 기술이 적용되기 위해서는 방전 제어에 관한 더 많은 연구가 진행되어야 할 것으로 생각된다. 또한 구동 회로부 단순화를 통한 재료비 절감 기술로는 현재 두 전극군(방전 유지 전극군과 스캔 전극군)에 인가되는 펄스를 한 쪽 전극군에만 인가시켜 패널을 제어하는 싱글 서스테이너 방식의 적용이다. 그러나 싱글 서스테이너를 적용한 패널 동작 시 기존의 동작 특성과는 다른 특성을 보이게 되는데 이는 상판 전극의 대칭적 방전이 아닌 비대칭 방전의 발생에 의해 벽전하의 형성이 기존과는 달라지게 되며 이를 해결하기 위해서는 구동 파형의 개발이 필수적이라 할 수 있다[18-19].

패널 부분에 있어서 재료비 절감 기술은 신공법의 개발과 더불어 패널 재료비의 상당 부분을 차지하는 PDP 전용 유리의 일반 소다라임 유리로의 교체에 위한 재료 및 적용 기술이 개발되고 있으며 고가의 투명 도전막을 대체하기 위한 전도성 산화막 개발에 대한 연구와 투명 도전막을 제거할 수 있는 ITO-free 방전셀 구조의 개발 등이 연구가 되고 있다. 이 중 ITO-free 방전셀 구조는 아직 투명 전극 제거에 의한 휘도의 감소를 해결하기 위한 방안과는 전극 사용에 따라 나타나는 황변에 의한 품위 저하 문제를 해결하기 위한 유전체 재료 및 형성 공정에 관한 연구가 더 수행되어야 할 것으로 생각된다.

### 3. 결론

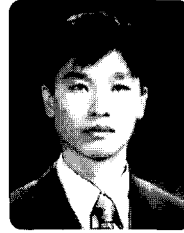
이상에서 현재 PDP와 관련된 연구 및 기술 개발 동향에 대하여 살펴보았다. 대형 TV 시장 진출 이후 PDP의 시장 침투는 성공적으로 판단되며 현재의 가장 중요한 과제는 타 디스플레이에 대비한 가격 경쟁력을 확보하는 것이며 짧은 기간 내에 CRT에 필적할 만한 화질의 향상을 보이고 있으나 좀 더 향상된 성능을 확보하기 위한 끊임 없는 연구와 기술 개발을 통하여 타 디스플레이 디바이스에 대한 성능 경쟁력을 유지할 수 있을 것으로 판단된다. PDP가 디스플레이 제품으로 본격적으로 등장한 지 오랜 기

간이 지나지 않아 현재는 개발 또는 개선되어야 할 과제들이 남아 있으나 현재 진행되고 있는 본 고에서 소개한 다양한 연구들을 통하여 대형 HDTV의 강자로서의 자리를 굳게 지켜나가리라 기대해 본다.

### 참고 문헌

- [1] T. Shinoda, et al., Proc. SID, p. 161, 1993.
- [2] C. K. Yoon, et al., IEEE TPS, Vol. 28, no. 3, p. 1, January 2000.
- [3] K. Ishii, et al., proc. IDW, p. 619, 2000.
- [4] H. Kim, et al., proc. SID, p. 40, 2003.
- [5] C. Koshio, et al., Proc. IDW, p. 781, 2001.
- [6] C. S. Park, et al., J. Info. Disp. Vol. 4(4), p. 26, 2003.
- [7] J. H. Lee, et al., Proc. SID, p. 426, 2003.
- [8] T. Yoshioka, et al., Proc. IDW, p. 611, 2000.
- [9] G. Oversluizen, et al., Proc. SID, pp. 848-851, 2002.
- [10] C. Koshio, et al., Proc. IDW, pp. 781-784, 2001
- [11] W. J. Chung, et al., IEEE TPS, Vol. 31(5), p. 1038, 2003.
- [12] K. C. Choi, et al., Proc. IDW, p. 801, 2002.
- [13] H. Hatanaka, et al., Proc. SID, p. 730, 2000.
- [14] H. Hatanaka, et al., Proc. IDW, p. 615, 2000.
- [15] Y. Motoyama, et al., J. Appl. Phys., Vol. 95(12), p. 8419, 2004.
- [16] Y. S. Kim, et al., Proc. SID, p. 1236, 2005.
- [17] Y. S. Kim, et al., Proc. SID, p. 1480, 2006.
- [18] S. H. Kang, et al., IEEE TCE, Vol. 51(1), p. 179, 2005.
- [19] B. G. Cho, et al., IEEE TED, Vol. 53(5), p. 1112, 2006.

### 저|자|약|력



성명 : 김중균

◆ 학력

- 1994년 서울대 전기공학과 공학사
- 1996년 서울대 대학원 전기공학과 공학석사
- 2001년 서울대 대학원 전기·컴퓨터공학부 공학박사

◆ 경력

- 2001년 - 2004년 LG전자 PDP사업부 선임연구원
- 2004년 - 현재 한경대 전기공학과 교수

