

고밀도 프로빙 테스트를 위한 수직형 프로브카드의 제작 및 특성분석

Development and Characterization of Vertical Type Probe Card for High Density Probing Test

민철홍¹, 김태선^{1,a}

(Chul Hong Min¹ and Tae Seon Kim^{1,a})

Abstract

As an increase of chip complexity and level of chip integration, chip input/output (I/O) pad pitches are also drastically reduced. With arrival of high complexity SoC (System on Chip) and SiP (System in Package) products, conventional horizontal type probe card showed its limitation on probing density for wafer level test. To enhance probing density, we proposed new vertical type probe card that has the 70 μm probe needle with tungsten wire in 80 μm micro-drilled hole in ceramic board. To minimize alignment error, micro-drilling conditions are optimized and epoxy-hardening conditions are also optimized to minimize planarity changes. To apply wafer level test for target devices (T5365 256M SDRAM), designed probe card was characterized by probe needle tension for test, contact resistance measurement, leakage current measurement and the planarity test. Compare to conventional probe card with minimum pitch of 50~125 μm and 2 Ω of average contact resistance, designed probe card showed only 22 μm of minimum pitch and 1.5 Ω of average contact resistance. And also, with the nature of vertical probing style, it showed comparably small contact scratch and it can be applied to bumping type chip test.

Key Words : Vertical type probe card, Probe card, Epoxy, Wafer level test, Micro-drilling

1. 서론

프로브 카드는 텅스텐 와이어(직경 약 250~350 μm)를 바늘처럼 미세하게 만들고 그 끝단을 구부려 수평으로 적층하는 방식의 수평형 프로브 카드[1]와 텅스텐 와이어를 수직으로 세워 배열하는 구조의 수직형 프로브 카드[2] 그리고 반도체 미세공정을 이용하여 프로브 탐침을 형성시키는 방식의 MEMS 프로브 카드[3-5]로 구분할 수 있다. 현재 300 mm 반도체 웨이퍼의 양산과 더불어 반도체 칩의 I/O 패드간격(pad pitch)은 계속 축소되고 있

으며, SoC(System on Chip) 및 SiP(System in Package) 기술이 발전하고 있는 상황에서 기존 수평형 프로브 카드는 장력을 일정하게 조절하기 위해 서로 다른 직경의 프로브 탐침을 적층하여 사용하기 때문에 공간상의 제약으로 인한 탐침간의 단락(short)이 발생하거나 미세누설전류(leakage current)가 흘러 고주파 테스트가 거의 불가능한 상황이다. 또한 반도체 칩의 테스트 시간은 디바이스마다 차이가 있으나 수분에서 수십 분 까지 소요되므로 한 번에 많은 칩을 동시에 테스트 하면 할수록 제조시간 및 비용의 관점에서 효율적이나 수평형 프로브 카드는 이러한 문제점으로 인해 멀티 칩 테스트가 제한적이다. 따라서 기존 수평형 프로브 카드의 문제점을 극복하고자 새로운 형태의 프로브 카드가 개발되고 있는데, 이 중 가장 대표적인 것이 수직형 프로브 카드와 MEMS타입 프

1. 가톨릭대학교 정보통신전자공학부

(경기도 부천시 원미구 역곡2동 산43-1)

a. Corresponding Author : tkim@catholic.ac.kr

접수일자 : 2006. 8. 16

심사완료 : 2006. 8. 22

로브 카드이다. MEMS타입 프로브 카드는 반도체 공정을 이용하는 특성상 매우 작고 다양하게 프로브 탐침을 만들 수 있으나 제작공정이 복잡하고 프로브 탐침 모듈인 실리콘(Si)기판과 PCB와의 연결이 어려우며, 프로브 탐침의 장력이 약해 접촉 저항이 크다는 단점이 있다[3,6]. 이러한 문제점으로 인해 Si 기판을 이용한 MEMS타입 프로브 카드는 많은 연구가 되고 있으나, 상업화 실적은 매우 제한적인 형편이다. 현재, 일부업체에서는 실리콘기판 대신 세라믹PCB를 이용하여 그 위에 프로브 탐침을 형성시키는 방법으로 마이크로 스프링 타입의 프로브 카드[7,8]를 개발하였지만 제작공정이 복잡하고 반도체 공정을 이용한다는 특성상 가격이 비싸고 프로브 탐침의 수리가 불가능하다는 단점이 있다. 수직형 프로브 카드의 경우 초기 구조는 텅스텐 와이어에 벤딩(bending)을 주어 수직으로 세운 구조가 일반적인 형태였다. 그 뒤 벤딩 모양과 위치가 조금씩 변화되었으나 인위적으로 벤딩을 준 부분에서 프로브 탐침의 스프링 구동 중에 뒤틀림 현상이 일어나 단락(short)이 발생하는 단점이 있었다[9-11]. 본 논문에서는 벤딩 타입의 수직형 프로브 카드가 아닌 세라믹기판에 홀을 뚫어 프로브 탐침(텅스텐 와이어)을 수직으로 세우고 슈프트를 주어 스프링구조를 만드는 방식으로 수직형 프로브 카드를 제작하였다. 제작된 프로브 카드는 특성평가를 위하여 CNC(Computer Numerical Control) 머시닝 센터를 이용하여 스프링의 장력을 측정하였고 PRVX 프로브 카드 테스트 장비를 통해 미세누설전류 테스트, 접촉저항 테스트, alignment 테스트, 평탄도 테스트를 시행하였다. 제안된 수직형 프로브카드는 최소피치가 22 μm 수준으로 수평형 프로브 카드나 MEMS 프로브 카드와 같이 프로브 탐침의 형태가 캔틸레버(cantilever)타입이 아니므로 칩 패드에 접촉시 스크래치 라인(scratch line)인 작다. 따라서 기존 프로브 카드로 테스트 할 수 없었던 범핑(bumping) 타입의 칩 테스트가 가능하며 MEMS 프로브 카드에 비해 공정이 간단하고 기존의 수평형 프로브 카드의 공정을 이용하여 제작할 수 있는 장점이 있다.

2. 프로브 카드 제작

프로브 카드의 제작 공정은 크게 구조물 제작, 프로브 탐침 삽입(insertion), 에폭시(epoxy) 주입 및 경화, 프로브 카드모듈과 메인 PCB 연결, 그리고 테스트로 나눌 수 있다. 그림 1은 제작된 수직

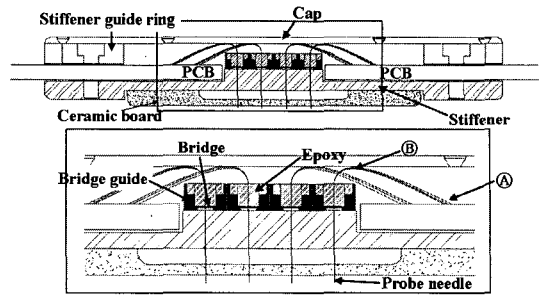


그림 1. 제안된 프로브 카드의 단면도.

Fig. 1. Sectional view of proposed vertical type probe card.

형 프로브 카드의 단면도이다. 여기서 stiffener는 세라믹 기판과 브리지 가이드(bridge guide), 그리고 PCB를 연결해주는 구조물로, 브리지 가이드와 함께 웨이퍼 테스트 진행 시 프로브 탐침이 칩 패드(pad)에 접촉될 때 받는 하중을 직접적으로 받는 부분으로 굽힘 강도가 커야 하며 웨이퍼 burn-in 테스트를 고려하여 열 변형이 작고, 기계적 가공이 가능해야 한다. 이러한 조건을 만족하기 위해 본 논문에서는 stiffener, 브리지 가이드, stiffener guide ring의 재질을 티타늄 합금으로 사용했다.

2.1 세라믹기판 제작

세라믹 기판은 프로브 탐침의 위치를 유지해 주는 역할을 한다. 그러므로 세라믹 기판의 홀은 테스트 대상이 되는 칩의 디바이스(device) 패드좌표와 같은 위치에 있어야 한다. 다시 말해, 프로브 탐침의 팁(tip)과 디바이스 패드의 정렬상태가 정확히 일치해야 한다. 그러나 프로브 탐침이 세라믹 보드의 홀을 통해 스프링 구동을 하기 위해서는 세라믹 홀이 프로브 탐침보다 조금 큰 유격을 갖아야 한다. 즉, 70 μm 의 프로브 탐침을 사용한다면 세라믹 기판은 80 μm 의 너비를 갖는 홀로 세라믹을 가공해야 하는데, 이 경우 브리지(bridge) 슈프트 공정 후 세라믹 기판의 홀 너비와 프로브 탐침의 두께 차이로 인해 프로브 탐침의 팁이 실제 디바이스 패드의 좌표와 오차가 생기게 된다. 그림 2는 70 μm 두께의 프로브 탐침을 80 μm 세라믹 홀에 삽입하고 브리지를 슈프트 하였을 경우 발생하는 오차를 기계설계를 통해 시뮬레이션한 그림이다. 이때 약 9.2 μm 만큼의 오차가 생기는 것을 알 수 있다.

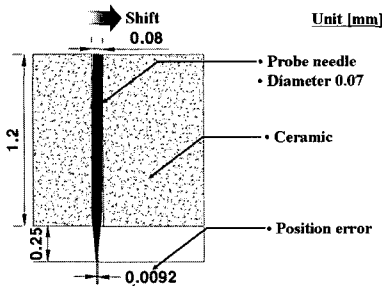


그림 2. 프로브 팁의 정렬오차 시뮬레이션 결과.
Fig. 2. Simulation result of probe tip alignment error.

이러한 오차로 인해 가공된 세라믹 기판의 홀과 디바이스 패드 좌표간 정렬오차가 있을 경우 프로브 탐침이 chip 패드에서 벗어나 칩을 테스트 할 수 없게 된다. 또한 테스트의 신뢰성 확보를 위해, 일반적으로 칩 패드 사이즈의 50% 안에 프로브 탐침이 contact되는 것이 현재 통용되는 원칙이다. 따라서 정렬오차를 정확히 보정할 수 있는 방법이 필요하다. 상기 기술한 원인에 의한 오차 보정을 위해서는 프로브 탐침의 팁과 실제 디바이스 패드 간의 오차(0.0092 mm)만큼 쉬프트 방향으로 세라믹의 홀을 이동하여 정확히 가공할 수 있다면 정렬 상태를 유지할 수 있다. 따라서 세라믹 기판의 홀을 오차 없이 정확히 가공하는 것이 패드와 탐침간의 정렬에 있어 매우 중요하다. 그러나 미세 홀 가공에 있어 가공상의 문제가 발생했을 경우 다양한 기계적 물리적 현상의 분석과 측정이 어려워 현재까지의 연구결과가 매우 미미하다[12]. 다음은 미세 홀 가공에 있어 대표적인 문제점이다.

1. 드릴 치즐에지(chisel edge)의 미끄럼으로 인한 가공 홀의 트리짐.
2. 칩 유출공간의 제약으로 인한 드릴의 파단.
3. 절삭유가 드릴 날 끝에 도달하기 힘들고 절삭열 방출의 어려움에 따른 드릴의 마모 촉진.

미세 홀 가공에서도 일반 드릴가공과 같이 드릴 치즐의 미끄럼을 해결하기 위해 회전축과 센터드릴의 끝단오차가 없는 미세 드릴가공용 센터드릴을 사용했다. 만약 센터드릴의 끝단이 회전축과 오차가 있을 경우 가공오차를 더 크게 만드는 원인이 될 수 있다. 또한 드릴의 크기가 작아 칩 유출공간의 제약으로 인해 절삭유를 사용할 경우가

표 1. 세라믹기판의 홀 가공조건.

Table 1. Drilling conditions for ceramic board.

Drilling parameter	G코드	Condition
홀크기(직경)		0.08 mm
가공물 두께		1.2 mm
CNC 프로그램	G83(G99)	
주축 회전수	(S)	10,000 rpm
후퇴량	(R)	0.2 mm
절입량	(Q)	1.0 mm
이송속도	(F)	50 mm/min
절삭유		air

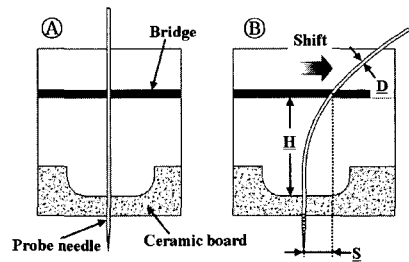


그림 3. 프로브 모듈의 삽입공정.
Fig. 3. Insertion process of probe module.

공하며 발생하는 세라믹 가루들이 드릴의 헬리컬(helical) 부분에 절삭유와 함께 묻혀 칩 배출을 방해하며 이 경우 드릴의 하단부에 부하가 걸려 가공물 표면에 드릴 비트가 꽂힌 상태로 드릴의 목부분이 절단되는 현상이 일어난다. 따라서 습기가 없는 가공환경을 만들어 주는 것이 중요하다. 이러한 문제를 해결하기 위해 3단의 air필터를 통해 건조된 바람을 불어 칩 배출과 절삭열 방출을 도왔다. 본 논문에서는 세라믹기판의 홀 가공을 위해 일본 화낙社(FANUC Co., Ltd)의 ROBODRILL α-T14i 장비를 이용하였고, 홀 외각에서 외각까지의 최소공간피치(minimum space pitch)를 22 μm로 가공하여 프로브 카드를 제작하였다. 표 1은 세라믹의 홀 가공조건이다.

2.2 프로브 모듈 제작

그림 3의 ㉠과 같이 프로브 탐침을 수직으로 삽입시킨 후 브리지를 쉬프트 시켜 그림 3의 ㉡와 같이 프로브 탐침을 만드는 공정을 삽입공정(insertion process)이라 한다. 여기서 브리지는 삽입된 프로브 탐침의 윗부분을 넘어지지 않게 고정시키는 역할을 하며 프로브 탐침은 그림 3의 ㉡와

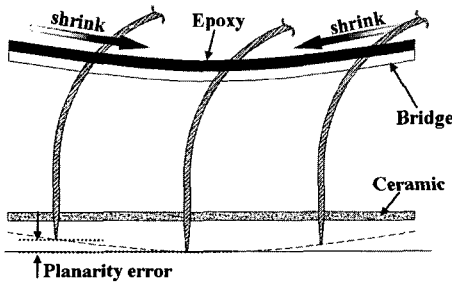


그림 4. 에폭시 수축에 따른 평탄도 변화.
Fig. 4. Planarity changes caused by epoxy shrink.

같이 브리지의 높이(H)와 슈프트의 양(S), 그리고 텅스텐와이어의 두께(D)를 이용하여 장력을 조절할 수 있으며 이러한 변수들은 마이크로 스프링이 복원 될 수 있는 영역 내에서 결정되어야 한다.

2.3 에폭시(Epoxy) 주입 및 경화

브리지를 슈프트 하여 고정을 시킨 후 프로브 탐침을 고정시키기 위해 브리지의 위쪽으로 에폭시를 주입하게 된다. 에폭시 수지는 일반적으로 접착성 및 기계적 강도와 내열성, 내화학성, 내수성 그리고 전기 절연성이 우수하므로 프로브 탐침의 탈락과 미세누설전류를 방지 할 수 있으며, 웨이퍼의 burn-in 테스트시 에폭시 수지의 변질을 막을 수 있다. 그러나 에폭시 수지는 그림 4에서와 같이 경화과정에서 수축이 발생하여 프로브 탐침의 평탄도 오차를 발생하며 그 크기는 최대 100 μm 이상이 될 수 있다.

일반적으로 칩 테스트의 경우 첫 번째 프로브 탐침이 패드에 접촉하고 나머지 프로브 탐침들이 전부 접촉되는 거리(overdrive, 이하:O.D)가 최대 60~150 μm 까지 된다. 이것은 기구물의 오차와 테스트 장비의 오차까지 포함된 거리이므로 모듈의 평탄도는 30 μm 이내여야 한다. O.D값이 클 경우 테스트를 위한 반복적인 패드 접촉 시 특정핀(칩 패드에 첫 번째로 접촉된 핀)의 마모를 가중시켜 프로브 카드의 수명을 단축시키는 원인이 되며, 심지어는 칩을 손상시킬 수 있다. 따라서 프로브 탐침의 평탄도 오차를 줄이는 것이 중요하며 이를 위해서는 에폭시의 수축을 최소로 해야 한다. 에폭시의 수축을 최소로 하기위해 본 논문에서는 3가지 방법을 사용하였다. 첫째로 그림 1에서처럼 터타늄 재질의 브리지 가이드 안으로 브리지를 넣어

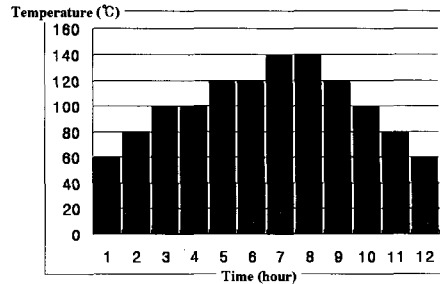


그림 5. 에폭시 경화 조건.
Fig. 5. Condition of epoxy hardening.

기계적으로 수축을 막는 방법으로, 이 방법은 건축 철강재인 "H빔"의 원리를 이용한 구조물로 에폭시의 수축을 기계적으로 방지하는 가장 효과가 좋은 방법이다. 두 번째로 에폭시 수지에 실리카(silica)를 섞어 주입하는 방법으로 실리카로 인해 에폭시 수지의 공극을 최소화하여 수축을 방해하는 방법이다. 이 경우 크기가 다양하게 섞인 실리카를 사용하여 에폭시 공극을 최소화해야 하며 프로브 탐침들 사이로 에폭시가 스며들어갈 정도의 흐름성이 확보되어야 한다. 마지막 방법은 에폭시를 순차적으로 경화시키는 방법이다. 이 방법을 step경화 공정이라 하며, 웨이퍼 burn-in 테스트를 고려하여 140 $^{\circ}\text{C}$ 까지 온도를 올려 에폭시를 경화하였다. 그 결과 그림 5의 조건에서 에폭시의 수축이 최소가 되었다.

2.4 프로브 카드 조립

프로브 모듈이 완성되면 프로브 탐침(그림 1의 ㉠ 부분)을 PCB와 연결을 한다. 이때 미세절연튜브를 이용하여 그림 1의 ㉡ 부분에서 발생하는 단락을 방지하였다.

3. 결과 및 고찰

제작된 프로브 탐침의 장력을 테스트하기 위해 표 2와 같이 장력 변수의 범위를 설정하고 프로브 탐침 모듈을 CNC 머시닝 센터의 Z축에 고정하였다. 그리고 프로브 탐침의 밑단에 전자저울을 고정하여 Z축을 10 μm 씩 아래로 이동하며 프로브 탐침에 O.D을 주었다.

정확한 O.D량을 측정하기 위해 전자저울이 들어가는 길이를 테스트 인디케이터(test indicator)로

표 2. 프로브 탐침의 장력 테스트 변수범위.
Table 2. Parameter ranges for tension force test.

Parameter	Range	Units
Hight (H)	8~12	mm
Shift (S)	5~7	mm
Diameter (D)	70	μm
Overdrive (O.D)	10~250	μm

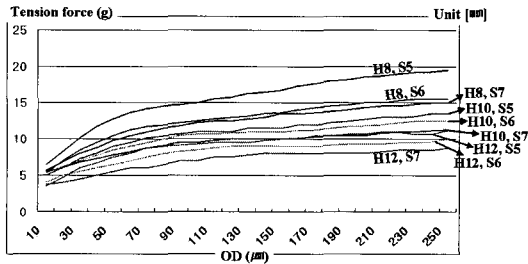


그림 6. O.D와 장력 간의 관계도.
Fig. 6. Plots of relation between O.D and tension force.

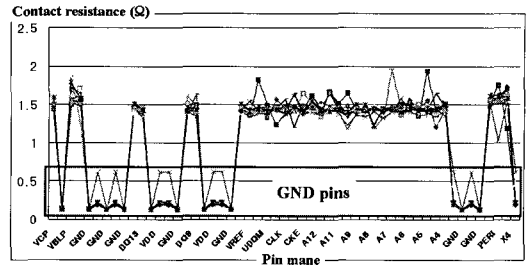
측정하여 그 오차만큼을 O.D값에서 빼주었으며, 식 (1)은 실제 스프링에게 가해지는 O.D양의 계산 식이다.

$$O.D(r) = Z(CNC) - I(INDICATOR) \quad (1)$$

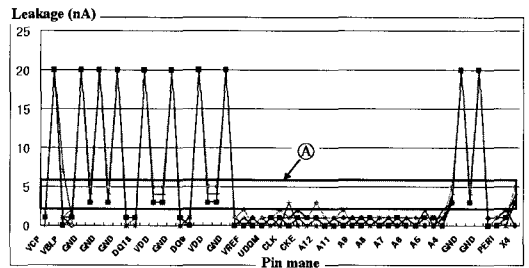
여기서, Z(CNC)는 CNC 머시닝 센터의 Z축이 움직인 거리이며 I(INDICATOR)는 인디케이터가 움직인 거리이다.

그림 6은 각 변수에 따른 프로브 탐침의 장력 테스트의 결과 그래프로 본 논문에서 사용한 높이 (H) 12 mm, 쉬프트 길이(S) 7 mm의 프로브 탐침은 O.D 100 μm일 경우 약 7 g 정도의 장력을 갖는 것으로 실험되었다. 전체적으로 높이(H)와 쉬프트 길이(S)가 작을수록 탐침의 장력이 크며, 이는 프로브 카드의 높이와 쉬프트 공간, 접촉 저항 등을 고려하여 되도록 작은 장력을 갖도록 설계하여야 한다. 왜냐하면 탐침 한개의 장력이 7 g이라고 한다면 프로브 탐침의 개수가 2,000편이 될 경우 전체 탐침의 장력은 14 kg 이상이 될 수 있으며, 이 경우 프로브 카드와 웨이퍼에 손상이 가해질 수 있기 때문이다.

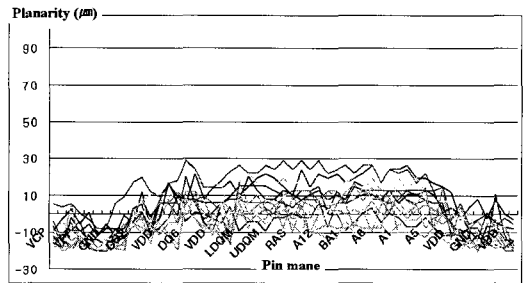
그림 7은 PRVX 프로브 카드 테스트 장비의 테스트 결과들이며 모든 그래프는 16DUT(Device Under Test)를 겹쳐서 표시하였다. 그림 7의 (a)는



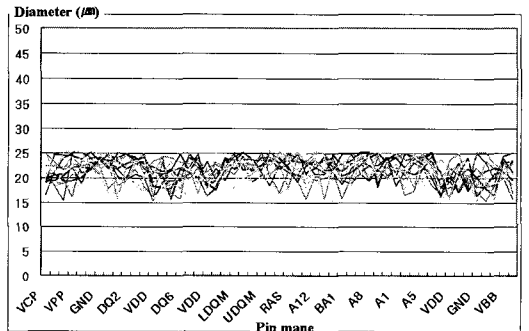
(a) 접촉 저항 테스트 결과



(b) 미세누설전류 테스트 결과



(c) 평탄도 테스트 결과



(d) 프로브 팁의 크기 측정결과

그림 7. PRVX 테스트 결과.
Fig. 7. PRVX test results.

접촉저항 테스트 결과이다. 접촉저항은 프로브 카드의 PCB와 프로브 탐침이 패드에 접촉되었을 때 까지의 저항을 측정하는 것이다. 참고로 본 연구에서

목표로 하는 H사의 “S/D 80 %(HEXA) T5365 2ND 256M SDRAM” 디바이스의 허용접촉저항은 2 Ω 이하이다. 그림 7의 (a)의 결과 그래프에서 접촉저항이 작은 부분(직사각형표시)은 GND핀들로 프로브 탐침의 모든 GND핀들은 PCB의 GND와 연결되어 있기 때문에 다른 핀들에 비해 상대적으로 낮은 접촉저항 값을 보였으며 평균 접촉저항은 약 1.5 Ω 정도이다. 그리고 그림 7의 (b)는 미세누설전류 측정 결과이며 허용 미세누설전류는 10 nA이다. 결과 그래프에서 20 nA를 나타내는 부분은 GND로서 단락되었음을 표시한다. 참고로, 미세누설전류는 PCB의 GND를 기준으로 측정하기 때문에 GND핀들은 모두 단락된 것으로 측정된다. 그리고 미세누설전류가 다른 핀들에 비해 높은 핀들(직사각형으로 표시된 ㉔부분)은 프로브 탐침 모듈의 이상이 아니라 PCB의 설계 특성상 GND를 넓게 설계하기 때문에 고전압을 인가하여 측정하는 미세누설전류 테스트의 특성상 인접 핀이 영향을 받은 것이다. 그림 7(c)의 평탄도 테스트 결과 그래프에 나타난 바와 같이 핀 간 최대 차이는 약 50 μm 정도(-20~30 μm)로 측정되었다. 이 차이는 프로브 카드의 구조물 오차와 PCB의 오차, 장비의 오차를 모두 포함한 오차이며 칩 테스트시 O.D 50 μm 근방에서 모든 핀들이 칩 패드에 접촉 될 수 있음을 뜻하며, 이 수치는 기존의 수준 대비 매우 양호한 수준이다. 마지막으로 그림 7의 (d)의 그래프는 프로브 탐침의 팁 크기를 측정된 결과이며, 15~25 μm 사이의 크기를 갖는다. 팁의 크기가 클 경우 정렬 테스트 시에 패드에서 벗어날 확률이 크며 팁이 너무 작을 경우 칩 패드의 피막층(AL2O3)을 제거하지 못하여 와이어 본딩 공정(칩 패키지)에서 수율을 떨어뜨리는 원인이 될 수 있다. 그림 7의 PRVX 테스트 결과에서도 알 수 있듯이 우리가 제작한 수직형 프로브 카드의 모든 DUT가 PRVX 테스트를 통과하는 만족스러운 결과를 얻을 수 있었다.

4. 결론

본 논문에서는 세라믹 기판에 형성된 구경 80 μm 홀에 지름 70 μm의 텅스텐 와이어를 수직으로 세우고 와이어에 구조 형성에 필요한 쉬프트를 주어 프로브 탐침의 구조를 갖는 수직형 프로브 카드의 제작 방법을 제안한다. 프로브 카드의 특성을 측정하기 위해 프로브 탐침의 장력 테스트와 접촉

저항 테스트, 미세누설전류 및 프로브 탐침의 평탄도와 팁의 굵기를 PRVX 장비를 통해 테스트하였다. 제작된 수직형 프로브카드는 프로브 탐침의 배열이 수평형 프로브 카드나 MEMS 프로브 카드와 달리 프로브 탐침들이 수직으로 구성되어 있어 칩 패드에 접촉시 스크래치 라인인 작다. 따라서 기존 프로브 카드로 테스트 할 수 없었던 범핑(bumping) 타입의 칩 테스트가 가능하며 MEMS 프로브 카드에 비해 공정이 간단하고 수평형 프로브카드의 공정을 이용하여 제작할 수 있는 장점이 있다. 또한 기존 프로브 카드는 프로브 탐침의 최소피치(pitch) 한계가 50~125 μm 이지만 제안한 프로브 카드의 최소피치는 22 μm이며, 현재 15 μm 미세피치의 프로브카드도 동일 방법으로 제작 중이다.

참고 문헌

- [1] Tada. T, Takagi. R, Nakao. S, Hyozo. M, Arakawa. T, Sawada. K, and Ueda. M, “A fine pitch probe technology for VLSI wafer testing”, IEEE International Test Conference, p. 900, 1990.
- [2] Sasho. S and Sakata. T, “Four multi probing test for 16 bit DAC with vertical contact probe card”, IEEE International Test Conference, p. 86, 1996.
- [3] Y.-M. Kim, H.-C. Yoon, and J.-H. Lee, “Silicon micro-probe card using porous silicon micromachining Technology”, ETRI Journal, Vol. 27, No. 4, p. 433, 2005.
- [4] Leslie. B and Matta. F, “Membrane probe card technology”, IEEE International Test Conference(New Frontiers in Testing), p. 601, 1988.
- [5] Leung. J, Zargari. M, Wooley. B. A., and Wong, S. S., “Active substrate membrane probe card”, Electron Devices Meeting, IEEE International Conference, p. 709, 1995.
- [6] Yanwei Zhang, Yongxia Zhang, and Marcus. R. B., “Thermally actuated micro probes for a new wafer probe card”, IEEE Journal of Microelectromechanical Systems, Vol. 8, p. 43, 1999.
- [7] Formfactor. Inc, “Method and apparatus for

wirebonding, for severing bond wires, and for forming balls on the ends of bond wires”, US Patent, 5,601,740, 1997.

- [8] (주)파인컴, “초소형 프로브 구조체, 프로브 카드 및 이의 제조 방법”, 대한민국, 2003-0046169, 2003.
- [9] 니혼 덴시자이료, 가부시키가이샤, “수직형 프로브 카드”, 대한민국, 10-0395064-0000, 2003.
- [10] 니혼 덴시자이료, 가부시키가이샤, “수직형 프로브카드 및 그것에 이용되는 기판”, 대한민국, 10-0385650-0000, 2003.
- [11] (주)인테크전자, “반도체 소자 검침용 프로브카드”, 대한민국, 20-0405298-0000, 2005.
- [12] 小川(시바우라 공업대학), “드릴에 의한 미세공 가공의 현상과 과제”, 월간기계기술(機械와 工具), 12월호, p. 18, 1999.