

## 전압 제어 임피던스 변환기를 이용한 전원주파수 적응형 능동 전력 필터의 구현

(An Implementation of Active Power Filter that Adapts to a Frequency Variation using the VCGIC(Voltage Controlled Generalized Impedance Converter))

김상훈 · 장목순\* · 이후찬 · 박종연

(Sang-Hoon Kim · Mok-Sun Jang · Hu-Chan Lee · Chong-Yeun Park)

### 요 약

본 논문은 분산전원의 주파수 변동에 적응하는 아날로그형의 능동 전력 필터를 제안하였다. 주파수 변동이 심한 분산전원에서 비선형부하에 의해 발생한 고조파의 제거를 위해 전원의 고조파 전류와 주파수가 같고 위상차가  $180[^\circ]$ 인 보상 전류를 투입함으로써 전원의 고조파를 제거하였다. 이때 보상전류의 생성을 위한 기준전류 검출회로는 변동하는 전원 주파수를 추적하고 적응하도록 PLL과 VCGIC(Voltage Controlled Generalized Impedance Converter)를 사용하였다. 시뮬레이션과 실험을 통해 제안된 시스템이 주파수가 변동하는 분산전원의 고조파 전류를 효과적으로 제거함을 증명하였다.

### Abstract

This paper proposes an analog type Active Power Filter that adapts to the frequency change of a distributed power supply system. The proposed system removes the harmonic currents in the source power by injecting a compensation current that has the same frequency, 180 degree out of phase with the harmonic currents generated by the load. The detection of the harmonics in the source power for creating the compensating current is realized by a PLL(Phase Lock Loop) and a VCGIC(Voltage Controlled Generalized Impedance Converter). The operation of the proposed system is verified by simulation and experiment.

Key Words : frequency change, Active power filter, PWM controller, VCGIC

### 1. 서 론

현대사회는 고도의 산업화와 반도체소자를 이용한 응용기기의 다변화로 전력품질의 질적 향상이 더

욱 요구되고 있으며, 전력 품질의 질을 결정하는 요인으로는 여러 가지(전압 강하, 플리커, 순간정전, 서지 등)가 있다.

그중에서도 고조파 장애는 전기기기의 수명과 효율에 직접적인 영향을 미치는 중요한 문제이다. 전력계통에서 발생하는 고조파는 싸이리스터나 다이오드와 같은 비선형 전력변환장치나 Arc 또는 방전 조명기기에서 발생하며 이들의 장애는 전기의 질적 향상측면에서 매우 중요한 의미를 갖는다[1-4]. 또

\* 주저자 : 강원대학교 전기전자공학부  
Tel : 033-250-6292, Fax : 033-241-3775  
E-mail : moksoon@yahoo.com  
접수일자 : 2006년 8월 16일  
1차심사 : 2006년 8월 24일  
심사완료 : 2006년 9월 5일

한 전기사업의 자율화·규제완화가 진행되는 가운데 분산형 전원의 도입이 급속하게 추진되고 있으며 지구온난화와 화석연료 고갈에 대한 염려 증가와 분산형 전원 그 자체의 고효율이나 저가격화하려는 움직임을 가속화하고 있다. 지구온난화 문제에 대한 대처방법중 하나로 일본에서는 ‘전기 사업자를 통한 신에너지 등의 이용에 관한 특별 처치법’, 이른바 RPS(Renewables Portfolio Standard : 전기사업자의 신에너지등 이용에 관한 특별조치법)법이 시행되면서 전기 사업자에 대해 일정량 이상의 신에너지 이용을 의무화했기 때문에 전기사업자 자신도 풍력이나 태양광발전 등의 분산형 전원을 도입하지 않으면 안 되게 되었다. 수용가로부터 떨어진 원격지에 설치된 대규모 전원이 발전한 전력을 수용가까지 송전하는 종래의 전력계통 시스템과 달리 분산형 전원은 수용가 근방에 설치된다. 따라서 이와 같은 제어 중에서 (1) 태양광이나 풍력과 같이 부하변동에 관계없이 출력변동이 큰 분산형 전원이 증가, (2) 다수 계통에 병입된 경우 주파수 변동 폭이 커져서 소정의 주파수를 유지하지 못할 가능성이 있다[5-6].

따라서 본 연구에서는 이러한 주파수 변동이 심한 전원에서도 적용이 가능한 APF(Active Power Filter)를 연구하기위해 기준 전류 보상 회로를 구조가 간단하면서 첨예도가 높은 대역 통과 필터를 수동의 인덕터 대신에 VCGIC(Voltage Controlled Generalized Impedance Converter)를 사용하여 구현하였으며, 보상 전류를 생성하는 Full Bridge Inverter의 제어를 위해서 Hysteresis에 의한 PWM 제어 회로를 제안하였다. 또한 안정된 DC-Link전압을 위해서 전원 전압과 인버터 전류를 검출하여 인버터의 스위칭 듀티(Switching Duty)를 제어하는 방식을 제안하였다.

## 2. 본 론

### 2.1 고조파 검출부의 원리

일반적인 단상 고조파 제거 시스템의 구조는 부하 입력 전류를 검출하는 부하 전류 검출부, 고조파를 검출하는 고조파 검출부, 보상 전류를 생성하는 전류

제어 PWM부, 인버터의 DC-link 전압을 일정하게 유지시키는 DC-link 전압제어부로 되어 있다[7-8].

고조파 제거 시스템의 구조는 그림 1과 같이 나타낼 수 있으며, 부하 입력 전류는 기본파 성분과 고조파 성분의 합으로 나타나며 APF의 목표는 고조파 성분을 제거하는 것에 있다.

각 부의 원리를 살펴보면, 고조파 검출부는 부하 입력 전류의 기본파 성분을 제거하여 고조파 성분만을 검출하는데 사용한다. 전류 제어 PWM부는 히스테리시스 제어기와 인버터로 나눌 수 있다. 히스테리시스 제어기는 고조파 검출부의 출력전압과 인버터에 의해 생성된 전류를 검출한 전압의 차가 히스테리시스 밴드 내에 존재하도록 인버터의 게이트 신호를 발생시킨다. 인버터는 풀브릿지 구조로 구성되어 있으며 히스테리시스 제어기에 의해 발생된 게이트 신호에 의해 4개의 스위칭 소자를 제어함으로써 전류를 생성해 낸다[1].

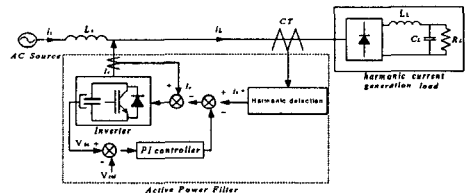


그림 1. 일반적인 고조파 제거 시스템의 구조  
Fig. 1. The structure of the general APF

DC-link 전압 제어부는 인버터의 DC-link 전압을 전원 전압의 피크 값보다 크게 하면서 그 전압 값을 일정하게 유지시키도록 한다. 만일 DC-link 전압이 일정하지 않아 DC-link 전압이 전원 전압의 피크값보다 작아지면 인버터 스위칭에 의한 전류가 발생하지 못하여 보상전류를 생성시키지 못한다.

고조파 제거 시스템은 위와 같은 원리로 부하 입력 전류에 포함된 고조파 성분과 크기는 같으나 위상차가 180[°]인 보상 전류를 생성하여 부하 입력 전류의 고조파 성분을 제거하고 전원측에는 전원 주파수와 같은 성분인 기본파 전류만이 존재하게 한다.

고조파 검출부의 목적은 전원 전류에 포함된 고조파를 검출하는 것으로써 검출 방식에 따라 크게 아날로그 방식과 디지털 방식으로 나누어진다. 아날로그

방식은 Op-amp, R, L, C 등의 수동소자를 이용하여 단순한 구성과 함께 저가의 시스템으로 고조파를 신속하게 제거할 수 있다는 장점으로 고조파 검출부로 많이 사용되어 왔다. 반면에 디지털 방식은 DSP칩과 같은 고속 신호 처리용 IC를 이용하여 고조파 분석의 정확성을 높이는 장점을 갖고 있어 현재 많이 적용되고 있다. 본 논문에서는 아날로그 방식을 이용하여 고조파 검출의 역할뿐만 아니라 주파수 변동에 대해서도 강인한 특성을 갖는 고조파 검출부를 제안하였다.

## 2.2 주파수 변동시 고조파 검출 시스템의 구조 및 특성

일반적으로 고조파 제거시스템의 고조파 검출부는 그림 2와 같은 비선형 부하로부터 발생된 부하전류(load current)에서 기본과 성분을 제거하는 방식을 갖고 있다.

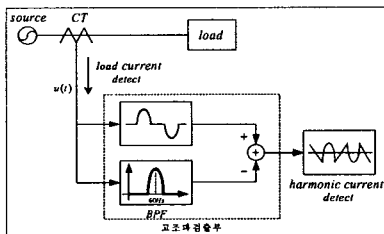


그림 2. 일반적인 고조파 제거 시스템의 구조  
Fig. 2. The structure of the harmonic detector

기존의 고조파 검출 방식은 기본과 성분을 제거하기 위한 중심 주파수가 고정되어 있다. 일반적으로 상용 전원의 주파수는 60[Hz]이나, 전력 계통에서의 영향 및 부하의 변동 등으로 말미암아 크기는 59~61[Hz]의 주파수 변동이 일어나게 된다. 이것은 주파수 변동에 대해 정확한 기본과 성분의 제거가 어려운 단점을 가진다.

위와 같은 단점을 보완하기 위하여 그림 3과 같이 주파수 변동에 따른 고조파 검출부를 제안하였다. 고조파 검출은 부하 입력 전류를 CT를 통해 검출하고, CT의 1차측에 흐르는 전류는 2차측에서 전압으로 나타난다. 이 전압은 기본파(60[Hz]) 성분과 고조파 성분의 합이며 고조파 검출부의 입력이 된다. CT

의 2차측 출력은 두 부분으로 나누어지는데 한 부분은 차동증폭기의 입력이 되고, 나머지 부분은 저역 통과필터(LPF)의 입력이 된다. 저역통과필터로부터 고조파 성분이 존재하지 않는 기본과 성분의 범위로 대역제한을 한다. 이 대역제한된 저역통과필터로부터 주파수 변동된 기본과 성분을 검출하고 PLL(Phase Lock Loop)를 통해 저역통과필터의 출력 신호를 기준신호와 주파수 측면에서 동기를 시킨다. 동기된 신호는 DC 변환기를 통해 DC-level로 출력을 한다.

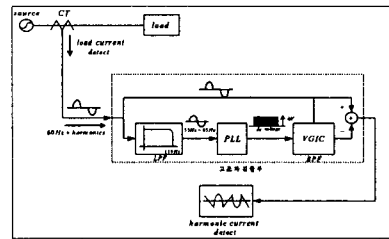


그림 3. 주파수 변동에 따른 시스템의 구조  
Fig. 3. System configuration for frequency variation

DC-level의 출력은 전압 제어 GIC(Voltage Control GIC)의 전압레벨을 조절하고, 변동된 기본 성분의 주파수로 중심 주파수를 설정하여 차동 증폭기의 출력으로부터 기본과 성분이 제거된 고조파 성분을 검출한다.

### 2.2.1 저역 통과 필터부(LPF)

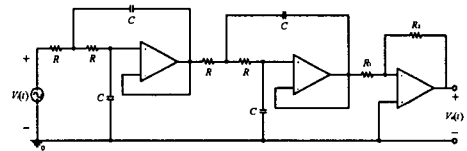


그림 4. Butterworth 저역 통과 필터  
Fig. 4. The butterworth low pass filter

그림 4는 저역 통과 필터부의 구조이다. 저역통과 필터부는 고조파 검출 시스템에 있어서 PLL을 이용한 DC-변환부에 기본과 성분만을 공급하는 중요한 역할을 한다. 저역통과 필터의 대역제한 구간이 짧게 설계가 되면 주파수 변화에 따른 정확한 기본 성분의 검출이 어렵고, 길게 설계가 되면 고조파 성분까지

검출하게 되어 제안된 시스템에 영향을 미치게 된다.

본 논문에서는 4차 Butterworth 저역 통과 필터를 0~120[Hz]까지의 범위로 설계하여 주파수 변동에 따른 기본 성분을 검출하였다.

### 2.2.2 PLL(phase lock loop)을 이용한 DC-voltage 변환부

그림 5는 PLL(phase lock loop)를 이용한 DC-전압 변환부로 저역 통과 필터에서 출력된 기본 주파수 성분을 DC-전압 레벨로 변환시키는 장치이다. 주파수의 변동으로 주기가 달라진 기본과 성분은 일반 Notch 필터 방식을 사용하는 경우 해당 중심주파수가 고정되어 있기 때문에 정확한 고조파의 검출이 어렵다. 이를 보정하기 위한 전압 제어 GIC(VCGIC)의 DC-전압 신호를 발생시키기 위해 변환기를 사용하게 되었다.

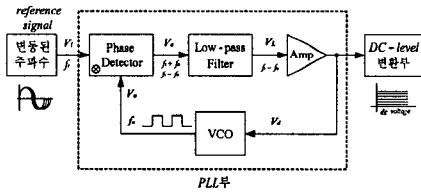


그림 5. PLL을 이용한 DC-전압 변환부의 구조  
Fig. 5. The structure of the DC-voltage converter using the PLL

DC-전압 변환부의 구조는 그림 5와 같이 크게 PLL부와 DC-level 변환부 두 부분으로 나누어진다.

일반적으로 PLL은 위상 검출기와 저역통과 필터 및 전압제어 발진기(VCO)로 구성된 일종의 전자 귀환회로로서 VCO에서 생성된 출력 신호를 입력신호와 위상의 측면에서 동기하는 기능을 갖고 있다. 위상이 변할 때는 입력주파수가 변화함을 나타내며 위상 검출기의 출력전압은 증가하거나 감소하여 발진기 주파수가 입력주파수와 같은 값을 유지하도록 한다. 기본 동작원리는 입력 신호가 없을 때는 오차 전압은 0[V]이고, 이 때의 VCO 주파수( $f_o$ )는 자유발진(Free running) 혹은 중심주파수라고 한다. 입력신호  $V_i(t)$ 가 인가되면 위상검출기는 두 위상을 비교하는데, 입력신호 주파수와 VCO 주파수를 비교하여 오차

전압  $V_e$ 를 발생시킨다. 오차전압은 비교되는 두 주파수  $V_i(t)$ 와  $V_o(t)$ 의 합과 차의 성분을 포함한다.

예를 들어 PLL부의 입력 신호  $V_i(t)$ 가 식 (1)과 같이

$$V_i(t) = V_{ip} \sin(2\pi f_i t) \tag{1}$$

이고, VCO의 출력 신호  $V_o(t)$ 가

$$V_o(t) = V_{op} \sin(2\pi f_o t) \tag{2}$$

이라고 한다면, 여기서 위상 검출기(Phase Detector)는 곱셈기(Multiplier)로서  $V_e(t)$ 는 다음 식 (3)과 같이 나타나게 된다.

$$V_e(t) = \frac{1}{2} V_{ip} V_{op} \cos(2\pi(f_i - f_o)t) - \cos(2\pi(f_i + f_o)t) \tag{3}$$

이 신호는 저역 통과 필터의 입력  $V_e(t)$ 가 되고, 출력을  $V_L(t)$ 라고 하면 위상검출기에서 통과된  $f_i \pm f_o$  성분 가운데 식(4)과 같은  $f_i - f_o$  성분만을 통과 시킨다.

$$V_L(t) = \frac{1}{2} V_{ip} V_{op} \cos(2\pi(f_i - f_o)t) \tag{4}$$

여기서 입력 주파수( $f_i$ )와 VCO의 출력 주파수( $f_o$ )가 같다면  $V_L(t) \neq 0$  또는 일정한 값을 갖는다. PLL시스템은 그림 6과 같은 Locking Range와 Capture Range가 존재한다.

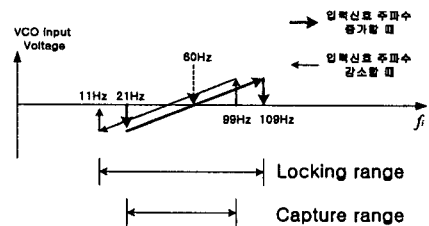


그림 6. Locking Range와 Capture Range  
Fig. 6. Locking Range and Capture Range

전자의 경우는 PLL시스템이 Locking이 되면 입력 신호  $V_i(t)$ 의 변화를 VCO의 출력이 추종함을 말하고, 후자의 경우 PLL이 Locking을 이룰 수 있는

전압 제어 임피던스 변환기를 이용한 전원주파수 적응형 능동 전력 필터의 구현

VCO의 출력 신호의 주파수 범위를 말한다. 이 범위의 설정은 PLL을 통하여 동기된 입력 신호의 DC-레벨 전압을 얻기위해 필요하다.

2.2.3 VCGIC를 이용한 주파수 변환부

그림 7는 전압제어 GIC(VCGIC)를 이용한 주파수 변환부의 회로도이다. 주파수 변환부는 DC-전압 변환부로부터 출력된 기본파 성분의 DC-level 전압으로 대역 통과 필터의 L값을 변화함으로써 주파수 변동에 따른 기본파 성분의 중심주파수로 제어하게 된다. 기본적으로 GIC는 그림 7과 같이 인덕터를 2개의 op-amp와 R, C의 조합으로 대치함으로써 인덕터가 갖고 있는 단점인 크기와 무게, 주변온도에 따른 민감성, 정확한 값 구현의 어려움 등을 간단한 조합으로 극복한 방식이다.

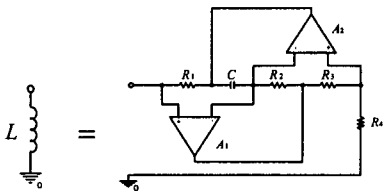


그림 7. 기본적인 GIC의 구조  
Fig. 7. The structure of a basic GIC

하지만 기본적인 GIC방식은 DC-전압에 따른 L의 가변이 어렵다. 이를 해결하기 위하여 그림 7의 GIC 구조에서 저항  $R_4$ 에 그림 8을 대치한 전압제어 GIC(VCGIC)를 사용하였다.

$$R_{DS} = \frac{V_P^2}{I_{DSS}(V_C - 2V_P)} \quad (5)$$

$$V_{GS} = \frac{V_{DS} + V_C}{2} \quad (6)$$

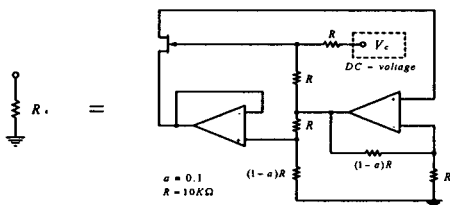


그림 8. 가변 R의 구조  
Fig. 8. The equivalent circuit of the inductor

이때의 JFET의 Drain-Source간 저항  $R_{DS}$ 는 식 (5)와 같으며 그림 9의 점선의 DC-전압  $V_C$  및 Gate-Source간 전압  $V_{GS}$ 와 Drain-Source간 전압  $V_{DS}$ 의 관계식은 식 (6)과 같다.

본 논문에서 사용된 전압제어 GIC는  $V_C$ 에 따라 변화 폭이 큰  $R_{DS}$ 값을 가지므로 필터 사용에 적합하다.

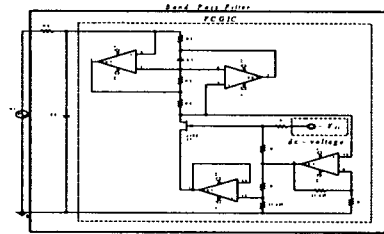


그림 9. 전압 제어 GIC의 회로도  
Fig. 9. The equivalent circuit of the variable resistor

따라서 주파수 변동으로 출력되어진 DC-전압 ( $V_C$ )에 의해 전압제어 GIC(VCGIC)의  $R_{DS}$ 값을 조절하여 대역 통과 필터의(BPF) 중심주파수를 변화시키게 된다.

2.6 시뮬레이션 및 실험 결과

2.6.1 VCGIC 시뮬레이션

본 논문에서 제안하는 VCGIC를 pspice에서 시뮬레이션을 하였다. 시뮬레이션을 위한 JFET는 J109로 선정하였으며 Opamp는 TL071로 선정하였다.

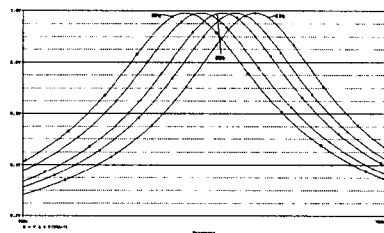


그림 10. VCGIC 시뮬레이션 파형(58~62(Hz) 가변)  
Fig. 10. The simulation of the VCGIC(58~62(Hz))

그림 10은 VCGIC 시뮬레이션 결과 파형으로  $V_C$  전압을  $-6.47[V] \pm 0.1V$ 로 가변하여 VCGIC의 중심주파

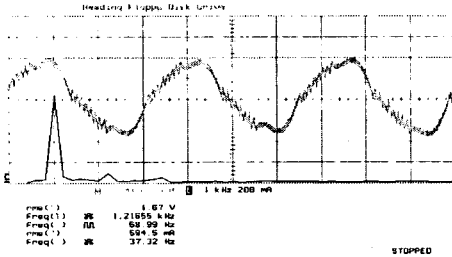


그림 11. 입력 전류 파형(전원주파수 59(Hz))  
Fig. 11. The input current waveform(Source Frequency 59(Hz))

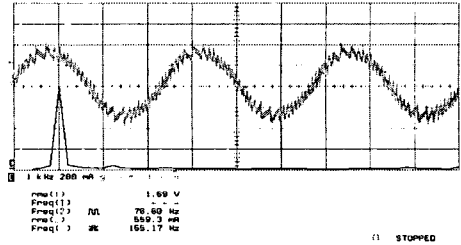


그림 14. 입력 전류 파형(전원주파수 59(Hz))  
Fig. 14. The input current waveform(Source Frequency 59(Hz))

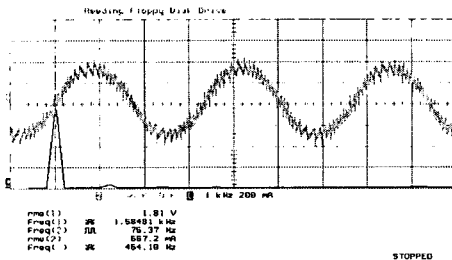


그림 12. 입력 전류 파형(전원주파수 60(Hz))  
Fig. 12. The input current waveform(Source Frequency 60(Hz))

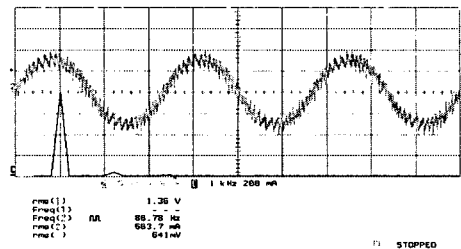


그림 15. 입력 전류 파형(전원주파수 60(Hz))  
Fig. 15. The input current waveform(Source Frequency 60(Hz))

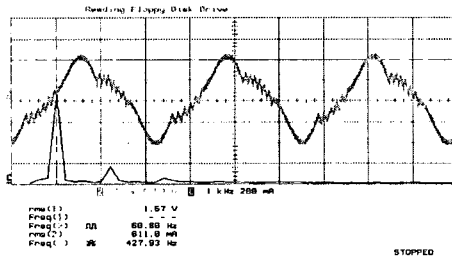


그림 13. 입력 전류 파형(전원주파수 61(Hz))  
Fig. 13. The input current waveform(Source Frequency 61(Hz))

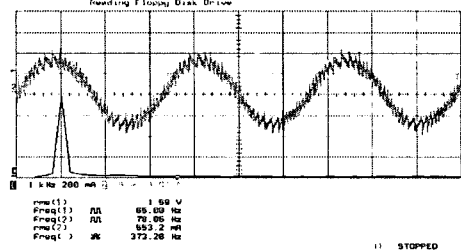


그림 16. 입력 전류 파형(전원주파수 61(Hz))  
Fig. 16. The input current waveform(Source Frequency 61(Hz))

표 1.  $V_c$ 전압에 따른 BPF 중심주파수 변화(그림 7의  $R1=R2=R3=2.7(k\Omega), C=0.01(\mu F)$ )  
Table 1. The BPF center frequency variation for the  $V_c$  voltage(그림 7의  $R1=R2=R3= 2.7(k\Omega), C=0.01\mu F$ )

$V_c$ ([V])	변화된 L값([H])	중심주파수([Hz])
-6.495	3.7649	58
-6.485	3.6384	59
-6.47	3.5181	60
-6.46	3.4037	61
-6.445	3.2948	62

수를 58[Hz]에서 62[Hz]로 조절할 수 있었다.  $V_c$ 전압에 따른 BPF의 주파수 관계를 표 1에 나타내었다.

### 2.6.2 실험 결과 및 검토

본 논문에서 제안하는 VCGIC와 기존시스템과 성능을 비교하기 위한 실험을 하였다. VCGIC를 이용한 회로는 실제 적용한 것은 아니며 GIC의 R4의 값을 조절하여 주파수를 변화시켜 실험하였다. 추후 VCGIC를 실제 회로에 적용하는 실험을 할 계획이며 본 논문에서는 VCGIC를 적용하는 대신 GIC의 R4

전압 제어 임피던스 변환기를 이용한 전원주파수 적응형 능동 전력 필터의 구현

를 적용하여 가능함을 증명하고자 하였다.

실험 회로는 그림 1과 같은 형태이며 약 60[%]정도의 THD를 갖는 비선형부하이다. 전원은 주파수 가변이 가능한 주파수변환기를 사용하였으며 가변 주파수는 1~500[Hz]인 기기(M2PSP1000)로 선정하였다. 실험 조건은 50[V](실효치)를 인가하고 58[Hz]부터 62[Hz]까지 전원주파수를 가변하여 기존의 APF와 VCGIC 기법을 사용한 APF를 비교하여 파형과 데이터를 분석하였다. 그림 11부터 그림 13은 기존의 APF의 경우 59[Hz]부터 61[Hz]까지 가변하였을 경우에 대한 입력 전류의 파형이다. 그림 14부터 그림 16은 VCGIC 기법을 사용한 APF의 경우 동일한 실험을 하였을 경우에 대한 파형을 나타내고 있다.

기존의 APF의 경우 주파수가 60[Hz]로 고정된 상태로 60[Hz]에서 동작하며 약 5[%]의 ATHD를 갖고 있음을 확인하였다. 이 때의 파형은 그림 12로 입력 전류의 파형을 살펴보면 한 주기내에 스위칭 파형이 발생하여 올바르게 동작하고 있음을 확인할 수 있다. 같은 조건에서 입력 전원을 59[Hz]에서 같은 부하로 입력전류의 THD를 확인해보면 약 16[%]정도로 증가한다(그림 11). 이것은 APF의 중심주파수는 60[Hz]로 고정되어 있지만 전원주파수가 59[Hz]로 변하면서 APF가 원활히 동작하지 못한다는 것을 보여주는 것이다.

마찬가지로 58[Hz]의 전원을 인가하였을 경우 전류 THD가 20[%]로 증가한 것을 확인하였다(그림 13).

동일한 조건에서 그림 13에서는 전원전류를 60[Hz]보다 높은 61[Hz]에서 입력 전류 파형을 나타낸 것으로 이때에서도 APF의 원활한 동작이 이루어지지 않으면서 전류 고조파(THD)가 약 20[%]정도로 증가하였다.

또한 62[Hz]에서의 실험 분석결과 전류 THD가 29[%]로 증가하는 것을 확인할 수 있었다. 이러한 데이터 분석결과 60[Hz]를 중심으로 주파수 변동을 하게 되며 APF가 올바른 동작을 하지 못하면서 전류 고조파가 증가하였다.

다음으로 전원 주파수가 59[Hz]에서 61[Hz]까지 변하는 조건에 본 논문에서 제안한 VCGIC 기법을 사용하였을 경우에 대한 실험을 하였다. 동일한 조건에서 VCGIC의 경우 59[Hz]에서 61[Hz]까지 전원

주파수를 변경하여도 전류 고조파(THD)는 약 5[%]에서 7[%]정도로 일정하게 유지되며 APF도 올바르게 동작하고 있는 것을 확인할 수 있었다.

표 2. 입력전원 주파수 변동에 따른 데이터 (기본시스템)

Table 2. The data for source frequency variation(basic structure)

입력 주파수	유효 전력	피상 전력	무효 전력	Vthd	Athd	PF
58	29.85	32.05	8.01	0.49	27.3	0.931
59	30.19	32.74	11.52	0.52	16.2	0.922
60	30.56	30.71	-2.68	0.42	4.96	0.994
61	29.37	35.12	-17.74	0.48	21.6	0.836
62	28.96	34.36	-15.76	0.48	29.2	0.842

표 3. 입력전원 주파수 변동에 따른 데이터 (VCGIC기법)

Table 3. The data for source frequency variation(VCGIC method)

입력주파수	유효 전력	피상 전력	무효 전력	Vthd	Athd	PF
58	31.13	31.87	-4.07	0.4	6.94	0.989
59	31.33	31.5	-2.86	0.39	4.75	0.994
60	30.93	31.08	-2.5	0.41	5.37	0.995
61	3.21	30.6	-4.58	0.44	5.67	0.987
62	30.8	31.08	-3.55	0.44	6.87	0.991

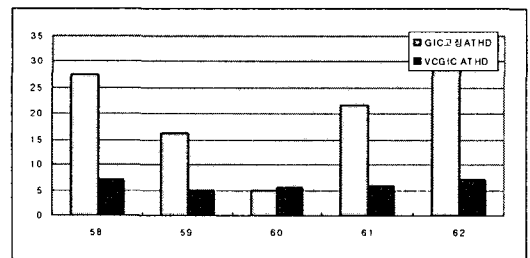


그림 17. 기존시스템과 VCGIC시스템의 전류고조파 비교  
Fig. 17. The comparison between VCGIC system and basic system of the input current harmonic

그림 14는 59[Hz]에서 입력 전류의 파형이며 그림 15는 60[Hz]에서의 입력전류파형, 그림 16은 61[Hz]

에서의 입력전류 파형이다. 기존의 경우 ATHD가 주파수가 60[Hz]에 대해서는 4.96[%]정도였으나 58[Hz]와 62[Hz]에서 16[%]와 21[%]로 측정되었다. VCGIC기법을 사용한 APF의 ATHD는 5[%]에서 7[%]이하에서 보상되는 것을 확인하였다.

마지막으로 위 두 실험결과 데이터를 표 2와 표 3에 나타내었으며 그림 17의 차트로 비교하였다.

### 3. 결 론

제안된 시스템은 기준 보상전류 검출 회로와 보상 전류 생성부분을 아날로그 방식 회로에 의해서 구현하였다. 또한 주파수변동에 대하여 VCGIC가 중심주파수를 이동하여 기준 보상 전류를 생성하는 시스템을 제안하였다. VCGIC부분은 시뮬레이션을 통한 검증하였으며 실험은 VCGIC가 담당하게 되는 저항을 조절하여 실험을 통해 가능성을 확인하였다. 보상전류의 생성을 위해 히스테리시스 구조를 갖는 전류제어 PWM 제어기에 의해 Full-Bridge 인버터를 제어하였으며, 생성된 보상 전류를 전원에 투입하여 전원에 포함된 고조파를 제거하였다. 제안된 시스템은 하드웨어로 구성하여 실제 실험을 통하여 시스템의 성능을 확인하였다.

본 연구는 산업자원부의 지원에 의하여 기초전력연구원(R-2003-B-291)주관으로 수행된 과제임.

### References

(1) "단상 전원 고조파 제거 시스템을 위한 기준 전류 생성 회로에 대한 연구", 정동열, 박종연, 김상훈, 최원호, 전기학회 논문집, 54B권, 7호, 2005년 7월.  
 (2) "비선형부하에 의해 발생한 전원 전류의 고조파를 제거하기 위한 단상 병렬형 Active Power Filter의 구현", 장목순, 이후찬, 박종연, 김상훈 전기학회 하계학술대회 논문집, 2006년 7월.  
 (3) Chongning Qiao, Keyue M. Smedley, Franco Maddeleno, "A Comprehensive Analysis and Design of a Single Phase Active Power Filter with Unified Constant-frequency Integration Control", p.1619-1625. 2001.  
 (4) "J. S. Tepper, J. W. Dixon, G. Venegas, and L. Moran, "A simple frequency independent method for calculating the reactive and harmonic current in a nonlinear load", IEEE Tran. Ind. Electron., Vol 43, pp.647-654, Dec. 1996.

(5) "분산전원기술 동향과 계통 운용상의 과제" 월간전기.  
 (6) "공공기관 신축 건축물에 대한 대체에너지 이용의무화 제도 안내" 산업자원부 에너지관리공단대체에너지 개발 보급센터.  
 (7) Mhammad S., Shashi B. Dewan, and Francis P. Dawson, "A robust digital current control method for active power filters", IEEE Trans. Industry Applications, Vol. 36, No. 4, Jul/Aug., 2000.  
 (8) RAM. Braga, F.B. Libano and F.A.B.Lemos, "Development environment for control strategies of hybrid active power filters using Matlab and dSpace DSP", 2001 IEEE Porto Power Tech conference Sep. 2001.

### ◇ 저자소개 ◇

#### 김상훈 (金相勳)

1964년 9월 11일생. 1987년 서울대학교 전기공학과 졸업. 1989년 서울대학교 전기공학과 졸업(석사). 1994년 서울대학교 전기공학과 졸업(박사). 1994년 8월~1995년 11월 대우 고등기술연구원 선임연구원. 1995년 12월~1997년 2월 대우중공업 철도차량연구소 선임연구원. 2002년 2월~2003년 1월 미국 San Francisco State University 방문교수. 1997년 3월~강원대학교 전기전자정보통신공학부 부교수.  
 Tel : +82-33-250-6293  
 Fax : +82-33-241-3775  
 E-mail : kshoon@kangwon.ac.kr

#### 장목순 (張牧淳)

1966년 10월 25일생. 1992년 2월 강원대학교 전기공학과 졸업. 1994년 2월 강원대학교 대학원 전기공학과 졸업(석사). 1998년 2월 강원대학교 대학원 전기공학과 졸업(박사). 1999~2004년 12월 캐나다 토론토대학 전기전자공학과 Post Doctor. 2000년 8월~2004년 12월 캐나다 토론토대학 전기전자공학과 연구원. 현재 강원대학교 전기전자공학부 강사.  
 Tel : +82-33-250-6292  
 E-mail : Moksoon@yahoo.com

#### 이후찬 (李厚燦)

1979년 12월 8일생. 2005년 2월 강원대학교 전기전자공학부 졸업. 2005년~현재 강원대학교 대학원 전기전자공학부 석사과정.  
 Tel : +82-33-250-6292  
 E-mail : chanee98@hotmail.com

#### 박종연 (朴鍾演)

1951년 2월 23일생. 1973년 고려대학교 전자공학과 졸업. 1980년 경북대 대학원 졸업(석사). 1984년 경북대 대학원 졸업(박사). 1973~1977년 KIST 연구원. 1977~1984년 울산공대 조교수, 부교수. 1984년~현재 강원대 전기전자 정보통신공학부 교수.  
 Tel : +82-33-250-6292  
 E-mail : jypark@kangwon.ac.kr