

논문 2006-43SD-7-1

낮은 문턱 전류를 위한 Vertical Cavity Laser - Depleted Optical Thyristor 의 레이징 특성에 관한 연구

(Optical Properties of Vertical Cavity Laser - Depleted Optical Thyristor for Low Threshold Current)

최운경*, 최영완*

(Woonkyung Choi and Young-Wan Choi)

요약

본 연구에서는 광 논리 및 광 접속에 응용할 수 있는 GaAs/AlGaAs 구조의 완전 공핍 광 싸이리스터(depleted optical thyristor, DOT)에 VCSEL(vertical-cavity surface-emitting laser diode)을 응용하여, 활성층 위, 아래에 1/4 파장 거울층(quarter wavelength reflector stacks)을 제작함으로써 본 구조에서 최초의 레이징 특성을 구현하였고, 그 특성을 측정, 분석하였다. 스위칭 특성을 알아보기 위하여 순방향 전압에서는 비선형 s-자형의 전류-전압 특성을, 역방향 전압에서는 완전 공핍 전압을 모의실험으로 알아보았다. 모의실험을 바탕으로 설계, 제작한 VCL-DOT(Vertical Cavity Laser - Depleted Optical Thyristor)의 스위칭 전압과 전류는 5.24 V, 5 μ A 이고, 홀딩 전압과 전류는 각각 1.50 V, 100 μ A 가 나왔다. 측정된 레이징 문턱 전류는 0.65 mA 이고, 출력 파장은 854.5 nm의 레이징 특성을 확인하였다.

Abstract

We show for the first time the optical properties of the selectively oxidized vertical cavity laser (VCL) - depleted optical thyristor (DOT), which has not only a low threshold current, but also a high sensitivity to the optical input light. In order to analyze their switching characteristics, nonlinear S-shaped current-voltage characteristics are calculated and the reverse full-depletion voltages (V_{neg} 's) are obtained as function of semiconductor parameters by using a finite difference method (FDM). The selectively oxidized PnpN VCL-DOT clearly shows the nonlinear s-shaped current-voltage and lasing characteristics. A switching voltage of 5.24 V, a holding voltage of 1.50 V, a spectral response at 854.5 nm, and a very low threshold current of 0.65 mA is measured, making these devices attractive for optical processing applications.

Keywords: 수직 구조 레이저 (Vertical Cavity Laser), 완전공핍 광 싸이리스터 (Depleted Optical Thyristor), 광 스위칭 (Optical Switching)

I. 서론

광 메모리, 광 정보처리, 자기 라우팅, 뉴럴 네트워크 등 다양한 분야에서 디지털 광 스위칭 소자에 대한 관심이 집중되고 그 기술적 필요성이 절실히 요구되고 있다. 그 중 vertical to surface transmission electro-

photonic device (VSTEP), light amplifying optical switch (LAOS), heterojunction phototransistor light emitting diode (HBT-LED), double heterostructure optoelectronic switch (DOES) 등 다양한 분야에서 연구가 진행되고 있다. 이러한 광 스위칭 소자 중에서 광 싸이리스터는 빠른 반응 속도, 낮은 스위칭 에너지, 낮은 전력 소모, 높은 on/off 대비, 2차원 집적이 가능하다는 많은 장점을 갖는다.^[1,2] 이들 광 스위칭, 광메모리, 광정보처리를 가능하게 하는 소자들 중 하나로 vertical cavity surface emitting laser typed vertical-to-surface transmission electro-photonic device (VC-VSTEP)은

* 정희원, 중앙대학교 전자전기공학부
(Department of Electrical and Electronic Engineering, Chung-Ang University)

※ 본 논문은 2006년도 중앙대학교 학술연구비(일반연구비) 지원에 의한 것임.

접수일자: 2006년2월13일, 수정완료일: 2006년5월24일

이미 구현된 바가 있다.^[3] 그러나 보다 용이하게 적절한 스위칭 전압을 갖기 위해서 가운데 영역에 높은 도핑 농도($1 \times 10^{19} \text{ cm}^{-3}$)를 갖는 charge sheet 층을 삽입함으로써, 기존의 PnpN 소자는 상대적으로 느린 스위칭 속도를 갖는다. 이러한 일반적인 pnpn 소자들은 on 상태에서 off 상태로의 전환 시, 가운데 영역에서 잉여 다수 캐리어의 느린 재결합 과정으로 인하여, 스위칭 속도의 한계를 갖는다. 이러한 단점을 보완하기 위하여 완전 공핍 광 싸이리스터(depleted optical thyristor, DOT)가 제안되었다.^[4] 이는 on 상태에서 pn-접합 가운데 영역의 잉여 캐리어를 짧은 역방향 펄스를 인가하여 강제적으로 제거해주는 방법으로, 보다 빠른 스위칭 속도를 얻기 위하여 가운데 n과 p층의 두께는 얇게 그리고 도핑 농도는 낮게하여 잉여 캐리어를 빠른 시간에 제거하여 주는 것이 VSTEP과 다른 점이라 할 수 있다.^[5] 역방향 전압 펄스를 인가하면, DOT의 가운데 영역에서 보다 짧은 시간에 모든 캐리어를 강제적으로 완전 공핍시킬 수 있다. 다시 말해 DOT는 두 개의 노드를 갖는 단순하면서도 고속 스위칭 속도를 갖는 소자이다. 뿐만 아니라, 기존의 광 도파로형 소자의 높은 문턱 전류에 대한 문제점을 해결하기 위하여, VCSEL을 응용한 DOT 가운데 영역의 위, 아래에 1/4 파장 거울층(quarter wavelength reflector stacks, QWRS)을 설계하였으며, 뿐만 아니라, 활성층과 p-type의 거울층 사이에 산화 공정을 위한 $\text{Al}_{0.98}\text{Ga}_{0.02}\text{As}$ 의 층을 형성하고, 선택적 산화 공정과정을 통하여, 입력 광신호에 대한 민감도는 높여줌과 동시에, 매우 낮은 문턱 전류를 얻을 수 있었다.^[6,7] 이는 GaAs/AlGaAs 물질 시스템에서 다른 이중 접합 구조의 PNP 소자들과 구분되는 점이다. 이에 VCL-DOT는 최근 각광받는 광 컴퓨터, 광 메모리, 광 로직 등의 다양한 분야의 광 시스템에 응용될 수 있는 광 스위칭 소자로의 많은 잠재력을 갖는다.

본 논문에서는 DOT의 상하에 1/4 파장 거울층(QWRS)을 설계하였고, 보다 낮은 역방향 전압에서 완전 공핍을 형성하면서도 낮은 문턱 전류에서 레이징 동작을 구현함으로써 입력신호의 민감도를 향상시킬 뿐만 아니라, 빛의 방출에 있어서도 효율을 증가시킬 수 있는 구조를 설계하고, 제작하여 측정, 분석하였다.

II. 실험 및 결과

Metal Organic Chemical Vapor Deposition (MOCVD)에 의해서 성장된 에피-웨이퍼의 구조는 그

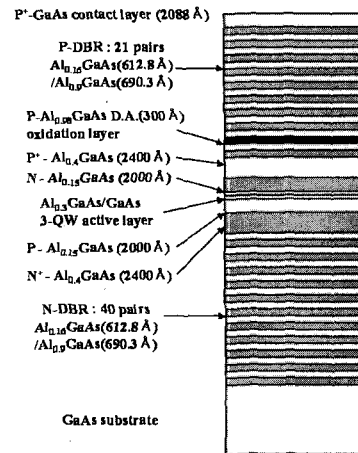


그림 1. VL-DOT의 에피-웨이퍼 단면도
Fig. 1. Cross-sectional view of Epi-wafer.

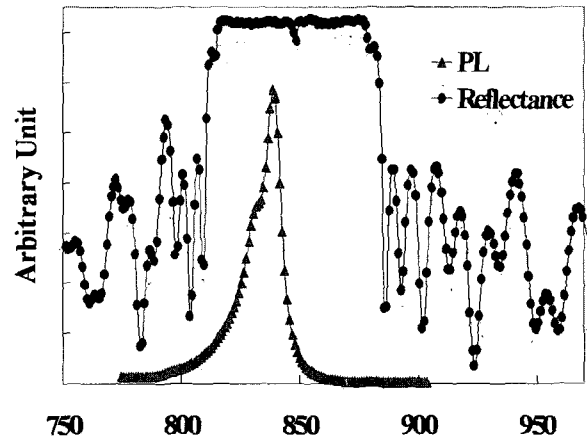


그림 2. 성장한 웨이퍼의 반사율과 PL 측정 곡선
Fig. 2. Reflectance and PL(Photo luminescence) intensities of Epi-Wafer.

림. 1과 같다. 성장된 레이어는 각각 N+- $\text{Al}_{0.4}\text{Ga}_{0.6}\text{As}$ cathode 층 (240 nm, Si doped at $5 \times 10^{18} \text{ cm}^{-3}$), P- $\text{Al}_{0.15}\text{Ga}_{0.85}\text{As}$ 층 (200 nm, C dopd at $2 \times 10^{17} \text{ cm}^{-3}$), 도핑이 되지 않은 3개의 다중 양자우물 GaAs 층 (7 nm) 과 도핑이 되지 않은 그 장벽 $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$ 층 (10 nm), N- $\text{Al}_{0.15}\text{Ga}_{0.85}\text{As}$ 층 (200 nm, Si dopd at $2 \times 10^{17} \text{ cm}^{-3}$), P+- $\text{Al}_{0.4}\text{Ga}_{0.6}\text{As}$ anode 층 (240 nm, C dopd at $5 \times 10^{18} \text{ cm}^{-3}$)과 같다. 광 싸이리스터는 PnpN, 4개층 그리고 3개의 접합을 가지며 위, 아래 $\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}/\text{Al}_{0.16}\text{Ga}_{0.84}\text{As}$ 의 DBR을 갖는다. DBR의 성장은 직렬 저항값을 줄이고 보다 우수한 반사율 특성을 얻기 위하여 graded index 성장 방법을 이용하였다.

그림 2는 성장한 VCL-DOT의 반사율과 PL(Photo luminescence)을 측정한 그래프이다. 반사율의 FP peak 은 850.8 nm에서, PL의 최고점은 837 nm에서 각각 측정되었으며, Gain offset이 14 nm로 매칭이 됨을 알 수

있다. 21.5 쌍의 P-타입 상부층 거울($2 \times 10^{18} \text{ cm}^{-3}$ 의 C 도핑)과 40 쌍의 N-타입 하부층 거울($2 \times 10^{18} \text{ cm}^{-3}$ 의 Si 도핑)을 활성층 위, 아래 성장하였다. 산화막 층으로는 활성층과 p-타입의 상부층 거울 사이에 p-AlGaAs (300 nm, C doped at $2 \times 10^{18} \text{ cm}^{-3}$)를 성장하였으며, 위 상-매칭(C doped at $1 \times 10^{19} \text{ cm}^{-3}$)과 p-타입의 오믹 콘택을 위하여 최종적으로 p-GaAs 캡 층을 상부 거울층의 위에 성장하였다. 상부 거울층과 하부 거울층 사이의 활성층의 두께는 4λ 로 하였으며, 여기서 λ 는 반도체 미디어 내에서의 방출 빛 파장을 의미한다.

성장된 소자의 구조는 off 상태에서 on 상태로의 광 스위칭이 가능한 소자이다. on 상태에서의 DOT는 낮은 저항을 가지며 빛이 방출된다. 방출되는 빛의 효율을 증가시키기 위하여 도핑이 되지 않은 3개의 층을 갖는 다중 양자 우물층을 활성층 가운데 삽입 하였다. 비록 활성층의 두께는 얇지만, 활성층 위, 아래에 성장되어 있는 거울층은 레이징 특성의 문턱 전류를 낮춤과 동시에 입력 광신호의 민감도를 증가시켜주는 역할을 한다. 다음과 같은 조건하에서 순방향 전압에서는 적절한 스위칭 전압을 찾고, 역방향 전압에서의 완전 공핍을 이루기 위한 공핍 전압을 찾기 위하여, PnpN 각층의 두께와 도핑 농도를 최적화 작업을 통하여 설계하였다. 최적화 작업은 유한 차분 방법(finite difference method)을 이용한 모의실험을 통하여 각 층의 최적화된 도핑 농도와 층의 두께를 구하였다. 위의 유한 차분 방법을 이용한 최적화 작업은 본 연구실에서 이미 발표된 바 있다.^[8,9]

그림 3은 제작한 VCL-DOT의 단면도를 나타낸 그림이다. p-type 전극은 Ti/Au를 lift-off 과정으로 각각 20 nm, 150 nm 증착하였고, n-type 전극은 AuGe/Ni/Au를 각각 40 nm, 20 nm, 200 nm 증착하였다. Mesa 패턴 형성을 위하여, ICP-RIE를 이용하여 활성층 바닥부분, 하부거울층 윗부분까지 충분히 식각을 한 후, wet-oxidation 방식을 이용하여, mesa의 크기가 $32 \times 32 \text{ um}^2$ 이 pinch-off 가 되도록 산화공정을 진행하였다. wet-oxidation 조건으로는 퍼니스의 온도는 $425 \text{ }^\circ\text{C}$ 를 유지하고, 질소의 흐름을 1 sccm의 상태에서, $98 \text{ }^\circ\text{C}$ 의 H_2O 를 함께 흘려주며, 27분간 산화 공정을 진행하였다. 패턴 크기는 최소 $30 \times 30 \text{ um}^2$ 의 정사각형에서부터, 한 변의 길이가 0.5 um의 단위로 증가시켜, 최대 패턴 크기를 $60 \times 60 \text{ um}^2$ 이 되도록 설계하였다. 산화공정 이후 패드 전극을 증착하기 위하여 평탄화 작업으로 Polyimide를 이용하였고, 패드 전극으로는 Ti/Au를 각

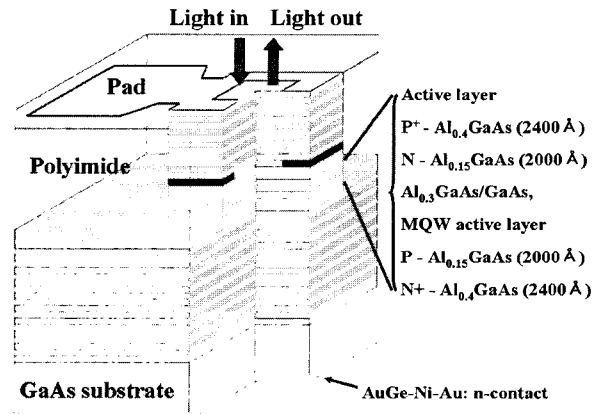


그림 3. 제작한 VCL-DOT의 단면도
Fig. 3. Device structure of the fabricated VCL-DOT.

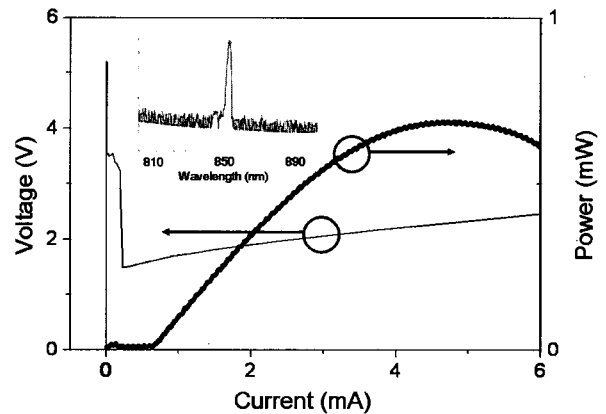


그림 4. 제작한 VCL-DOT의 광파워-전류-전압 특성 곡선 (내부 그래프는 출력 광파워의 파장 특성 곡선)
Fig. 4. Light-current (heavy) and current-voltage (light) curves of a $2 \times 2 \text{ um}$ VCL-DOT. The inset shows the lasing spectrum at 4 mA.

각 40/1500 nm를 증착하였다. 마지막으로 RIE를 이용하여, threshold current 가 최소가 되도록 측정과 식각 공정을 반복하였다.

그림 4는 상온에서 mesa 크기가 $34 \times 34 \text{ um}^2$ 이고, Oxide aperture가 $2 \times 2 \text{ um}^2$ 인 제작된 VCL-DOT의 비선형 광파워-전류-전압 특성 곡선을 나타낸다. 본 실험에서 얻을 수 있는 최소 문턱 전류는 0.65 mA로 지금까지 발표된 어떤 결과보다 낮은 문턱 전류 값이다. 내부 그래프는 상온에서 ($25 \text{ }^\circ\text{C}$) 입력전류를 4 mA로 하였을 때, 출력되는 광신호를 광 스펙트럼 분석기 (OSA)를 통하여 파장 스펙트럼을 분석하였다. 출력 파장은 854.5 nm에서 발진 파장을 보인다.

그림 5는 mesa 크기가 $34 \times 34 \text{ um}^2$ 이고, Oxide aperture가 $2 \times 2 \text{ um}^2$ 로 제작된 VCL-DOT의 비선형 광

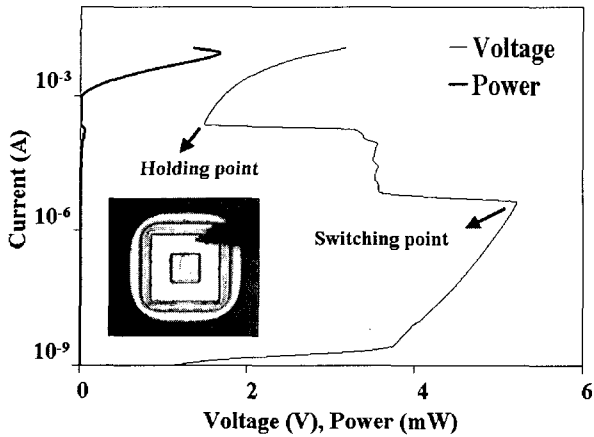


그림 5. VCL-DOT의 광파워-전류-전압 특성 곡선. (내부 그래프는 제작된 VCL-DOT)
 Fig. 5. Light-current (heavy) and current-voltage (light) curves of the VCL-DOT. The inset shows the top view of the VCL-DOT with lasing.

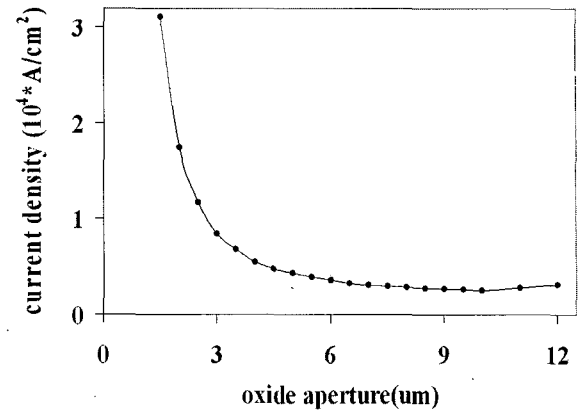


그림 7. 제작된 VCL-DOT의 oxide aperture에 따른 threshold current density 특성 곡선
 Fig. 7. threshold current density - oxide aperture curve of the fabricated VCL-DOT.

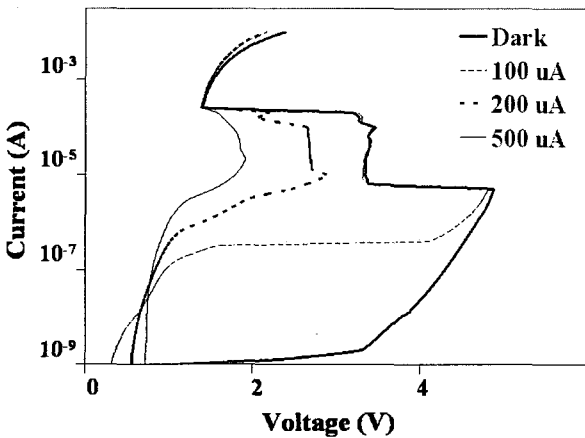


그림 6. VCL-DOT의 광입력에 따른 전류-전압 특성 곡선
 Fig. 6. current-voltage curve of the VCL-DOT with an oxide aperture of $5 \times 5 \mu\text{m}$ as a variation of input light intensity.

파워-전류-전압 특성 곡선을 log scale에서 본 결과이다. 순방향 전압에서는 높은 저항과 낮은 전류의 off 상태, 높은 전류와 낮은 저항을 갖는 on 상태, 전류가 증가함에 따라 전압이 감소하는 부성 저항 영역의 삼단 상태를 뚜렷하게 보여주고 있다. off 상태에서 스위칭 전압이 5.24 V인 높은 저항 (high-impedance) 상태를 유지한다. 그 반면에 on 상태에서는 홀딩 전압이 1.50 V로 낮은 저항 (low-impedance) 상태를 보인다. on 상태와 off 상태의 전압의 차이는 약 3 V로 스위칭을 위한 충분한 전압값을 갖는다. 이때의 스위칭 전류와 홀딩 전류는 각각 $5 \mu\text{A}$, $100 \mu\text{A}$ 이다. 스위칭 전류와 전압, 홀딩 전류와 전압점은 패턴의 면적에 비례하는 것이 아니라 패턴의 둘레 길이와 관련 있다. AlAs 재성장을 이

용하여 패턴 옆면에 AlAs로 보호막을 입혀 부정합을 줄여줌으로서 홀딩 파워를 줄이는 연구가 진행된 바가 있다. 이는 보호막을 입히지 않은 소자에 비해 상당히 낮은 홀딩 파워를 요구한다는 내용이다. 하지만, 본 논문에서 제안한 선택적 산화막 공정을 이용한 VCL-DOT는 위와 같이 복잡한 재성장의 과정이 없이도, 유사한 결과를 얻을 수 있었다. 이는 선택적 산화막 공정을 이용하면, 이와 같은 소자의 2차원 집적화 과정을 할 때, 저전력의 높은 집적화를 얻을 수 있는 잠재력을 갖는다.^[10,11]

그림 6은 입력 광신호의 크기에 따른 VCL-DOT의 전류-전압 특성 곡선을 나타낸다. 입력되는 광신호의 크기가 없을 때는 스위칭 전압이 5.25 V에서 입력되는 광신호의 크기가 점차 커짐에 따라 스위칭 전압이 차츰 작아지며, 비선형 s-자형의 곡선이 점차 사라지는 것을 확인 할 수 있다. 이는 입력되는 광 신호에 따라 광 스위칭이 가능 하다는 것을 알 수 있다. 따라서 위의 VCL-DOT에 적절한 직렬 저항을 연결한 상태에서 스위칭 전압보다 다소 낮은 전압을 걸어주게 되면, 입력 빛이 없을 때는 높은 저항상태를 유지하므로 off 상태에 놓이게 된다. 여기에서 입력 광 신호를 인가하여 주면, 스위칭 전압이 낮아지다가 순간 낮은 저항 상태를 유지하는 on 상태로의 스위칭이 가능하다. 본 실험 결과는 제작된 완전 공핍 광 싸이리스트는 자유 공간 광 접속 시스템에 있어서 광 스위칭, 광 정보처리 등의 기능을 수행할 수 있음을 보여준다.

그림 7은 제작된 VCL-DOT의 oxide aperture 크기에 따른 threshold current density 특성 곡선을 나타낸다. 측정된 결과에 따르면 oxide aperture가 10 um

일 때, 최소 threshold current density는 252 A/cm²으로 기존에 발표된 결과에 비해 매우 우수한 특성을 얻었다.

IV. 결 론

DOT는 자유공간 광 접속(free-space optical interconnects, FSOIs) 시스템 뿐만 아니라 광컴퓨터에서 사용될 수 있는 광논리, 광스위칭에 있어서 매우 중요한 소자이다. 이는 단순한 이극소자에서 광 입력과 출력을 할 수 있다는 점에서 매우 큰 장점을 갖는다. 자유공간 광 접속 시스템에서 보다 좋은 성능을 보이기 위해서는 광 방출과 흡수 효율이 개선되어야한다. 따라서 본 논문에서는 이러한 특성을 개선하기 위하여 선택적 산화 공정을 이용하고, VCSEL의 DBR을 응용한 GaAs/AlGaAs 다중 양자우물 완전공핍 광 싸이리스터를 제안하고, 이를 제작, 측정, 분석 하였다. 제작된 VCL-DOT는 매우 낮은 문턱 전류에서 레이징 특성을 얻을 수 있었고, 보다 빠른 속도와 작은 스위칭 전력을 기대할 수 있으며, 이를 바탕으로 VCL-DOT는 앞으로의 자유공간 광 접속 시스템 및 광논리 시스템에 응용될 훌륭한 광 스위칭 소자로서 큰 기여를 하리라 기대한다.

참 고 문 헌

- [1] K. Kasahara, Y. Tashiro, N. Hamao, M. Sugimoto, and T. Yanase, "Double heterostructure optoelectronic switch as a dynamic memory with low-power consumption", *Appl. Phys. Lett.*, 52, pp. 679-681, 1988.
- [2] K. Krbota, Y. Tashiro, K. Kasahara, and S. Kawai, "Optical crossbar interconnection using vertical-to-surface transmission electro-photonics devices (VSTEP)," *SPIE Opt. Comput.* 88, vol. 963, pp. 255-259, 1988.
- [3] I. Ogura, Y. Tashiro, S. Kawai, K. Yamada, M. Sugimoto, K. Kubota, and K. Kasahara, "Reconfigurable optical interconnection using a two-dimensional vertical to surface transmission electrophotonic device array", *Appl. Phys. Lett.*, vol. 57, pp. 540-542, 1990.
- [4] M. Kuijk, P. L. Heremans, G. Borghs, and R. Vounckx, "Depleted double-heterojunction optical thyristor", *Appl. Phys. Lett.*, vol. 64, pp. 2073-2075, 1994.
- [5] T. Numai, M. Sugimoto, I. Ogura, H. Kosaka, and K. Kasahara, "Surface-emitting laser operation in vertical-to-surface transmission electrophotonic devices with a vertical cavity", *Appl. Phys. Lett.*, vol. 58, pp. 1250-1252, 1991.
- [6] K. D. Choquette and K. M. Geib, "Fabrication and performance of vertical cavity surface-emitting lasers," in *Vertical Cavity Surface Emitting Lasers*, C. Wilmsen, H. Temkin, and L. Coldren, Eds. Cambridge, U.K.: Cambridge Univ. Press, ch. 5, 1999.
- [7] K. D. Choquette, R. P. Schneider Jr., K. L. Lear and K. M. Geib, "Low threshold voltage vertical-cavity lasers fabricated by selective oxidation", *Electron. Lett.*, vol. 30, pp. 2043-2044, 1994.
- [8] J. J. Lee, D. G. Kim, J. K. Choi, Y. W. Choi, S. Y. Han, S. Lee, S. H. Kim, Y. Nakano, and N. Futakuchi, in *Proc. SPIE*, vol. 3944, pp. 926-934, 2000.
- [9] W. K. Choi, D. G. Kim, Y. W. Choi, S. Lee, D.H.Woo, Y.T.Byun, J.H.Kim and S.H.Kim, "Reverse-Biased Characteristics of GaAs/AlGaAs Depleted Optical Thyristor with Low Depletion Voltage" in *Proc. SPIE*, vol. 4986, pp. 180-189, 2003.
- [10] M. Kuijk, P. Heremans and G. Borghs, "Highly sensitive NpnP optoelectronic switch by AlAs regrowth", *Appl. Phys. Lett.*, vol. 59, pp. 497-498, 1991.
- [11] M. Kuijk, R. Vounckx, R. Pereira, R. P. Mertens and G. Borghs, *Conference on Lasers and Electro-Optics*, 1990 Technical Digest Series, vol.7, pp.18, 1990.

저 자 소 개



최 운 경(정회원)
 2002년 중앙대학교 전자전기
 공학부 (공학사).
 2004년 중앙대학교 전자전기
 공학부 (공학석사).
 2004년 3월~현재 중앙대학교
 전자전기공학부 박사과정
 재학중.

<주관심분야: 광스위칭 시스템 및 소자, Optical Interconnection>



최 영 완(정회원)
 1985년 서강대학교 전자공학과
 (공학사).
 1987년 버팔로 뉴욕주립대(SUNY
 at Buffalo), 전기 및 컴퓨
 터공학과(공학석사).
 1992년 버팔로 뉴욕주립대(SUNY
 at Buffalo), 전기 및 컴퓨
 터공학과(공학박사).

1992년~1995년 한국전자통신연구원(ETRI),
 선임연구원.

1995년~현재 중앙대학교 전자공학과 교수.

<주관심분야: Microwave-Photonics, Optical interconnection, 광스위칭 시스템 및 소자>