

## 유연성 유기물 transistor를 제작을 위한 고유전 박막 위에서의 Pentacene의 특성

이순우 · 이상설 · 박정호 · 박인성<sup>1</sup> · 설영국<sup>2</sup> · 이내응<sup>2</sup> · 안진호\*

한양대학교 재료공학과, <sup>1</sup>한양대 디스플레이 공학연구소, <sup>2</sup>성균관 대학교 재료공학과

### Characteristics of Pentacene on High-k Film for Flexible Organic Field Effect Transistor

Sunwoo Lee, Sang Seol Lee, Jungho Park, In-sung Park<sup>1</sup>,  
Younggug Seol<sup>2</sup>, Nae-eung Lee<sup>2</sup>, and Jinho Ahn\*

Department of Materials Science and Engineering, Hanyang University, Seoul, 133-791, Korea

<sup>1</sup>Department of Materials Science and Engineering, Sungkunkwan University, Suwon 440-746, Korea

<sup>2</sup>Information Display Research Institute, Hanyang University, Seoul, 133-791, Korea

**초 록:** 본 연구는 OTS 표면 처리 유무에 따른 HfO<sub>2</sub> 위에서의 pentacene의 grain growth를 비교 연구하였다. OTS 처리에 의해 HfO<sub>2</sub>의 표면은 hydrophilic에서 hydrophobic으로 변화되었으며, pentacene의 grain size는 50 nm에서 90 nm으로 증가되었다. 이러한 pentacene의 크기 증가와 더불어 pentacene은 3-dimensional island 구조를 가지며, bulk phase 없이 thin film phase만의 출현으로 인해 OTS/HfO<sub>2</sub> 박막 위에서 pentacene은 보다 방향성을 가지며 정렬되었다.

**Abstract:** We reported the grain growth of pentacene on HfO<sub>2</sub> film depending on OTS treatment. The hydrophilic HfO<sub>2</sub> thin film was changed into hydrophobic with less interface energy by OTS treatment. The grain size of pentacene on OTS/HfO<sub>2</sub> film was increased from 50 nm to 90 nm with the variation of surface energy and the structure was maintained 3-dimensional island structure. Pentacene on OTS/HfO<sub>2</sub> surface was directionally arrayed due to appearance of the only thin film phase without bulk phase by OTS treatment.

**Keywords:** Organic field effect transistor, Pentacene, HfO<sub>2</sub>

### 1. 서 론

멀티 미디어 시장의 성장과 더불어, display 시장은 LCD와 PDP를 중심으로 대형화에 초점을 맞추어 시장을 확대해 나가고 있다. 그러나 선명한 동영상 구현과 mobile, portable과 flexible device의 구현을 위해서는 신소재와 신 개념의 디스플레이가 출현되어야 한다. 특히, 유기물의 자체 발광을 이

용하는 OLED가 차세대 디스플레이로 특히 유망한 실정이다. 이러한 유기물 디스플레이를 구현하기 위해서는, 우선적으로 유기물 반도체 기반의 transistor (OTFT, organic thin film transistor) 개발이 필수 불가결하다. 이러한 display용 유기물 device는 대면적 증착, 저비용, 유연성과 저온 공정 등의 장점으로 인해 많은 각광을 받고 있다.<sup>1-3)</sup> 현재 많이 사용되고 있는 유기물 반도체 물질로는

\*Corresponding author  
E-mail: jhahn@hanyang.ac.kr

pentacene 등의 단분자 물질과 spin coating 용 고분자 유기물 물질이 있으며, 이중 pentacene 물질이 기존의 a-Si와 비교하여  $1 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$  이상의 높은 mobility를 가지고 있기 때문에, 널리 사용되고 있다.<sup>4)</sup>

유기물 transistor의 일부분으로써 channel 부분인 pentacene 유기물 반도체<sup>5)</sup> 뿐만 아니라 gate oxide 부분인 실리콘 옥사이드<sup>6)</sup>와 유기물 gate insulator<sup>7)</sup>에 대한 많은 연구가 활발히 진행되고 있으며, 이때 SiO<sub>2</sub> 등의 저유전체 물질을 얇은 두께로 사용하면 높은 leakage current 발생 등으로 인해 높은 operating voltage가 요구된다. 이러한 높은 operating voltage는 고소비 전력과 열 발생으로 mobile 특성에 적용 가능하기에 어려울 뿐만 아니라 유기물 transistor의 수명을 단축시킬 수 있다는 문제점을 야기한다. 따라서 박막이 얇더라도 동일한 유전용량을 가질 수 있는 high-k 물질의 사용은 leakage current를 줄일 수 있어 이러한 문제점을 해결할 수 있는 방안의 하나이다.<sup>8)</sup> 즉, unit 면적당 캐리어의 수  $N_c = (k\epsilon_0/ed)V_{GS}$  라는 식에 의해서 두께(d)가 얇을 때 유전 상수( $k\epsilon_0$ )의 증가에 의해  $N_c$ 가 증가되는 것을 알 수 있으며, operating voltage가 감소할 것이라는 것이 보고되었다.<sup>9)</sup> High-k 물질로는 현재 C. D. Dimitrakopoulos et. al에 의해서 1999년에 처음으로 보고된 이래로, BZT,<sup>8)</sup> Al<sub>2</sub>O<sub>3</sub>,<sup>10)</sup> TiO<sub>2</sub><sup>2)</sup> 등에 대한 연구가 활발하게 진행되고 있다. 그러나 유전율이 높은 물질은 에너지 band-gap이 낮아서 leakage current가 감소한다는 단점도 있어서, 두 가지 성질을 만족하는 high-k 물질을 선택하는 것이 중요한 연구 과제 중의 하나이다.

자기 조립막 (SAM, self-assembled monolayer)은 박막의 표면의 특성을 hydrophilic에서 hydrophobic으로 변화됨과 동시에 표면 에너지를 낮춘다는 이점이 있다. 따라서 본 연구에서는 18 정도의 유전율을 가지며, 5 eV 정도로 비교적 높은 에너지 bandgap를 가지는 고유전체 물질인 HfO<sub>2</sub> 박막을 유기물 TFT의 gate insulator로 이용하여, 특히, HfO<sub>2</sub> 위에 OTS (octadecylchlorosilane) 표면 개질에 의한 표면 pentacene의 성장 특성을 알아보았다.

## 2. 실험 방법

실리콘 기판 위에 고유전 물질인 HfO<sub>2</sub> 박막과

pentacene을 적층한 구조를 제작하였다. 원자 층 증착법 (ALD, atomic layer deposition)으로 HfO<sub>2</sub>를 증착하기 전에 RCA 클리닝을 수행하였다. HfO<sub>2</sub> 박막 증착은 Hf(NCH<sub>3</sub>C<sub>2</sub>H<sub>5</sub>)<sub>4</sub> (TEMAH)와 H<sub>2</sub>O를 각각 금속 precursor와 산화제로 이용하여 ALD 장비 시스템으로 실리콘 기판 위에 40 nm 증착하였다. TEMAH는 N<sub>2</sub> 캐리어 가스로 반응로까지 운반하였다. 이때의 TEMAH 가스 공급, N<sub>2</sub> 가스에 의한 purge, H<sub>2</sub>O의 공급 및 purge 시간은 각각 2.5, 60와 0.2, 30초 였다.

유기물 반도체인 pentacene은 purification 없이 thermal evaporator 장비를 이용하여 증착하였다. pentacene 성장에서의 기판 의존성을 비교하기 위하여, 기판으로는 고유전 물질인 HfO<sub>2</sub> 박막과 OTS/HfO<sub>2</sub> 박막이 사용되었다. Pentacene의 증착 조건은 70-150도의 온도 변화조건에서 0.1 nm/sec의 deposition rate로 증착이 되었으며, 두께는 약 50 nm이다 그리고 pentacene 증착 전, pentacene의 mobility를 향상을 위해 monolayer 계면 처리가 수행되었고, 이를 위해 HfO<sub>2</sub> 박막을 H<sub>2</sub>SO<sub>4</sub>: H<sub>2</sub>O<sub>2</sub> = 7:3 (v)의 piranha solution에 dipping 하였다. 그 후 OTS 표면 개질을 위해 0.3 mM의 OTS solution에 immersing 하였다. 그리고 HfO<sub>2</sub> 표면에 물리적으로 흡착된 OTS SAMs를 제거하기 위해 anhydrous toluene solution에 ultra sonication을 수행하였다. OTS SAMS 박막의 표면 분석 및 pentacene의 표면 분석은 atomic force microscope (AFM), contact angle measurement, Fourier transformation infrared (FTIR), 그리고 X-ray diffraction (XRD) 장비에 의해 조사되었다.

## 3. 결과 및 토론

일반적으로 채널에서의 charge carrier의 mobility를 향상시키기 위해서는 먼저 유기물 molecule의 방향성 배열과 더불어 입계면의 성장이 요구된다.<sup>4,11)</sup> 이러한 방향성 배열과 낮은 입계면 density는 hole의 산란을 억제함으로써 mobility를 강화할 수 있다. 기판에 따른 pentacene의 증착 특성을 보기 위하여, 먼저, 실리콘 기판과 OTS/Si 기판 위에 증착된 pentacene의 표면을 비교하였다. Fig. 1(a)와 1(b)는 실리콘 기판과 OTS/Si 기판에서의 pentacene의 표면을 증착 온도에 따른 표면 이미지를 나

타내고 있다. Fig. 1(a)에서 실리콘 기판 위에서 pentacene의 증착 온도가 70도에서 150도로 증가함에 따라 pentacene의 grain의 size가 약 1.5-2.5  $\mu\text{m}$ 에서 약 1.3  $\mu\text{m}$  정도로 감소되는 것을 볼 수 있다. Fig. 1(b)에서 OTS/Si 에서는 70-150도의 증착 온도에서 하나의 grain의 size는 비슷하나 온도가 증가함에 따라서 grain들 사이에 aggregation이 발생하여 큰 grain들이 관찰되고 있다. 이러한 고온에서의 grain의 성장은 thermal shrinkage에 의해 void를 형성할 수 있다. 따라서 이러한 결과에 비추어보면, OTS 위의 void 생성을 피할 수 있는 70도의 낮은 온도에서의 pentacene 성장이 보다 mobility를 강화하는데 유리한 것으로 판단이 된다.

Fig. 2(a)와 2(b)는  $\text{HfO}_2$  박막과 그 위에 OTS monolayer treatment한 경우의 표면 이미지와 contact angle을 각각 나타내고 있다. Fig 2(a)의  $\text{HfO}_2$  박막은 0.4 nm의 높은 roughness를 가지고 있으며, OTS SAMs 처리에 의해  $\text{HfO}_2$  박막의 0.2 nm로 roughness가 감소되는 것을 확인할 수 있었다. 또한 Fig. 2(a, b)의 비교에서 알 수 있듯이, OTS monolayer 뿐만 아니라 소량의 OTS의 물리적인 흡착물과 입자가 존재하는 것을 확인할 수 있으며, 보다 자세히 OTS monolayer가  $\text{HfO}_2$  박막 위에 코팅

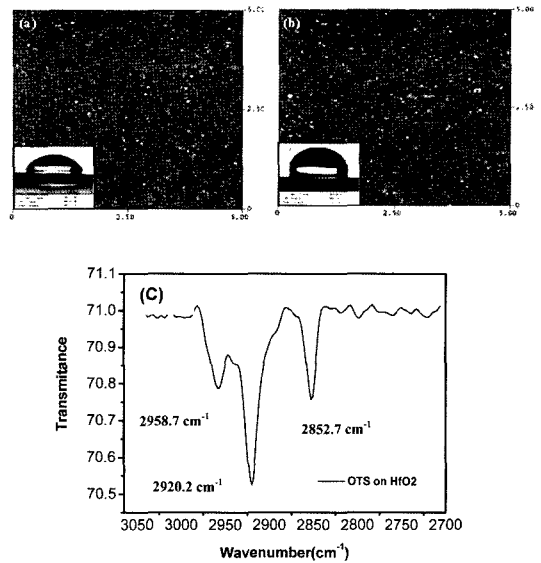


Fig. 2. (a) Surface images on  $\text{HfO}_2$  film by OTS monolayer treatment. (a)  $\text{HfO}_2$  film, (b) OTS/ $\text{HfO}_2$  film. The results contact angle was inserted and (c) OTS peaks was indicated by FTIR.

되었는지 여부는 contact angle 측정 및 FTIR로 확인하였다. OTS 표면 개질 후 OTS SAM의 두께는

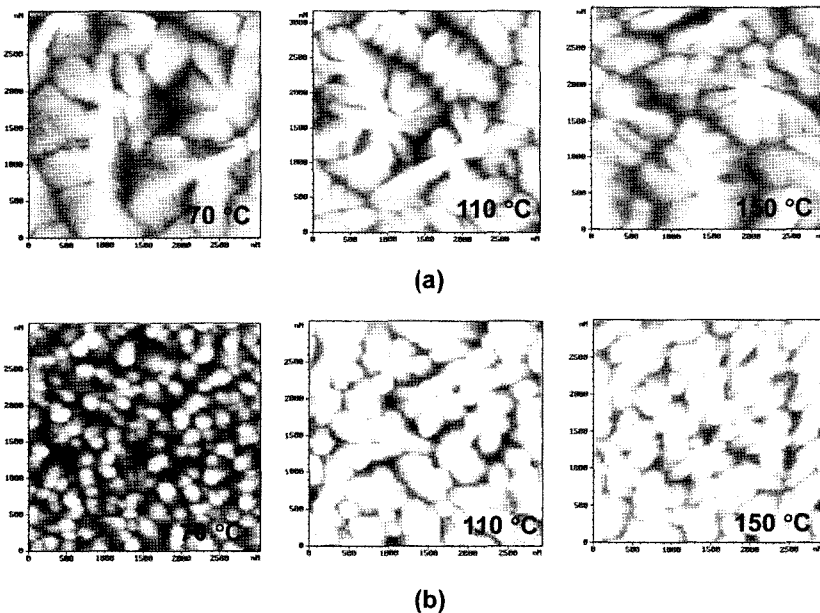


Fig. 1. Surface images of pentacene depending on the variation of deposition temperature (a) on Si and (b) on OTS/Si.

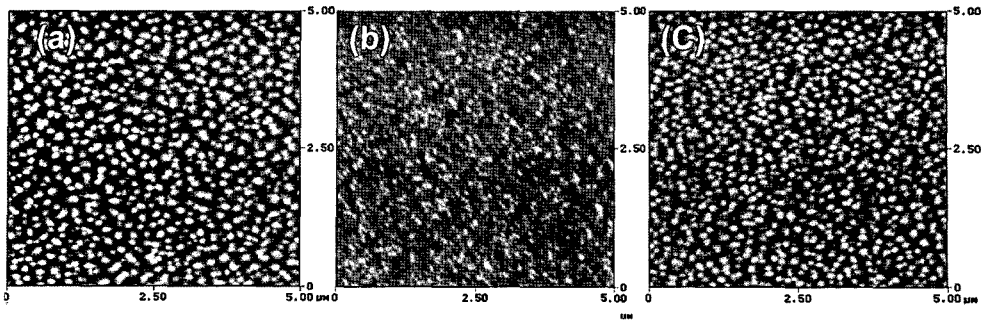


Fig. 3. Images of pentacene on (a) OTS/SiO<sub>2</sub> film, (b) HfO<sub>2</sub> film, and (c) OTS/HfO<sub>2</sub> film.

약 2 nm 이며, HfO<sub>2</sub> 박막의 contact angle은 처음에 약 67° 였으나, OTS가 코팅된 이후에는 100° 로 변화되어 더 hydrophobic한 표면으로 바뀌었다. 이 결과는 SiO<sub>2</sub> 기판 위에 OTS 코팅한 경우의 contact angle인 102° 유사하다.<sup>12)</sup> Fig. 2 (c) 는 FTIR에 의한 OTS peak을 보여주고 있다. 그림에서 알 수 있듯이, CH<sub>2</sub> 의 stretch region을 나타내는 symmetric ( $\nu_s = 2852.7$ 과  $2920.2 \text{ cm}^{-1}$ ) 과 CH<sub>3</sub>의 stretch modes를 나타내는 symmetric ( $\nu_a = 2958.7 \text{ cm}^{-1}$ ) 3개의 peak가 관찰되었다. 이것으로 HfO<sub>2</sub> 위에 OTS monolayer가 화학적으로 반응을 했음을 알 수 있다.

Fig. 3은 SiO<sub>2</sub>, HfO<sub>2</sub> 및 OTS/HfO<sub>2</sub> 위에 증착된 pentacene의 표면 이미지를 나타내고 있다. 먼저, 널리 알려진 OTS/SiO<sub>2</sub> 박막에서의 pentacene은 약 100 nm의 grain size (Fig. 3(a))이다. Fig. 3(b)와 3(c)에서 보듯이, HfO<sub>2</sub> 위보다 OTS/HfO<sub>2</sub> 위에서의 pentacene의 size가 더 크다. 즉, 이는 OTS 표면 개질에 따른 표면 에너지의 감소함에 따라 grain의 size가 증가되었다. 그리고 pentacene의 grain의 구조는 3-dimensional 구조를 유지하였다. 일반적으로 높은 표면 에너지에서 성장하는 dendrite의 구조는 strain에 의한 thermal shrinkage 때문에 많은 void를 생성하는 것으로 보고되고 있으며<sup>12)</sup>, 이러한 void의 생성에 의해 grain size의 증가에도 불구하고 오히려 입계면 density가 증가하게 되고 surface adhesion 감소에 의해 mobility가 감소되는 것으로 보고되고 있기에 3-dimensional island 구조의 성장이 적절한 것으로 판단된다.

Fig. 4는 XRD에 의한 OTS 유무에 따른 HfO<sub>2</sub> 위에서의 pentacene의 결정 방향을 나타내고 있다.

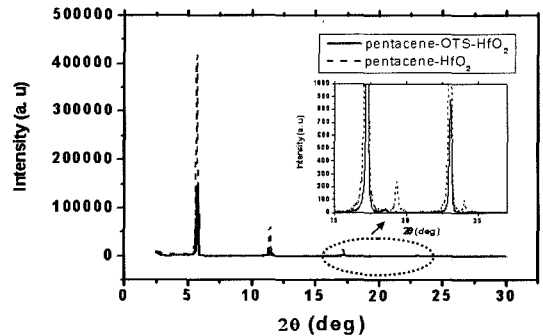


Fig. 4. X-ray diffraction patterns of pentacene on HfO<sub>2</sub> film depending on OTS treatment.

두 경우 모두 4개의 pentacene peak이 관측되었다. HfO<sub>2</sub> 박막 뿐만 아니라 OTS/HfO<sub>2</sub> 박막에서 (00k) 결정 방향의 thin film phase가 나타났으며, 그때의 d-spacing 값은 약 15 Å이다. 그러나 OTS modification이 없는 HfO<sub>2</sub> 박막에서는 thin film phase 뿐만 아니라 Fig. 4에 삽입된 그림에서 보듯이 약 19와 24 degree에서 두 개의 peak이 관찰이 되었다. 이러한 두 개의 peak은 약 14 Å d-spacing값을 가지는 것으로, bulk phase를 가진다. Bulk phase의 생성은 pentacene의 grain에서 directional array에 반하는 것으로 판단이 되며, 오히려 mobility의 감소를 초래할 수 있다.

#### 4. 결 론

본 연구에서는 pentacene의 표면 개질에 따른 pentacene의 grain의 성장 거동과 방향성을 살펴보았다. 먼저 HfO<sub>2</sub> 박막 위에서 OTS 표면 개질에 의

한 표면에너지 변화에 의해 pentacene는 3-dimensional island 구조로 성장을 하였으며, dendrite 구조에 비해 thermal shrinkage 등이 작아 mobility에 향상을 주는 것으로 판단이 된다. 또한 OTS/HfO<sub>2</sub> 박막에서 성장한 3-dimensional island 구조는 OTS SAM 표면 개질에 따라 HfO<sub>2</sub> 박막에서보다 grain의 성장이 원활하였고, thin film phase의 상만 존재하여, bulk phase과 thin film phase 이 공존하는 구조에 비해 보다 방향성 성장을 하는 것으로 보인다.

### 감사의 글

This work was supported in part by the Korea Science and Engineering Foundation (Grant No. R01-2004-000-10839-0), and was also supported by "System IC 2010" project of Korea Ministry of Science and Technology and Ministry of Commerce, Industry and Energy.

### 참고문헌

1. C. R. Kagan, D. M. Mitzi, and C. D. Dimitrakopoulos, "Organic-inorganic hybrid materials as semiconducting channels in thin film field effect transistor" *Science*, 286, 945 (1999).
2. L. A. majewski, R. Schroeder, and M. Grell, "Low voltage, High-performance organic field effect transistors with an ultra thin film TiO<sub>2</sub> layer as gate insulator" *Adv. Funct. Mater.* 15, 1017 (2005).
3. A. Faccetti, M-H, Yoon, and T. J. Marks, "Gate dielectrics for organic field effect transistors: New opportunities for organic electronics" *Adv. Funct. Mater.* 17, 1705 (2005).
4. H. Klauk, D. J. Gundlach, J. A. Nichols, and T. N. Jackson, "Pentacene organic thin film transistors for circuit and display applications" *IEEE Electron devices*, 46, 1258 (1999).
5. O. D. Jurchescu, J. Baas, and T. T. M. Palstra, "Effect of impurities on the mobility of single crystal pentacene" *Appl. Phys. Lett.* 84, 3061 (2004).
6. N. J. Watkins and Yongli Gao, "Interface formation and energy level alignment of pentacene on SiO<sub>2</sub>" *Appl. Phys. Lett.* 94, 5782 (2003).
7. S. Pyo, M. Lee, J. Jeon, J. H. Lee, M. H. Yi, and J. S. Kim, "An organic thin film transistor with a photoinitiator-free photosensitive polyimide as gate insulator" *Adv. Funct. Mater.* 15, 619 (2005).
8. C. D. Dimitrakopoulos and P. R. L. Malenfant, "Organic Thin Film Transistors for Large Area Electronics" *Adv. Mater.* 14, 99 (2002).
9. G. Wang, D. Moses, A. J. Heeger, H. Zhang, M. Narasimhan, R. E. Demarav, *J. Appl. Phys.* 95, 316 (2004).
10. J. Lee, J. H. Kim, and S. Lim, "Effects of substrate temperature on the device properties of pentacene-based thin film transistors using Al<sub>2</sub>O<sub>3</sub> x gate dielectric" *J. Appl. Phys.* 95, 3733 (2004).
11. M. Shtein, J. Mapel, J. B. Benziger, and S. R. Forrest, "Effects of film morphology and gate dielectric surface preparation on the electrical characteristics of organic-vapor-phase-deposited pentacene thin-film transistors" *Appl. Phys. Lett.* 81, 268 (2002).
12. P. Jiang, S.-Y. Li, H. Sugimura, O. Takai, "Pattern design in large area using octadecyltrichlorosilane self-assembled monolayers as resist material" *Applied Surface Science*, 252, 4230 (2006).