

논문 19-7-2

MBE로 성장된 $Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As$ pHEMT 에 피구조의 RTA에 따른 전도 특성

RTA Effect on Transport Characteristics in $Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As$ pHEMT Epitaxial Structures Grown by Molecular Beam Epitaxy

김경현¹, 홍성의¹, 백문철¹, 조경익¹, 최상식², 양전욱², 심규환^{2,a}
(Kyung-Hyun Kim¹, Sung-Ui Hong¹, Moon-Cheol Paek¹, Kyung-Ik Cho¹, Sang-Sik Choi², Jeon-Wook Yang², and Kyu-Hwan Shim^{2,a})

Abstract

We have investigated $Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As$ structures for pseudomorphic high electron mobility transistor(pHEMT), which were grown by molecular beam epitaxy(MBE) and consequently annealed by rapid thermal anneal(RTA), using Hall measurement, photoluminescence, and transmission electron microscopy (TEM). According to intensity and full-width at half maximum maintained stable at the same energy level, the quantized energy level in $Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As$ quantum wells was independent of the RTA conditions. However, the Hall mobility was decreased from 6,326 $cm^2/V.s$ to 2,790 $cm^2/V.s$ and 2,078 $cm^2/V.s$ after heat treatment respectively at 500 °C and 600 °C. The heat treatment which is indispensable during the fabrication procedure would cause catastrophic degradation in electrical transport properties. TEM observation revealed atomically non-uniform interfaces, but no dislocations were generated or propagated. From theoretical consideration about the mobility changes owing to inter-diffusion, the degraded mobility could be directly correlated to the interface scattering as long as samples were annealed below 600 °C for 1 min.

Key Words : MBE, RTA, HEMT, Epitaxy, Compound semiconductor, Mobility

1. 서 론

근래에 고속소자로 사용되는 Pseudomorphic High Electron Mobility Transistor (pHEMT)는 다양한 구조와 공정기술을 통하여 많은 연구개발이 진행되어 왔다. 그리하여 최근에 pHEMT는 동적범위가 크면서 작은 잡음을 장점으로 고감도의 응용분야인 무선 전화기와 위성수신기 등에 널리 이용되고 있다[1]. 현재도 이슈화 되어 있는 바와 같이 pHEMT의 특성을 최대한 향상시키고 폭 넓

은 응용을 가능하게 만들기 위해서는 pHEMT구조를 성장시키는 분야와 특성을 분석하는 분야, 소자를 제작하는 분야에서 지속적인 연구가 필요하다.

특히, pHEMT재료의 특성을 향상시키기 위해서 InGaAs 층의 표면형상과 전기적 특성에 관한 연구[2], 기판에 존재하는 전위의 밀도와 형성에 관한 연구[3,4], InGaAs 층과 AlGaAs층내의 In, Al의 조성과 전기적, 광학적 특성에 관한 연구가 주된 관심의 대상이 되고 있다[5]. 최근에 Tanabe et al.에 의해서 성장시 HEMT의 열적 안정성에 관심을 가지게 되었고[6], A.E.Youtz and B. Nabet는 GaAs 소자를 MBE로 성장시킨 후 챔버내에서 600 °C와 400 °C에서 10분간 열처리하여 그 특성을 확인한 바가 있다[7].

그러나 AlGaAs/InGaAs pHEMT구조를 MBE로 성장시킨 후 RTA 열처리에 의해서 영향받는 전기

1. 한국전자통신연구원 IT융합부품연구소
2. 전북대학교 반도체과학기술학과 SPRC
(전북 전주시 덕진구 덕진동1가 664-14)
a. Corresponding Author : khshim@chonbuk.ac.kr
접수일자 : 2006. 4. 6
1차 심사 : 2006. 6. 12
심사완료 : 2006. 6. 13

적 특성을 계면에서의 반응기구와 결합한 상호관계에 대해 광학적 특성과 연계하여 신뢰성을 분석한 결과는 아직은 부족하다[8]. 대부분의 경우 소자의 제작공정에서 필연적으로 다량의 열이 가해지기 때문에 성장 후에도 재료 및 구조의 열적 안정성은 매우 중요하다. 따라서 이러한 열처리에 의한 재료의 전기적, 광학적 특성을 파악하는 것과 원인을 규명하는 것이 소자의 개발은 물론 수명과 신뢰성의 확보에 있어서 핵심적이라 할 수 있다.

본 실험은 strained-In_{0.2}Ga_{0.8}As 양자채널을 넣은 Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As pHEMT 이중접합 구조에서 열처리로 인하여 유발되는 전도특성의 degradation과 계면에서 발생될 수 있는 현상들 사이의 이해를 위하여 수행되었다. TEM과 PL 분석을 통해 미세구조와 양자 우물에서의 광특성을 각각 분석하였으며, Hall측정에 의한 전기적 특성을 계면확산 현상으로 분석함으로써 주된 열화기구의 영향을 연구하였다.

2. 실험

성장 챔버로 MBE를 사용하여 GaAs(100)기판위에 성장시킨 pHEMT구조를 표 1에 나타내었다. 우선하여 GaAs 씨앗층을 800 Å로 성장하는데 있어서, 기판온도는 580 °C로 고정하고, Ga의 flux는 부분압력을 2.24x10⁻⁷ torr로 조절하여 성장하였다. 이어서 GaAs과 AlAs의 초격자 구조를 각각 30 Å씩 10주기를 성장시켰으며, 사용된 Al의 flux는 6.1x10⁻⁸ torr이었다. 그리고 active층인 In_{0.2}Ga_{0.8}As 층을 기판 온도 480 °C, In의 flux가 1.1x10⁻⁷ torr에서 120 Å 성장시켰고, 상층에는 Al_{0.25}Ga_{0.75}As 층을 역시 480 °C에서 50 Å 성장시켰으며, Si-δ 도핑 (Si flux=1x10⁻¹⁰ torr)과 Al_{0.25}Ga_{0.75}As층의 성장을 순차적으로 진행하였다.

그림 1은 성장된 시편의 단면에 대한 TEM 사진으로 원자수준으로 평탄하게 성장된 Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As/GaAs의 계면을 보여준다. 성장된 Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As pHEMT구조의 시편을 질소가스 분위기하에서 RTA (Rapid Thermal Annealing)로 300, 500, 600 °C의 온도에서 1분간 열처리 한 후 상온과 77 K에서 Hall과 PL을 측정하였다. Hall측정은 3,000 G의 자장과 1x10⁻⁵ A의 전류로 이루어졌고, PL은 저온에서 파장이 5,145 Å인 Ar⁺ laser를 사용하였으며, 검출기로는 PMT와 Ge 감지기를 사용하여 측정하였다.

표 1. Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As pHEMT의 구조와 에피 성장조건.

Table 1. Epi layer structure and growth condition of Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As pHEMT.

Name of Layer	Substrate Temperature (°C)	Thickness and Growth Time		
		Thickness (Å)	Time (sec)	
i-GaAs	480	50	21"	
AlGaAs	480	280	1'22"	
Si-δ	480	20	55"	
AlGaAs	480	50	20"	
InGaAs	480	120	42"	
LT-GaAs	580 - 480	6000	42'24"	
GaAs	580	11500	59'02"	
AlAs _i	SL	580	30	13"
GaAs		580	30	41"

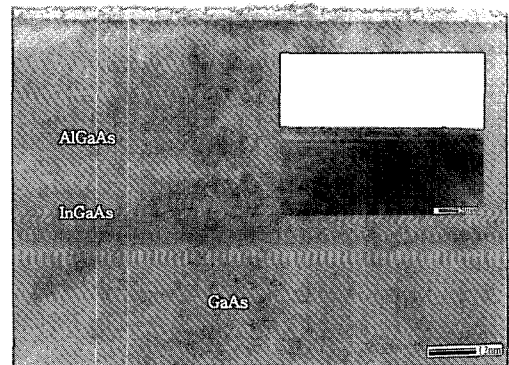


그림 1. 성장된 Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As pHEMT 구조의 고배율 XTEM 사진.

Fig. 1. High resolution XTEM micrograph of Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As pHEMT heterostructure showing interfaces atomically smooth, where the inset depicts smooth interface over wide area.

3. 결과 및 고찰

표 2는 성장시킨 pHEMT를 RTA로 열처리 한 후 상온에서 Hall측정한 결과이다. 성장된 시편의 Hall 이동도는 상온에서 6,326 cm²/V.s였으나 500 °C와 600 °C에서 열처리된 경우 각각 2,790 cm²/V.s과 2,078 cm²/V.s으로 심하게 감소하여

표 2. RTA 온도를 300, 500 and 600 °C로 하여 열처리된 $Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As$ pHEMT의 Hall이동도, 운반자농도, 비저항.

Table 2. Hall mobility, sheet carrier concentration, and resistivity measured from an as-grown $Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As$ pHEMT structure and after annealing for 1 min at various temperatures of 300, 500 and 600 °C.

Samples	Hall Mobility (cm ² /V.s)	Sheet Carrier Concentration (cm ⁻²)	Resistivity (ohm cm)
As-grown	6326	1.93×10^{12}	512
Annealed 300°C/60 sec	4714	2.76×10^{12}	687
500°C/60 sec	2790	1.38×10^{12}	1161
600°C/60 sec	2078	1.49×10^{12}	1558

pHEMT 제작과정에서 필수인 열처리가 운반자의 전도특성을 크게 저하시켰다. 또한, 300 °C의 저온에서 열처리된 경우, Hall 이동도가 감소한 대신에 면운반자 농도가 증가하여 비저항은 512 Ω-cm에서 687 Ω-cm로 심하지 않은 증가를 보였다.

따라서 열처리 전후의 이동도와 운반자농도의 변화로 열처리 온도가 증가함에 따라 이동도가 감소하는 것을 알 수 있으며, 운반자농도의 경우도 열처리 전보다 다소 감소하는 경향을 나타내었다. 이러한 사실은 열처리 후 pHEMT의 전기전도도 변화를 통해서 확인된다.

RTA 조건과 전기전도도의 관계를 보면, 온도 300 °C까지는 상온과 거의 변함없는 전기전도도인 $2.1 \times 10^{-3} (\Omega\text{-cm})^{-1}$ 를 유지하지만, 400 °C 근처에서 급격히 전도도가 $1.17 \times 10^{-3} (\Omega\text{-cm})^{-1}$ 로 감소하는 것을 볼 수 있는데, 이러한 현상의 원인으로 생각할 수 있는 것은 pHEMT구조 내에 전위의 발생이나 전과 또는 증가에 의해서 전도도가 감소 될 수 있는 것으로 해석되고, 다른 원인으로서는 InGaAs 층에서 In의 확산이나 segregation과 InGaAs, AlGaAs 층에서 계면굴곡의 증가를 고려할 수 있다. 그리고 예상되는 원인들이 열처리에 의해서 단독으로 또는 복합적으로 작용하여 운반자의 이동도를 감소시키는 산란의 원인으로 작용하는 것으로 판단된다.

이러한 원인들을 단계적으로 규명하고자 우선 저온 PL을 측정하였고, 측정된 결과를 그림 2에 나타내었다. $Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As$ 의 양자우물

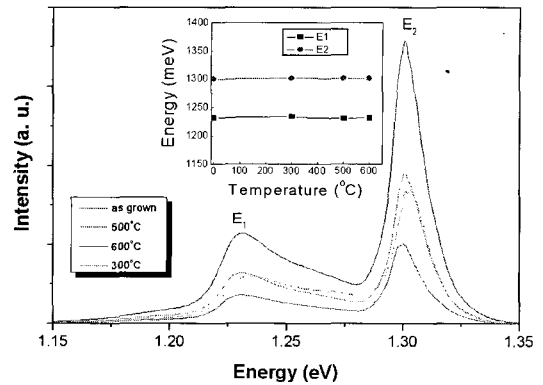


그림 2. RTA 온도 300, 500, and 600 °C에서 열처리된 $Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As$ 에서 측정된 저온 PL 스펙트럼.

Fig. 2. LT-PL spectra measured from $Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As$ pHEMT structures after annealing for 1 min at various temperatures of 300, 500, and 600 °C.

에서 전자의 에너지 준위인 E1(1.23 eV)와 E2(1.30 eV)는 열처리조건에 의존하지 않고 에너지와 반치폭을 일정하게 유지하여 양자우물의 이차원전자기가 안정되게 유지하고 있음을 보였다. E2로 표시된 전자의 sub-band에 의한 피크가 E1에 비해 2배 이상인 경우 전자이동도가 높아서 우수한 성능의 소자를 제작할 수 있다고 보고된 바 있다 [9]. 그림 2에서는 E2/E1 피크의 비가 3배 정도로 높고, 300 °C에서 열처리된 샘플에서 미소한 변이가 있으나, 거의 일정한 에너지 준위로 초기의 광특성을 동일하게 유지하였다. 단, 300 °C에서 열처리된 샘플의 경우 보이는 미소한 변이는 Hall측정결과와 비교되어 설명될 수 있다. 낮은 온도이기는 하지만 열처리로 인하여 운반자의 농도가 증가하였고, 이에 따라 이동도가 감소하고, PL측정에서는 E1과 E2 피크의 blue shift가 2-3 meV 가량 발생한 것으로 판단된다.

이상으로 열처리에 의해서 In, Al등의 확산현상이 발생하고, 이로 인해 pHEMT 구조의 양자우물층이 받고 있는 응력이 완만되어 발생하는 에너지 준위의 변화는 없는 것으로 이해된다. 이러한 저온 PL 스펙트럼의 결과는 그림 1의 TEM 분석결과와 비교하여 적합한 결과임을 알 수 있다. 그러나 500 °C와 600 °C라는 비교적 높은 온도에서 pHEMT 구조의 양자우물층은 더욱 증대된 PL 스펙트럼을

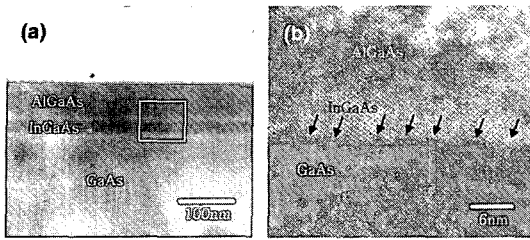


그림 3. Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As 구조의 (a) XTEM (b) 고배율 XTEM.

Fig. 3. (a) XTEM of an Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As pHEMT structure showing no dislocations newly generated after annealing for 1 min at 600 °C, (b) high resolution XTEM taken from the inset.

보인다. 따라서 MBE로 성장된 에피층의 interstitial이나 vacancy와 같은 결함의 annealing 효과도 상단 부분 PL 스펙트럼의 변화에 기여한다고 볼 수 있다.

그림 3(a)와 (b)는 각각 저배율과 고배율에서 찍은 계면의 형상을 보여준다. 그림 3(a)의 TEM사진의 In_{0.2}Ga_{0.8}As 층을 보면, Al_{0.25}Ga_{0.75}As 층의 계면이 비교적 명확하게 구분되었고 반면에 전위는 발견할 수 없다. 결국 열처리한 시편의 전기적 특성인 전도도의 감소가 strained-In_{0.2}Ga_{0.8}As 층의 응력이완에 따른 전위의 발생과는 무관하다는 것을 나타내는 것이다.

이것은 Meshkinpour et al. 의 misfit 전위의 형성이 전기적 특성 약화에 주 원인이라는 주장과는 다른 결과이다. 그림 3(b)에서 보면, In_{0.2}Ga_{0.8}As layer와 Al_{0.25}Ga_{0.75}As layer 사이의 계면에 국부적으로 확산이 일어나 층간의 경계가 불명확하고 직선적으로 유지되고 있지 않음을 확인할 수 있다. 그리고 PL과 TEM 결과로부터 RTA에 의해서 strained-In_{0.2}Ga_{0.8}As 층의 응력이완은 전혀 발생하지 않은 것으로 판단된다.

그리하여 Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As 이중접합 구조의 에서 In, Al의 확산이 QW을 파괴시킬 정도는 아니고, 국부적으로 In, Al의 확산에 의해서 계면의 불균일도가 증가해 전기적 특성인 전도도의 감소를 가져왔다는 것을 확인할 수 있다.

한편, Peiro et al.은 계면의 불균일도는 성장온도와 밀접한 관계를 가지며, 이것이 응력을 발생시키거나, III족 원소의 합금(alloy)에서 조성분리(decomposition)시켜서, 전기적인 특성을 약화시킨

다는 주장과는 다르다. 왜냐하면, 성장온도와 관계없이 후속적인 열처리를 통한 확산에 의해서도 전기적 특성이 변할 수 있으며, 또한 계면의 불균일도에 의한 응력의 유발 없이도 역시 전기적 특성에 영향을 줄 수 있다는 것이다. 이것은 이미 저온 PL측정을 통해서 확인한 바 있다.

열처리에 의한 확산길이 $L=(Dt)^{1/2}$ 으로 주어지며, 여기서 D는 확산계수이고, t는 열처리 시간을 의미한다. 여기서 확산계수 $D=D_0 \exp(-E_D/k_B T)$, 활성화 에너지 (E_D)와 Boltzman 상수 (k_B)의 함수이다. P-HEMT구조에서 InGaAs, AlGaAs layer의 In, Al의 확산계수 (D)가 다르므로 확산길이(L)가 증가함에 따라 계면의 불균일도가 증가하게 될 것이다. 이러한 결과는 Yang et al.[10]이 보고한 GaAs/AlGaAs modulation doped heterostructure의 계면산란에 관한 논문을 참조할 수 있다.

GaAs/AlGaAs QWs의 이동도는 이차원 전자가스 영역에서의 이동도는 확산에 의한 계면의 높이 (Δ)와 측면방향의 크기 (Λ)의 함수로 표시된다. 즉, 이동도 (μ_{ro})는 계면 불균일한 의한 산란으로 표현 되어,

$$\mu_{ro} = e/m^* \langle \tau_{ro} \rangle \propto g(\Lambda, N_s) / \Delta^2 \Lambda^2 [N_s/2 + N_{depl}]^2 \quad (1)$$

이며, 여기서 $g(\Lambda, N_s)$ 는 Λ 과 N_s 의 함수이다. 계면의 불균일도는 T.Ando et al.[11]이 제안한 autocorrelation function으로 표현하면, 계면 불균일도는 확산에 의한 계면의 높이(Δ)와 측면 방향의 크기 (Λ)의 Gaussian 함수로 측정 가능하다. 즉, 계면에서 r 과 r' 의 이차원 coordinator vector의 함수로 ensemble average($\langle \rangle$)를 하여,

$$\langle \Delta(r) \Delta(r') \rangle = \Delta^2 \exp(-|r-r'|/\Lambda^2) \quad (2)$$

로 표시된다. 식(1)과 (2)에 In_xGa_{1-x}As layer에서 x=0.2일 때, 열처리를 하지 않은 상태의 이동도를 기준으로 $N_s=1.43 \times 10^{12} \text{ cm}^{-2}$ 이고, $g(\Lambda, N_s) = (\Lambda \times N_s) \times 10^{21}$, 평균거리를 173 Å라고 가정하여 위의 식(1)에 대입하여 계산한 결과가 그림 4의 실선으로 얻어졌다.

그림 4에서 점선은 성장된 시편에서 측정된 전자의 이동도이다. 격자 상수를 5.71 Å이라 하고, RTA로 열처리한 pHEMT의 고배율의 TEM image에서 부분적으로 확산한 층이 약 4-6 단일층 정도로 관찰되며, 측면 방향으로 확산한 거리를 측

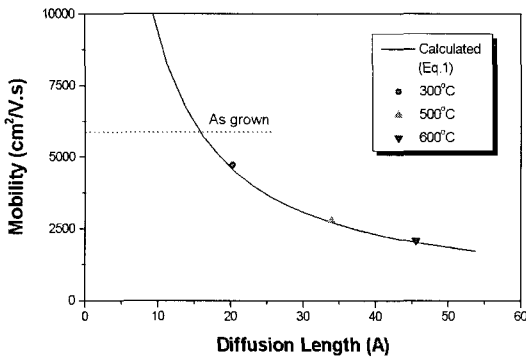


그림 4. 확산길이에 따른 Hall 이동도의 변화.
 Fig. 4. Hall mobility plotted as a function of diffusion length. The solid line is calculated using Eq. 1, where N_s and g (\wedge, N_s) are assumed as $1.43 \times 10^{12} \text{ cm}^{-2}$ and $(\wedge x N_s) \times 10^{21}$, respectively.

면 방향의 크기라고 가정하면 계산치와 동일한 수준으로 일치한 이동도의 변화를 얻을 수 있다. 이론적인 이동도와 측정된 이동도가 $2,696\text{--}4,045 \text{ cm}^2/\text{V.s}$ 범위에서 잘 일치하였다. 즉, 실제 Hall 측정을 통해서 얻어진 RTA 온도에 따른 이동도의 데이터는 식(1)에 의해서 이론적으로 계산한 결과에 일치하므로, 이차원전자가스 영역의 계면의 불균일도에 의한 산란에 의해 설명될 수 있다.

이러한 실험결과는 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}/\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ pHEMT의 열처리에 의한 이동도의 감소는 전위의 발생이나 소멸, 그리고 응력이나 segregation과 같은 원인보다도, PL 측정에서도 알 수 있듯이 이차원전자가스 영역인 양자우물이 파괴되지 않고, 유지되고 있는 조건에서의 주된 이동도 감소기구가 계면 불균일 정도에 의한 산란이라는 것을 설명해 준다.

위에서 논의된 바와 같이 300°C 의 경우는 운반자 농도가 증가하면서 이동도의 감소가 초래되었지만, 500°C 이상에서는 운반자 농도와 이동도가 모두 감소하여 $\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ 전도층에서 degradation이 심각하게 발생했음을 의미한다. 위의 실험결과로부터 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}/\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ pHEMT에서 열처리에 의한 이동도 특성의 저하는 후속공정의 열처리 온도와 열처리 시간의 조합으로 밀접하게 연계됨을 알 수 있다.

이상과 같이 600°C 이하의 열처리인 경우, 계면에서의 불균일 확산이 이동도를 크게 감소시키므로, 소자의 특성을 저하시키는 주된 요인이 된

다. 다만, 이러한 실험결과는 MBE로 저온에서 성장된 시편이므로 MOCVD와 같이 다른 성장법을 이용하여 상대적으로 고온에서 성장하는 시편의 경우 이중접합의 열적 안정성에 차이가 있어서, 전도도 특성의 변화에 미치는 영향에 차이가 있을 수 있다. 또한, 더욱 열처리 온도가 높아지면 계면에서 생성되는 결함이 degradation의 주요 원인이 될 것이다.

본 실험에 이용된 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}/\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ 구조에서 측정된 저온(300°C)에서의 이동도 저하는 소자의 동작속도에 영향이 크므로 Al과 In의 함량이나 채널의 두께를 최적화할 필요가 있다고 보인다. 마찬가지로 소자의 제작과정에서 계면의 습기, 습식식각, 쇼트키 접합의 금속게이트와 반도체의 inter-diffusion에 따라 degradation과 신뢰성에 미치는 영향도 심각하므로 소자의 동작특성에 있어서는 이러한 mechanism이 연계된 해석이 추가적으로 요구된다[8,12].

일반적으로 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}/\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ pHEMT를 제작하는 경우에 오믹접촉과 같은 공정에 필요한 RTA 열처리를 380°C 이하에서 30초 이내로 제한한다. 이렇게 본 연구에 이용된 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}/\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ 에피구조는 $0.15 \mu\text{m}$ T-형 게이트 pHEMT 소자에서 상호전달전도도와 임계주파수가 560 mS/mm 와 70 GHz 이상으로 높은 특성을 얻는데 유용하다. 소자의 상호전달전도도가 운반자의 이동도에 비례하고, 쇼트키게이트와 채널 사이의 거리의 역수($1/d_T$)에 비례하고, 이어서 임계주파수에 직접적인 영향을 미치게 된다. 따라서 고성능의 소자를 제작하기 위해서는 에피성장 뿐만 아니라, 오믹접합과 실리코질화막의 증착을 위한 PECVD 공정에서 적합한 온도와 시간으로 최적화하는 점이 매우 중요하다.

4. 결론

$\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}/\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ pHEMT 이중접합 구조를 MBE로 성장하여 열처리하여 특성변화를 Hall, PL, TEM를 사용하여 분석하였다. RTA 온도가 300°C 까지는 상온과 유사한 PL과 Hall 특성을 유지하지만, $500\text{--}600^\circ\text{C}$ 에서는 이동도가 $2,790\text{--}2,078 \text{ cm}^2/\text{V.s}$ 정도로 심하게 감소하였다. 열처리에 의한 응력이완은 무시할 만하여 양자우물 내 에너지 준위의 변화는 작고, 안정되게 유지되었다. 본 실험의 처리로 인하여 새로운 전위의 발생은 없었지만 $\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ 층과 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 층의 계면에서 국부적인 inter-diffusion 현상으로 계면의

불균일도가 4-6 MLs로 발생하였다. $Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As$ 의 양자우물이 500-600 °C의 열처리에 서 파괴되지는 않았으나, 이론적인 이동도와 측정된 이동도가 2,696-4,045 $cm^2/V.s$ 범위에서 잘 일치하여 계면산란이 주된 이동도를 저하시키는 주요 원인을 알 수 있었다.

감사의 글

This work was supported by the Korea Research Foundation Grant (KRF-2005-005-J07502) funded by the Korean Government (MOEHRD).

참고 문헌

- [1] J. W. Lim, H. K. Ahn, H. G. Ji, W. J. Chang, J. K. Mun, H. C. Kim, and K. I. Cho, "A comparative study of a dielectric-defined process on AlGaAs/InGaAs/GaAs PHEMTs", ETRI Journal, Vol. 27, No. 3, p. 304, 2005.
- [2] F. Peiro, A. Corret, and J. R. Morante, "Surface roughness in InGaAs channels of high electron mobility transistors depending on the growth temperature: Strain induced or due to alloy decomposition", J. of Appl. Phys., Vol. 83, No. 12, p. 7537, 1998.
- [3] M. Meshkinpour and M. S. Goorsky, "The role of substrate quality on misfit dislocation formation in pseudomorphic high electron mobility transistor structures", J. of Appl. Phys., Vol. 81, No. 7, p. 3124, 1997.
- [4] M. Meshkinpour, M. S. Goorsky, and G. Chu, "Role of misfit dislocations on pseudomorphic high electron mobility transistors", Appl. Phys. Lett., Vol. 66, No. 6, p. 748, 1995.
- [5] R. B. Dunford and D. Popovic, "Integer quantum Hall effect in a high electron density $Al_{0.2}Ga_{0.8}As/In_{0.2}Ga_{0.8}As/GaAs$ quantum well", J. of Appl. Phys., Vol. 83, No. 6, p. 3144, 1998.
- [6] Mitsuru and Tanabe, "The impact of using AlGaAs as a carrier supplying layer in an InAlAs/InGaAs high electron mobility transistor structure on thermal stability", Appl. Phys. Lett., Vol. 70, No. 25, p. 3386, 1997.
- [7] A. E. Youtz and B. Nabet, J. of Appl. Phys., Vol. 84, No. 5, p. 2697, 1998.
- [8] Y. C. Chou, D. Leung, R. Grundbacher, R. Lai, Q. Kan, P. H. Liu, D. Eng, T. Block, and A. Oki, "Gate metal interdiffusion induced degradation in space-qualified GaAs PHEMTs", Microelectronics Reliability, Vol. 46, p. 24, 2006.
- [9] X. Cao, Y. Zeng, L. Cui, M. Kong, L. Pan, B. Wang, and Z. Zhu, "Using photoluminescence as optimization criterion to achieve high-quality InGaAs/AlGaAs pHEMT structure", J. of Crystal Growth, Vol. 127, p. 227, 2001.
- [10] B. Yang and W. Li, "Interface roughness scattering in GaAs-AlGaAs modulation-doped heterostructures", Appl. Phys. Lett., Vol. 65, No. 26, p. 3329, 1994.
- [11] T. Ando, A. B. Fowler, and F. Stern, "Electronic properties of two dimensional system", Rev. Mod. Phys., Vol. 54, p. 437, 1982.
- [12] T. Hiska, Y. Aihara, Y. Nogami, H. Sasaki, Y. Hehara, N. Yoshida, and K. Hayashi, "Degradation mechanisms of GaAs PHEMTs in high humidity conditions", Y. Hehara, Microelectronics Reliability, Vol. 45, p. 1894, 2005.