

논문 2006-43SD-6-3

유기물 처리 절연막의 누설전류 및 펜타센 증착 표면에 생긴 그레인 크기 사이의 상관관계

(Correlation between Leakage Current of Organic Treated Insulators
and Grain Size of Pentacene Deposited film)

오 데레사*, 김 홍 배*, 손 재 구**

(Teresa Oh, Hong Bae Kim, and Jae Gu Son)

요 약

뭍은 n-octadecyltrichlorosilane를 여러 가지 비율로 섞어 만든 유기물에 따라 처리된 SiO₂ 절연막의 특성에 대하여 분석하고 펜타센 증착 표면에 생긴 그레인 크기 사이의 상관관계를 조사하였다. 전압-전류 특성 곡선에 의한 누설전류의 증가량이 유기물 처리 농도에 따라 비례적으로 증가하지 않았으며, 0.3 % 처리 농도에서 누설전류가 가장 작게 나타났다. 0.3 % 처리 농도의 SiO₂ 절연막은 유무기 복합적인 하이브리드 특성을 나타내고 있으며, 펜타센이 증착된 후 표면 사진에서 그레인 크기가 가장 작게 성장된 것을 확인하였다. 반면에 유기물 특성의 절연막 혹은 무기물 특성의 절연막 위에서 펜타센 물질이 증착 후 그레인 크기는 점점 증가하였다.

Abstract

The inspection of surface properties under n-octadecyltrichlorosilane treated SiO₂ film was carried out by current-voltage characteristic and the scanning electron microscope. The voltage at zero current in low electric field is the lowest at 0.3 % OTS treated SiO₂ film with hybrid type. SiO₂ films changed from inorganic to hybrid or organic properties according to the increase of OTS content. OTS treated SiO₂ films with hybrid properties decreased the leakage currents, and the grain size of pentacene deposited sample was also the most small at the hybrid properties. The perpendicular generation of pentacene molecular was related with the surface of insulators. The surface with hybrid properties decreased the grain size, but that with inorganic or organic properties increased the grain size.

Keywords : OTS 처리 SiO₂ 절연막, 누설전류, 그레인 크기, 유기물 특성, 하이브리드 특성, 무기물 특성

I. 서 론

최근 적은 비용으로 고속의 이동도를 갖는 유연한 디스플레이 실현을 위한 필수 요소인 OTFT(Organic Thin Film Transistor)에 대한 연구가 많이 이루어지고 있다. 원래 탄소성분을 포함한 고분자 유기화합물은 절연체로서 많이 사용되었으나 C=C 이중결합에 의한 국

부화 현상에 의해 전자의 이동성이 쉽게 일어난다는 특성을 이용하여 전도체로서 사용가능한 많은 연구가 이루어져 왔다.^[1-2] 유기물 트랜지스터의 전송체로서 가장 널리 사용되고 있는 펜타센은 전기적인 특성이 우수하지만 기판 표면의 특성이 따라 이동도가 많이 차이를 나타내고 있어서 독립적인 높은 이동도를 갖는데 한계가 있는 것으로 알려져 있다.^[3-4] 따라서 펜타센 유기박막을 증착하기 이전에 게이트 절연막의 특성을 연구하는 것이 필연적이다. 절연막의 특성분석은 FTIR 분석방법, XPS 분석방법, Raman 분석방법 등 여러 가지 방법이 있으며, 그 중에 한가지로서 금속/절연막/금속의 캐패시터에서 절연막을 통과하여 흐르는 전류에 관한

* 정회원, ** 학생회원, 청주대학교 전자정보공학부
(School of Electronic and Information Engineering,
Cheongju University)

※ 본 연구는 산업자원부·한국과학기술연구원 지정
청주대학교 정보통신연구센터의 지원에 의한 것입
니다.

접수일자: 2006년2월21일, 수정완료일: 2006년5월25일

내용으로 누설전류의 크기와 방향성을 조사하면 절연막의 특성을 분석할 수 있다.^[5-6] 그러나 금속/절연체/반도체에서의 누설전류는 절연막의 두께가 캐패시터에 사용되는 절연막의 두께와 비교하여 얇다는 점과 절연막을 통과하여 온 전자가 하부의 반도체에 의해 영향을 받기 때문에 여러 가지 면에서 누설전류에 대한 기구를 명확히 하는데 어려움이 있다.^[7-10] 요즘에 와서 반도체 소자를 유기물로 대체하고자 하는 움직임이 많아지고 있으며 절연막으로서 유기물을 사용한 연구들도 많이 이루어지고 있다.^[11] 그러한 결과들에 따르면 유기물을 이용한 절연막은 박막내에 탄소의 함량에 따라 유기물 특성, 하이브리드 특성 그리고 무기물 특성을 나타내는 영역이 있는데 그 차이가 아주 작은 영역에서 나타나기 때문에 실험하는 영역을 넓게 선택하게 되면 찾아내기가 힘들다.

본 연구에서는 묽은 n-octadecyltrichlorosilane를 여러 가지 비율로 섞어 만든 유기물에 따라 처리된 SiO₂ 절연막이 유기물 특성, 하이브리드 특성 그리고 무기물 특성을 나타내는 지를 확인하고 각각의 특성을 갖는 샘플에 펜타센을 열 증착방법으로 증착한 후, 표면에 생긴 그래인 크기 사이의 상관관계를 조사하였다. 분석장비로 1Mhz에서 동작하는 HP 4155A semiconductor parameter 분석기와 field emission scanning electron microscopy(HITACHI S-4200)를 이용하였다.

II. 본 론

그림 1은 0.1~0.5%까지 OTS 처리 농도에 따른 누설전류를 측정된 결과를 보여주고 있다. 그림 1(a)은 양의 바이어스 전압을 걸었을 때 결과이며, 그림 2(b)는 음의 바이어스 전압을 걸었을 경우에 대한 결과이다. 그림 1(b)의 바이어스 전압이 음의 방향인 경우 전압이 0일 때 0.1% 샘플에서 누설전류가 가장 작게 나타났는데 이 수치는 그림 1(a)에서 전압이 0일 때 0.1% 샘플에서 누설전류가 가장 작게 나타나는 것과 일치하는 결과를 보여준다.

그림 2는 누설전류가 0인 지점에서의 바이어스 전압을 나타내고 있다. 그림 2(a)는 0.3% 샘플에서 +바이어스 전압이 가장 낮은 것을 보여준다. 그림 2(b)는 0.3%와 0.4%의 샘플에서 -바이어스 전압이 낮게 나타났다.

그림 3은 OTS 처리량에 따른 누설전류가 0인 경우 바이어스 전압에 대한 결과를 그래프로 나타내었다. 곡선의 유형은 OTS처리량에 따라 선형적이지 않으며, 그

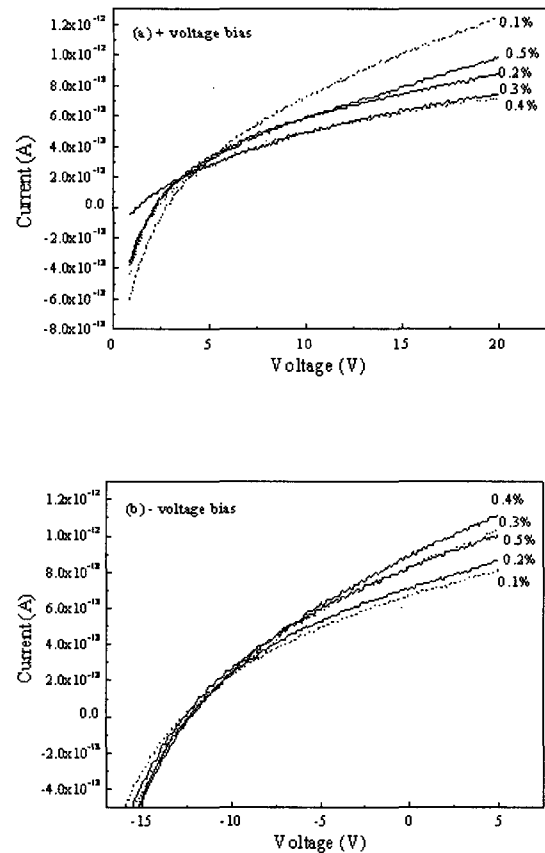


그림 1. 여러 가지 OTS 처리 농도에 따른 샘플에서의 누설전류, (a)양의 바이어스 전압, (b) 음의 바이어스 전압.

Fig. 1. Leakage current at various films according to the increase of OTS treated content, (a) + bias voltage, (b) - bias voltage.

래프 전체적으로 보면 누설전류의 절대값은 0.3% 샘플에서 가장 작게 나타나는 것을 알 수 있다. 그래프의 비선형성은 OTS처리에 의해 SiO₂ 절연막의 특성이 서로 다른 원인에 의해 변해가고 있다는 것을 의미하며, +바이어스 전압에 대한 이러한 경향성은 -바이어스 전압의 경우에서도 마찬가지로 적용되고 있다는 것을 확인해 주고 있다.

누설전류에 대한 전위장벽은 Poole-Frenkel 효과에 의한 등식 (1)로부터 계산될 수 있다.

$$J \propto E \exp(-q\Phi_B / kT) \exp[(q/kT)(qE / \pi\epsilon_0\epsilon_r)^{1/2}] \quad (1)$$

여기서 Φ_B , T , q , E , k , ϵ_0 과 ϵ_r 은 각각 전위장벽의 높이, 절대온도, 전하량, 절연체의 전계, 볼츠만 상수, 자유공간에서의 유전율과 상대유전율을 나타낸다.

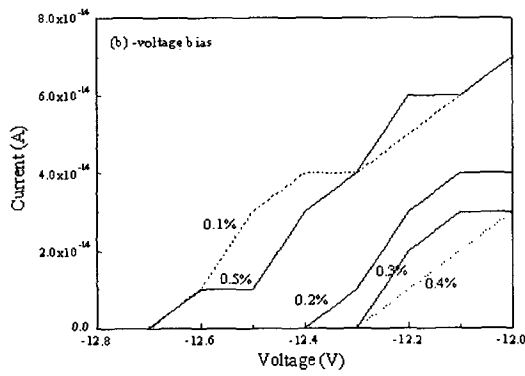
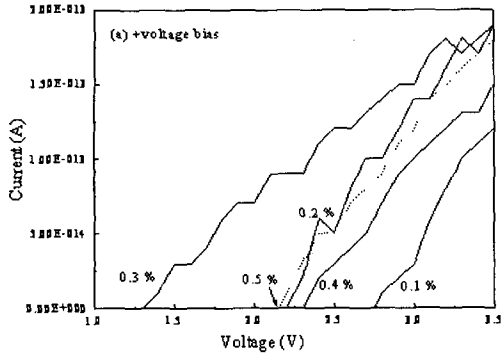


그림 2. 누설전류가 0일 때 바이어스 전압, (a) +바이어스 전압, (b) -바이어스 전압.

Fig. 2. Voltage at zero current, (a) + bias voltage, (b) - bias voltage.

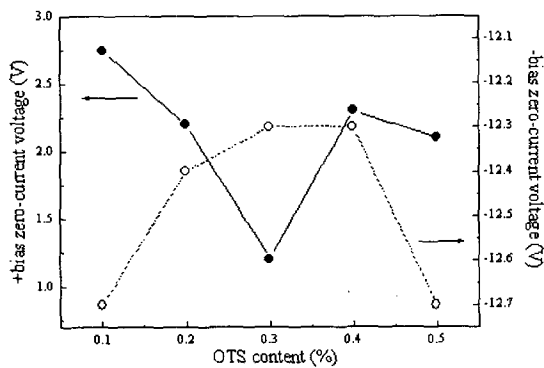


그림 3. OTS 처리량에 따른 바이어스 전압.

Fig. 3. +bias voltage and -bias voltage dependence on OTS treated content at zero current.

그림 4는 등식 (1)로부터 계산된 전위장벽에 대한 결과이다. 0.3%와 0.4% OTS 처리 샘플에서 전위장벽이 높게 나타났다.

그림 5는 OTS 처리량을 0.1~0.5%로 다르게 하여

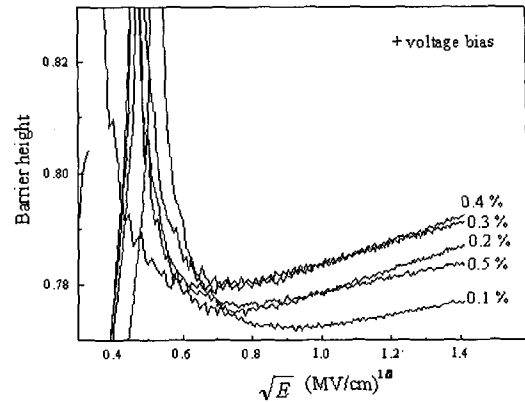


그림 4. OTS처리량에 따른 전위장벽.

Fig. 4. Potential barrier height of samples at the same condition of Fig. 1(a).

만든 SiO₂ 절연막 위에 펜타센을 증착한 뒤 찍은 표면 사진이다. 0.2%와 0.3% 샘플에서 그래핀이 크기가 대체로 작게 나타났다. 그래핀의 크기는 박막 샘플의 표면에 에너지에 영향을 받는데 표면에너지가 크면 그래핀의 크기는 커지고 표면에너지가 작으면 그래핀의 크기는 작아진다. 표면에너지는 전자의 확산성 혹은 이동도에도 영향을 미치는데 표면에너지가 작은 샘플 위에 펜타센을 증착하게 되면 전자가 표면에너지에 의해 잡힐 확률이 적기 때문에 확산성 혹은 이동도가 증가하게 된다. 같은 원리에 의해서 표면에너지가 작은 곳에서 그래핀의 크기도 작아지는 것이다. 그래서 SiO₂ 박막위에 유기물처리를 이상적으로 하게 되면 그래핀의 크기가 점점 작아지다가 나중에는 그래핀이 생기지 않는 구간이 생기게 되며, 이러한 경우 펜타센의 이동도는 급격히 증가하게 된다.^[4]

그림 3으로부터 그래핀이 작은 0.3% 샘플에서 누설전류가 가장 작게 나타나는 것을 이미 확인하였다. OTS 처리된 SiO₂ 절연막처럼 유기물처리를 하게 되면 막의 특성은 일반적으로 유기물특성의 박막, 하이브리드 특성의 박막, 무기물 특성의 박막 3종류로 나뉘게 된다.^[1] 그림 3에서 급격한 불연속적인 곡선을 보여주는 것도 이러한 이유 때문이다. 본 실험에서 실시한 OTS 처리된 SiO₂ 절연막은 0.1% 와 0.2% 샘플은 무기물 특성을 나타내고, 0.3% 샘플은 하이브리드 특성, 0.4%와 0.5% 샘플처럼 OTS 처리량이 많을수록 유기물 특성을 갖는다고 할 수 있다.

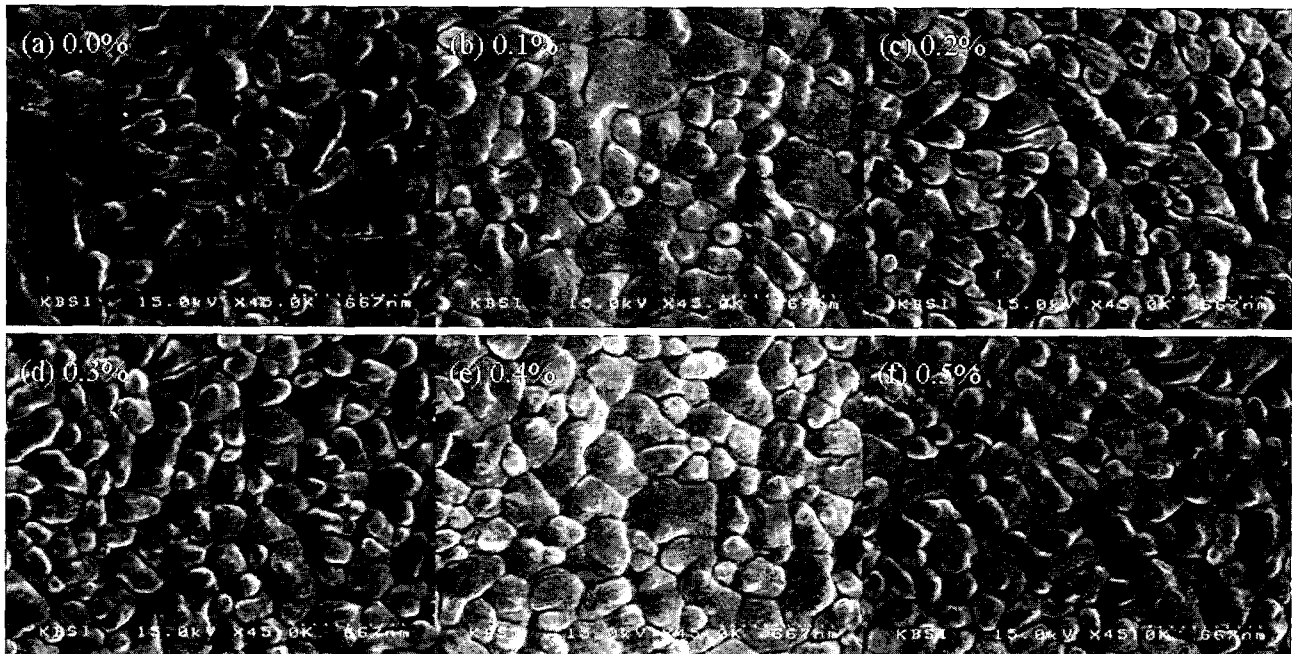


그림 5. 여러 가지 OTS 처리량을 다르게 하여 만든 SiO₂ 절연막 위에 펜타센을 증착한 뒤 찍은 표면 사진, (a) 0.0%, (b) 0.1%, (c) 0.2%, (d) 0.3%, (e) 0.4%, (f) 0.5%.

Fig. 5. Micrograph of pentacene grown on OTS treated SiO₂, (a) 0.0%, (b) 0.1%, (c) 0.2%, (d) 0.3%, (e) 0.4%, (f) 0.5%.

III. 결 론

SiO₂ 절연막을 유기물처리를 하여 표면의 특성을 변화시키고 누설전류를 측정 분석하였다. OTS 처리된 SiO₂ 절연막중에서 하이브리드 특성을 갖는 0.3% 샘플에서 누설전류가 가장 작았으며, 펜타센 증착 후 그래인의 크기가 작게 나타났다. 하이브리드 특성의 유기물 박막은 OTFT를 위한 이상적인 게이트 절연막의 특성을 나타내는 것을 확인하였다.

참 고 문 헌

- [1] T. C. Chang, P. T. Liu, Y. S. Mor, S. M. Sze, Y. L. Yang, M. S. Feng, F. M. Pan, B. T. Dai, C. Y. Chang, "The Novel Improvement of Low Dielectric Constant Methylsilsequioxane by N₂O Plasma Treatment," J. Electrochem. Soc., vol.146, pp.3802~3806, 1999.
- [2] Ioannis Kymissis, C. D. Dimitrakopoulos and Sampath Purushothaman, "High-Performance Bottom Electrode Organic Thin-Film Transistors," IEEE TRANSACTIONS ON ELECTRON DEVICES, Vol.48, pp.1060-1064, 2001.
- [3] D. J. Gundlach, Y. Y. Lin, T. N. Jackson, S. F. Nelson and D. G. Schlom, "Pentacene Organic Thin-Film Transistors-Molecular Ordering and Mobility," IEEE ELECTRON DEVICE LETTERS, 18, (1997) 87-89.
- [4] Teresa Oh, "Organic Thin Film Transistors Using Pentacene and SiOC film," IEEE transactions on Nanotechnology, 5(2006) 23-29.
- [5] T. Oh, "Generation of bonding structure due to organic carbon and organometallic carbon as a function of Gas source," Jpn. J. Appl. Phys. Vol. 44, pp.4103-4107, 2005.
- [6] M. J. Kellicutt, I. S. Suzuki, C. R. Burr, M. Suzuki, M. Ohashi and M. S. Whittingham, "Variable-range-hopping conduction and the Pool-Frankel effect in a copper polyaniline vermiculite intercalation compound," Physical Review B. vol. 47, No. 20, pp.13664-13673, 1993, May.
- [7] J. Frenkel, "On pre-breakdown phenomena in insulators and electronic semiconductors," Phys. Rev. 54, pp. 647-648, 1938.
- [8] P. R. Emtage and W. Tantraporn, "Schottky emission through thin insulating films," Physical Review letters, Vol. 8, No. 7, pp. 267-268, 1962.
- [9] J. G. Simmons, "Pools-Frenkel Effect and Schottky in Metal-Insulator-Metal Systems," Physical Review, vol. 155, pp. 657-660, 1967.
- [10] C. A. Mead, "Electron Transport Mechanism in Thin Insulating Films," Physical Review, vol. 128, pp. 2088-2093, 1962.
- [11] P. W. May, S. Hohn, W. N. Wang and N. A.

Fox, "Field emission conduction mechanisms in chemical vapor deposited diamond and diamondlike carbon films," Appl. Phys. Lett. vol.27, pp. 2182-2184, 1998.

저 자 소 개



오 데레사(정회원)

1991년 2월 제주대학교
전자공학과 졸업.
1996년 2월 제주대학교
전자공학과 석사.
2000년 2월 제주대학교
통신공학과 박사.

2001년 10월~2002년 7월 제주대학교 NRL 나노
박막연구실 post-doctor.

2005년 3월 현재 창원대학교 공과대학 나노신소
재공학부 중점과제연구소 전임연구원

2005년 9월~현재 청주대학교 전자정보공학부
교수

<주관심분야 : OTFT, 유기반도체분석, 디스플레이>

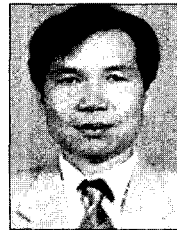


손 재 구(학생회원)

2005년 2월 청주대학교 전자정보
공학부 학사 졸업

2005년~현재 청주대학교
전자공학과 석사과정

<주관심분야 : OTFT, 유기EL, 반
도체공정>



김 흥 배(정회원)

1975년 2월 한양대학교 전자공학
학사 졸업

1979년 2월 한양대학교 전자통신
공학 석사 졸업

1985년 2월 한양대학교 전자통신
공학 박사 졸업

1989년~1990년 USF(University of South
Florida, FL,USA) 객원교수

2006년 현재 청주대학교 전자정보공학부 교수

<주관심분야 : 전자소자, 반도체공정 및 박막공
학>