

논문 2006-43SD-6-1

펜타센 TFT를 이용한 AMOLED 픽셀회로 설계

(Design of Pixel Circuit for AMOLED Using Pentacene TFTs)

류기성*, 최기범*, 이명원*, 송정근**

(Gi Seong Ryu, Ki Beom Choe, Myung Won Lee, and Chung Kun Song)

요약

본 논문에서는 OTFT를 기반으로 하는 AMOLED 디스플레이 구현을 위해 두 개의 OTFT와 하나의 캐패시터 그리고 하나의 OLED로 구성된 화소 회로를 설계하였고 그 동작을 시뮬레이션을 통하여 분석하였다. 먼저, 화소 회로를 이론적으로 설계하였고, 32×32 AMOLED 패널을 제작하기 위한 화소의 Layout을 설계하고 TFT W/L과 저장 캐패시터의 용량을 설계하였다. 그리고 설계된 화소 회로의 전기적 특성을 분석하기 위해 HSPICE 시뮬레이션 하였다. 시뮬레이션 결과 OTFT 기반의 AMOLED 구현 가능성을 확인하였다.

Abstract

In this paper, we designed a pixel circuit for AMOLED display based on organic thin film transistors and analyzed the operation with SPICE simulation. First, we theoretically designed the pixel circuit with the result of layout for fabricating 32×32 AMOLED panel, TFT W/L and capacitance of storage capacitor. And we simulated the designed pixel circuit using HSPICE for analyzing electrical performance. As a result of simulation, we identified the possibility of AMOLED display based on OTFTs.

Keywords : Pentacene, OTFT, PVP, AMOLED, PET

I. 서론

AMOLED 디스플레이 화소는 능동 소자로서 2개 이상의 TFT(Thin Film Transistor)를 포함하고 있으며, 다결정 실리콘 박막 트랜지스터(p-Si TFT)^[1], 비정질 실리콘 박막 트랜지스터(a-Si TFT)^[2]를 적용한 AMOLED 디스플레이에 대한 연구 결과가 발표된 바 있다. 하지만 실리콘 TFT는 화학기상증착(Chemical Vapor Deposition: CVD)과 같은 고온 공정이 적용되어야 하기 때문에 유연한 플라스틱 기판에 제작할 수 없을 뿐만 아니라, 고가의 장비가 이용되기 때문에 가격 경쟁력이 취약하다는 단점이 있다. 따라서 저온 공정으로 플라스틱 기판에 쉽게 제작할 수 있는 OTFT의 적용이 현재 연구되고 있다^[3].

OTFT는 OLED와 증착 방법이 같고, 물리적 화학적 성질이 비슷하여 같은 공정 조건을 유지하면서 소자를 제작할 수 있다. 또한 상온 또는 100°C 이하의 저온 공정에서 제작이 가능하고 궁극적으로 roll-to-roll 공정이 가능하게 되어 플라스틱 기반의 AMOLED의 구현이 가능해진다. 최근 발표된 펜타센(Pentacene) OTFT의 이동도는 개별 소자 수준에서 $5 \text{ cm}^2/\text{V} \cdot \text{sec}$ 로서^[4] a-Si TFT보다 우수한 특성을 보여주고 있다. 이는 OLED를 충분히 구동할 정도로 우수한 성능이므로, 현재 많은 기업과 연구소에서 OTFT를 사용하는 AMOLED에 대하여 연구 중이다^{[5][6][7]}. 하나의 OTFT와 하나의 OLED로 구성된 화소의 제작 및 구동은 이미 여러 연구소에서 발표하였다^{[8][9]}. 능동 매트릭스(active matrix) 화소를 구현하기 위해서는 최소한 2개의 OTFT와 1개의 저장 캐패시터가 필요하며, 현재 OTFT의 성능은 전류 구동 소자인 OLED에 적합한지, OTFT의 성능에 따른 화소 피치는 얼마까지 가능하고 개구율은 어느 정도 실현할 수 있는지에 대한 연구가 필요하다.

본 논문에서는 OTFT를 기반으로 하는 두 개의

* 학생회원, ** 정회원, 동아대학교 전자공학과

(Dept of Electronics and Computer Engineering)

※ 이 연구는 동아대학교 정보통신(IT) 장비 지원사업
대응자금으로 지원되었음

접수일자: 2006년2월6일, 수정완료일: 2006년6월5일

OTFT, 하나의 캐패시터 그리고 하나의 OLED 구조의 AMOLED 화소 회로를 설계하였고 그 동작을 분석하였다. 먼저 화소 회로의 구성 요소인 구동 OTFT, 저장 캐패시터 그리고 스위칭 OTFT를 이론적인 계산식에 의해 설계하였다. 그리고 설계된 화소 회로의 전기적 특성을 분석하기 위해 HSPICE 시뮬레이션 하였다. 시뮬레이션 결과 OTFT 기반의 AMOLED 구현가능성을 확인하였다.

II. 본 론

1. 제작한 펜타센 소자의 회로 모델

AMOLED 단위 화소의 회로 구조는 아래의 그림 1(a)에서 보듯이 두 개의 OTFT와 하나의 캐패시터 그

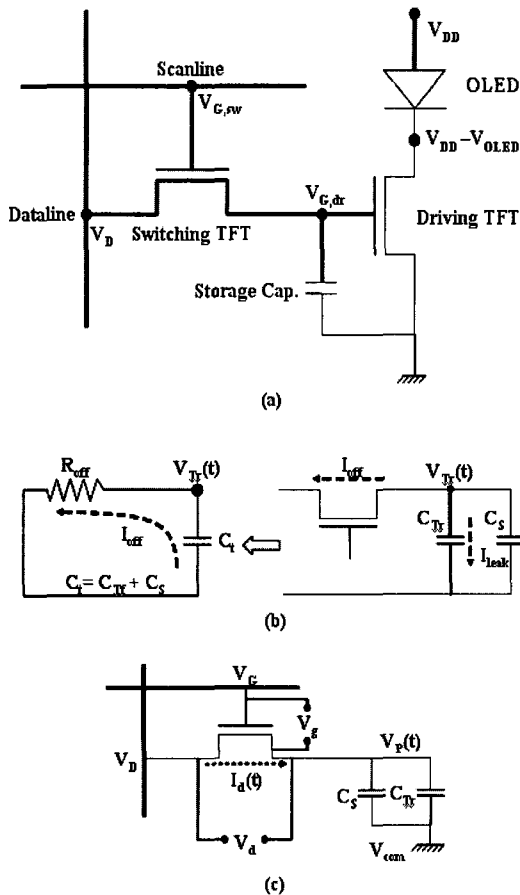


그림 1. 2-TFT 구조의 AMOLED 화소 회로와 등가회로 (a) AMOLED 화소회로 (b) 저장 캐패시터 등가회로 (c) 스위칭 OTFT 등가회로

Fig. 1. (a) The circuit configuration of AMOLED pixel, (b) and (c) the equivalent circuit of switching transistor and capacitor.

표 1. OTFT 모델링을 위한 변경된 LEVEL 40 모델 파라미터

Table 1. Model parameters of LEVEL 40 model for OTFT.

Name	Values	Comments
L	100[μm]	Channel Length
W	2000[μm]	Channel Width
T1	3000[\AA]	Insulator Thickness
E1	3.6	Insulator Dielectric Constant
VTO	4[V]	Threshold Voltage
UO	0.288[$\text{cm}^2/\text{V}\cdot\text{s}$]	Mobility
THETA	-0.007[V^{-1}]	Mobility modulation
GO	1.0×10^{-11} [ohm^{-1}]	Conductance of TFT leakage current
DEFF	5	Drain voltage effect for TFT leakage current
NFS	1.5×10^{18} [$\text{cm}^{-2}\text{V}^{-1}$]	Fast surface state density
Cfm	1.06×10^{-8} [F/ cm^2]	Dielectric capacitance per unit area
CGDO	87.3[pF]	TFT gate-to-source overlap capacitance
CGSO	87.3[pF]	TFT gate-to-drain overlap capacitance

리고 하나의 OLED로 구성되었다. 구동원리를 보면 스위칭 OTFT의 게이트에 선택 신호가 인가되면, 데이터 라인으로부터 화면의 신호가 스위칭 OTFT를 통해 저장 캐패시터에 저장된다. 동시에 이 화면 신호는 OLED의 구동 소자인 구동 OTFT를 작동시켜 OLED에 흐르는 전류를 제어하여 휘도를 조절하게 된다. 그리고 스위칭 OTFT가 꺼지더라도 저장 캐패시터에 저장된 전압 값에 의해 구동 OTFT를 구동하기 때문에 다음 화면의 화상 신호가 들어올 때까지 계속적으로 전류가 OLED 소자로 흘러 빛을 발하게 된다.

OTFT의 전기적 특성을 모델링하기 위해 기존의 Hewlett - Packard 비정질 실리콘 TFT 모델(HSPICE level 40)을 사용하였다. level 40 a-Si TFT 모델을 실험실에서 제작된 OTFT의 전기적 특성에 맞추기 위해 level 40 a-Si TFT 모델의 파라미터를 변경하였다. 표 1은 변경된 파라미터들을 보여주고 있다.

2. 화소 회로 설계

가. 구동 TFT 설계

OLED는 전류 구동 소자이고 전류는 구동 TFT에 의해 조절된다. 외부 환경에 대한 안정성을 유지하기 위하여 OTFT는 포화영역에서 동작되어야 하므로 OTFT의 포화영역에서의 출력 전류 값이 OLED의 특정 휘도의 전류 값과 일치하도록 OTFT 드레인 단자의 동작 전압을 설계하였다. 정량적인 OLED 전압-전류 관계식

이 없으므로 측정된 OLED 데이터로 OTFT와의 관계를 찾아낸다. 제작된 OLED에서 육안으로 빛을 관측 가능한 특정 휘도(1.5 cd/m²)에 필요한 전압 전류는 6 V에서 0.03 mA이고, 전류밀도는 7.5 A/m²이다. 따라서 개구율이 30%인 1,560 μm × 1,560 μm 크기의 AMOLED 화소 회로에서 빛을 관측하기 위해서 OLED에 필요한 전류는 30 % × (1,560μm × 1,560μm) × 7.5 A/m²으로 5.48 μA이고, 이 때 전압은 6 V였다. 그림 2의 측정된 그래프는 W/L(750 μm / 50 μm)이 15인 inverted staggered 구조로 제작된 OTFT 전류 특성을 보여주고 있다. 개별 OTFT의 이동도는 평균 1.0 cm²/V · sec로 우수한 성능을 보였으나, AMOLED 화소 어레이를 제작하는 것을 궁극적인 목적이므로 어레이 수준의 성능을 보이는 OTFT를 사용하여 설계하였다. 어레이 수준에서 제작된 그림 2의 OTFT의 이동도는 0.18 cm²/V · sec이고 문턱전압은 -8.89 V이며 차단 전류는 0.73 pA/μm이다. 이 OTFT의 전류 전압 특성 곡선에서 5.48 μm의 전류를 얻기 위한 게이트 전압은 -26.84 V였다. OTFT가 포화 영역에서 동작하기 위해서는 다음 식을 만족하여야 하고 여기서 V_{OLED}는 다이오드에서의 전압 강하를 의미하며 6V이다.

$$V_{G,dr} - V_{Th} \leq V_{DD} - V_{OLED} \quad (1)$$

따라서 구동 OTFT가 포화 영역에서 동작하기 위해서는 V_{DD}에 -24 V 이상의 음의 전압을 인가해야 한다.

구동 OTFT의 중요한 역할은 OLED에 충분한 전류를 안정적으로 공급해 주는 것이다. 포화 영역에서의 구동 OTFT의 전류식은 아래와 같이 표현되고, 여기서 μ_{fe}는 이동도이고 C_i는 게이트 절연체의 캐패시턴스이다.

$$I = \frac{1}{2} \mu_{fe} C_i \frac{W}{L} (V_{GS} - V_{Th})^2 \quad (2)$$

식(2)에서 보듯이, W/L이 클수록 OLED에 많은 전류를 공급해줄 수 있는 장점이 있지만 W/L이 커지면 개구율이 작아지기 때문에 전류 공급 능력과 개구율을 고려한 최적의 W/L을 찾아야 한다.

아래의 그림 3은 구동 OTFT의 W/L에 대한 화소 크기의 크기와 이 때의 개구율을 나타내고 있고 내부의 작은 그림은 이동도가 0.2 cm²/V · sec와 0.5 cm²/V · sec 일 때의 W/L에 따른 구동 OTFT에 의해 OLED에 흐르는

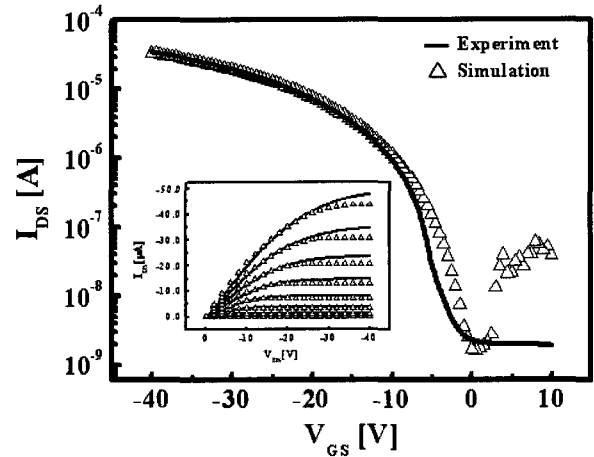


그림 2. 어레이로 제작된 OTFT의 시뮬레이션 데이터와 실험 데이터의 비교
Fig. 2. Comparison of current-voltage characteristics of the fabricated OTFT in array with the SPICE-modeled OTFT.

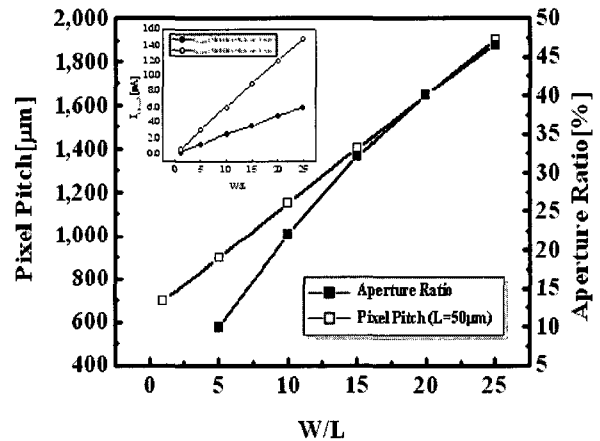


그림 3. 구동 OTFT의 W/L비에 대한 화소 크기, 개구율 그리고 이동도에 따른 OLED에 흐르는 전류
Fig. 3. Pixel pitch and aperture ratio with respect to W/L ratio of the driving OTFT, and the current through OLED according to the mobility of driving OTFT.

전류를 나타낸 시뮬레이션 결과이다. OLED에 흐르는 전류는 게이트 절연체의 물성을 고려하지 않았기 때문에 W/L이 증가할수록 선형적으로 증가하는 것을 볼 수 있고 화소의 크기 또한 채널 폭에 따라 선형적으로 증가하는 것을 확인할 수 있다. OLED에 5.48 μm 이상의 전류를 공급하기 위해서는 구동 OTFT의 이동도가 0.2 cm²/V · sec일 경우 W/L ≥ 23이 되어야 하고 이 때의 화소의 크기는 1,800 μm 이상이 된다. 하지만 구동 OTFT의 이동도가 0.5 cm²/V · sec일 경우 W/L ≥ 9가 되고 화소의 크기는 1,100 μm가 된다. 그러나 이

경우의 개구율은 약 20 %로 매우 낮은 값이다. 따라서 웨도우 마스크 공정을 이용하여 30 % 이상의 개구율을 갖는 화소를 제작하기 위해서는 W/L이 15 이상이 되어야 한다. 하지만 채널 길이를 50 μm 에서 5 μm 로 줄여 설계하면 화소 크기를 더 줄일 수 있고 개구율을 향상시킬 수 있을 것이다. 그림 4는 채널 길이가 50 μm 와 5 μm 일 때의 이동도에 대한 화소의 크기를 나타내고 있다. 채널 길이가 5 μm 일 때는 같은 W/L이 바뀌어도 50 μm 일 때보다 채널 폭의 변화가 크지 않으므로 이동도가 변하더라도 화소 크기에는 큰 차이가 없는 것을 확인할 수 있다.

나. 저장 캐패시터 설계

저장 캐패시터는 구동 OTFT의 게이트에 필요한 전압을 유지하고 스위칭 OTFT의 누설전류에 의해 조금씩 감소하므로 스위칭 OTFT의 누설전류를 고려하여 설계하여야 한다. 그림 1 (b)는 OTFT가 off 상태인 경우 화소회로의 등가회로이다. I_{off} 는 OTFT의 누설전류이고 R_{off} 는 OTFT의 누설저항이다. 시간 t 초가 흐른 후 OTFT 전압($V_{\text{Tr}}(t)$)과 누설전류에 의한 전압 강하(V_{drop})는 아래의 수식으로 나타낼 수 있다.

$$V_{\text{Tr}}(t) = V_{\text{Tr}}(0)[\exp(-t/R_{\text{off}}C_t)] \quad (3)$$

$$V_{\text{drop}} = V_{\text{Tr}}(0) - V_{\text{Tr}}(t) \quad (4)$$

$$V_{\text{drop}} = V_{\text{Tr}}(0)[1 - \exp(-T_f/R_{\text{off}}C_t)] \quad (5)$$

여기서 T_f 는 프레임 시간을 의미하며 누설전류에 의한 전압 강하는 하나의 그레이 레벨보다는 작아야 한다. 따라서 허용되는 R_{off} 는 충분히 커서 아래의 수식을 만족시켜야 한다.

$$R_{\text{off}} > \frac{T_f/C_t}{\ln[V_{\text{Tr}}(0)/\{V_{\text{Tr}}(0) - V_{\text{drop}}\}]} \quad (6)$$

따라서 허용되는 누설전류는 아래의 수식과 같다.

$$I_{\text{off}} \leq \frac{V_{\text{Tr}}(0)}{R_{\text{off}}} \\ = V_{\text{Tr}}(0) \frac{(C_{\text{Tr}} + C_s) \times \ln\left(\frac{V_{\text{Tr}}(0)}{V_{\text{Tr}}(0) - V_{\text{drop}}}\right)}{T_f} \quad (7)$$

식(6)에서 보듯이 저장 캐패시터에 따라 OTFT의 누설전류가 특정 조건을 만족해야 한다는 것을 알 수 있다. 여기서 C_{Tr} 은 OTFT의 기생 캐패시터 용량을 의미하고 게이트 절연막과 펜타센 활성층을 사이에 두고 게이트와 드레인 사이의 오버랩에 의해 결정된다. 게이트 절연층으로 사용된 PVP와 펜타센의 상대 유전율이 각각 3.6과 6.7이고 오버랩 면적이 $2.25 \times 10^{-8} \text{ m}^2$ 인 경우 C_{Tr} 은 2.16 pF로 계산된다. PVP 게이트 절연막을 유전체로 사용하여 250 $\mu\text{m} \times 800 \mu\text{m}$ 크기의 C_s 를 20 pF로 설계하였다면, T_f 가 60 Hz(16.7 msec), $V_{\text{Tr}}(0)$ 이 -30 V, 그리고 그레이 레벨을 고려한 일반적인 V_{drop} 이 20 mV인 경우 I_{off} 는 $2.65 \times 10^{-11} \text{ A}$ 이하가 되어야 한다. 저장 캐패시터가 20 pF인 경우, 20 V의 데이터 전압의 90 %인 18 V를 충전하는데 214 μsec 가 걸렸으며, 520 μsec 의 액세스 시간 동안 19.72 V(98.6 %)를 충전하는 것은 시뮬레이션 결과로 확인하였다. 저장 캐패시터의 용량은 누설 전류가 작아질수록 그 요구 용량이 줄어들므로 그 크기를 줄일 수 있고 개구율을 향상시킬 수 있을 뿐만 아니라, 충전 시간 또한 줄일 수 있으므로 고해상도의 AMOLED를 위해서는 성능이 우수한 OTFT 제작은 꼭 필요하다.

다. 스위칭 OTFT 설계

스위칭 OTFT는 선형영역에서 동작하며 게이트 신호는 on 또는 off의 동작 전압만이 중요하게 작용한다. 기존의 OTFT 특성을 기반으로 스위칭 OTFT의 전압 범위는 on 전압을 -20V, off 전압을 5V로 설정하였 설계하였다. 그림 1 (c)는 스위칭 OTFT의 등가회로이고 일반적으로 OTFT의 선형영역에서의 전류식은 아래와 같다.

$$I_d = K[2(V_g - V_{\text{Th}}) - V_d]V_d \quad (8)$$

$$I_d(t) = K[2(V_G - V_{\text{Th}} - V_D) \\ + V_D - V_P(t)] \times V_D - V_P(t) \quad (9)$$

전류 $I_d(t)$ 는 아래와 같이 나타낼 수 있다.

$$I_d(t) = C_t \times \frac{dV_P(t)}{dt} \quad (10)$$

식(8) K에 대해 정리하고 식(9)을 대입하면, 아래와 같이 정리된다.

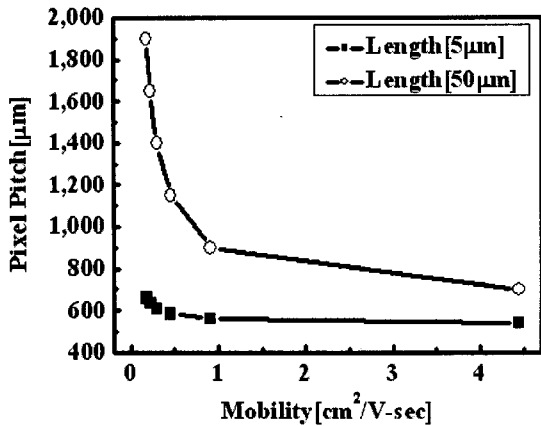


그림 4. 구동 OTFT의 채널 길이에 따른 이동도와 화소 크기의 관계

Fig. 4. The relationship between the mobility of driving OTFT and pixel pitch according to the channel length.

$$K = \frac{C_t}{2(V_G - V_{Th} - V_D) \cdot t} \times \ln \left(\frac{[2(V_G - V_{Th} - V_D) + V_D - V_P(t)] \times [V_D - V_P(0)]}{[2(V_G - V_{Th} - V_D) + V_D - V_P(0)] \times [V_D - V_P(t)]} \right) \quad (11)$$

520 μsec의 액세스 시간(t) 동안 충전율을 99 %로 들 때 $V_P(t) = -19.8$ V, $V_{Th} = -7$ V, $V_D = -20$ V, $V_P(0) = 0$ V, $V_G = -30$ V, $C_t = 2.16$ pF + 20 pF 이면, K는 2.25×10^{-8} 이다. 또한 선형영역에서의 K는 아래의 식으로 나타낼 수 있다.

$$K = \frac{1}{2} \mu_{eff} C_g \frac{W}{L} \quad (12)$$

μ 와 C_g 는 OTFT의 제조 공정에 의해 결정되는 값이고, $\mu = 0.5$ cm²/V·sec, $C_g = 10.62$ n F/cm²을 대입했을 때 요구되는 W/L은 8.47보다 커야 한다.

3. 화소 회로의 SPICE 시뮬레이션 결과 및 검토

이론적인 계산식에 의해 OLED의 구동을 위한 구동 OTFT의 드레인 동작 전압, 누설 전류를 고려한 저장 캐패시터 용량 그리고 저장 캐패시터의 충전율을 고려한 스위칭 OTFT의 W/L을 설계하였다. 이론적인 설계를 바탕으로 보다 정량적인 화소 회로를 설계하기 위해 화소 회로를 시뮬레이션 하였다. 시뮬레이션 프로그램은 Synopsys의 HSPICE를 사용하였다. HSPICE의

특성상 수식을 변경하여 사용하지 않고 소자의 파라미터를 변경하여 시뮬레이션 하였다. 먼저 화소 회로를 구성하기 위해 실험실에서 제작된 OTFT와 OLED를 모델링하였으며, 모델링된 소자를 이용하여 화소 회로를 구성하고 시뮬레이션 하여 그 전기적인 특성을 분석하였다.

가. OTFT 모델링

OTFT 모델링은 Level 40 a-Si TFT 모델의 파라미터를 변화 시켜 사용하였으며 그 값은 실험실에서 제작된 소자의 기본적인 파라미터는 그대로 입력하고 나머지 파라미터를 바꿔서 실험 결과와 일치하도록 하였다. 소자의 기본적인 파라미터는 채널 길이(L), 채널 폭(W), 이동도(UO), 게이트 절연층의 두께(T1), 게이트 절연체의 상대 유전율(E1) 그리고 문턱전압(VTO)이다. 그림 2는 모델링된 OTFT의 시뮬레이션 결과를 실험 결과와 같이 보여주고 있으며 실험실에서 제작되는 OTFT의 전기적 특성과 비교적 잘 일치하는 것을 확인할 수 있다. 오프 상태의 트랜지스터의 특성이 일치하지 않는 것을 볼 수 있는데 이것은 단순히 모델의 파라미터만을 변경하여 시뮬레이션 하였기 때문이며, 모델의 전류식을 변경하거나 다른 시뮬레이션 프로그램을 이용한다면 개선된 모델링을 수행할 수 있을 것이다.

나. OTFT 모델링

실험실에서 제작하는 OLED의 모델링은 HSPICE의 pn junction 다이오드를 이용하여 모델링 하였다^[10]. 그림 5는 OLED 모델링을 위한 등가회로와 모델링된 결

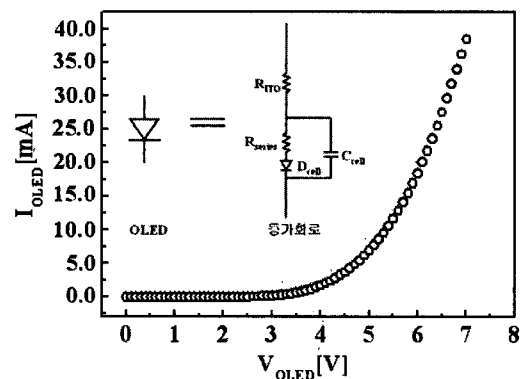


그림 5. 모델링을 위한 OLED 등가 회로와 시뮬레이션 결과

Fig. 5. The equivalent circuit of OLED and the simulation result of current-voltage characteristics.

과를 보여주고 있다. 등가회로에서 R_{TTO} 는 ITO의 직렬 저항을 나타내고 R_{series} 는 유기물의 직렬저항 그리고 C_{cell} 은 유기물의 캐패시터 성분을 나타낸다. D_{cell} 은 HSPICE의 pn junction 다이오드를 나타내고 소자를 모델링하기 위해 HSPICE의 pn 접합 다이오드의 모델 파라미터를 변경하였다.

다. OTFT 모델링

화소 회로는 50 mm × 50 mm의 화면 크기에 32 × 32 해상도를 가진 AMOLED 패널 제작을 기준으로 하였고, 화소 하나의 크기가 1,560 μm × 1,560 μm로 설정되었다. AMOLED 화소 회로는 주로 웨도우 마스크를 이용하여 제작하게 되므로 웨도우 마스크의 공정한 계를 고려하여 설계하였다. 데이터 전극과 스캔 전극의 폭은 개구율과 배선 전극의 저항을 적절히 고려하여 100 μm로 설계하였다. 또 배선 전극 형성 시 전극 간의 간격은 웨도우 마스크의 얼라인 오차를 고려하여 100 μm의 여유 공간을 주었으며 OTFT의 채널 전극 또한 웨도우 마스크의 한계값은 50 μm로 설계하였다. 이러한 디자인 법칙을 고려하여 설계한 결과 개구율이 30 % (660 μm × 1,060 μm), 스위칭 OTFT의 W/L(500 μm / 50 μm)이 10, 구동 OTFT의 W/L(750 μm / 50 μm)이 15 그리고 저장 캐패시터 용량은 250 μm × 800 μm 크기인 20 pF로 설계되었다. 이러한 W/L과 저장 캐패시터의 용량은 이론적인 설계 한계와도 잘 부합된다. 표 2는 최종 설계된 사양을 보여주고 있다.

표 2. 펜타센 OTFT를 이용한 AMOLED 패널의 설계 사양

Table 2. Specification of AMOLED pixel circuit based on OTFTs.

AMOLED Pixel Circuit		
Pixel Size	1,560 [μm] X 1,560 [μm]	
Active Layer	Pentacene	
Gate Insulator	Thermally Cross-linked PVP	
Aperture Ratio	30%	
Driving Tr	Mobility	> 0.3 [cm ² /V-sec]
	W/L	15(750μm x 50μm)
	Threshold Voltage	-7 [V]
Switching Tr	Mobility	> 0.5 [cm ² /V-sec]
	W/L	10
	Threshold Voltage	-7 [V]
	Off Current	< 10 ⁻¹¹ [A]
Storage Capacitor	Capacitance	~20 [pF] (250 μm x 800 μm)
	Dielectric (Constant)	PVP($\epsilon_c=3.6$)
OLED	Designed I, V, L	6[V], 5.46[μA], 1.5[Cd/mm ²]

라. AMOLED 화소 회로 시뮬레이션

모델링된 OTFT와 OLED를 이용하여 화소 회로를 구성하고 그 전기적인 특성을 시뮬레이션 하였다. 모델링된 OTFT의 파라미터 중에서 W/L과 이동도만을 표 2의 설계 사양에 맞게 변경하였고 저장 캐패시터를 20 pF로 주었다. 그림 6은 설계된 화소 회로의 DC 시뮬레이션 결과를 보여주고 있다. 그림 6에서 스캔전압(V_{scan})은 -20 V로 고정시키고 전원전압(V_{DD})을 0 V에서 -20 V까지 변화하면서 데이터 전압(V_{data})을 0 V에서 -20 V까지 -5 V씩 단계적으로 변화시켰다. 스위칭 OTFT가 켜져 데이터 전압이 구동 OTFT의 게이트로 인가되어 구동 OTFT를 동작시켜 OLED에 전류를 흘려 보내게 되고 동시에 저장 캐패시터에 전압을 저장하게 된다. 이 때 OLED에 흐르는 전류는 구동 OTFT와 OLED 중 큰 저항을 가지는 소자에 의해 전류가 제어되게 된다. 즉 OLED의 문턱 전압 이전의 작은 전원 전압 영역에서는 OLED가 구동 OTFT보다 큰 저항을 가지기 때문에 전류가 거의 흐르지 않는 것을 확인할 수 있고, 반면에 큰 전원 전압 영역에서는 구동 OTFT에 의해 전류가 제한되어 포화전류가 흐르는 것을 확인할 수 있다.

그림 7은 스캔 전압과 데이터 전압을 펄스로 인가하여 설계된 화소회로의 AC 시뮬레이션 결과이다. 그림 7에서 보듯이 펄스로 인가된 스캔, 데이터 신호에 -30 V가 인가되면 OLED에 전류가 흐르고 또 데이터에 0 V가 인가되면 전류가 흐르지 않는 것을 확인할 수 있다. 그리고 스캔 전압을 제거하게 되면 스위칭 OTFT

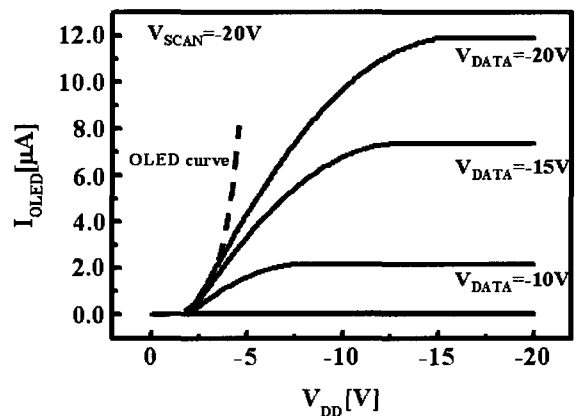


그림 6. 전원 전압과 데이터 전압 따라 제어되는 OLED 전류

Fig. 6. The simulation results of current through OLED controlled by the supply voltage V_{DD} and data voltage V_{data} .

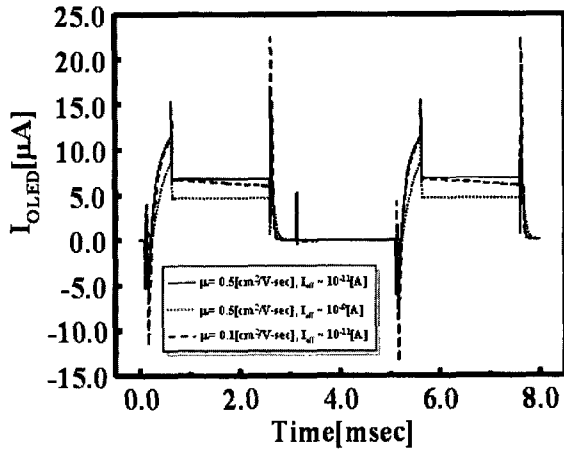


그림 7. 스위칭 OTFT의 이동도와 누설전류의 변화에 따라 OLED에 흐르는 전이전류

Fig. 7. The transient current through OLED with respect to the variation of mobility and off-state current of switching OTFT.

는 오프 되지만 저장 캐패시터에 저장된 데이터에 의해 구동 OTFT가 동작하여 OLED에 지속적인 전류가 공급됨을 볼 수 있다. 스위칭 OTFT의 누설 전류와 이동도에 대한 영향 역시 그림 7에서 확인할 수 있다. 누설 전류를 10^{-11} A에서 10^{-9} A로 증가시켰을 경우 스위칭 OTFT가 오프 된 후의 OLED에 흐르는 전류가 점점 감소함을 볼 수 있다. 이것은 저장 캐패시터에 저장된 전압이 스위칭 OTFT를 누설 전류로 감소하기 때문이며 OLED의 휘도가 낮아져 디스플레이의 성능을 악화시킬 것이다. 이동도를 $0.5 \text{ cm}^2/\text{V} \cdot \text{sec}$ 에서 $0.1 \text{ cm}^2/\text{V} \cdot \text{sec}$ 로 감소시켰을 경우 저장 캐패시터를 충전하는 속도가 늦어지고 충전된 전하량이 작아지는 것을 볼 수 있다. 저장 캐패시터에 충전된 전하량이 작기 때문에 스위칭 OTFT가 오프된 후 OLED에 흐르는 전류가 이동도가 $0.5 \text{ cm}^2/\text{V} \cdot \text{sec}$ 일 때보다 작아진 것을 볼 수 있다. 이것은 대면적 고해상도의 디스플레이에서 프레임 시간이 짧을 경우 더욱 심각한 결과를 가져올 것이다.

III. 결 론

OTFT를 기반으로 하는 AMOLED 디스플레이 구현을 위해 두 개의 OTFT와 하나의 캐패시터 그리고 하나의 OLED를 포함하는 화소 회로를 설계하였고 그 동작을 분석하였다. 32×32 AMOLED 패널을 제작하기 위해 $1560 \mu\text{m} \times 1560 \mu\text{m}$ 의 화소 크기를 설정하였다. 먼저 OLED의 안정적인 구동을 위해 포화영역에서 동작

시키기 위한 구동 OTFT의 드레인 전압을 -24 V 이상으로 인가하여야 하고, W/L은 15로 개구율(30%)과 이동도($> 0.3 \text{ cm}^2/\text{V} \cdot \text{sec}$)를 적당히 고려하여 설계하였다. 저장 캐패시터는 누설전류($< 10^{-11}$)를 고려하여 20 pF로 설계하였으며, 액세스 시간 520 μsec 동안 충전 전압의 98.6%를 충전하는 것을 확인하였다. 그리고 스위칭 OTFT의 W/L을 이동도($> 0.5 \text{ cm}^2/\text{V} \cdot \text{sec}$)와 충전 시간(520 μsec)를 고려하여 10으로 설계하였다. 그리고 설계된 화소 회로를 HSPICE 시뮬레이션을 통해 그 전기적 특성을 분석하였다. 시뮬레이션 결과 OTFT 기반의 AMOLED 구현 가능성을 확인하였다.

참 고 문 헌

- [1] Mutsumi Kimura, Ichio Yudasaka, Sadao Kanbe, "Low-Temperature PolySilicon Thin Film Transistor Driving with Integrated Driver for High-Resolution Light Emitting Polymer Display", *IEEE Transaction on Electron Devices*, Vol. 46, no. 12, pp. 2282, Dec., 1999.
- [2] Arokia Nathan, Anli Kumar, Kapil Sakariya, etc, "Amorphous Silicon Back-Plane Electronics for OLED Displays," *IEEE Journal of Selected Topics in Quantum Electronics*, Vol. 10, no. 1, pp.58-69, Jan, 2004.
- [3] Takashi Chuman, Satoru Ohta, Satoshi Miyaguchi, Hideo Satoh, etc, "Active Matrix Organic Light Emitting Diode Panel using Organic Thin-Film Transistors", *SID 04 Digest*, pp. 45, 2004.
- [4] T. W. Kelley, D. V. Muires, P. F. Baude, T. P. Smith, T. D. Jones, "High Performance Organic Thin Film Transistors," in Proc. 2003 MRS Spring Meeting, pp. 226. San Francisco, U.S.A., April 2003.
- [5] Masatoshi Kitamura, Tadahiro Imada and yasuhiko Arakawa, "Organic Transistor Circuits for Application to Organic Light-Emitting-diode Displays", *Jpn. J. Appl. Phys.*, Vol. 42, pp. 2483-2487, 2003.
- [6] HU Yuan-Chuan, DONG Gui-Fang, WANG Li-Duo, etc., "Organic Light-Emitting-Diodes Driven by Organic Transistors", *CHIN. PHYS. LETT.*, Vol. 21, no. 4, pp. 723-725, 2003.
- [7] Lisong Zhou, Sungkyu Park, Bo Bai, Jie Sun, Sheng-Chu Wu, Thomas N. Jackson, Shelby Nelson, Diane Freeman, and Yongtaek Hong, "Pentacene TFT Driven AM OLED Displays", *IEEE ELECTRON DEVICE LETTERS*, 2005.

- [8] M. Kitamura, T. Imada and Y. Arakawa, "Organic Light-Emitting Diodes Driven by Pentacene-based Thin-Film Transistors", *APPLIED PHYSICS LETTERS*, Vol. 83, no. 16, pp. 3410-3412, 2003.
- [9] 최기범, 류기성, 정 현, 송정근, "펜타센 TFT와 유기 LED로 구성된 픽셀 어레이 제작", *대한전자공학회논문지*, 제 42 권 SD편 12호, 13-18쪽, 2005년
- [10] Reiji Hattori, Tsutomu Tsukamizu, Ryusuke Tsuchiya, Kazunori Miyake, Yi He, *IEICE TRANS. ELECTRON*, Vol. E83-C, no.5 May, 2000.

 저 자 소 개



류 기 성(학생회원)
 2003년 동아대학교 전자공학과
 학사 졸업.
 2005년 동아대학교 전자공학과
 석사 졸업.
 2005년~현재 동아대학교 전자공
 학과 박사과정.

<주관심분야 : OTFT, AMOLED, 반도체, 플렉서
 블 디스플레이>

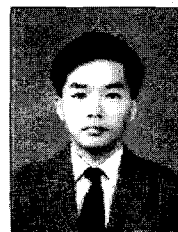


최 기 범(학생회원)
 2004년 동아대학교 전자공학과
 학사 졸업.
 2005년~현재 동아대학교 전자공
 학과 석사과정.
 <주관심분야 : OTFT, OLED, 반
 도체>



이 명 원(학생회원)
 2002년 동아대학교 전자공학과
 학사 졸업.
 2004년 동아대학교 전자공학과
 석사 졸업.
 2005년~현재 동아대학교 전자공
 학과 박사과정.

<주관심분야 : OTFT, AMOLED>



송 정 근(정회원)
 1980년 서울대학교 전자공학과
 학사 졸업.
 1984년 서울대학교 전자공학과
 석사 졸업
 1992년 University of Cincinnati
 Electrical and Eng.
 공학 박사

1992년~현재 동아대학교 전자공학과 교수
 <주관심분야 : 나노유기소자, 분자전자소자,
 Flexible Electronics, Flexible Display>