

PDP용 반파 공진형 멀티출력 하프브리지 컨버터의 다중 공진특성에 관한 연구

論 文
55B-6-5

A Study on the Multi-resonant characteristics of Half-wave Resonant Type Multi-output ZVS HB Converter for the Plasma Display Panel

李 在 三^{*} · 孫 虎 仁^{*}
(Jae-In Lee · Ho-In Son)

Abstract - In recent years, having the advantages of being small, low in cost and high in efficiency, Half-wave resonant type, (having only one output diode), is used in ZVS Half-Bridge DC/DC converter. This paper presents the operation mode by multi-resonant factors in the Half-wave type multi-resonant converter with direct Buck chopper circuit operated in discontinuous current mode. To study the characteristics of a multi-resonant operation in steady-state, the characteristic impedances in each mode and safe operation-region(S.O.R) are reported. Computer simulation and experimental data are also given to verify the theoretical results.

Key Words : Soft Switching, Half-Wave, Multi Resonant, ZVS, Half-Bridge Converter, Direct Chopper

1. 서 론

최근 PDP는 다른 디스플레이 소자들에 비해, 우수한 화질, 넓은 시야각 및 대화면화의 용이성, 박형, 무게 등의 장점을 가지고 있다. PDP TV는 영상을 표시하는 PDP패널, 영상을 처리하는 디지털 영상 보드, PDP패널을 구동하는 X, Y 드라이버 및 PDP의 구동에 필요한 모든 전원을 공급하는 PDP 전력 모듈로 구성된다. 최근 PDP의 구동에 필요한 전원 장치의 고용량, 고효율, 소형화 추세에 따른 고 주파수(high frequency) ZVS DC/DC 컨버터들이 제안 되고 있다.[1-5] 이 중 ZVS HB(Half Bridge) 컨버터는 가격 절감, 간단한 제어, 스위칭 스트레스 감소 등 많은 장점들을 가지고 있다. 이 방식은 주 스위치(FET)에 내장된 역방향 다이오드(body diode)가 턴 온(turn-on) 된 상태에서 주 스위치를 턴 온 시킴으로서 영전압 스위칭이 가능하며, 스위칭 주파수가 증가 될수록 야기되는 주 스위칭 소자의 스위칭 손실(switching loss)을 억제하는 장점을 갖게 되며, 출력 다이오드의 턴 오프(turn-off)시 발생하는 역 전류가 현저히 감소되어 소프트 스위칭이 가능하다.[1] 또한, 가격 절감, 효율 증대, 노이즈 저감 등을 위해서, 출력 단 정류 다이오드를 하나만 사용하는 반파 공진형 컨버터가 응용되고 있다.[2]

그러나 이러한 기존 ZVS HB 컨버터들은 멀티 출력으로 사용할 경우 주 출력부의 부하전류 증가 시 야기되는 보조 출력부의 전압 상승 문제(Cross regulation)를 가지고 있다.

본 논문에서는 PDP 구동 전원장치에 적합한, 개선된 백-

초퍼(Buck-Chopper) 회로를 보조 출력으로 하여 크로스 레귤레이션(Cross-regulation) 문제가 해결될 수 있는 새로운 반파 공진형 멀티출력 HB 컨버터를 제안 하였다.[3-5] 제안된 멀티 출력 HB 컨버터의 정상상태(steady-state) 다중 공진(multi-resonant) 특성 해석을 위해, 컨버터 회로 시뮬레이션을 통한 각 동작 모드 별, 변압기 1차 측 공진 인덕터(L_r) 전류 및 공진 커패시터(C_r) 양단 전압 식을 유도하였으며, 모드 별 특성 임피던스(characteristic impedance)를 고찰하였다. 또한 메인 출력전류(I_{om}) 및 보조 출력전류(I_{os})의 증감에 관계없이, 순환 자화 전류(magnetizing current)가 존재하기 위한 안정된 공진 동작 영역(S,O,R : safe operation region)을 제시하였다.

2. 반파 공진형 단일 출력 ZVS HB 컨버터의 동작특성

멀티 출력 반파 공진형 HB 컨버터의 동작 고찰을 위하여, 우선 단일 출력 컨버터의 동작내역을 확인하고자 한다.

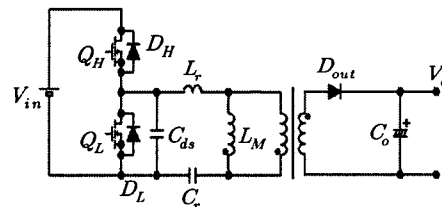


그림 1 단일 출력 반파 공진형 하프브리지 회로

Fig. 1 Half-wave type ZVS Half-Bridge resonant converter

단일 출력 반파 공진형 HB 회로를 그림 1에 도시하였다, 여기서, C_{ds} 는 주 스위치(Q_L)의 내부 기생 커패시턴스 및 외부 커패시턴스의 등가 병렬 커패시턴스를 나타낸다. 그림

* 교신저자, 正會員 : LG 이노텍(주) 선임연구원

E-mail : jsleer@lginnotek.com

* 正會員 : LG 이노텍(주) 주임연구원

接受日字 : 2006年 2月 6日

最終完了 : 2006年 4月 24日

2와 그림 3은 스위칭 한주기 동안 주요 소자의 전류 및 전압 시뮬레이션 파형, 각 모드별 동작을 나타내고 있다. 또한 각 모드별 공진 인자는 표 1과 같다.

2.1 모드 I : $t_0 \leq t \leq t_1$

주 스위치(Q_H) 또는 내부 병렬 다이오드(D_H)가 턴 온 되어, 트랜스포머의 누설 인덕턴스(L_r) 및 자화 인덕턴스(L_M), 공진 커패시터(C_r)에 의한 공진 전류가 1차 측 회로에서 환류 되는 구간이다. 기생 커패시턴스(C_{ds})의 전압이 입력전압(V_{in})으로 충전되어, 주 스위치의 내부 다이오드(D_H)를 턴 온 시키는 순간부터 [모드 I] 이 개시한다고 가정하였다. 다이오드(D_H)를 통해 입력 측으로 환류 된 공진전류는 주 스위치(Q_H)가 턴 온 된 이후, 다시 트랜스포머 측으로 인가 된다. 내부 다이오드(D_H)가 턴 온 상태에서, 주스위치(Q_H)가 턴 온 됨으로, 영전압 스위칭(ZVS)이 가능하다.

2.2 모드 II : $t_1 \leq t \leq t_2$

주 스위치(Q_H)가 턴 오프 되어, 입력전압(V_{in})으로 충전 되어 있는 기생 커패시턴스(C_{ds})가 트랜스포머의 누설 인덕턴스(L_r) 및 자화 인덕턴스(L_M), 공진 커패시터(C_r)를 통해 방전하는 구간이다.

2.3 모드 III : $t_2 \leq t \leq t_3$

기생 커패시턴스(C_{ds})가 방전한 후, 트랜스포머 내 자화 인덕턴스(L_M), 누설 인덕턴스(L_r), 공진 커패시터(C_r) 및 주 스위치 병렬 다이오드(D_L)를 통해 순환 공진되는 구간이다.

2.4 모드 IV : $t_3 \leq t \leq t_4$

트랜스포머 내 자화 인덕턴스(L_M)의 역 기전력에 의해 주 스위치 병렬 다이오드(D_L)가 턴 온 되어, 누설 인덕턴스(L_r) 및 자화 인덕턴스(L_M), 공진 커패시터(C_r)를 통해 전류 공진하는 구간이다. 내부 다이오드(D_L)가 턴 온 상태에서, 주스위치(Q_L)가 턴 온 됨으로, 영전압 스위칭이 가능하며, 이 구간동안 출력 환류 다이오드(D_{out})를 턴 온 되어, 2차 측으로 에너지가 전달된다. 출력 다이오드(D_{out})에 인가되는 전류는 1차 측 공진전류 파형에 의존하며, 이상적 트랜스포머(ideal transformer)의 1차 측 권선에 유입되는 전류가 위상 반전되는 영 지점에서 출력 다이오드(D_{out})가 턴 오프 됨으로, 영전류 스위칭(ZCS)에 의한 소프트 스위칭 특성을 보인다.

2.5 모드 V : $t_4 \leq t \leq t_5$

출력 환류 다이오드(D_{out})가 턴 오프 된 후, 주 스위치(Q_L) 및 누설 인덕턴스(L_r), 자화 인덕턴스(L_M), 공진 커패시터(C_r)를 통해 1차 측 전류가 환류 되는 구간이다.

2.5 모드 VI : $t_5 \leq t \leq t_6$

주스위치(Q_L)가 턴 오프 되는 구간으로서, 턴 오프 시, 누설 인덕턴스(L_r), 자화 인덕턴스(L_M), 공진 커패시터(C_r)를 통해 기생 커패시턴스(C_{ds})가 입력전압 (V_{in})으로 충전 되며, 이후 [모드 I] 구간에서 주기 반복된다.

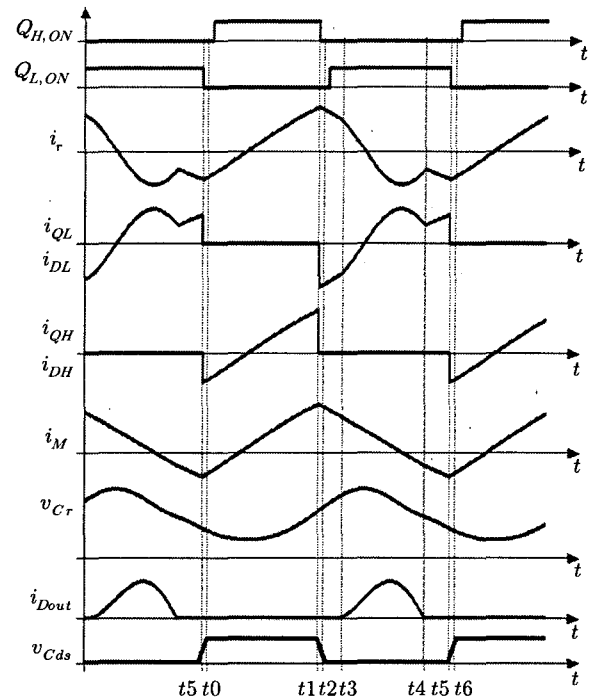


그림 2 단일 출력 반파 공진형의 동작 시뮬레이션 파형
Fig. 2 Theoretical waveforms of the Half-wave type

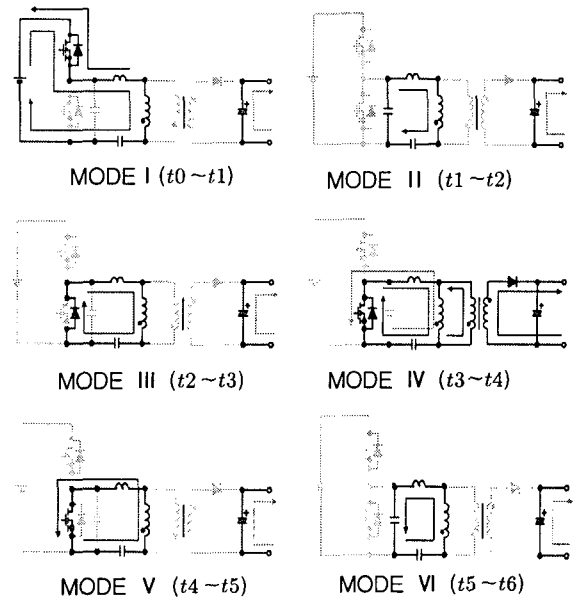


그림 3 단일 출력 반파 공진형 회로의 모드별 전류 동작
Fig. 3 Operation mode of the Half-wave type

표 1 단일 출력에서의 모드별 공진 인자

Table 1 Resonant factor in the operation mode

모드	공진 인자
모드 I	L_r, L_M, C_r
모드 II	L_r, L_M, C_r, C_{ds}
모드 III, IV, V	L_r, L_M, C_r
모드 VI	L_r, L_M, C_r, C_{ds}

3. 벡-초퍼 회로를 갖는 반파 공진형 멀티 출력 ZVS HB 컨버터의 동작특성

3.1 벡-초퍼(Buck chopper) 회로 동작 개요

단일 출력 반파 공진형 HB 컨버터 회로에서, 보조 출력부 벡-초퍼(Buck chopper) 회로를 추가한 멀티 출력 하프브리지 컨버터 회로를 그림 4에 도시하였다.

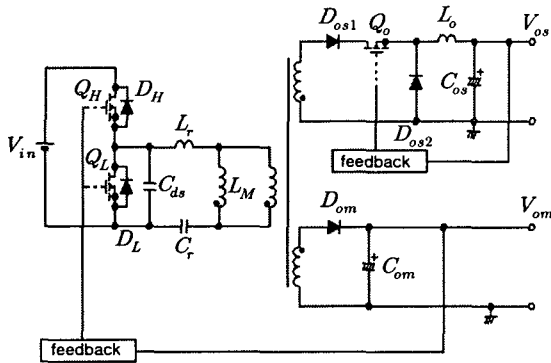


그림 4 제안된 멀티 출력 반파 공진형 하프브리지 회로
Fig. 4 The proposed Half-wave type ZVS HB multi-output converter

1차 측 주 스위치 Q_H 도통 구간에서는 보조 출력부의 정류다이오드(D_{os1})가 도통되어, 변압기 에너지가 보조 출력부(V_{os})로 전달되며, 주 스위치 Q_L 도통 구간에서는 변압기 에너지가 메인 출력부(V_{om})로 전달된다.

주 출력부(V_{om})의 부하전류 증가 시 야기되는 보조 출력부(V_{os})의 전압 상승 문제(cross regulation)를 보완하기 위하여 별도의 내부 제어루프를 갖는 벡-초퍼 회로의 기본적 동작 원리를 그림 5에 나타내었다.

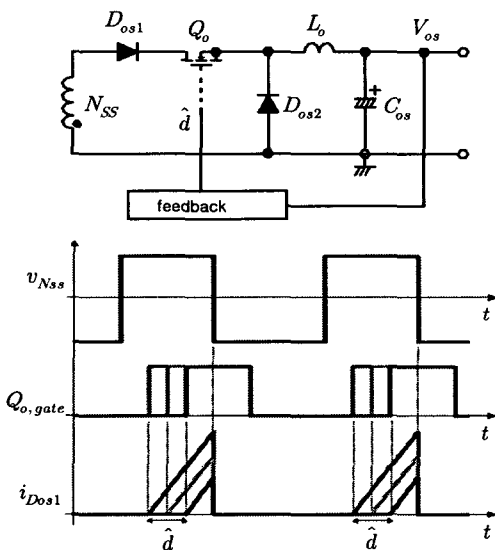


그림 5 벡-초퍼 회로의 동작 원리
Fig. 5 basic operation of the Buck-chopper circuit

불연속 전류모드(DCM:discontinuous current mode) 특성

을 갖는 벡-초퍼 회로의 출력 정전압(regulation) 제어를 위하여, 일반적인 벡(Buck) 컨버터의 제어 방식과는 상이한, 벡 스위치(Q_o) 도통시간의 턴 온(turn on) 지점에서 미소제어(\hat{d}) 값을 보여준다. 또한 벡 스위치(Q_o) 전류 오프(off)는 내부 제어 전압과 관계없이, 1차 측 주 스위치(Q_H)가 턴 오프 되어 메인 변압기 2차 측 권선(N_{ss})의 전압 반전에 따른 정류 다이오드(D_{os1})의 턴 오프에 의해 이루어진다.

벡-초퍼(Buck chopper) 회로를 갖는 멀티 출력 반파 공진형 하프브리지 컨버터 회로의 동작 모드별 시뮬레이션 파형은 그림 6에 도시하였다

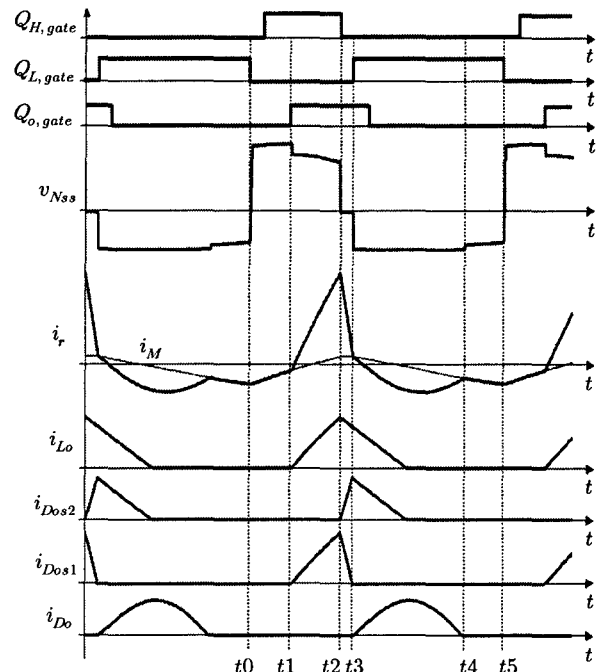


그림 6 벡-초퍼를 갖는 반파 공진형 하프브리지 회로의 이론적 시뮬레이션 동작 파형

Fig. 6 Theoretical simulated waveforms of the Half-wave type with direct buck chopper circuit

제안된 벡-초퍼 회로에서는 정류 다이오드(D_{os1}) 후단에, 기존에 일반적으로 사용되던 정류 커패시터가 없으며, 이에 따른 벡-초퍼 회로의 장점은 다음으로 요약할 수 있다.

- 1) 부품 수 감소로 인한 원가 절감.
- 2) DCM 설계로 인한 스위칭 소자의 soft-switching 구현
- 3) 트랜스포머 2차 측 누설 인덕턴스를 이용하여, 출력단 인덕터 L_o 삭제 가능.
- 4) 1차 측 스위치에 동기 되어 턴 오프 됨으로, 벡 초퍼 스위치의 부하에 따른 동작주파수, 듀티 비 변동이 적으며, 따라서 멀티 출력 컨버터 회로 설계가 용이함.

3.2 모드별 특성 임피던스

각 모드별 등가회로를 통한 1차 측 공진 인덕터(L_r) 전류($i_r(t)$) 및 공진 커패시터(C_r) 전압($v_c(t)$)을 유도하면 다음과 같다. (단, 기생 커패시턴스(C_{ds})의 충전, 방전 시간 및 각 스위치(Q_H, Q_L, Q_o)의 도통 저항 손실분은 무시하였다.)

3.2.1 모드 I : $t_0 \leq t \leq t_1$

동작 모드 I 은 1차 측 주 스위치(Q_H)의 내부 다이오드 (D_H)가 도통되는 순간(t_0)부터 보조출력 부 백-초퍼 회로의 스위치(Q_0) 도통 개시(t_1) 전의 구간을 나타낸다.

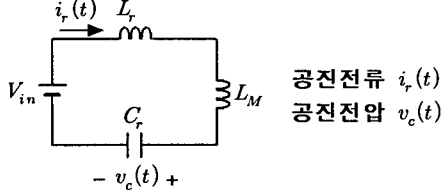


그림 7 모드 I에서의 1차 측 등가회로
Fig. 7 Equivalent circuit in Mode I

그림 7의 등가회로로부터, 상태 미분방정식을 구한다.

$$(L_r + L_M) \frac{di_r(t)}{dt} = V_{in} - v_c(t) \quad (1)$$

$$C_r \frac{dv_c(t)}{dt} = i_r(t) \quad (2)$$

1차 측 공진 인덕터(L_r) 유입 전류($i_r(t)$) 및 공진 커패시터(C_r) 전압($v_c(t)$)의 초기 조건을 식 (3)과 같이 정의한다.

$$i_r(t_0) = I_{L0}, v_c(t_0) = V_{C0} \quad (3)$$

정의된 초기조건을 이용하여, 수식(1)(2)로부터 다음의 공진 전류($i_r(t)$), 전압 식($v_c(t)$)을 유도할 수 있다.

$$i_r(t) = I_{L0} \cos \omega_t t + \frac{(V_{in} - V_{C0})}{Z_t} \sin \omega_t t \quad (4)$$

$$v_c(t) = V_{in} - (V_{in} - V_{C0}) \cos \omega_t t + Z_t I_{L0} \sin \omega_t t \quad (5)$$

$$i_r(t_1) = I_{L1}, v_c(t_1) = V_{C1} \quad (6)$$

여기서, $L_t = L_r + L_M$, $\omega_t = \frac{1}{\sqrt{L_t C_r}}$, $Z_t = \sqrt{\frac{L_t}{C_r}}$

3.2.2 모드 II : $t_1 \leq t \leq t_2$

동작 모드 II는 1차 측 주 스위치(Q_H)가 도통된 상태에서, 보조출력 부 스위치(Q_0) 도통 개시(t_1)하여, 권선 비 n_s ($n_s = N_p/N_{ss}$)를 갖는 변압기의 에너지가 보조 출력부로 전달되는 구간이며, 1차 측 주 스위치(Q_H)가 턴 오프(turn off) 되어, 메인 변압기의 2차 측 보조 권선(N_{ss}) 전압이 반전(t_2) 되기까지 구간 지속된다. 동작 모드 II에서의 등가회로는 그림 8에 도시하였다. 여기서, V_{fs} 및 V_{os} 는 다이오드 순방향 전압강하 및 보조출력 전압 치를 나타낸다.

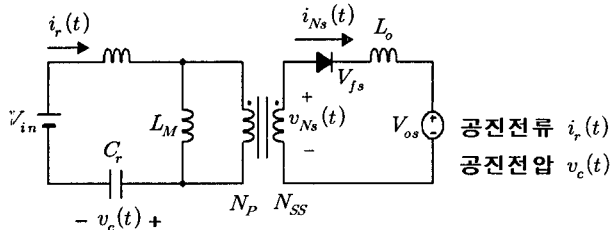


그림 8 모드 II에서의 등가회로
Fig. 8 Equivalent circuit in Mode II

$$C_r \frac{dv_c(t)}{dt} = i_r(t) \quad (7)$$

$$L_r \frac{di_r(t)}{dt} = V_{in} - v_c(t) - n_s v_{Ns}(t) \quad (8)$$

$$n_s v_{Ns}(t) = L_M \frac{di_r(t)}{dt} - \left(\frac{L_M}{n_s}\right) \frac{di_{Ns}(t)}{dt} \quad (9)$$

$$L_o \frac{di_{Ns}(t)}{dt} = v_{Ns}(t) - (V_{os} + V_{fs}) \quad (10)$$

그림 8의 등가회로로부터 상태 방정식을 식(7)~(10)과 같이 구한 후, 식(11)~(14)와 같이 미분방정식의 라플라스 변환(Laplace Transform) 식을 얻는다.

$$I_r(s) - sC_r V_c(s) = -C_r V_{C1} \quad (11)$$

$$sL_r I_r(s) + V_c(s) + n_s V_{Ns}(s) = L_r I_{L1} + \frac{V_{in}}{s} \quad (12)$$

$$sL_M I_r(s) - \frac{sL_M}{n_s} I_{Ns}(s) - n_s V_{Ns}(s) = L_M I_{L1} \quad (13)$$

$$sL_o I_{Ns}(s) - V_{Ns}(s) = -\frac{V_{os} + V_{fs}}{s} \quad (14)$$

라플라스 변환 된 1차 연립 상태 미분방정식에서, 식 (15)와 같이 첨가행렬(augmented matrix) 식을 구성한 후, 가우스-조르당 소거법(Gauss-Jordan elimination)을 이용하여, 식 (16)의 공진 인덕터 전류($I_r(s)$) 및 커패시터 양단 전압($V_c(s)$) 식을 유도한다.

$$\begin{vmatrix} 1 & -sC_r & 0 & 0 & -C_r V_{C1} \\ sL_r & 1 & 0 & n_s & L_r I_{L1} \\ sL_M & 0 & -sL_M/n_s & -n_s & L_M I_{L1} \\ 0 & 0 & sL_o & -1 & -(V_{os} + V_{fs})/s \end{vmatrix} \quad (15)$$

$$I_r(s) = \frac{A_{12}A_{25} - A_{15}A_{22}}{A_{12}A_{21} - A_{11}A_{22}}, V_c(s) = \frac{A_{15}A_{21} - A_{11}A_{25}}{A_{12}A_{21} - A_{11}A_{22}} \quad (16)$$

여기서, 행렬 각 원소(element)는 다음과 같다.

$$A_{21} = 1, A_{22} = -sC_r, A_{25} = -C_r V_{C1}$$

$$A_{11} = sn_s L_r (L_e + n_s L_o), A_{12} = n_s L_e$$

$$A_{15} = \frac{n_s}{s} [V_{in} L_e - L_M (V_{os} + V_{fs})] + n_s I_{L1} (L_r L_e + n_s L_o L_M)$$

실효 인덕턴스(effective inductance) $L_e = L_M \frac{N_{ss}}{N_p} + \frac{N_p}{N_{ss}} L_o$

식 (16)을 라플라스 역변환(Reverse Laplace Transform)하면, 공진 전류($i_r(t)$), 전압 식($v_c(t)$)을 유도할 수 있다.

$$i_r(t) = I_{L1} \cos \omega_e t + \frac{V_c}{Z_e} \sin \omega_e t \quad (17)$$

$$v_c(t) = (V_e + V_{C1}) - V_e \cos \omega_e t + I_{L1} Z_e \sin \omega_e t \quad (18)$$

$$i_r(t_2) = I_{L2}, v_c(t_2) = V_{C2} \quad (19)$$

여기서, $V_e = V_{in} - V_{C0} - (V_{os} + V_{fs}) \frac{L_M}{L_e}$

$$k_e = \sqrt{1 + n_s \frac{L_M L_o}{L_e L_r}}, \omega_e = \frac{1}{k_e \sqrt{L_r C_r}}, Z_e = k_e \sqrt{\frac{L_r}{C_r}}$$

3.2.3 모드 III : $t_2 \leq t \leq t_3$

동작 모드 III는 1차 측 주 스위치(Q_H)가 턴 오프(turn

off) 된 후, 메인 변압기의 2차 측 보조 권선(N_{SS}) 전압이 반전(t_2) 되어 2차 측 전류(i_{N_s})가 영 지점으로 감소(t_3)되는 구간을 나타낸다. 백-초퍼 출력 단 인덕터(L_o)에 유기된 역기전력에 의해 환류(free-wheeling) 다이오드(D_{os2})가 동시에 도통 됨으로, 보조 권선(N_{SS}) 전압은 영이 된다. 또한, 1차 측 기생 커패시턴스(C_{ds})가 모두 방전된 후, 트랜스포머 내 자화 인덕턴스(L_M)의 역기전력에 의해 주 스위치 병렬 다이오드(D_L)가 턴온 되며, 이후 주 스위치 Q_L 이 도통된다.

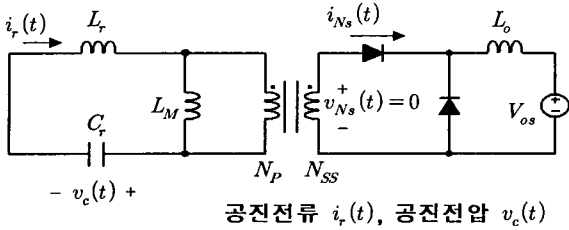


그림 9 모드 III에서의 등가회로
Fig. 9 Equivalent circuit in Mode III

그림 9의 동작 모드 III 등가회로로부터 상태 미분방정식을 구한다.

$$L_r \frac{di_r(t)}{dt} = -v_c(t) \quad (20)$$

$$C_r \frac{dv_c(t)}{dt} = i_r(t) \quad (21)$$

수식(20),(21)으로부터 다음의 공진 전류($i_r(t)$), 전압 식($v_c(t)$)을 유도할 수 있다.

$$i_r(t) = I_{L2} \cos \omega_r t - \frac{V_{C2}}{Z_r} \sin \omega_r t \quad (22)$$

$$v_c(t) = V_{C2} \cos \omega_r t + Z_r I_{L2} \sin \omega_r t \quad (23)$$

$$i_r(t_3) = I_{L3}, v_c(t_3) = V_{C3} \quad (24)$$

여기서, $\omega_r = \frac{1}{\sqrt{L_r C_r}}, Z_r = \sqrt{\frac{L_r}{C_r}}$

3.2.4 모드 IV : $t_3 \leq t \leq t_4$

동작 모드 III 구간에서 백-초퍼 입력 전류(i_{N_s})가 영 지점으로 감소(t_3)된 후, 메인 출력 다이오드(D_{om})가 도통되면, 권선 비 n_m ($n_m = N_p/N_{SM}$)을 갖는 변압기의 에너지가 메인 출력부(V_{om})로 전달되며, 동작 모드 IV는 메인 출력 다이오드(D_{om})의 턴 오프 시까지 구간 지속된다. 그림 10에 도시된 등가회로에서 V_{jm} 및 V_{om} 는 다이오드 순방향 전압강하 및 메인 출력 전압 치를 나타낸다.

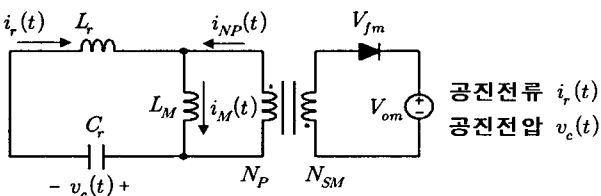


그림 10 모드 IV에서의 등가회로
Fig. 10 Equivalent circuit in Mode IV

동작 모드 IV 등가회로로부터 상태 미분방정식을 구한다.

$$i_M(t) = -\frac{n_m(V_{om} + V_{jm})}{L_M} t + I_{L3} \quad (25)$$

$$L_r \frac{di_r(t)}{dt} = -v_c(t) + n_m(V_{om} + V_{jm}) \quad (26)$$

$$i_r(t) = i_M(t) - i_{NP}(t) = C_r \frac{dv_{Cr}(t)}{dt} \quad (27)$$

수식 (25),(26),(27)의 1차 연립 상태 미분방정식으로부터 다음의 공진 전류($i_r(t)$), 전압 식($v_c(t)$)을 유도할 수 있다.

$$i_r(t) = I_{L3} \cos \omega_r t + \left[\frac{n_m(V_{om} + V_{jm}) - V_{C3}}{Z_r} \right] \sin \omega_r t \quad (28)$$

$$v_c(t) = n_m(V_{om} + V_{jm}) \quad (29)$$

$$- [n_m(V_{os} + V_{jm}) - V_{C3}] \cos \omega_r t + Z_r I_{L3} \sin \omega_r t$$

$$i_r(t_4) = I_{L4}, v_c(t_4) = V_{C4} \quad (30)$$

여기서, $\omega_r = \frac{1}{\sqrt{L_r C_r}}, Z_r = \sqrt{\frac{L_r}{C_r}}$

3.2.5 모드 V : $t_4 \leq t \leq t_5$

메인출력 다이오드(D_{om})의 도통구간이 완료(t_4)된 후, 1차 측 주 스위치(Q_L)를 통해 내부 순환 공진되는 구간이다. 주 스위치(Q_L) 턴 오프 시, 기생 커패시턴스(C_{ds})가 입력전압(V_{in})으로 충전(t_0) 되면, 이후 [모드 I] 구간에서 주기 반복된다.

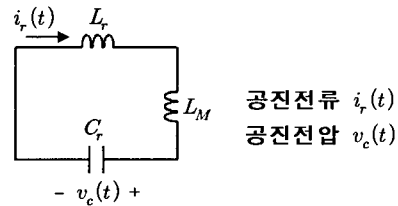


그림 11 모드 V에서의 1차 측 등가회로
Fig. 11 Equivalent circuit in Mode V

그림 11의 동작 모드 V 등가회로로부터 상태 미분방정식을 구한다.

$$(L_r + L_M) \frac{di_r(t)}{dt} = -v_c(t) \quad (31)$$

$$C_r \frac{dv_c(t)}{dt} = i_r(t) \quad (32)$$

수식(31),(32)로부터 다음의 공진 전류($i_r(t)$), 전압 식($v_c(t)$)을 유도할 수 있다.

$$i_r(t) = I_{L4} \cos \omega_t t - \frac{V_{C4}}{Z_t} \sin \omega_t t \quad (33)$$

$$v_c(t) = V_{C4} \cos \omega_t t + Z_t I_{L4} \sin \omega_t t \quad (34)$$

$$i_r(t_5) = I_{L5}, v_c(t_5) = V_{C5} \quad (35)$$

여기서, $L_t = L_r + L_M, \omega_t = \frac{1}{\sqrt{L_t C_r}}, Z_t = \sqrt{\frac{L_t}{C_r}}$

상기에서 유도된, 각 모드별 특성 임피던스를 표2에 정리하였다.

표 2 벽-초퍼를 갖는 반파 공진형 컨버터의 모드별 특성 임피던스

Table 2 characteristic impedances in the operation mode of Half-wave type ZVS converter with Buck chopper circuit

모드	특성 임피던스
모드 I	$Z_i = \sqrt{\frac{L_r}{C_r}}$
모드 II	$Z_e = k_e \sqrt{\frac{L_r}{C_r}}$
모드 III	$Z_r = \sqrt{\frac{L_r}{C_r}}$
모드 IV	$Z_r = \sqrt{\frac{L_r}{C_r}}$
모드 V	$Z_i = \sqrt{\frac{L_r}{C_r}}$

3.3 트랜스포머 메인 출력 전류 특성

동작 모드 IV 구간에서 트랜스포머 1차 측 전류의 이상적 파형을 그림 12에 도시하였다. 여기서 전류 $i_{NP}(t)$ 는 메인 출력 부(V_{om})로 전달되는 이상적인 트랜스포머의 1차 측 유입전류를 의미한다.

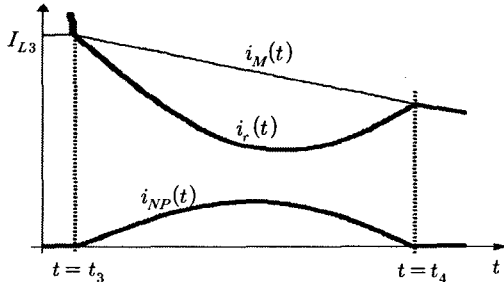


그림 12 모드 IV에서의 1차 측 트랜스포머 내부 이상적 시뮬레이션 전류 파형

Fig. 12 ideal transformer current waveforms in Mode IV

수식 (25),(26),(27)의 1차 연립 상태 미분방정식을 라플라스 변환(Laplace Transform)한 후 정리하면, 전류 $i_{NP}(t)$ 에 대한 라플라스 변환 식은 다음과 같다.

$$I_{NP}(s) = \frac{\beta_1}{s^2 + \omega_r^2} + \frac{\gamma_1 + \delta_1}{s^2[s^2 + \omega_r^2]} \quad (36)$$

여기서, $\gamma_1 = \frac{I_{L3}}{L_r C_r}$, $\delta_1 = \frac{m_1}{L_r C_r}$, $m_1 = -\frac{n_m(V_{om} + V_{fm})}{L_M}$

$$\beta_1 = \frac{V_{C3} - n_m(V_{om} + V_{fm})}{L_r} - \frac{n_m(V_{om} + V_{fm})}{L_M}$$

식(36)을 라플라스 역변환(Reverse Laplace Transform)하여 이상적인 트랜스포머의 1차 측 유입전류($i_{NP}(t)$)를 식(37)과 같이 얻을 수 있다.

$$i_{NP}(t) = I_{L3} + m_1 t + \left[\frac{\beta_1 - m_1}{\omega_r} \sin \omega_r t - I_{L3} \cos \omega_r t \right] \quad (37)$$

식 (37)은, 특정 기술기의 자화전류(magnetizing current)가 존재하는 동작모드 구간에서는 이상적인 트랜스포머의 1

차 측 유입전류($i_{NP}(t)$) 내에, 공진 파형과는 상이한 일차 함수($m_1 t$) 성분이 존재함을 보여준다. 또한 동일 구간, 2차 측 전류의 공진 파형 또한 변압기 권선 비에 비례하여 트랜스포머의 1차 측 유입전류($i_{NP}(t)$)와 동일한 전류 특성을 갖는 것을 알 수 있다.

동작 모드 IV 구간에서 이상적인 트랜스포머 1차 측 유입 전류 $i_{NP}(t)$ 가 존재하기 위한 메인 출력 다이오드(D_{om}) 턴 온 초기 경계조건은 식 (38)과 같다.

$$\frac{di_{NP}(0)}{dt} = \beta_1 > 0 \quad (38)$$

3.4 벽-초퍼 회로의 입출력 전압비

동작모드 II 구간에서 구해진 라플라스 변환 식 (11),(12), (13),(14)으로부터 벽-초퍼 회로 입력전류 식 $I_{Ns}(s)$ 를 구한 후, 라플라스 역 변환하여 $i_{Ns}(t)$ 를 구하면 다음과 같다

$$i_{Ns}(t) = k_0 + k_1 t + (I_{cn} \cos \omega_e t + I_{sn} \sin \omega_e t) \quad (39)$$

여기서, $k_0 = -\frac{L_M}{L_e} I_{L1}$, $k_1 = -\frac{n_s(V_{os} + V_{fs})}{L_e}$, $I_{cn} = \frac{L_M}{L_e} I_{L1}$

$$I_{sn} = \frac{L_M}{R_e L_e} [V_{in} - V_{c1} - n_s(V_{os} + V_{fs}) + n_s^2(V_{os} + V_{fs}) \frac{L_o}{L_e}]$$

또한, 입력전류 식(39) 및 상대방정식 수식 (10)으로부터, 입력 전압 식 $v_{Ns}(t)$ 를 얻을 수 있다.

$$v_{Ns}(t) = (L_o k_1 + V_{fs} + V_{os}) + \omega_e L_o (I_{sn} \cos \omega_e t - I_{cn} \sin \omega_e t) \quad (40)$$

불연속 전류모드(DCM : discontinuous current mode)로 동작하는 벽-초퍼 회로의 인덕터(L_o) 전류-전압 파형을 그림 13에 도시하였다. V_{fs} , V_d 는 입력 다이오드 및 환류 다이오드(Free-wheeling diode)의 순방향 전압 차이이며, D_1 , D_2 는 한주기(T_s)의 인덕터 전류 상승, 하강기간 비율을 나타낸다.

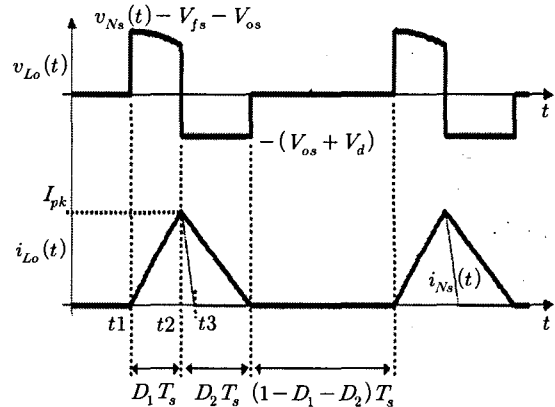


그림 13 벽-초퍼 인덕터의 전류-전압 시뮬레이션 파형

Fig. 13 ideal voltage-current waveforms in buck-chopper inductor

벽-초퍼 회로 입력전류 수식 (39) 및 보조 출력전류(I_{os}) 근사식으로부터, 인덕터 최대 전류치(I_{pk})는 다음과 같다.

$$I_{pk} = k_0 + k_1 D_1 T_s + I_{cn} \cos(\omega_e D_1 T_s) + I_{sn} \sin(\omega_e D_1 T_s) \quad (41)$$

$$\cong \frac{2I_{os}}{D_1 + D_2}$$

동작모드 II 구간에서, 입력 $v_{Ns}(t)$ 의 평균 전압 치를 V_a 라 하면, 수식 (41) 및 인덕터 전압-평형조건(volt-second balance) 으로부터, 인덕터 전류 상승, 하강기간 비율(D_1, D_2)을 수식 (42)과 같이 유도할 수 있다

$$D_1 = \frac{L_o}{(V_a - V_{fs} - V_{os})T_s} I_{pk}, \quad D_2 = \frac{L_o}{(V_{os} + V_d)T_s} I_{pk} \quad (42)$$

수식 (41),(42)로부터 벅-초퍼 회로의 입출력 전압 비 ($M = \frac{V_{os}}{V_a}$)를 구하면 다음과 같다.

$$M \cong \frac{D_1}{D_1 + D_2} \cdot \frac{2L_o I_{os} - T_s V_d (D_1 + D_2) D_2}{2L_o I_{os} + T_s (V_{fs} - V_d) D_1 D_2} \quad (43)$$

수식 (42)의 인덕터 전류 상승, 하강기간 비율(D_1, D_2)은 보조 출력 전류(I_{os})의 증감에 의해 미소 변화 됨을 보여준다. 따라서, 입출력 전압 식 (43)으로부터, 보조 출력 부 벅-초퍼 회로는 주 출력부(V_{om})의 부하전류 증감에 관계없이, 보조 출력 전류(I_o)의 증감 시, 도통 기간(D_1, D_2)의 변화에 의해 출력전압(V_{os}) 제어됨을 알 수 있다.

다이오드의 순방향 전압 치(V_{fs}, V_d)를 무시하면, 벅-초퍼 회로의 입출력 전압 비는 다음과 같다.

$$M \cong \frac{D_1}{D_1 + D_2} \quad (44)$$

3.5 공진 동작 영역

제안된 컨버터는 유도된 각 동작모드 별 1차 측 공진 전류 $i_r(t)$ 의 수식과 같이, 공진 커패시터(C_r)의 충, 방전 전류 파형이 상이하여, 각 출력부 전류 증감에 따른 공진 자화전류의 존재 영역이 제한됨을 알 수 있다. 이에, 공진 자화전류의 존재 영역을 살펴보고자 한다.

스위칭 한주기 동안의 1차 측 공진 인덕터(L_r) 전류파형을 그림 14에 도시하였다. 정상상태 공진 커패시터(C_r) 전류-평형(charge balance) 조건으로부터, 인덕터 전류($i_r(t)$)의 양(+)¹의 값을 갖는 구간의 면적(S1)은 음(-)의 값을 갖는 구간의 면적(S2)과 같도록 제어됨으로, 메인 출력전류(I_{om}) 및 보조 출력전류(I_{os})의 증감에 관계없이, 자화전류($i_M(t)$)가 존재하기 위한 다음의 조건을 만족해야 한다.

$$I_{L0} = I_{L5} < 0 < I_{L3} \quad (45)$$

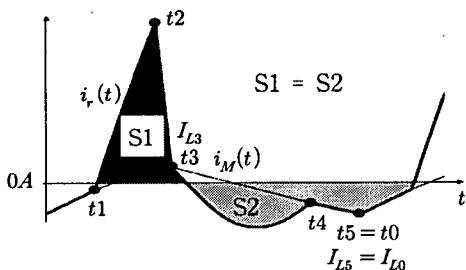


그림 14 공진 인덕터 전류 시물레이션 파형
Fig. 14 current waveforms in the resonant inductor

3.5.1 전 출력 무부하 특성

전 출력 무 부하($I_{om} = I_{os} = 0$) 상태에서는 1차 측 회로에

자화전류($i_M(t)$) 성분만 인가됨으로 동작모드 I, V 구간에서 유도된 공진 전류-전압 식을 식 (46)~(48)으로 상태 변환 후, 정규화 된 상태-공간(normalized state plane)에 도시하면 그림 15와 같다.

$$j_i(\theta) = \frac{Z_i}{V_{in}} i_r(t), \quad m_c(\theta) = \frac{v_c(t)}{V_{in}}, \quad \theta = \omega t \quad (46)$$

$$J_0 = -\frac{Z_i}{V_{in}} I_{L0}, \quad M_0 = \frac{V_{C0}}{V_{in}}, \quad (47)$$

$$\theta_H = (\omega T_s) D_H, \quad \theta_L = (\omega T_s) D_L, \quad \theta_H + \theta_L = \omega T_s \quad (48)$$

여기서, D_H, D_L 은 스위칭 한주기 동안의 공진 전류 상승(D_H), 하강기간(D_L) 비율을 나타낸다.

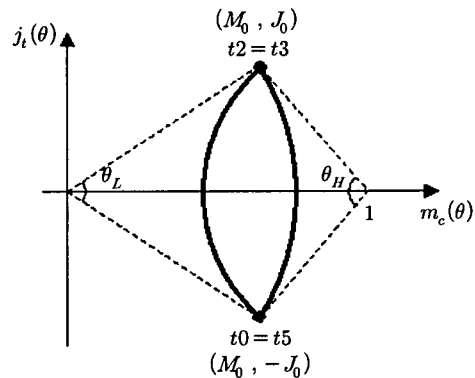


그림 15 무부하 조건에서의 상태-공간 도면
Fig. 15 Normalized State-plane diagram at zero load

그림 15로부터 초기치 (M_0, J_0)를 유도할 수 있다.

$$M_0 = \frac{\tan(\theta_H/2)}{\tan(\theta_L/2) + \tan(\theta_H/2)}, \quad J_0 = M_0 \tan(\theta_L/2) \quad (49)$$

수식 (47),(49)로부터, 전 출력 무 부하($I_{om} = I_{os} = 0$) 상태에서 공진 자화전류의 최대치(I_{L0})를 구하면 다음과 같다.

$$-I_{L0} = \frac{V_{in}}{Z_i} \frac{\tan(\theta_L/2)\tan(\theta_H/2)}{\tan(\theta_L/2) + \tan(\theta_H/2)} \quad (50)$$

3.5.2 메인출력부 전류 최대, 보조출력부 무부하인 경우

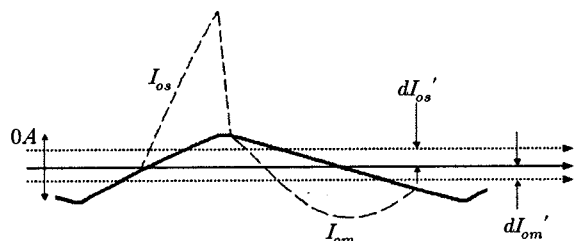


그림 16 출력전류 변화에 따른 공진 전류 비교
Fig. 16 Compared current waveform with variable load

그림 16은 출력전류 변화에 따른 1차 측 공진전류의 파형을 나타낸다. 보조출력부 무 부하 조건에서 메인출력부 부하(I_{om})가 증가할수록, 전류 기준 레벨(0.4)이 하향 변동(dI_{om}')됨을 알 수 있으며 이에 따른 한주기 동안의 전류 면적의 변동치(dS_{om}') 및 정상상태 공진 커패시터(C_r) 전류-평형(charge balance) 조건을 만족하기 위한 전류 기준 레벨(0.4) 변동치(dI_{om}')는 다음과 같다.

$$dS_{om}' = dI_{om}' D_H T_s + dI_{om}' D_L T_s - \frac{I_{om}}{n_m} T_s \quad (51)$$

$$dI_{om}' = \frac{I_{om}}{n_m} \quad (52)$$

3.5.3 메인출력부 무부하, 보조출력부 전류 최대인 경우

메인출력부 무 부하 조건에서 보조출력부 부하(I_{os})가 증가하면, 전류 기준 레벨(0A)이 상향 변동(dI_{om}') 되며, 이에 따른 한주기 동안의 전류 면적의 변동치(dS_{os}') 및 정상상태 공진 커패시터(C_r) 전류-평형(charge balance) 조건을 만족하기 위한 전류 기준 레벨(0A) 변동치(dI_{os}')는 다음과 같다.

$$dS_{os}' \approx -dI_{os}' D_H T_s - dI_{os}' D_L T_s + \frac{I_{os} T_s}{n_s} \frac{D_1}{D_1 + D_2} \quad (53)$$

$$dI_{os}' \approx \frac{I_{os}}{n_s} \frac{D_1}{D_1 + D_2} \quad (54)$$

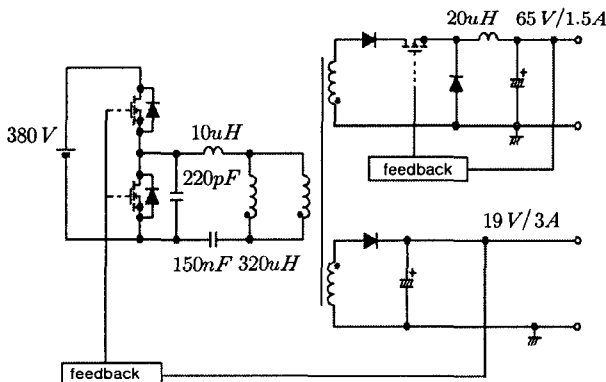
따라서, 유도된 위 수식 (45),(50),(52),(54)으로부터, 메인 출력전류(I_{om}) 및 보조 출력전류(I_{os})의 증감에 관계없이, 안정된 공진 영역에서 자화전류($i_m(t)$)가 존재하기 위한 최종적인 공진 동작영역을 다음과 같이 정리할 수 있다.

$$\left[\frac{I_{om}}{n_m} \text{ and } \frac{I_{os}}{n_s} \frac{D_1}{D_1 + D_2} \right] < \frac{V_{in}}{Z_L} \frac{\tan(\theta_L/2)\tan(\theta_H/2)}{\tan(\theta_L/2) + \tan(\theta_H/2)} \quad (55)$$

4. 실험 결과

제안된 방법의 타당성 검증을 위해 시제품(prototype)을 제작하였다. 입력전압은 PFC 출력 전압 380V로 설정하였고, 42인치 PDP 부하조건으로 실험을 진행하였다. 실험 회로는 그림 17에 도시하였으며, 설계 상 주요 고려사항은 다음과 같다.

- 1) 벡-초퍼 회로는 전류 불연속 모드(DCM)로 동작 시킬 것.[관련 식 (42)~(44)]
- 2) 벡-초퍼 회로의 듀티비(D_1)가 1차 측 주 스위치 도통 시간 비율(D_H)보다 작을 것.[관련 식 (42)]
- 3) 각 출력부 전류의 증감에 관계없이, 공진 자화전류가 존재 할 것.[관련 식 (55)]



변압기 권선 수 $N_p = 22T$, $N_{SS} = 18T$, $N_{SM} = 3T$

그림 17 실험 회로

Fig. 17 Experiment circuit

4.1 정상상태 다중 공진 특성 고찰

상기에서 유도된 각 동작 모드별 1차 측 공진 인덕터(L_r) 전류 식 및 공진 커패시터(C_r) 전압 식으로부터, 실험 회로의 한주기 전류-전압 계산치를 그림 18(a)와 같이 상태 공간(state plane)에 도시하였다.

동작 모드 II 및 IV 구간에서 유도된 전류-전압 식으로부터, $t=t_2$ 에서의 공진 전류 최대치 및 모드 IV 구간에서의 공진전압 최대치를 구하면 다음과 같다.

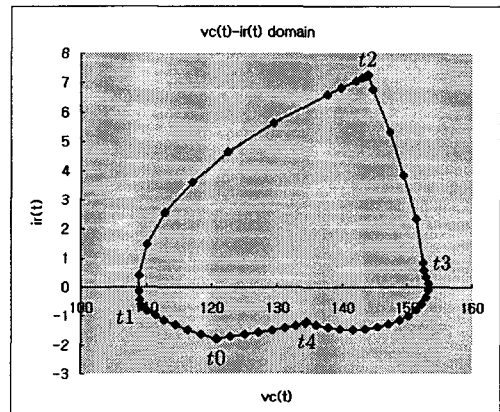
$$I_{L,max} = I_{L3} + \frac{I_{pk}}{n_s} \quad (56)$$

$$V_{C,max} = n_m (V_{om} + V_{fm}) + \sqrt{[n_m (V_{os} + V_{fm}) - V_{C3}]^2 + (Z_r I_{L3})^2} \quad (57)$$

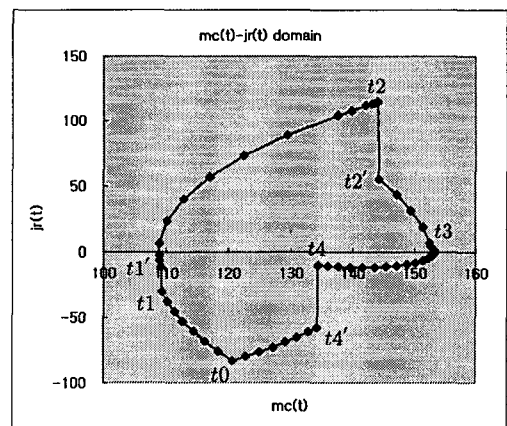
표 2의 각 동작 모드별 특성임피던스를 이용하여 수식 (58)과 같이 상태 변환 한 후의 상태 공간 도면은 그림 18(b)에 도시하였다. 변압기 1차 측 권선 전압이 반전되어 모드 II에서 모드 III으로 변동되는 동작구간($t_2 \sim t_2'$) 및 변압기로부터 메인 출력부로 에너지 전달이 완료되어 모드 IV에서 모드 V로 변동되는 구간($t_4 \sim t_4'$)에서는 특성임피던스가 급격히 변화됨을 알 수 있다.

$$j_r(t) = Z_n i_r(t), \quad m_c(t) = v_c(t) \quad (58)$$

여기서 Z_n 은 각 모드 별 특성 임피던스를 나타낸다.



(a) 공진 전류-전압 도면 [$i_r(t) - v_c(t)$]



(b) 공진 전류-전압 도면 [$j_r(t) - m_c(t)$]

그림 18 반파 공진형의 상태-공간 도면

Fig. 18 State-plane diagram of Half-wave type

4.2 메인 출력부 전류 특성 고찰

동작 모드 IV 구간에서 메인 출력부 다이오드 전류의 시뮬레이션 및 계산치 파형을 그림 19에 도시하였다.

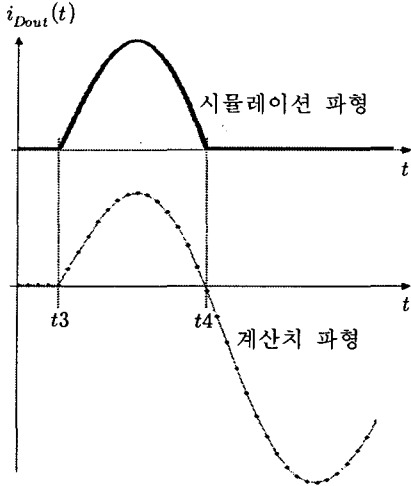


그림 19 모드 IV에서의 메인 출력부 전류 파형 비교
Fig. 19 Compared current waveform in Mode IV

그림 19에 도시된 계산치 파형 중 전류가 음의 값을 갖는 구간($i_{out}(t) \leq 0, t \geq t4$)에서는 출력 다이오드(D_{om})가 턴 오프 되어 실제로 흐르지 않는 가상전류를 나타낸다. 출력 다이오드(D_{om}) 턴 온 구간에서, 시뮬레이션 파형이 이론 파형으로 추적됨을 알 수 있으며, 스위칭 한주기 동안의 출력 다이오드(D_{om})의 유입 전류 실험 파형 또한 동일한 특성을 보인다.

4.3 공진 동작 영역 고찰

상기에서 유도된 공진 동작 영역 수식 (55)으로부터, 안정된 공진 영역에서, 자화전류($i_M(t)$)가 존재하기 위한 1차 측 공진 인덕터 값의 경계치($L_{i\ limit}$)가 존재함을 알 수 있다.

$$L_4 = L_r + L_M \leq L_{i\ limit} \quad (57)$$

실험 회로에서 1차 측 주 스위치 도통시간 비율(D_H) 0.4 및 경계치에서 자화 전류 마진(current margin)을 0.5A로 했을 경우, 각 출력 전류 변화에 따른 공진 인덕터 값의 경계치 변화를 그림 20에 도시하였다.

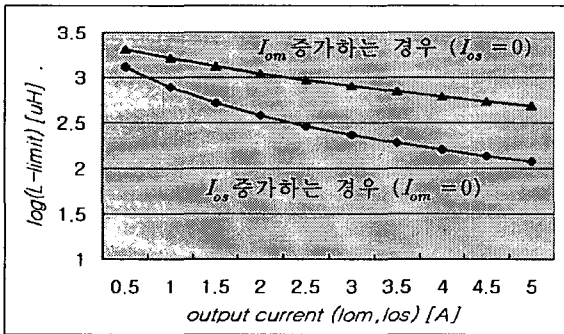


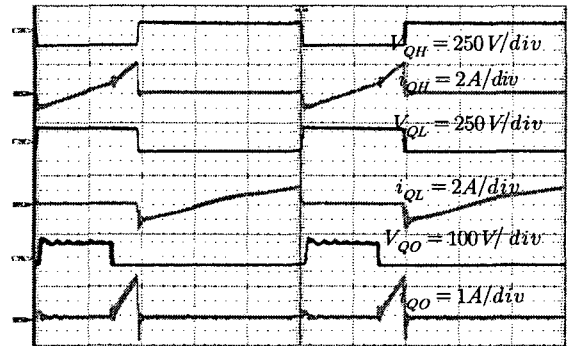
그림 20 출력전류 변화에 따른 공진 인덕터 경계 값
Fig. 20 Limited values of resonant inductor in each load.

메인 출력부 전류(I_{om})가 증가되는 경우보다는 보조 출력부 전류(I_{os}) 증가 되는 경우에서 공진 인덕터 값의 경계치($L_{i\ limit}$)에 설계 제한됨을 보여주며, 이는 각 출력 전류 및 권선 비율에 따른 1차 측 공진 전류의 변화에 기인함을 알 수 있다. 따라서, 다음의 식 (59) 조건에서 인덕터 최대 경계치($L_{i\ limit}$) 및 최대 자화 전류 마진(current margin)을 확보할 수 있다.

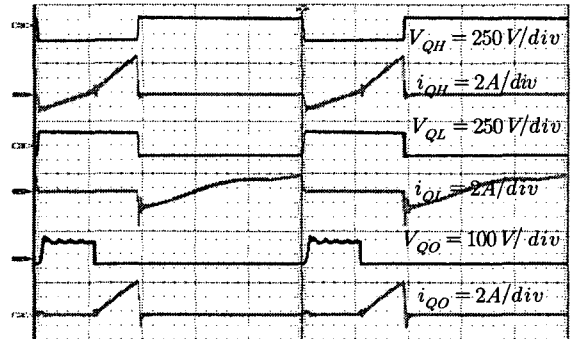
$$\frac{I_{om}}{n_m} = \frac{I_{os}}{n_s} \frac{D_1}{D_1 + D_2} \quad (59)$$

4.4 부하에 따른 주요 스위칭 소자의 전압/전류 파형

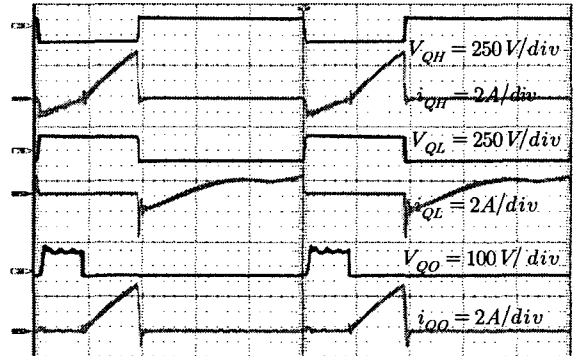
그림 21, 22의 (a),(b),(c)는 각각 20%, 60% 및 전 부하에서, 주요 스위칭 소자의 전압/전류 파형을 나타낸다.



a) 20% 부하시 $V_{QH}, i_{QH}, V_{QL}, i_{QL}, V_{QO}, i_{QO}$ 실험파형(2us/div)



b) 60% 부하시 $V_{QH}, i_{QH}, V_{QL}, i_{QL}, V_{QO}, i_{QO}$ 실험파형(2us/div)



c) 전 부하시 $V_{QH}, i_{QH}, V_{QL}, i_{QL}, V_{QO}, i_{QO}$ 실험파형(2us/div)

그림 21 부하에 따른 주요 스위칭 FET 실험 파형
Fig. 21 Experimental waveforms of the main switching FETs in each load

5. 결 론

본 논문에서는 벡(Buck) 방식의 초퍼(Chopper)회로를 보조 출력으로 하여, 크로스 레귤레이션(Cross Regulation) 문제가 해결 가능한 새로운 반파 공진형 멀티 출력 HB 컨버터를 제안하였다. 제작된 컨버터는 PDP 실제 부하조건으로 실험 진행하였으며, 시뮬레이션 및 각 모드별 수식으로 예측된 다중공진 특성과 동일한 실험 결과를 얻음으로서, PDP 전력모듈 등 고용량 전원장치에 적합함을 확인하였다. 또한, 유도된 메인 출력부 다이오드 전류 식으로부터, 정형파형을 보이는 전류의 공진기간은 일반적으로 알려진 공진.반주기 ($\pi\sqrt{L_r C_r}$)와 상이한 특성을 보이며, 이는 동일 기간.트랜스포머 내 음의 기울기를 갖는 자화 전류(magnetizing current)의 존재에 기인한 것임을 수식으로 확인하였다.

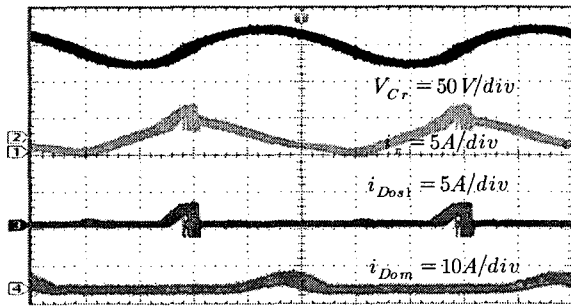
그러나 제안된 컨버터는 유도된 각 동작모드 별 1차 측 공진 전류 $i_c(t)$ 의 수식에서도 알 수 있듯이, 기존 ZVS HB 컨버터와는 다르게 공진 커패시터(C_r)의 충, 방전 전류 파형이 상이하여, 각 출력부 전류 증감에 따른 공진 자화전류의 존재영역이 제한됨으로 설계 시 주의가 요구된다.

감사의 글

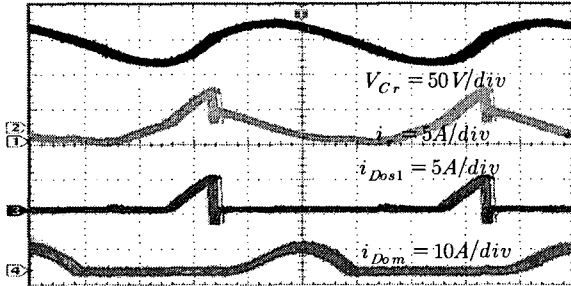
본 연구는 2005년도 LG이노텍(주) 파워연구실 지원본부의 지원에 의하여 이루어진 연구로서, 관계부처에 감사드립니다.

참 고 문 헌

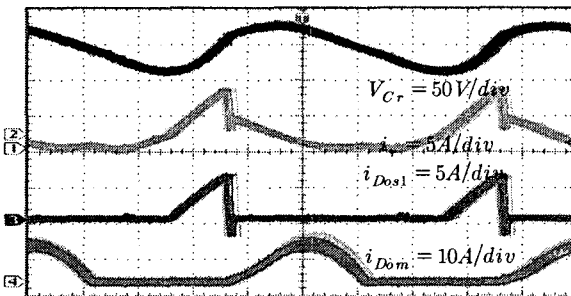
- [1] S. K. Han, J. Y. Lee, G. W. Moon, M. J. Youn, C. B. Park, N. S. Jung, and J. P. Park, "A New Energy-Recovery Circuit for Plasma Display Panel", *Electronics Letters*, 18t July 2002, Vol. 38, pp. 790-792.
- [2] C. W. Roh, H. J. Kim, S. H. Lee, and M. J. Youn, "Multi level Voltage Wave-Shaping Display Driver for AC Plasma Display Panel Application", *IEEE Journal of Solid-State Circuits*, Vol. 38, No. 6, pp. 935-947.
- [3] M. L. Heldwein, A. Ferrari de Souza, and I. Barbi, "A Primary Side Clamping Circuit Applied to the ZVS-PWM Asymmetrical Half-Bridge Converter", *PESC 2000*, Vol. 1, pp. 199-204.
- [4] J. H. Liang, P. C. Wang, K. C. Huang, C. L. Chen, Y. H. Leu, and T. M. Chen, "Design Optimization for Asymmetrical Half-Bridge Converters", *APEC 2001*, Vo2. 1, pp. 697-702.
- [5] O. Garcia, J. A. Cobos, J. Uceda, and J. Sebastian, "Zero voltage switching in the PWM half bridge topology with complementary control and synchronous rectification", in *Proc. Power Electronics Specialists Conf. (PESC'95)*, 1995, pp. 286-291.



a) 20% 부하시 $V_{Cr}, i_r, i_{Dosl}, i_{Dom}$ 실험 파형(2us/div)



b) 60% 부하시 $V_{Cr}, i_r, i_{Dosl}, i_{Dom}$ 실험 파형(2us/div)



c) 전 부하시 $V_{Cr}, i_r, i_{Dosl}, i_{Dom}$ 실험 파형(2us/div)

그림 22 부하에 따른 트랜스포머 전류 실험 파형
Fig. 22 Experimental waveforms of the main transformer's current in each load

4.5 입출력 효율

제안된 다중공진 멀티출력 컨버터에서의 보조출력 전류 (I_{os}) 변화에 따른 입출력 효율을 그림 23에 도시하였다.

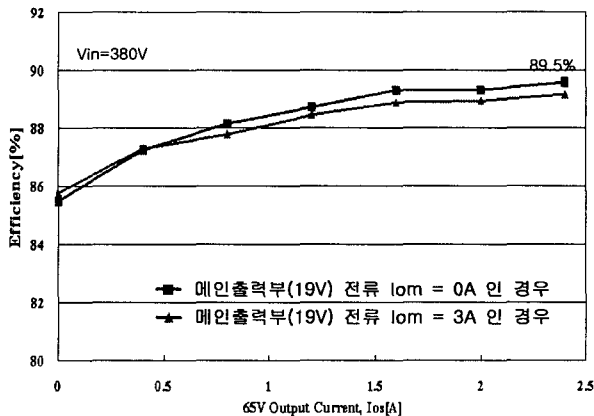


그림 23 부하에 따른 컨버터 입출력 효율
Fig. 23 Efficiency in each load

저 자 소 개



이 재 삼(李 在 三)

1974년 1월 26일생. 2000년 국민대 전자 공
학과 졸업. 2004년~현재 LG이노텍(주) 파
워연구실 선임연구원
Tel : 062-950-0489
E-mail : jsleer@lginnotek.com



손 호 인(孫 虎 仁)

1975년 4월 19일생. 2001년 울산대 제어계
측공학과 졸업(공학사). 2005년 한양대 전기
공학과 졸업(공학석사). 2005년~현재 LG이
노텍(주) 파워연구실 주임연구원.