

## NEMS 공정 · 장비 기술

최준혁, 정준호, 이응숙(나노공정장비연구센터, 한국기계연구원)

### 1. 서론

최근 들어 마이크로 기계전자시스템 기술인 MEMS(Micro electromechanical system)이 점차 미세화 되면서 NEMS(Micro electromechanical system)에 대한 관심이 고조되고 있다. 이에 따라, NEMS 제작을 위한 나노스케일 차세대 공정 및 장비개발의 중요성이 부각되고 있다. 차세대 나노공정 및 장비기술은 NEMS 이외에 전기 전자소자, 차세대 디스플레이, 나노광학부품, 화학센서 등 다양한 차세대 나노에플리케이션을 지향하고 있으며, 나노기술 개발 및 확산을 위한 기반기술 성격을 지니고 있는 나노기술의 중요한 세부분야 중 하나이다.

나노공정 · 장비 기술은 나노부품 및 소자를 구성하는 나노패턴(100nm 이하)을 효과적으로 제작할 수 있는 기술과 이를 위한 장비기술, 그리고 기반요소기술로 구분된다. 제2기 나노기술 종합발전계획(나노기술종합발전계획의 체계적 보완계획<sup>1)</sup>)에 따르면, 나노공정 · 장비기술분야는 <표 1>과 같이 분류되고 있다. 표 1에서 NEMS는 기반요소에 해당되지만 이를 위한 나노공정 · 장비 기술은 보다 포괄적인 내용을 담

고 있다.

무엇보다, 저가의 양산용 나노공정과 장비의 개발은 나노제품의 저가화로 이어져 많은 사람들이 나노기술의 혜택을 누릴 수 있도록 하는데 결정적으로 기여할 수 있어 이에 대한 전 세계적인 관심이 집중되고 있다. 수십 내지 수 나노미터 스케일의 구조물을 안정적으로 양산할 수 있는 공정기술은 10년 후 반도체 등의 극미세 부품에 반드시 필요할 것으로 예측되고 있다. 아울러 공정과 분석, 측정 장비의 자체기술력 확보는 해외 장비 도입에 따른 수입대체 효과와 해외 장비에의 기형적 의존 현상을 탈피하고 독자적인 연구개발과 기술력 축적을 위해 필요한 전략이다. 이러한 기술환경 변화의 인식 하에 국내에서는 과학기술부 21세기 프론티어 연구개발사업의 일환으로 나노메카트로닉스기술개발사업(단장 : 이상록)이 2002년 착수되었다<sup>2)</sup>. 현재, 해당 사업단에서는 차세대 나노리소그래피로 주목받고 있는 나노임프린트 기술을 중심으로 나노사출 성형, 나노소재조립공정기술, 나노공정 및 측정 장비 개발을 추진 중에 있다. 또한, 이러한 공정 기술을 기반으로 NEMS, 나노광학부품, 디스플레이, 정보저장매체 등에 적용하는 연구를 수행

〈표 1〉 나노공정·장비기술 분야 분류도

대분류	중분류	소분류 및 소개
나노공정·장비기술	나노공정	<ul style="list-style-type: none"> <li>· 물리적 방법 : 전자, 이온, 플라즈마, 열, 전기반응 등을 이용하는 방법</li> <li>· 화학적 방법 : 화학적 원리에 기반한 증착 또는 식각공정</li> <li>· 기계적 방법 : 성형, 프린팅 등의 기계적 방식의 공정</li> <li>· 광학적 방법 : 포톤 원리에 기반한 공정</li> <li>· 생체적 방법 : 성장 원리에 기반한 공정</li> </ul>
	나노장비	<ul style="list-style-type: none"> <li>· 공정장비 : 나노공정을 수행하는 장비</li> <li>· 측정 및 분석장비 : 측정 및 분석을 수행하는 장비</li> <li>· 나노측정, 분석 및 평가기술 : 나노스케일 물질의 물성 측정, 평가 및 분석</li> </ul>
	나노기반요소	<ul style="list-style-type: none"> <li>· 전산모사 및 이론 : 분자동역학, 양자역학 등 나노스케일 현상 예측 이론</li> <li>· 요소부품 : NEMS 부품 제작기술 등 부품 및 시스템 조립 요소기술</li> </ul>

하고 있으며 일부는 이미 실용화와 사업화 단계에 있기도 하다.

나노공정장비기술은 중요한 나노기반기술로 나노기술 전체 시장규모에 직·간접적인 영향을 미치며 높은 경제적 가치를 창출할 것으로 전망되고 있다. 본고에서는 NEMS 제작에 요구되는 나노공정·장비기술 분야에서의 국내·외 동향과 시장 전망을 기술하고, 몇 가지 핵심 세부공정기술에 대한 소개를 더하고자 한다.

로 육성하기 시작하였으며 이에 따라 9개의 Grand Challenge 분야와 29개의 연구센터, 그리고 시설과 컴퓨팅 시스템 공동활용을 위한 2개의 네트워크를 운영하고 있다 <표 2>. 나노공정·장비기술의 중요성을 인식하고 2002년 9개 그랜드 챌린지 분야 중 2번째로 ‘Manufacturing at the nanoscale’를 선정하였으며, 아래와 같은 나노공정 관련 기초연구센터를 설립하여 지원해 오고 있다.

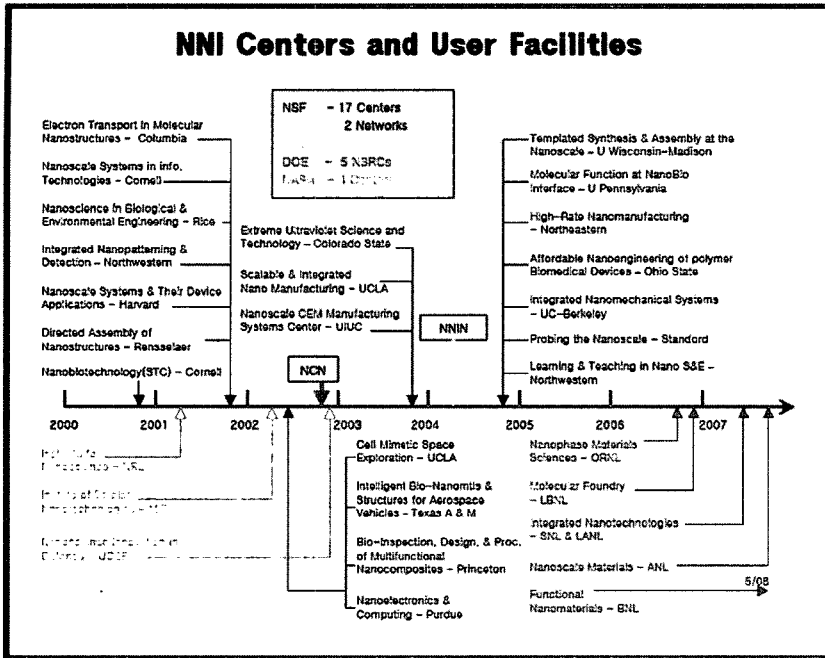
## II. 본 론

### 1. 국내·외 기술동향

미국은 2000년 NNI (National Nanotechnology Initiative,<sup>[3])</sup> 발표와 함께 나노기술을 정책적으

- ▷ UCLA- NSEC for Scalable and Integrated in the field of nanoscale manufacturing ('03)
- ▷ UIUC- NSEC for Chemical-Electrical-Mechanical Manufacturing System('03)
- ▷ Northeastern Univ.- NSEC for High-rate

〈표 2〉 NNI 센터 및 시설 구축 현황



#### Nanomanufacturing ('04)

- ▷ U. of Wisconsin.- NSEC for Templated Synthesis & Assembly at the Nanoscale ('04)

한편, 2005년에는 칩 제조업체인 IBM, AMD, Infineon Technologies, Micron 사 등이 ASML, KLA-Tencor 등의 장비 업체와 차세대 나노리소 그래피개발을 위한 컨소시엄 구성하였다. 이 컨소시엄은 뉴욕에 위치하고 있는 알바니 대학이 주관하고 있으며, 외부 투자비가 6억불을 상회하고 있는 것으로 알려져 있다.

한편, 2004년 12월 새롭게 수정 보완된 제2기 나노기술개발전략에 역시 나노공정/제조 부문에 높은 관심을 가지고 구체적인 투자계획을 포함하고 있다. 나노기술개발법에서 규정한 나노제조센터를 하나 이상 설치하며, 경쟁전 단계에서

발생하는 문제들에 대한 연구개발을 지원하는 계획을 세워놓고 있다. 그리고 나노제조를 연방 정부의 주 연구개발 분야로 선정한 NSTC (National Science and Technology Council) 의 제조부문 부처간 워킹그룹과의 조정작업을 추진하도록 하고 있다.

일본 역시 나노기술 실용화 및 제품화 추진을 위해 재료·공정기술을 핵심연구개발분야 중 하나로 인식하고 정책적으로 지원하고 있다. 2004년 10월 종합과학기술회의는 2005년 우선적으로 투자해야 하는 연구분야를 도출하였으며, 이중 문부과학성의 신규과제인 「나노기술·재료를 중심으로 한 융합 신흥 분야연구개발」을 최우선 과제로 선정되어 14억5천만엔을 투자하였다<sup>5)</sup>. 이 사업을 통해 일본이 중점적인 투자를 하고 있는 중점 4분야와 광·광양자 과학기술 분야의 융합연구를 지원한다. 한편, 경제산업성

은 나노기술 산업화에 초점을 맞춘 「나노기술 프로그램」을 수립하여 운영하고 있으며 5개 나노기술 지원 분야는 다음과 같다.

- ▷ 나노재료 공정기술
- ▷ 나노계측기반 기술개발
- ▷ 나노기술실용화 재료 개발
- ▷ 나노바이오 기술 프로젝트
- ▷ 고도 정보통신기기 디바이스 기반 프로그램

각 부문의 연구사업 종료시한은 2007년 이전 까지이며, 이때까지 나노기술개발의 기반이 되는 공정, 측정, 제어 기술의 체계를 완성하겠다는 목표를 가지고 있다. 230억엔 수준의 예산이 책정되어 있는 「고도정보통신기기」부문을 제외한 4개 부문의 예산은 연간 100억엔을 상회하고 있다.

유럽은 FP(Framwork Programme)을 통해 나노기술 및 나노공정·장비기술 관련 사업을 도출하고 지원하고 있다. 2007년부터 2013년까지 진행되어질 FP7의 예산은 총 727억유로로 FP6(175억 유로)에 비해 대폭 확대 편성되었다. 이것은 “2010년까지 세계제일의 지식기반 경제를 달성한다”는 리스본전략(2000)과 연구개발비를 “GDP 대비 3% 수준으로 올린다”는 바로셀로나 목표(2002)에 한걸음 다가가기 위한 노력이며, 기술혁신 없이 유럽의 경쟁력을 유지할 수 없다는 유럽연합의 기본인식을 드러내고 있다. 이러한 정책적 배려 하에 FP7에서는 “나노기술, 재료, 생산”이 포함된 연구주제분야를 9개 핵심 투자영역으로 설정하고 있으며 나노기술산업화 초점을 둔 전략을 설정하고 있다<sup>6)</sup>. FP가 지원해 온 나노공정·장비기술 관련 사업은 다음과 같다.

- ▷ CHANIL(Chances for Nanoimprint Lithography based fabrication technology), 2000~2002

스웨덴 Lund 대학에서 주관하였던 CHANIL은 112만 유로의 자금으로 2000~2002까지 3년간 수행되었다. 필란드 VTT, 독일의 Wuppertal 대학, 프랑스 CNRS 등이 함께 참여하여, 나노임프린트 공정기술을 적용하여 대면적 10nm 이하 패턴 전사기술, 레진 기술, 스탬프 제작 및 복제기술 등을 연구하였다.

- ▷ SOUVENIR(Soft UV Enhanced Nano-ImpRint), 2002. 6~2005. 6

독일의 AMO에서 주관하였던 SOUVENIR은 230만 유로의 자금으로 2002~2005까지 3년간 수행되었다. 오스트리아 EVG, 프랑스 CNRS등이 참여하여, UV 나노임프린트와 Soft Lithography 기술을 혼용하여 새로운 저가 나노공정기술을 개발하고자 하였다.

- ▷ Nano-FIB(Nanofabrication with Focused Ion Beams), 2001. 1~2004. 2

프랑스 CNRS에서 주관하였던 Nano-FIB는 280만 유로의 자금으로 2001~2004. 2까지 38개월간 수행되었다. 현존하는 나노공정기술의 한계 즉 나노구조물의 반복적으로 공정 제어를 극복하기 위해 FIB를 적용한 나노공정기술을 개발하고자 하였으며, 10nm 이하의 패턴 크기 구조화, 자기 진단 및 자동 수선 기능을 목표로 하고 있다.

- ▷ NaPa(Emerging Nanopatterning Methods), 2004. 2~2008

NaPa는 35개 참여 파트너로 구성된 컨소시엄

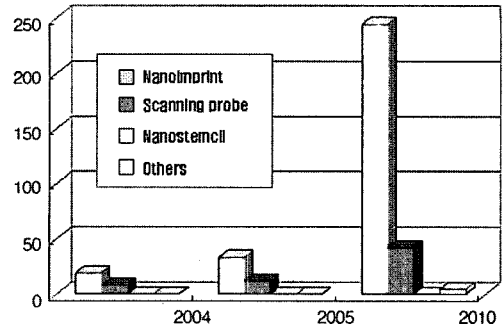
형태로 추진되고 있다. 총 투자 규모 3,110만 유로 중 스위스 국적의 4개 파트너 (EPFL, CSEM, PSI, and IBM) 의 투자 규모가 2,000만 유로를 상회하고 있어 NaPa 컨소시엄 추진을 실질적으로 이끌고 있다. 신생 태동기 나노패터닝 기술 개발을 목표로, 나노임프린트, 소프트 리소그래피 및 자기조립 공정, 그리고 스텔 리소그래피에 기초한 MEMS 나노패터닝 기술 등을 연구내용으로 채택하고 있다.

국내 현황을 살펴보면 기 언급한 과학기술부 21세기 프론티어 연구개발사업 중 하나인 나노메카트로닉스기술개발사업단 이외에 나노핵심기반기술개발사업에서 추진하고 있는 나노기반기술개발과제와 나노핵심기술개발과제가 추진 중이다. 산업자원부에서는 ‘나노급 반도체용 EUVL(Extreme Ultraviolet Lithography)용 핵심기술 개발사업’, ‘나노계측 결상 현미경 시스템 개발사업’, 그리고 ‘이온빔 이용 나노공정용 장비개발사업’이 추진 중에 있다. 최근 나노메카트로닉스 기술개발 사업단에서는 나노시출성형 공정을 이용한 저가형 블루레이디스크, 나노임프린트 용 장비 개발에 성공하여 실용화 단계에 있다.

## 2. 시장 전망

나노임프린트 등 차세대 나노공정장비시장에 대한 시장전망 예측결과는 해외 다수 연구조사기관에 의해 발표되고 있다. 2006년도 BCC (Business Communication Co.)에서 출판한 나노패터닝 보고서<sup>7)</sup>에 따르면, 나노패터닝 툴, 템플렛, 레지스트 및 관련제품에 대한 세계시장은 2005년 4,626만 달러에서 연평균 증가율 44.6%로 성장하여 2010년에는 2억9,274만 달러에 이

〈표 3〉 나노패터닝 툴, 템플렛, 레지스트 세계시장 규모 전망<sup>8)</sup>



를 것으로 전망하고 있다. <표 3>에서와 같이, 현재 나노임프린트 기술이 나노패터닝 시장의 약 74%를 차지하고 있으며 2010년 경에는 84%로 증가할 것으로 전망하고 있다. 나노패터닝 기술의 범위에는 광학리소그래피를 제외한 나노임프린트 등 협의의 개념이 적용되었다.

2005년도 말에 SEMI(Semiconductor Equipment and Materials International)에 발표된 심층시장조사보고서인 “Global Nanoelectronics Markets and Opportunities”<sup>8)</sup>에 따르면, 나노전자분야에 적용되는 나노소재, 툴, 장비 시장은 2005년 기준 18억2,700만 달러에서 2010년 42억1,900만 달러로 연평균 20%의 성장률을 보일 것으로 전망하였다. 이는 Revolutionary와 Evolutionary 시장을 모두 포함하는 것으로, Revolutionary 나노툴/장비 시장만으로 축소해보면 2005년에는 1억8900만 달러의 88.9%인 1억6,600만 달러, 그리고 2010년에는 8억6,600만 달러의 73.1%인 6억3,300만 달러 시장이 형성될 것으로 전망된다. 해당되는 시장은 나노임프린트 공정장비 외에 FIB, 식각, 증착 등 포괄적인 나노공정 툴이 포함되어 있다.

이러한 해외 시장조사 분석 보고서를 종합하

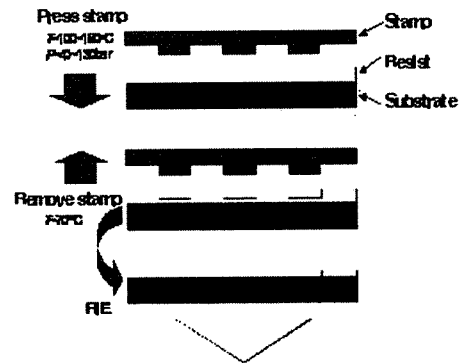
여, 나노임프린트 공정 등의 차세대 나노공정 틀 세계시장은 2010년경 2~2.5억 달러로 예측 가능하며 이는 NEMS를 포함한 적용분야 시장을 제외한 것으로 직간접적인 산업체 파급효과는 이보다 훨씬 상회할 것으로 전망된다.

### 3. 세부기술 분야

#### (a) 나노임프린트 공정(Nanoimprint lithography, NIL)

나노임프린트 리소그래피는 경제적이고도 효과적으로 나노구조물을 제작할 수 있는 기술로 나노구조물이 각인된 스탬프를 기판위에 스핀코팅 또는 디스펜싱된 레지스트 표면에 눌러 나노구조물을 전사하는 기술이다. 2003년 International Technology Roadmap 에는 NIL 기술이 신규로 추가되었는데 이는 EUV (Extreme Ultraviolet), Maskless lithography와 더불어 차세대 리소그래피로서의 가능성을 인정받았음을 상징적으로 보여주는 결과이다.

NIL 공정은 1995년 프린스턴 대학의 Chou교수가 최초로 제안했다<sup>9,10</sup>. Chou교수가 제안한 NIL에서는 나노크기의 패턴이 부조(요철)형태로 형성된 스탬프로 Poly(methylmethacrylate) (PMMA) 재질의 레지스트가 코팅되어 있는 기판 표면을 유리전이온도 이상의 고온조건인 140-180°C에서 고압으로 누른 후 100°C이하로 냉각시켜 분리하게 된다. 이에 따라 레지스트에는 스탬프의 나노패턴이 반대형상으로 전사되고, 이방성 에칭작업을 거쳐 레지스트 표면에서 눌러진 부분 즉, 잔여층(Residual Layer)을 제거한다. 이어, Ti와 Au를 기판 전체 면적에 고르게 증착한 후 리프트 오프(lift-off)공정을 통해 PMMA와 PMMA위에 증착된 Ti와 Au층을 제거한다.



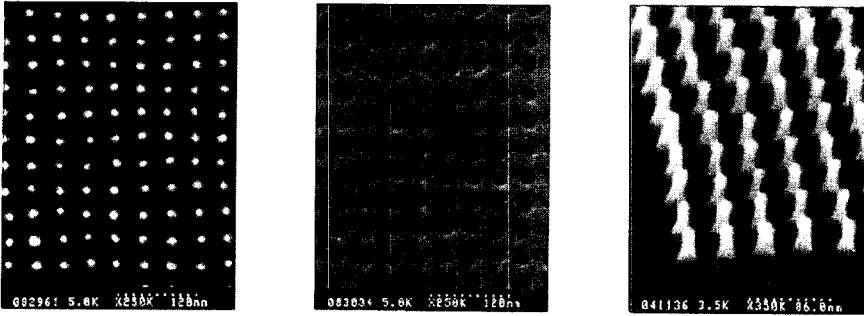
〈그림 1〉 나노임프린트 공정(열가열식)의 개략도<sup>[9]</sup>

Chou교수는 이 공정을 사용하여 10nm 지름의 원형 금속 점 배열을 구현하는데 성공했다.

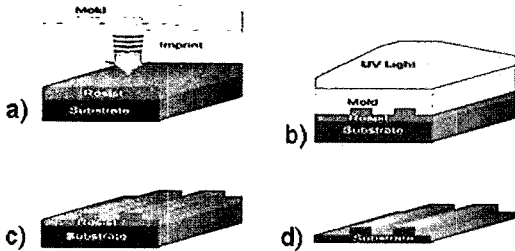
NIL 기술은 크게 가열식(thermal-type) NIL과 ultraviolet(UV) NIL로 나눌 수가 있다. Chou교수가 개발한 가열식-NIL기술은 다층화 작업이 필수적인 반도체 디바이스 제작에 있어, 열변형에 의해 다층정렬이 어렵다는 단점을 갖고 있다. 그리고, 점도가 큰 레지스트를 임프린트하기 위해서는 고압(10-30 bar 정도)이 필요하기 때문에 기 제작된 하단의 나노구조물을 파손시킬 소지가 있고, 불투명한 스탬프는 다층화 정렬작업에 불리하게 작용한다. 이에 반하여, UV-NIL은 1996년 Haisma 등에 의하여 최초로 제안되었는데, PMMA와 같은 열가소성 재질을 사용하는 가열식-NIL과 달리 저점성 광경화성 수지와 이를 경화하기 위해 UV를 사용하는 것이 특징이다. 따라서 UV-NIL은 상온 저압공정이 가능하여 다층화공정 및 대량생산에 적합하다는 장점을 갖고 있다.

#### (b) 나노사출성형공정

경량성, 저비용 및 뛰어난 생산성 등 다양한 측면에서의 장점으로 인해 그 응용 범위를 급속



〈그림 2〉 (a) Imprint mold with 10nm diameter pillar, (b) 10nm diameter holes imprinted in PMMA, (c) 10nm diameter metal dots fabricated by NIL<sup>[10]</sup>



〈그림 3〉 Spin-coating of UV curable prepolymer onto substrate, (b) UV-irradiation, (c) Mold removed, (d) Etching away of residual layer<sup>[11]</sup>

히 넓혀가고 있는 플라스틱 제품의 대표적인 생산 공정인 사출 성형은, 일반적으로 열가소성 고분자 수지를 용융시켜 금형에 주입하고 냉각 고화시켜 제품을 생산하는 과정으로 구성된다.

사출 성형은 제품 생산의 사이클 시간이 소형 제품의 경우 수초에서 대형 제품인 경우에도 수분 정도로 생산성이 매우 높고, 관련 공정 장비나 원재료의 비용이 낮아 대량의 제품을 값싸고 빠르게 생산하기에 매우 적합한 공정이라 할 수 있다. 또한 다양한 기계적, 광학적 혹은 화학적 특성을 가지는 열가소성 고분자 재료를 사용할

수 있고, 성형성 또한 매우 우수하여 광학 렌즈, 광학 저장 매체인 CD(Compact Disc), DVD(Digital Versatile Disc), 차세대 Optical Storage Disc(Blu-ray, HD-DVD) 등의 고부가가치의 초정밀 광학 플라스틱 제품, 도광판과 같은 디스플레이 기기용 부품이나 각종 기능성 판상류 제품 등의 대량 생산에서 공정 수요가 급증하고 있다.

이러한 제품들은 얇은 기판에 나노 혹은 마이크로 스케일의 돌기나 그루브와 같은 패턴이 표면에 대량으로 형성되어 있다는 특징이 있으며, 이러한 패턴의 형상이나 크기의 정밀도는 제품의 성능에 절대적인 영향을 미치므로 이러한 표면의 미세 형상 패턴들을 정밀하게 제작하는 것은 제품 개발의 핵심이라 할 수 있는데 현재 300nm 정도의 표면 구조물이 형성된 DVD 등은 이미 사출 성형 공정을 적용하여 성공적인 정보 저장 매체로 자리 매김하고 있다.

현재 세계적인 기술 환경은 IT/NT/BT 기술의 비약적인 발전으로 전자, 광학, 통신, 생명 분야 등 다양한 분야의 각종 초정밀 부품에서 요구되는 최소 구조물의 크기가 수십 nm에 형상 정밀도가 수 nm에 이르고 있다. 특히 저장 매체의 경우, <표 4>에서 나타난 바와 같이, 요구되는

〈표 4〉 광학정보매체기술 발전 경로

구분	1 세대	2 세대	3 세대	4 세대	비고
	CD	DVD	Blue-ray	차세대 고밀도	
Stamper 가공 Source	Blu-ray Laser	UV Laser Beam	Deep UV Laser Beam	Electron Beam	
Track Pitch	1600nm	740nm	320nm	200nm 이하	
기록 용량	0.65 GB	4.7 GB	25 GB	100GB 이상	평면 120mm
최소 구조물 크기	800nm	400nm	150nm	100 nm 이하	

저장 용량의 비약적인 증가로 최소 구조물 150nm 급 제품인 Blue-ray Disc가 이미 상업화 단계에 있으며 향후 차세대 고밀도 광학 저장매체 개발이 진행 중에 있어 저장 매체에서 요구되는 최소 구조물의 크기는 30~100nm로 더욱 작아질 것으로 예상되어 이에 대응한 저장 매체의 대량 생산이 가능한 나노 사출 성형 기술 개발에 대한 수요는 더욱 증가할 것으로 예상된다.

또한 측면 광원으로부터 발생된 빛을 굴절 또는 회절 시켜 빛의 방향을 정면의 LCD panel 방향으로 바꾸어주는 역할을 하는, LCD의 핵심 부품 중의 하나인 도광판(LGP: Light Guide Penel)은 몇 가지 생산 공정이 있으나 대부분 사출 성형에 의해 생산되고 있으며 그 비율은 지속적으로 증가하고 있다. 근래에는 LCD의 휘도나 균일도 등의 성능 개선, 원가 절감 및 경량화 등의 목적으로 도광판의 복합화, 다기능화 및 박판화 등에 대한 필요성이 커지고 있으며 이를 만족하기 위해 표면에 다양한 형상과 크기의 패턴이 설계되고 있고 일부에서는 200~300 nm 크기의 표면 구조물을 설계하여 이를 구현하기 위한 나노 사출 기술 개발을 진행하고 있다. 이러한 구조물은 도광판 뿐만 아니라 반사 방지 표면이나 자연 세정 표면 등과 매우 유사한 구조이므로 현재 sheet 형태의 제작이나 화학적 표면 처리에

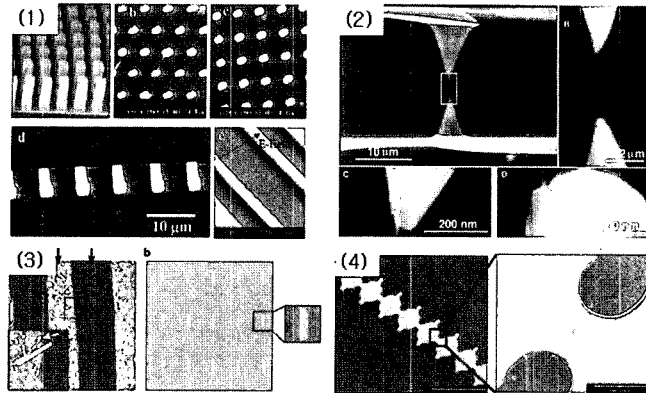
의존하는 방식에서 탈피하여 나노 사출 기술을 적용, 대상 제품을 제작하는 경우 필요한 기능을 추가 공정이나 부품 없이 직접 구현할 수 있어 생산성이나 원가 절감의 측면에서 획기적인 결과를 얻을 수 있을 것으로 예상된다.

이와 같이 나노 사출 성형 기술은 현재 나노급 형상 구조물을 가지는 다양한 종류의 제품을 대량으로 빠르고 값싸게 생산할 수 있는 최적의 성형 공정으로서 기존의 금형 제작, 공정 최적화 및 원소재 기술 등을 기반으로 나노 사출에 필요한 핵심 공정 기술의 개발을 통해 나노 기술이 접목된 혁신 제품의 실용화 및 시장 형성을 크게 앞당길 수 있을 것으로 판단된다.

### (c) 나노소재조립공정

나노소재조립공정기술은 1~100nm의 Critical dimension(CD)를 가진 기능성 나노 소재(Carbon nanotube, 나노 와이어, Nano particle etc.)들을 원하는 위치에 대량으로 정밀하게 패터닝 하거나 조립하는 기술을 개발하는 것이다. 100nm이상의 스케일의 것을 작게 가공하는 탑다운 기술과, 나노스케일 혹은 그 이하 크기의 것을 조립하여 수  $\mu\text{m}$ 정도의 스케일로 만드는 바텀업 기술은 각자 독립적으로 나노 소재를 실생활에 사용할 수 있는 소자나 제품으로 제작하는





〈그림 4〉 나노튜브의 조립 및 패터닝 결과들 (1)CVD를 이용한 성장, (2)SEM안에서 조작기를 이용한 나노튜브의 조립 및 특성 실험, (3)SAM 패턴 위에 부착된 나노튜브, (4)전기장을 이용해 전극사이에 부착된 MWNT 실험 결과

데 한계가 있다. 따라서 이 두 방식을 조합하여 문제를 해결하고 장점을 극대화하게 되면 나노 소자 및 시스템을 만드는 획기적인 방법이 될 것이다. 이러한 나노 소재를 Top down 기술과 Bottom up 기술을 접목하여 조립하고 패터닝 하는 기술은 최근 몇 년 사이에 나노 기술의 확산과 더불어 급격히 부각되기 시작한 분야로서 현재는 많은 연구 그룹들이 이에 대해 연구를 진행 중이다.

기능성 나노 소재를 패터닝 하거나 조립하는 방법은 여러 가지가 있으며, 각각은 장단점을 가지고 있다. 이러한 연구에서 대표적인 연구결과를 살펴보면, Harvard 대학의 Chalse M. Leiber 교수의 경우에는 2001년 나노튜브를 비롯해서 나노 와이어(GaP, InP, Si)를 유체 유동을 이용하여 다양한 패턴으로 정렬하였다. 이렇게 제작된 패턴을 이용해서 전기 및 광학 구조물을 제작하는 것을 구현하였다 (Science 2001). 이 때 제작된 선포는 약 50-500 $\mu\text{m}$ 이며, 길이는 20mm까지의 범위에서 제작하였다.

이 기술은 메모리, 디스플레이, 연료전지, 나

노 전자 소자, 분자 전자 소자, 바이오 소자 및 장치, 각종 NEMS 센서 등 나노 소재를 조립하여 제작할 수 있는 많은 분야에 적용할 수 있는 것으로서 값싸게 대량으로 만들 수 있는 공정이며, 대면적에 보다 정밀하게 이를 구현하는 기술의 개발이 중요하다. 특히 반도체, 전자 재료, 디스플레이, Memory 등에서 활용이 가능한 Carbon nanotube, Nano wire, Supramolecules, Block copolymer와 같은 나노 소재를 원하는 패턴으로 또는 날개로 대량 조립하는 일은 기존의 포토리소그래피나 나노임프린트 등의 대안 차세대 리소그래피 기술과 경쟁할 수 있는 새로운 분야로 떠오르고 있다.

국내의 경우에 이 분야에 대한 연구는 거의 전무한 실정이지만 Electrode gap이나 AFM팁상에 전기장을 이용하여 CNT를 부착하는 기술에 대해서는 서울대, 한국기계연구원, 전북대 등에서 연구가 수행되었다. 또한 관련 기술로서 CNT를 FED용으로 사용하기 위해 정렬하거나 성장시켜서 패터닝하는 기술에 대해서는 한양대(이철진교수), 성균관대(이영희교수)등이 연

구를 진행하고 있으며, 성장조건 및 기능화에 대한 연구를 수행중이다. 삼성종합기술원, 삼성 SDI등에서는 Screen printing방법을 이용해 CNT를 대량으로 표면에 패터닝하는 방법을 연구하고 있으며, 이는 54" FED Display를 제조하기 위한 제조 공정으로서 활용될 전망이다. 그러나 이 방법은 나노 소재인 CNT를 수직으로 조립하는데 있어서 균일성이나 안정된 생산 공정을 확보하기에 매우 어려운 방법이다.

### III. 결 론

본고에서는 차세대 MEMS 기술인 NEMS 용 차세대 나노공정 및 장비기술에 대한 개략적인 소개와 동향 및 시장 전망, 그리고 주요 세부기술에 대한 소개에 대한 내용을 기술하였다. 21세기에 접어들어 마이크로 기술은 더욱 미세화 되면서 나노스케일에서의 물질 특성을 이용하여 기존 제품 성능을 획기적으로 향상시키고 기존에 없는 새로운 성능을 창출하고자 하는 의지를 가지고 나노기술분야에서의 연구개발 추진과 정책적 투자가 이어지고 있다. 나노기술 연구개발은, 기술개발이 가져올 경제적 가치창출과 산업 전반에 높은 파급효과를 기대할 수 있을 뿐만 아니라 신기술 분야에서의 미래 기술력 확보와 선점을 위해 반드시 필요한 것이다.

일반적으로 나노기술은 이를 직접적으로 제품화 할 수 있는 소자 기술에서 시작된다. 나노소자란 반도체 칩이나 디스플레이 부품, NEMS 등과 같이 제품의 기본 단위라고 볼 수 있으며, 소자를 만드는 기술인 공정, 이를 가능케 하여 주는 도구인 장비기술, 그리고 공정과 소자에 필요한 소재를 개발하는 나노소재기술 등으로 나노기술 영역은 구분된다. 이 중에서 공정과 장비

기술 (나노메카트로닉스 기술로 정의되고 있음)은 나노소자 또는 부품과 소재를 연결시켜 주는 역할에 해당되며, 나노기술의 기반이 되는 중추적 위치에 있는 기술로 기존 산업과 타 첨단기술 분야를 획기적으로 발전시킬 수 있는 기반이 되는 기술이다. 이러한 분야에서 기술개발을 집중하고 기술력 선점을 목표로 매진한다면 우리의 미래는 밝을 것으로 기대해 본다.

### 참고 문헌

- [1] '나노기술종합발전계획의 체계적 보완기획' 2006, 한국과학기술기획평가원.
- [2] 나노메카트로닉스기술개발사업단, [www.nanomecca.re.kr](http://www.nanomecca.re.kr)
- [3] [www.nano.gov](http://www.nano.gov)
- [4] '미국 국가나노기술전략, 어떻게 달라지나?', Nanoweekly 제 129호, 한국과학기술정보연구원.
- [5]. '일본의 2005년 나노기술개발 동향 진단', Nanoweekly 제 132-133호, 한국과학기술정보연구원.
- [6] '유럽의 나노기술역량을 통합한다', Nanoweekly 제 154호, 한국과학기술정보연구원.
- [7] Nanopatterning, RGB-338, 2006, BCC (business communications company, [www.bccresearch.com](http://www.bccresearch.com))
- [8] Global Nanoelectronics Markets and Opportunities, 2005, SEMI (Semiconductor Equipment and Materials Internationals, <http://www.semi.org/>)
- [9] S.Y. Chou, et al "Imprint of sub-25nm vias and trenches in polymers", Appl. Phys. Letter 67(21) p.3114, 1995.
- [10] <http://www.ee.princeton.edu/~chouweb/newproject/page3.html>
- [11] <http://www.amo.de/amica/nanoimprint.html>

## 저자소개



최준혁

1994년 중앙대학교 기계공학과 학사  
 1998년 UC Berkeley 기계공학과 석사  
 2000년 UC Berkeley 기계공학과 박사  
 2001년-2002년 UC Berkeley SSL 포스트닥  
 2003년-2005년 기술팀장, 나노메카트로닉스기술개발사업단  
 2005년-현 재 선임연구원, 나노공정장비연구센터, 한국기계연구원  
 주관심분야 나노임프린트 공정 및 응용 메커니즘 개발

## 저자소개



이응숙

1980년 서울대학교 공과대학 기계설계학과졸업  
 1982년 서울대학교 대학원 기설계학과졸업  
 1997년 한국과학기술원 기계공학과 졸업  
 1982년-현 재 한국기계연구원 나노공정장비연구센터장  
 주관심분야 초정밀 초미세 가공, 나노 생산기술



정준호

1986년 한양대학교 정밀기계공학과 (학사)  
 1991년 한국과학기술원 정밀공학과 (석사)  
 1998년 한국과학기술원 기계공학과 (박사)  
 1998년-1999년 한국과학기술원 기계기술연구소 Postdoc.  
 1999년-2001년 일리노이 주립대학(UIUC) 기계공학과 Postdoc.  
 2001년-2002년 삼성SDI M/E 사업부 기술개발팀 과장  
 2002년-현 재 한국기계연구원 나노공정장비연구센터 선임연구원  
 2005년-현 재 과학기술연합대학원(UST) 부교수  
 주관심분야 Nanomanufacturing technology, Nanoimprint lithography, Nanoscale and microscale fluidics