

논문 2006-43IE-4-16

가중치가 부과된 Bit-flipping 기법을 이용한 LDPC 코딩

(A Low Density Parity Check Coding using the Weighted Bit-flipping Method)

조 경 현*, 나 극 환**

(Kyung-Hyun Joh and Keuk-Hwan Ra)

요 약

본 논문에서는 통신 시스템에서 채널 전송에 의한 데이터의 오류 체크와 정정문제에 대해서 제안하였다. 제안된 LDPC 코드는 VDSL 시스템에서의 AWGN 채널 모델링에 의해 최소화된 채널 에러를 위해 사용된다. LDPC 코드는 낮은 밀도 패리티 비트를 사용하기 때문에, 수학적 복잡도가 낮고 처리 시간이 짧다. 또한 LDPC 코드의 성능은 반복 복호 알고리즘에서 긴 코드 워드에 대해 터보 코드보다 더 나은 성능을 가지고 있다 제안된 시스템의 송신기에서 발생 행렬에 의해서 부호어가 발생되고, 수신기에서 사용된 에러 정정 알고리즘은 가중치를 갖는 Bit-flipping 방식이다. 이 방식은 기존의 Bit-flipping 방식과 달리 더 정확한 에러를 검출하고, 정정하기 위해 발생된 패리티 비트에 대해서 가중치를 주어 에러 정정을 하는 방식이다. 제안된 가중치를 갖는 Bit-flipping 알고리즘은 기존의 Bit-flipping 알고리즘에 비해서 1 dB 이상의 이득 개선을 확인할 수 있었다.

Abstract

In this paper, we proposed about data error check and correction on channel transmission in the communication system. LDPC codes are used for minimizing channel errors by modeling AWGN Channel as a VDSL system. Because LDPC Codes use low density parity bit, mathematical complexity is low and relating processing time becomes shorten. Also, the performance of LDPC code is better than that of turbo code in long code word on iterative decoding algorithm. This algorithm is better than conventional algorithms to correct errors, the proposed algorithm assigns weights for errors concerning parity bits. The proposed weighted Bit-flipping algorithm is better than the conventional Bit-flipping algorithm and we are recognized improve gain rate of 1 dB.

Keywords : LDPC, VDSL, iterative decoding algorithm, Weighted Bit-flipping

I. 서 론

통신 기술 및 제반 환경이 발전함에 따라 유선과 무선의 구별 없이 소비자의 욕구를 충족시키기 위한 통신 관련 서비스업이 갈수록 발전되고 있다. 그에 따라 산

업, 경제, 교육, 의료 등등 모든 분야에 걸쳐 통신망을 이용한 사업이 다각도로 전개되고 이와 관련된 통신 제반 속도 및 시스템의 성능 개선에 대한 요구 사항과 소비자의 요구가 높아져 가고 있다.^[1,2]

이후 1990년대 중반에 들어 점차 대중 매체의 발전에 따라 대용량 정보의 전송에 대한 문제가 제기되었다. 이에 따른 통신 속도의 개선을 위해 ADSL (Asymmetric Digital Subscriber Line)의 설치가 보편화 될수록 좀 더 넓은 대역폭과 좀 더 빠른 전송속도에 대한 가입자의 요구가 증가하는 것은 물론이고 고품질 동영상 전송에 대한 수요도 급격히 증가하였다.^[3] 이러한 수요를 만족시키기 위해서 VDSL(Very High-data rate Digital Subscriber Line) 시스템이 개발되었고

* 정회원, 동양공업전문대학 전기전자통신공학부
(School of Electrical Electronic Engineering,
Dongyang Technical College)

** 정회원, 광운대학교 전자공학과
(Dept. of Electronic Engineering, Kwangwoon
University)

※ 본 연구는 정보통신부 및 정보통신 연구진흥원의
대학 IT연구센터 지원사업의 연구결과로 수행되었
음.(IITA-2006-(C1090-0603-0008))

접수일자: 2006년8월2일, 수정완료일: 2006년12월4일

VDSL은 xDSL 방식 중에 최고의 전송속도(양방향 60 Mbps)를 구현하고 있다. 본 논문은 VDSL 시스템의 채널 상에서 데이터 송, 수신 과정에서 발생하는 오류의 정정 및 복원에 주안점을 두고자 한다. 채널 코딩에 사용된 코딩은 LDPC(Low Density Parity Check)코드를 적용하였다. 본 논문에서는 기존의 가중치가 없는 Bit-flipping 알고리즘 방식과 제안된 가변 가중치 부과 Bit-flipping 알고리즘을 비교하였다. 제안된 방식은 가중치를 변화시킴으로써 송신 데이터에 따라 선택적으로 사용하여 속도 및 전력, 오류 체크 및 정정을 향상 등을 기대할 수 있다. 가중치가 높아질수록 오류 정정율은 높아지는 반면, 속도는 상대적으로 느려진다. 이것은 송신 데이터가 의료 영상 등과 같이 높은 신뢰도를 요구하는 화상 정보인 경우 효과적이다. 그러나 사진 영상 등과 같이 약간의 손실을 감수하는 보상이 가능한 화상 정보인 경우에는 낮은 가중치를 사용함으로써 속도와 전력 면에서 효율적인 알고리즘이 될 수 있다.

II. SYSTEM MODEL

그림 1은 가중치가 부과된 Bit-flipping 기법을 이용한 LDPC 코드가 적용된 시스템의 블록도를 나타낸다.

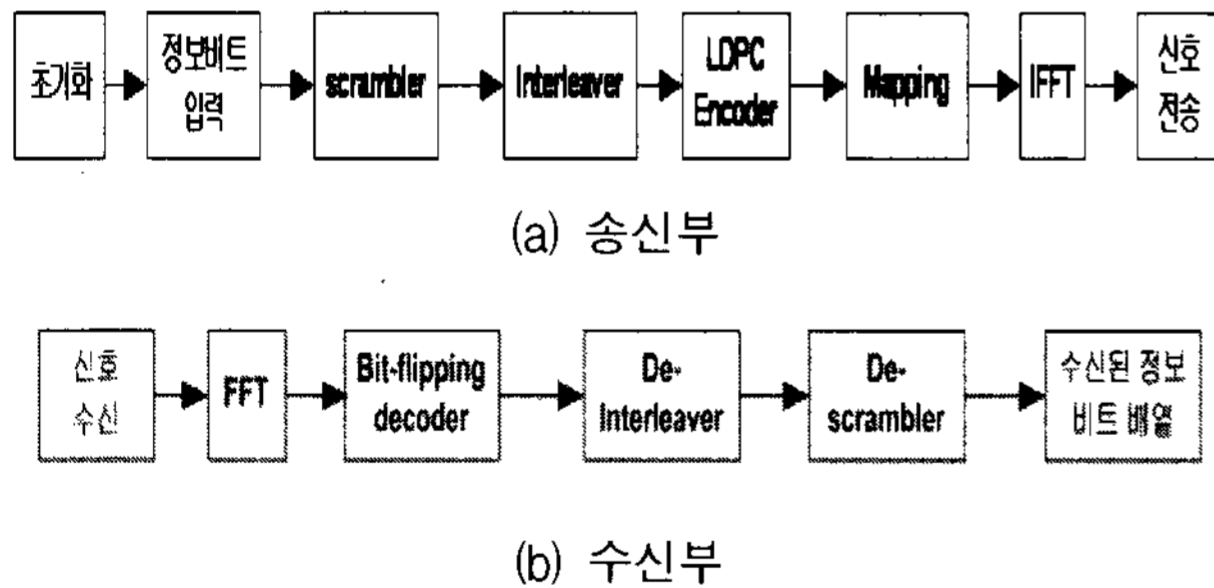


그림 1. weighted Bit-flipping 기법을 이용한 LDPC 코드 시스템 블록도

Fig. 1. Block diagram of LDPC Code system using the weighted Bit-flipping method.

1. VDSL 시스템

DSL의 기술 중에 비대칭형 기술인 ADSL이 가장 대표적이다. ADSL은 전화국과 가입자 장치 사이가 전용 회선으로 연결되므로 액세스 네트워크에서 대역폭 경쟁이 발생하지 않는다는 장점이 있다. 그러나 ADSL은 전화국과 가입자 장치 간의 거리가 3.5 km 이내이어야 하며, 최대 52 Mbps 전송 속도를 제공하는 VDSL의 경우 전송 거리는 이보다 더욱 짧은 300 m에 불과하다. 이러

한 DSL 기술의 짧은 최대 전송 가능 거리는 배선 경로의 문제로 인하여 전화국과 가입자 간의 최단 거리보다 짧으며, 포설된 동선의 상태에 따라 전송 속도 또한 일정하지 않다.

VDSL은 하향 속도 52 Mbps, 상향 속도 1.6 Mbps를 제공하는 비대칭 전송 기술로 짧은 거리에서 가장 빠른 속도를 제공한다. ANSI에서 잠정적으로 결정한 VDSL의 전송속도는 비대칭인 경우 300 m 거리(아파트 단지나 작은 빌딩)에서 52 Mbps/6.4 Mbps, 900 m 거리(작은 주택단지)에서 26 Mbps/3.2 Mbps, 1400 m 거리(농촌처럼 분산된 환경)에서 13 Mbps/1.6 Mbps를 규정하고 있으며, 대칭인 경우 300 m 거리에서 26 Mbps, 900 m 거리에서 13 Mbps를 규정하고 있다. 변조 방식으로는 DMT(Digital Multi Tone), CAP(Carrierless Amplitude and Phase), QAM(Quadrature Amplitude modulation) 방식 등이 제안되어 있다.^[4]

VDSL은 ADSL보다 전송 기술이 간단하고, 짧은 선로에서 전송의 열화 현상이 적으며 ADSL 보다 10 배 더 빠른 장점을 가지고 있다. VDSL 모뎀은 음성 전화 선로를 확장 추가하는 것처럼 동일 선로 상에서 연결할 수 있다.

ADSL과 VDSL은 기술적인 면에서 유사점이 많으나 ADSL기술은 상대적으로 긴 가입자 회선에 광대역서비스를 제공하고, VDSL은 상대적으로 단거리 구간에 고속 데이터를 전송하기 위한 기술이라는 것에 차이점이 있다.^[5]

일반적인 전화선 통신과 ADSL, VDSL에서 사용되는 주파수 대역은 그림 2에 나타나 있다.

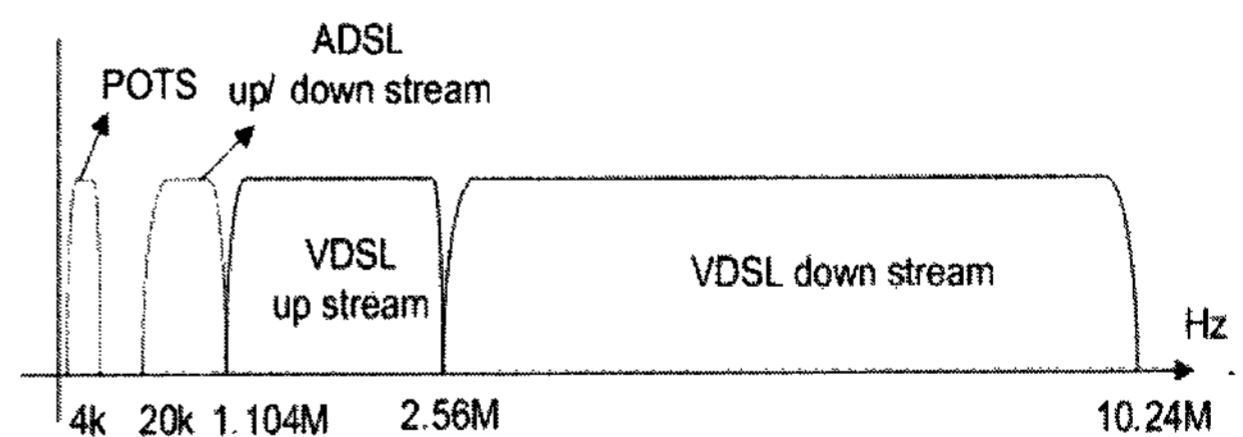


그림 2. VDSL 시스템에서의 상향/하향 주파수 대역
Fig. 2. UP/Down frequency band in VDSL system.

2. LDPC 코드

LDPC 부호들은 대부분 0과 작은 수의 1로 구성된 패리티-체크 행렬을 갖는 선형블록 부호군으로 Gallager에 의해서 소개되었다^[6]. 이들 부호를 정의하는 패리티-체크 행렬의 Sparsity는 sum-product 알고리즘으로 알려진 message-passing 과정에 의해서 효율적으로 복호하는데 중요하다. Berrou가 터보부호를 소개하

고 실제적인 시스템에서 채널 용량에 접근하는 반복 복호화 제안된 후에, LDPC 부호들과 복호화는 1990년 중반에 MacKay와 Neal에 의해서 재조명되었다^[7,8]. 결과적으로, LDPC 부호들은 이론적으로 많은 관심을 유도하였으며 구현 관점과 새로운 연구가 많이 진행되고 있다.

선형 블록 부호는 패리티=체크 행렬 H 의 항으로 표현이 가능하며 이는 부호워드 x 에 대해서 $Hx = 0$ 을 만족한다. $M \times N$ 패리티 체크 행렬의 각 열은 패리티=체크 식을 정의하는데 이 식은 각각의 부호워드 x 에 의해서 만족되어야 한다. 패리티=체크 행렬은 일반적으로 Shannon의 용량 한계를 성취하기 위해서 긴 블록 길이 N 를 갖는다. LDPC 부호들은 일정한 행의 가중치와 열의 가중치를 갖는 sparse 패리티=체크 행렬을 사용하는 부호들로서 정의되는 이들 모두 블록 길이에 비해서 매우 작은 값이다. LDPC 부호를 (N, K) LDPC로 $M \times N$ 패리티=체크 행렬에 의해서 정의된다.

소스 비트들이 LDPC 부호기에 전달되고 부호화는 원칙적으로 LDPC 부호의 생성 행렬 G 에 의해서 정보 블록 U 를 $GF(2)$ 로 곱함으로써 수행된다.

$$x = uG \quad (1)$$

생성기와 패리티=체크 행렬은 관계 $GH^T = 0$ 를 만족한다. LDPC 부호들은 sum-product 알고리즘이나 belief propagation으로 알려진 확률 전송 알고리즘(probability propagation algorithm)을 사용하여 복호될 수 있다. 복호 과정은 $xH^T = 0$ 인 가장 확률이 큰 부호워드 x 를 찾는 것을 목적으로 한다.^[9]

3. 시스템 코드 설정

VDSL 시스템은 프레임 대 프레임 구조상에서 데이터를 처리한다. 프레임은 또한 DMT 심볼을 제공한다. DMT-VDSL 표준에서 각각의 DMT 심볼은 전송된 비트수의 정수배로 되는 부호어(Codeword)의 길이를 제한하는 조건을 갖는다. 각 DMT 심볼 상의 전송된 비트들의 수는 초기화 동안에 결정되고 전송이 다시 초기화 될 때까지 일정하게 유지하게 된다. LDPC 코드는 RS(Reed Solomon)코드와 달리 코드의 길이와 코드율에 대해 많은 융통성을 제공하는데, LDPC 코드를 사용할 때 부과된 필요조건은 DMT 심볼의 정수가 LDPC 부호어 상에 존재한다는 것이다. 반면에 이 조건은 DMT 심볼 상에서의 비트들의 수가 미리 알려져 있지

않고 전송 시에 매우 다양하게 변화한다는 사실에 의해 매우 복잡해진다.^[10]

적합한 코드를 찾기 위한 가장 올바른 방법은 각 DMT 심볼에 대해 할당된 비트 수의 정수배로 LDPC 코드의 길이를 발생시키는 것이다. 코드율은 전송을 요구 조건의 의해 결정될 수 있다. 반면에 이와 같은 접근은 많은 결점을 갖는다.

먼저, 송신기와 수신기 양쪽은 LDPC 코드를 발생시키기 위한 용량이 필요하다는 것이 된다. LDPC 코드를 발생시키는 과정은 LDPC 코드의 정의를 만족하는 패리티 체크 행렬을 발생시키는 것과 엔코딩과 디코딩을 쉽게 하기 위하여 systematic 형태에서 교정된 발생 행렬을 요구한다. 주어진 H 행렬에서부터 systematic 형태에서 포함된 G 행렬의 처리는 아주 복잡한 계산이다.

적합한 길이와 잘 처리될 것으로 선택된 LDPC 코드를 제공함으로써, 많은 완벽한 DMT 심볼들을 이 부호어로 만들 수 있다. 만약 LDPC 부호어가 채워 지지 않은 정보 비트를 가지고 있다면, 쉽게 0으로 바꿀 수 있다. 이 과정은 패리티 체크 비트들이 발생된 수가 항상 $N - K$ 라는 것을 알려준다.

부호어의 길이가 N 이고 메시지 길이가 K 인 LDPC 코드를 선택한 경우, 코드율은 다음과 같다.

$$r = \frac{K}{N} \quad (2)$$

비트들의 수(정보와 패리티 양쪽에 대한)는 M 이라고 하고 각각의 DMT 심볼에 지정한다. 정보 비트들의 평균수는 L 이라 놓고 이것은 DMT 심볼에 의해 운반된다. VDSL 시스템에 의해 이루어진 정보 데이터율은 오직 L 에 의해 결정된다. 특별히, 정보 비트들의 평균 수의 비율은 R 이라 놓고 DMT 심볼 등에 대해 할당된 비트들의 전체 수에 대한 DMT 심볼에 의해서 실제적으로 운반된다.

LDPC 부호어 상에서 DMT 심벌들의 수를 m 이라고 하면 다음과 같다.

$$m = \frac{N}{M} \quad (3)$$

부호어에 존재하는 가상 비트들의 수 D 는 다음과 같다.

$$D = N - mM \quad (4)$$

DMT 심볼에 의해 실제적으로 운반되는 정보 비트들

의 수는 다음과 같이 주어진다.

$$L = \frac{K-D}{m} \quad (5)$$

LDPC 코드 선택은 적어도 0.5의 코드율을 갖을 필요가 있다. 실제로 LDPC 코드의 코드율을 수용할 수 있는 정보 데이터율을 용이하게 하기 위해 0.5 보다 높게 되도록 요구된다.

큰 부호어 길이를 갖는 LDPC 코드들은 VDSL 시스템에서 FEC(Forward Error Correction)에 대해 긴 LDPC 코드를 선택하게 한다. 그러나 이것은 잘못된 것이다. 긴 LDPC 코드를 갖는 DMT 심볼들은 큰 수의 부호어로 구성하는 것을 요구하게 된다. 만약, 각각의 DMT 심볼들에 대해 적은 비트들을 할당 한다면 채널이 빈곤해질 경우 DMT 심볼들의 수는 커지게 되는 것을 요구된다. LDPC 디코더와 VDSL 수신부의 모든 요소들은 수신된 정보를 처리 할 수 있기 전 까지 더 오래 시간을 기다려야 한다. 간단하게 말하면, 앞의 경우에서는 시스템의 지연이 더 높아진다는 것이다. DMT 심볼의 적은 수에 대한 VDSL 시스템상의 지연을 제한하는 것은 바람직한 것이다. DMT 심볼들의 수를 엄격히 제한한 것은 단일 부호어 상에 포함되어 질 수 있으나, 특별히 DMT 심볼들에 할당된 비트들이 적은 경우 문제가 될 수 있다.^[11,12]

4. LDPC Encoder

엔코더는 오류정정 부호어에 대해 메시지 비트의 매핑 처리를 수행한다. 엔코딩은 메시지 비트들의 주어진 순서에 대해 패리티 체크 비트들의 계산을 포함한 LDPC 코드들에 대해 처리된다. 메시지 비트들에 기반을 둔 LDPC 부호어 계산의 가장 올바른 방법은 코드의 발생 행렬(G 행렬)을 사용하는 것이다. 이것은 일반적으로 systematic 형태에서 G 행렬을 가지는 것이 가장 바람직하다. 엔코딩 과정은 $(N-K)$ 패리티 체크 비트의 계산만 포함하고 있다. (N, K) 선형 블록 코드를 위한 systematic $K \times NG$ 행렬은 일반적으로 다음과 같다.

$$G_{K \times N} = [P_{K \times (N-K)} | I_{K \times K}] \quad (6)$$

여기서 $I_{K \times K}$ 는 $K \times K$ 단위 행렬이다.

5. LDPC Decoder

디코더는 수신된 신호를 기반으로 전송된 부호어의

결정에 의해 수행된다. 일단 부호어가 결정되면, 디코더는 반드시 매핑되고 이 부호어는 부호어에서 처음으로 결정된 메시지 비트들의 일치하는 조합으로 돌아간다.

bit-flipping 알고리즘을 적용하기 위한 적절한 동작들은 주파수 영역에서 수신된 신호들을 얻기 위해 수행된다. 주파수 영역에서 수신된 신호들은 모두 부 채널로 구성된 복소수로 구성되어 있다. 각각의 부 채널에서 신호를 위해 사용된 QAM 격자를 기반으로, 격자 포인트는 부 채널이 선택되었다는 점에서 수신된 신호들에 대한 유클리디안 거리에 의하여 근접하다. 각각의 부 채널에서 근접한 격자 포인트로 구성된 비트 패턴들은 수신된 비트들의 배열을 결정하기 위해 사용된다.

6. 사후적 확률 알고리즘

비트들은 주파수 영역에서 격자점으로 매핑된다. 간단한 AWGN 채널을 가정한다면, 수신된 신호를 분석할 수 있고 수신된 신호를 기반으로 한 비트들에 대한 사후적 확률(posteriori probabilities)을 계산할 수 있다.

간단한 AWGN 채널에서, 전송된 DMT 심볼들은 cyclic prefix가 없을 때는 512 정형-공간 시간 샘플과 일치한다. 여기서 전송된 심볼을 x 로 정의한다. x 의 각 요소들은 $x[n]$, $n=0, \dots, 511$ 로 다시 표현된다. 이 전송된 심볼들은 AWGN 채널로 통과시킴으로써, σ^2 을 가지는 화이트 가우시안 잡음은 전송된 신호에 더해진다. 잡음 신호를 w 로 표현하고 w 의 각 요소를 $w[n]$, $n=0, \dots, 511$ 이라고 하면 시간 영역에서 수신된 신호 y 의 각 요소는 다음과 같이 표현된다.

$$y[n] = x[n] + w[n], \quad n=0, \dots, 511 \quad (7)$$

주파수 영역에서의 잡음항 W_k 는 다음과 같이 실수와 허수로 분리된다.

$$W_k = W_{Rk} + jW_{Ik} \\ = \sum_{n=0}^{511} w[n] \cos\left(\frac{2\pi kn}{512}\right) - j \sum_{n=0}^{511} w[n] \sin\left(\frac{2\pi kn}{512}\right) \quad (8)$$

주파수 영역의 잡음은 또한 가우시안이고, 더욱이 잡음 성분의 각각의 실수와 허수부분들은 독립적인 것을 보여준다. 각각의 부 채널의 잡음의 실수부와 허수부들의 평균은 "0"이고, 각 실수부와 허수부들의 변화는 $256\sigma^2$ 과 같다.

우리의 목적은 각각의 부 채널에 비트들이 할당된 것에 대해 비트의 값이 "0" 또는 "1"의 확률을 계산하는 것이고, 이것은 수신된 신호의 실제 값과 부 채널에서

잡음 변화의 추정에 기반을 둔다.

0 또는 1의 값을 갖는 비트들에 대해, 바이스(Bayes) 법칙을 이용하여 사후적 확률에 대한 값을 얻을 수 있다.^[13]

$$P(b_1 = 0 | Y_{Rk} = y_{Rk}) = \frac{p(Y_{Rk} = y_{Rk} | b_1 = 0)}{p(Y_{Rk} = y_{Rk} | b_1 = 0) + p(Y_{Rk} = y_{Rk} | b_1 = 1)} \quad (9)$$

7. 가중치를 가지는 Bit-flipping

Bit-flipping은 LDPC 발생 행렬에 의해서 발생한 LDPC 부호로 인코딩 된 2진 정보에 대해 패리티 체크 행렬에 의한 패리티 검사를 수행하여 그 결과가 Modulo-2 연산에 만족하지 않는 식의 수를 가중치로 표시하고, 제일 값이 큰 가중치에 해당하는 비트를 수정하는 알고리즘이다. 즉 제일 높은 가중치를 갖는 비트의 원 값이 1이면 0으로 변경하고, 0이면 1로 변경하는 방식이다. 예를 들어 가중치의 값은 패리티 검사 행렬에 의해서 주어지며 Gallager에 의해서 제안된 아래의 (7, 2, 4)인 H 행렬에 대해서 패리티 검사를 수행하게 된다.

먼저 제일 윗 행부터 아래 행으로 차례로 표현하면 패리티검사(even parity check의 경우)는 첫 번째 행에서 "1"인 값에 대한 자릿수(weight)는 y_1, y_3, y_5, y_7 이 되며 패리티 검사는 $y_1 + y_3 + y_5 + y_7 = 0$ 을 만족해야 한다. 여기서 만족해야 하는 식을 패리티 검사 식이라 하고 이것을 식으로 표현하면 다음과 같다.

$$y_1 + y_3 + y_5 + y_7 = 0 \quad (10)$$

$$y_1 + y_4 + y_6 + y_8 = 0 \quad (11)$$

$$y_2 + y_3 + y_6 + y_7 = 0 \quad (12)$$

$$y_2 + y_4 + y_5 + y_8 = 0 \quad (13)$$

$$H = \begin{bmatrix} 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 \\ 1 & 0 & 0 & 1 & 0 & 1 & 0 & 1 \\ 0 & 1 & 1 & 0 & 0 & 1 & 1 & 0 \\ 0 & 1 & 0 & 1 & 1 & 0 & 0 & 1 \end{bmatrix}$$

그림 3. 패리티 체크 행렬의 예
Fig. 3. Example of the parity check matrix.

표 1. 패리티 방정식의 가중치

Table 1. weight value of the parity propagation.

y_1	y_2	y_3	y_4	y_5	y_6	y_7
2	0	1	1	1	1	1

만약, 여기서 송신한 정보가

$bx = [0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0]$ 이고,

아래와 같이 정보가 수신되었다고 가정 한다.

$brx = [1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0]$

여기서 첫 번째 비트에서 에러가 발생 되었다고 가정을 한다.

첫 번째 반복 과정에서의 가중치 계산은 수신된 정보의 자릿수에 해당하는 비트를 각 패리티 검사 식에 대입하여 0이 안 되는 방식을 찾는다. ($y_1 = 1$)

찾은 식에 들어 있는 항의 값에 대하여 만족하지 못하는 식의 비트 값에 가중치를 적용시킨다.

위의 수신된 신호에 의하면 (10), (11) 체크 식이 만족하지 못하는 식이 된다.

이 식을 다음과 같이 표현한다.

$$y_1 + y_3 + y_5 + y_7 = 1 \quad (14)$$

$$y_1 + y_4 + y_6 + y_8 = 1 \quad (15)$$

각 식에 있는 y 의 값에 대한 수를 세면 다음의 표와 같은 가중치 값을 정할 수 있다. 예를 들면 (14)식에서 (15)까지의 변수 중에 y_1 은 2개가 검출되고 y_3 은 1개가 검출된다. 이것에 대해서 정리하면 표 1과 같이 표현할 수 있다.

표 1.에서 보면 y_1 의 값이 2를 가지면서 가장 높다는 것을 보여준다. 가장 높은 값을 flipping 시키면 데이터는 $[0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0]$ 이라는 값을 가지게 된다.

이 값에 대해서 식 (10),(11),(12),(13)은 "0"의 값을 만족하게 되므로 발생한 에러는 정정이 되는 것이다.

III. 시뮬레이션 결과

시뮬레이션을 위해서 사용된 DMT 심볼당 전송된 비트들의 수는 496이고 사용된 LDPC 코드의 코드율은 약 0.741이다. LDPC 코드의 부호어 간격이 10인 DMT 심볼과 같은 LDPC 코드 길이를 사용하므로 전체 코드의 길이는 4960비트가 된다. 그림 4는 코드화 하지 않은 4-QAM과 weighted Bit-flipping 알고리즘에 대한

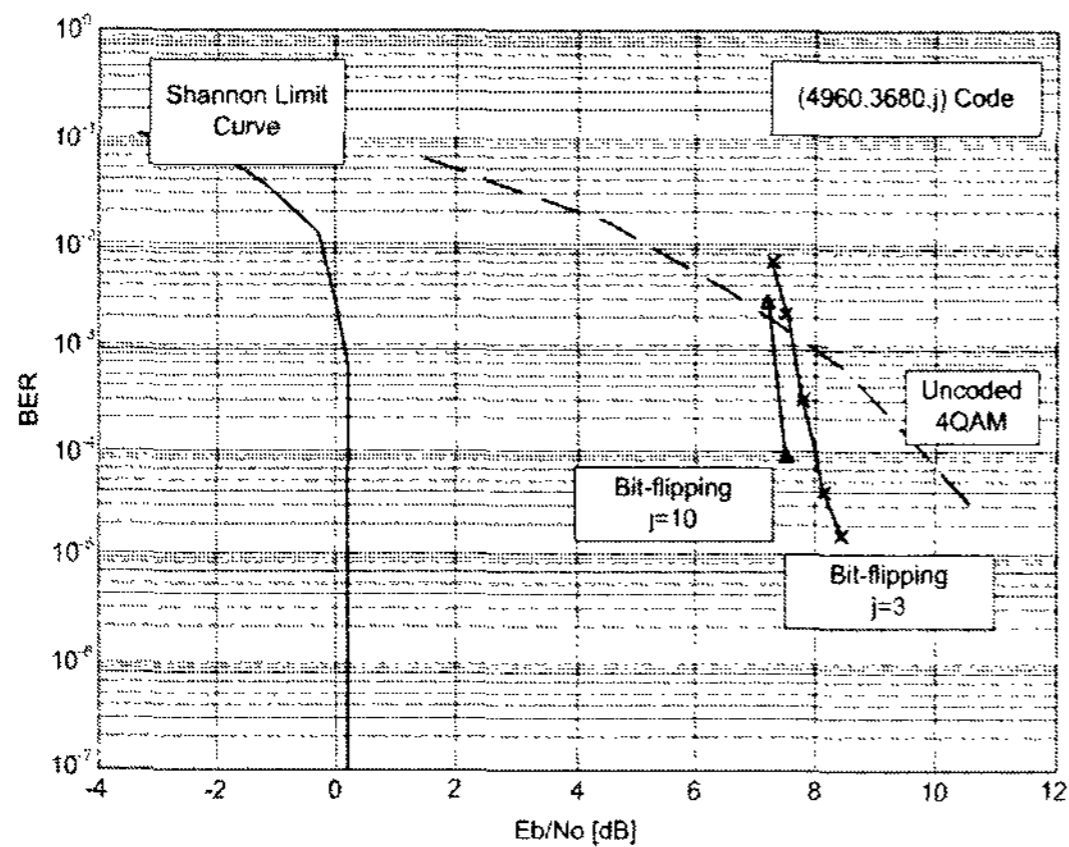


그림 4. 4-QAM과 j=3, 10 Bit-flipping에 대한 BER 대 E_b/N_0 곡선

Fig. 4. BER vs E_b/N_0 curve for 4-QAM and j=3, 10 Bit-flipping.

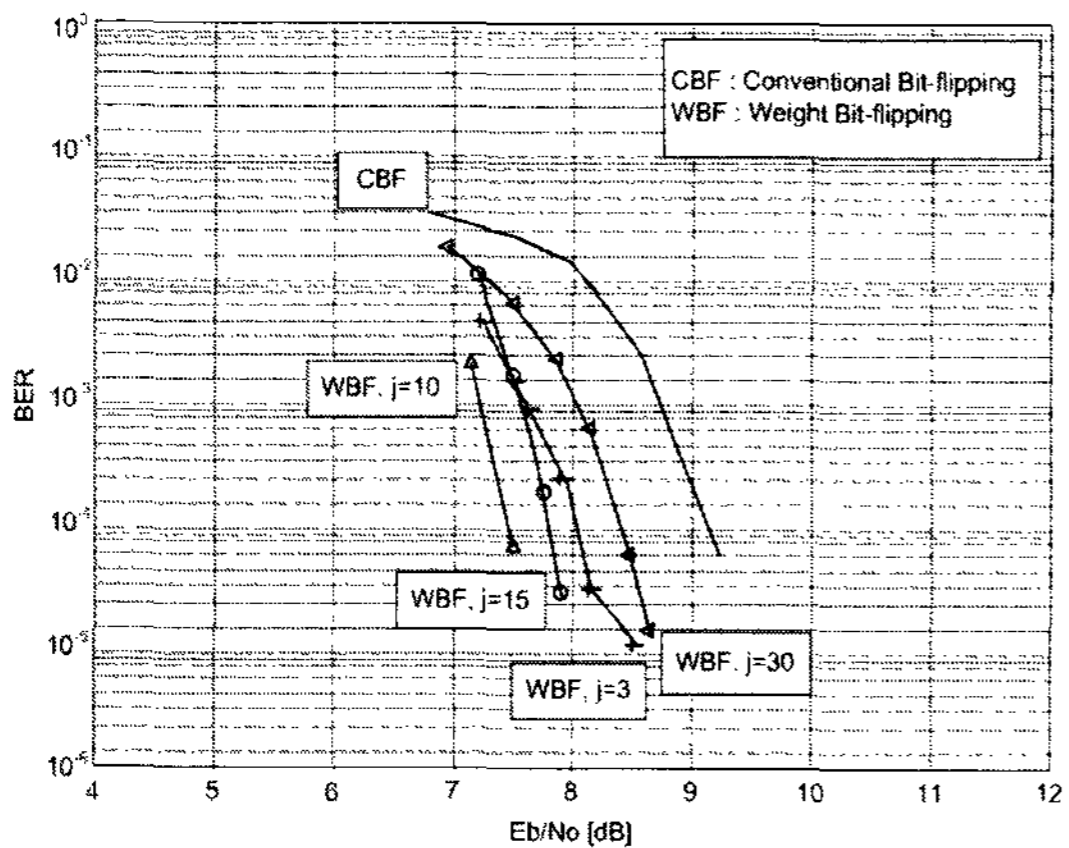


그림 5. Bit-flipping 과 가중치 Bit-flipping에 대한 BER 곡선

Fig. 5. BER curve for Bit-flipping and weight Bit-flipping.

BER 대 E_b/N_0 곡선을 보여 준다. j 값의 변화에 의해서 특성이 변화되는 것을 볼 수 있다. 그림 5는 서로 다른 가중치 (4960, 3680, j)를 갖는 Bit-flipping 디코딩에서의 결과를 보여준다. 역시 j 의 변화에 의해서 특성이 변화가 되나 j 의 값이 증가된다고 해서 좋은 특성을 보여 주지는 못한다. 제안된 가중치를 갖는 Bit-flipping은 $BER = 10^{-3}$ 에서 기존의 Bit-flipping 알고리즘 보다 $j=30$ 인 WBF(Weight Bit-flipping)가 약 0.8 dB의 이득을 갖는 것을 확인한다. $j=10$ 인 WBF는 10^{-4} 의 BER에서 $j=3$ 인 WBF보다 약 0.5 dB의 코딩 이득을 갖는다는 것을 보여준다.

IV. 결 론

LDPC 부호들은 터보부호보다 훨씬 좋은 성능을 나

타낸다. 그 이유는 LDPC 부호의 최소거리가 높은 확률을 가지는 부호 길이에 비례하여 증가하기 때문이다. 이와 같은 특성은 오류 확률이 매우 낮은 고속 전송을 요하는 통신시스템에 대해서 바람직하다. 제안된 가중치를 가지는 Bit-flipping 알고리즘은 이러한 고속전송에 맞게 FEC(Forward Error Correction) 알고리즘이다. 시뮬레이션 결과에서와 같이 적절한 가중치를 사용함으로써 시스템은 알맞은 최적의 에러정정 성능을 가질 것이다.

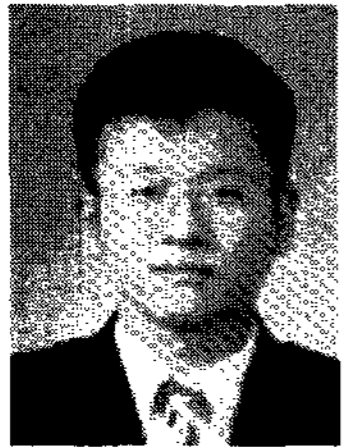
참 고 문 헌

- [1] Rajiv Mathur, Dirk Pesch, Ashutosh Mundra, Gaurav Nolkha, Sheelraj Agarwal, "Design and Implementation of a Distributed Telecommunications Supermarket" IEEE, pp.76-80, 2004
- [2] Liangyuan Wang, Linlin Wang, Yi Wang, "The Research on the Development of the Telecommunication Service & the Telecommunication's Interactive and Comprehensive Service Model" IEEE, pp.1398-1402, 2005
- [3] Draft American National Standard for Telecommunications - Network and Customer Installation Interfaces, "Asymmetric digital subscriber line(ADSL) metallic interface," T1E1.4/98-007R5, Dec. 1998.
- [4] 정진욱, 한정수, "데이터 통신", 생능 출판사, Aug, 2002.
- [5] D. J. Raushmayer, *ADSL/VDSL Principles : A Practical and Precise Study of Asymmetric Digital Subscriber Lines and Very High Speed Digital Subscriber Lines*, Macmillan, New York, 1999.
- [6] R.G Gallager, "Low-density parity-check codes", IRE Trans. Info. Theory, vol.IT-8, pp.21-28, Jan,1962
- [7] D.J.C.MacKay and R.M.Neal, "Near Shannon limit performance of low density parity check codes", Electron. Lett. Vol.32, no. 8, pp.1645-1646, Aug. 1996
- [8] D.J.C.MacKay, "Good error-correcting coding and decoding: Turbo-codes", IEEE Trans. On Inform. Theory, Vol.45 No.2, pp.399~431,Mar.1999.
- [9] 김진우,조경현,나극환 "페이딩 채널에서 적응 LDPC 부호화 MIMO-OFDM의 성능 분석", 전자공학회논문지 제43권 IE편 제2호, pp.152-158, 2006년 6월
- [10] Y. Kou, S. Lin, M. Fossorier, "Construction of Low Density Parity Check Codes: A Geometric

Approach", Proceedings of the 2nd International Symposium on Turbo Codes, pp. 137-140, Brest, France, Sep. 2000.

- [11] D. J. C. Mackay, "Good error-correcting codes based on very sparse matrices", *IEEE Trans. Inform. Theory*, vol. 45, pp. 399-431, Mar. 1999
- [12] D. J. C. Mackay and R. M. Neal, "Near Shannon Limit Performance of Low Density Parity Check Codes", *Electronic Letters*, vol. 33, pp. 457-458, Mar. 1997.
- [13] R. M. Tanner, "A Recursive approach to Complexity Codes", *IEEE Transactions on Information Theory*, vol. 27, No. 5, pp. 533-547.

저 자 소 개



조 경 현(정회원)
 1993년 호서대학교 제어계측 공학과 학사 졸업.
 1999년 광운대학교 전자공학과 석사 졸업.
 2006년 광운대학교 전자공학과 박사 졸업.

2005년~현재 동양공업전문대학 전임교원
 <주관심분야 : 변/복조, 채널 코딩, RF 전송기술>



나 극 환(정회원)
 1973년 연세대학교 전자공학과 학사 졸업.
 1977년 연세대학교 전자공학과 석사 졸업.
 1987년 프랑스 ENSEEIHT 국립 종합공과대학 박사 졸업.

1988년~현재 광운대학교 전자공학과 교수
 <주관심분야 : 초고주파 모듈, 위성통신 시스템>