초전도 디지털 RSFQ 논리회로와 실리콘 CMOS 회로와의 기술적 비교

Technical comparison between superconductive RSFQ logic circuits and silicon CMOS digital logics

조 원*, 문 규**

W. Cho*, and G. Moon**

Abstract : The development technique of digital logic using CMOS device is close reached several limitations. These make technical needs that are ultra high speed superconductive systems based on CMOS silicon digital computing technique. Comparing digital logic based on silicon CMOS, the computing technique based on ultra high speed superconductive systems has many advantages which are ultra low power consumption, ultra high operation speed, etc. It is estimated that features like these increasingly improve the possibility of ultra low power and ultra superconductive systems.

In this paper, digital logics of current CMOS technique and RSFQ superconductive technique are compared with and analyzed.

Key Words: superconductor, digital device, CMOS, RSFQ.

1. 서 론

실리콘 공정 기술의 급격한 발전과 사용자들의 욕구 증가는 반도체 기술 발전을 한층 더 발전시켜왔으며 메모리는 기가 비이트를 한 칩에 집적하는 수준, 비메모리는 DSP(Digital Signal Process, 디지탈 신호처리), MCU(Micro Control Unit, 마이크로 콘트롤러), 그리고 CPU(Central Process Unit, 중앙처리장치) 등과 같이 서로 다른 기능을 수행하는 다수 장치들을 통합한 하나의 chip 자체가 시스템 역할을 하는 SOC의 출현을 맞이하게 되었다. 이러한 집적 기술의 진보는 5GHz이상의 동작을 가능케 하는 고속 시스템을 등장시켰다.

그러나 기존의 실리콘 기반 기술은 향후 application들에서 요구되는 초고속 수백 GHz에서 수 THz까지의 동작이 불가능하여 이에 대한 보완으로 초전도 디지털 기술의 개발이 요구되고 있다.

2. 본 론

2.1 반도체 기술의 한계

Table 1은 ITRS의 CMOS 반도체 로드맵을 보여 주고 있다. Process 기술의 급격한 발전은 UDSM(Ultra Deep Sub-Micron) 영역을 지나 이미 90nm급 소자의 개발이 사용 중에 있으며 65nm급 소자의 개발이 진행되고 있다. 이들 nanometer급 device들은 적게는 수백만 개부터 많게는 수천만 개의 트랜지스터들을 포함하며 이들을 연결하는 수많은 상호연결들로 구성된다. 이러한 발전은 device performance측면에서 많은 부작용을 수반하며 power dispassion, substrate noise를 포함한 signal integrity에 기인하는 noise, process variation들이 그 대표적인 예이다.

Table 1. ITRS CMOS semiconductor Roadmap.

년도	2001년	2003년	2005년	2007년
DRAM design rule(um)	0.13	0.1	0.08	0.065
CPU design rule(um)	0.15	0.107	0.08	0.065
#TR per Chip	69M - 97M	110M - 153 M	174M - 243M	276M - 386M
Chip size(mm^2, production)	140	140	140	140
VDD[V]	1.1	1	0.9	0.7
전력소모(Watt)	60 - 130	80 - 150	90 - 170	100 - 190

한편, 급격한 기술 발전에 의한 chip 집적도의 성장은 그 이면에 CAD(Computer Aided Design) tool 및 design efficiency의 부족 현상이 발생하는 실정이다. 즉 기술의 발달과 사용자의 욕구 증가에 따른 실현 가능한 design complexity의 증대로 인한 design 비용은 이미 manufacturing 비용의 수배에 이르고 있다. 이러한 design 비용의 증대는 각기 다른 기능을 수행하는 회로들의 집적도에 따른 설계의 복잡성, chip size 및 총 트랜지스터 수의 증가, 그리고 substrate noise 등과 같이 기존에 고려하지 못했던 새로운 현상의 대두에 의한 검증 비용의 증대가 가장 중요한 요소로 작용하고 있다. 이러한 문제는 설계상에서 크게 세 가지 문제를 발생시키고 있다.

1) Design efficiency 측면에서 볼 때, 시스템을 한 chip상에 구현함으로써 발생되는 기생 효과에 의한 여러 현상들과 수백만 개의 트랜지스터들과 트랜지스터들을 연결하는 상호연결들을 포함하는 커다란 크기의 chip의 성능을 검증하고 최적화시키는 작업은 기존의 design flow상에서 병목 현상을 불러일으킨다.

2) Design accuracy측면에서 볼 때, FOL(Front Of Line)의 model과 BOL(Back Of Line)의 model의 상이함에 따라 발생되는 design skew, process와 실제 design사이에 발생되는 process 검증 그리고 substrate에 의해 전달되는 noise를 포함한 signal integrity등을 고려한 새로운 개념의 design flow가 필요하게 되었다.

3) Design flow측면에서 볼 때, 단일 chip이 하나의 시스템 역할을 하게 되었다. 이로써 더 이상은 만족할 만한 정확도를 얻는 방법으로 on-chip 검증만을 수행하는 것은 부족하게 되었으며, on-chip 뿐만 아니라 off-chip까지 고려한 시스템 level에서의 검증 시스템

* 학생회원 : 한림대 대학원 전자공학과 석사과정
** 정 회 원 : 한림대 정보통신공학부 교수
원고접수 : 2006년 2월 10일
심사완료 : 2006년 3월 10일

이 필요하다. 따라서 sequential한 현재의 design 개념은 개선하여야 할 여지가 있다.

이러한 문제는 기존의 실리콘 기반의 시스템이 고속으로 갈 때 파워 및 신호 처리에 따른 설계의 부담이 더욱 커지며 조만간 실리콘 기술은 한계가 도래 하리라는 것은 이미 예견된 사실이다.

2.2. 반도체 대체 기술의 필요성

정보통신 기술의 발전에 따라 컴퓨터, 무선통신 및 광통신, 멀티미디어 시스템 같은 기술은 향후 국가 경제 도약에 절대적으로 필요한 분야로 대두되고 있다. Fig. 1은 이러한 기술의 개발에 필요한 각각 요소와 이에 필요한 동작 주파수를 보여 주고 있다. 기존의 실리콘 기반의 기술은 향후 초고속 수백 GHz에서 수 THz까지의 동작이 불가능하여 이에 대한 보완으로 초전도 디지털 기술의 개발이 요구되고 있다. 초전도 초고속 디지털 기술의 향후 응용과 국가 산업의 파급에 관한 내용이 Fig. 1에 기술 되어 있다. 예로 초전도 디지털 시스템으로 슈퍼컴퓨터 개발은 자동차, 항공기 설계, 반도체, 나노 소재 개발, 기상 예보, 신약, 화학물질 개발, Bioinformaticsem 등의 분야에 사용된다. 통신, 레이더 응용 및 계측, 측정 응용을 통해 이동통신, 광통신, 멀티미디어, 화상통신, 지능형 교통 시스템, 위치 측정, 자동 항법, 군사용 통신 및 레이더와 생체 신호 측정, 인공위성, 우주선, 원격 탐사, 원격 계측, 초고속 초정밀 전자, 기기 연구 및 개발 등의 분야에 다양하게 적용되어 부가가치 기술로 산업 및 경제 발전, 첨단군사, 우주 기술 개발로 국가 위상 향상에 큰 기여가 가능하다. 이를 위해 초고속 컴퓨팅, 초고속디지털 신호처리, 초고주파수 통신 신호 검출 및 생성, 초고속 초정밀 계측 및 측정에 필요한 초전도 소자 및 디지털 시스템 개발이 절대적으로 요구된다.

이는 실리콘의 CMOS 소자 기술에 기반을 두는 슈퍼컴퓨터를 대체할 초전도 초고속 디지털 시스템 개발의 필요성을 보여 준다. 초전도 초고속 소자에 기반을 두는 컴퓨팅 기술은 소자 자체가 동작에 필요한 신호가 실리콘의 수백 mV-수 V나 화합물 소자의 수십 mV-수 V와 달리 수 mV에 불과하여 초저전력이 가능하며 또한, 소자의 스위칭에 필요한 동작 주파수가 100GHz-1THz에서 10uW이하의 초저전력 소자 개발이 가능하다. 이러한 특성상 초고속 초전력으로 컴퓨팅 시스템을 구성하는 것이 가능하여 향후 차세대 슈퍼컴퓨터 개발 시 가능성이 매우 높은 기술로 판단된다. CMOS 기반의 슈퍼컴퓨터와 초전도 슈퍼컴퓨터의 비교에서 보듯이 일반적으로 같은 성능의 초전도 슈퍼컴퓨터는 연산속도에서 1000배, 소비전력에서 500배, 비용은 1000배, 크기는 1600배의 개선 효과가 있다고 예상되고 있다. 이러한 가격대비 성능의 향상이 예측되어 세계적으로 이러한 초전도 디지털 연구가 진행되고 있다.

Table 2는 CMOS 소자 마이크로프로세서와 초전도 소자 마이크로프로세서 비교를 보여주고 있다. 일반적으로 초전도와 CMOS 기반의 프로세서의 가장 큰 차이는 열을 처리하는 냉각기와 동작에 필요한 온도에 따라 냉각기의 차이가 가장 크게 발생되고 있다. 그러한 차이에도 불구하고 전력 손실은 초전도가 월등히 개선될 수 있을 것으로 평가된다.

Table 2. Comparing supercomputers based on superconductive micro processor with CMOS.

성능	CMOS 소자 슈퍼컴퓨터	초전도 소자 슈퍼컴퓨터(예측치)	개선률
연산속도	1 Tera FLOPS (10^{12} 연산/초)	1 Peta FLOPS (10^{15} 연산/초)	X 1000
비용	$250/MFLOPS	$0.25/MFLOPS	X 1000
소비전력	500 mW/MFLOPS	1 mW/MFLOPS	X500
크기	1600 sq. ft. /TFLOPS	1 sq. ft. /TFLOPS	X 1600

소비전력	CMOS 소자 슈퍼컴퓨터	초전도 소자 슈퍼컴퓨터(예측치)
CPU	6 kW	32 mW
메모리	200 W	50 mW
네트워크	-	20 mW
냉각기	2.5 kW (일반냉각팬)	300 W (초저온 냉각장치)
합계	8.7 kW	300 W

2.3. 초전도 디지털 기술의 현 주소

Fig. 2는 이러한 초전도 소자 기술이 적용된 실제 응용 사례를 보여 주고 있다. 지금 가장 활발하게 연구되고 있는 초전도 소자 응용 기술 분야로는 초고속 마이크로프로세서로 초고속 슈퍼컴퓨터 기본 기술로 연구되고 있으며, 초고속 패키 스위치 기술은 광통신 네트워크 분야에 사용되고 있다. 초광대역 저잡음 증폭기는 한정된 자원인 전파자원의 효율성을 극대화하기 위한 선도 기술로 이동 통신 기지국에 널리 채용되고 있다. 초고 해상도 AD converter기술은 초정밀 측정기기 부품으로 군사용에 많이 채택 되고 있다. 현재 기술적으로 가장 어려우며 가장 활용도가 큰 분야인 초고속 마이크로프로세서 기술은 현재 일본을 중심으로 연구되고 있으며 ADC와 같은 기술은 군사용으로 미국에서 가장 많이 사용되고 있다. 또한 현재 실리콘 기술과 비교해

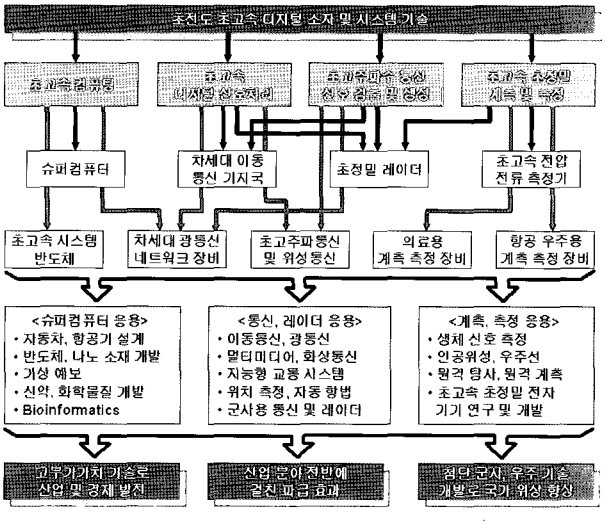

Fig. 1. Superconductive ultra-high speed digital system applications.

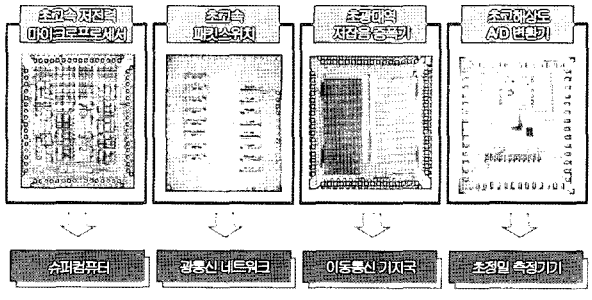

Fig. 2. Design applications based on superconductive technology.

서 초전도 기술의 가장 큰 문제점은 안정된 초전도 메모리의 개발이 미흡하여 초전도 디지털 기술응용에 제한 점으로 작용하고 있는 실정이다. 따라서 마이크로프로세서 등의 데이터 처리 기술과 병행해서 내부 초고속 메모리 개발이 시급한 실정이다.

3. 결 론

본 논문에서는 현재의 CMOS 기술과 초전도 RSFQ에서의 디지털 회로 기술에 대하여 비교 분석을 수행하였다.

본 논문을 통하여 CMOS 소자를 이용한 디지털 로직 기술 개발의 한계 상황에 대하여 알아보았으며, 실리콘의 CMOS 디지털 소자를 이용한 슈퍼컴퓨터를 대체할 초전도 초고속 디지털 시스템 개발의 필요성과 초전도 소자의 장점이 초전도 초고속 소자에 기반을 두는 컴퓨팅 기술이 반도체 CMOS 소자를 이용한 디지털 로직 기술에 비교할 때 속도나 소모전력 등에서 장점을 가진다는 사실을 알아보았다.

또한 타국의 개발 실정을 통하여 현재 실리콘 기술과 비교해서 국내 초전도 기술 시장에서 주로 개발해야할 것으로 예상되는 방향에 대하여서 언급하였다.

감사의 글

본 연구는 '지방대학혁신역량 강화사업' (사업번호: 교육부 05-가-B-04)의 지원으로 기술되었습니다.

참 고 문 헌

[1] T. Van Duzer, Charles W. Turner,Principles of Superconductive Devices and Circuits, Upper saddle river NJ07458: Prentice Hall PTR, pp. 283-325, 1999.

[2] K. K. Likarev and V. K. Semenov, "RSFQ Logic/MemoryFamily: A new Josephson Junction Technology for sub-Terahertz Frequency ClockDigital Systems," IEEE Trans. Appl.Supercond., vol.1, Issue: 1, pp.3-28, March 1991.

저 자 소 개

조 원(趙 元)
1979년 1월 15일생, 2004년 한림대학교 전자공학과 졸업, 현재 동 대학교 전자공학과 석사과정.

문 규(文 圭)
1959년 10월 12일생, 1982년 서울대학교 공과대학 제어계측공학과 졸업, 1990년 죠지워싱턴 대학교 전기 및 컴퓨터공학과 졸업(공학석사), 1993년 동 대학교 동 학과 졸업(공학박사)
1982-1988 전자통신연구원 반도체설계 연구원, 1984-1985 (미) VLSI Technology Inc. 연구원, 1997-1999 (미) Micrys Inc. General Manager in ASIC Design 현재 한림대학교 NURI 사업 Ubiquitous-Health 팀장, 정보통신공학부 교수로 재직 중.