

# 22.9kV 배전선로 적용을 위한 DVR의 새로운 외란검출 기법 및 제어시스템 설계

論 文
55A-1-2

## The New Voltage Event Detection Method and Control System Design for DVR Applied to 22.9kV Distribution System

金 義 重<sup>†</sup> · 鄭 容 昊<sup>\*</sup> · 權 起 鉉<sup>\*\*</sup> · 朴 泰 範<sup>\*\*\*</sup> · 文 全 一<sup>§</sup> · 全 榮 洙<sup>§§</sup>  
(H.J. Kim · Y.H. Chung · G.H. Kwon · T.B. Park · J.I. Moon · Y.S. Jeon)

**Abstract** - This paper proposes the new voltage event detection method using the weight factor of neural network and describes control system design for the DVR(Dynamic Voltage Restorer) consisted of a rectifier and series inverter applied to 22.9kV distribution system. As this method can express the fault level of each phase, we expect the proposed method can make up for disadvantage of synchronous detection method. Also, in this paper, the control system was designed using double deadbeat controller. As it has an inner current control loop and an outer voltage control loop, we can easily limit the current level during the transient intervals by using the current control loop. Simulation and experiment are performed to prove the analysis of the voltage event detection method and double deadbeat controller.

**Key Words** : Voltage Sag/Swell, Neural Network, Double Deadbeat Control, DVR

### 1. 서 론

최근 산업의 발달과 더불어 사용이 급증하고 있는 컴퓨터와 사무자동화 기기, 로봇과 생산자동화기기, 의용전자기기와 통신기기 등의 산업용 기기들은 배전계통에서 발생하는 순간정전(interruption), 순간전압강하(voltage sag), 순간전압상승(voltage swell) 등과 같은 외란에 대하여 대단히 민감하게 동작하게 되며, 이러한 외란을 적절히 제거하지 않을 경우 관련 장비의 고장이나 오동작을 일으켜 생산 지연이나 조업중단과 같은 막대한 손실을 초래하게 된다[1][2][3].

이에 대한 대책으로 최근 DVR(Dynamic Voltage Restorer)에 관한 연구가 활발하게 진행되고 있다[4]. DVR은 일반적으로 전압원 인버터가 선로에 주입변압기를 통해 직렬 연결된 구조를 가지며 전원 측의 각종 외란으로부터 적절한 보상동작을 수행하여 부하에 양질의 전원을 공급하게 된다. 이러한 DVR의 성능을 결정하는 주요 요소로는 선로 외란에 대한 빠르고 정확한 검출과 보상전압에 대한 정확한 연산 및 제어라 할 수 있다.

일반적인 전력품질 보상기에 사용되는 외란 검출방식은 평균치 검출기법과 동기좌표계 검출기법을 들 수 있

다. 평균치 검출기법은 선로전압의 평균치를 구해 전압의 외란 유·무를 판별하는 방식으로 잡음 및 전압의 과도상태에 강인하며 전원의 이상여부를 정확하게 검출할 수 있지만 적분연산을 위한 정확한 영교차점 검출이 필요하며, 평균치 연산을 위해 검출시간이 최소 반주기 이상의 시간을 필요로 하기 때문에 검출방식으로는 부적절하다 할 수 있다[5]. 이러한 단점을 보완하기 위해 최근에는 선로전압을 동기좌표계로 변환하여 검출하는 방식인 동기좌표계 검출기법이 일반적으로 사용되고 있다[6]. 이 방식은 선로전압을 동기좌표계로 변환시키기 위해 우선 대칭좌표법을 사용하여 정상성분의 전압을 연산하게 되며, 연산과정을 통해 선로전압의 평형성분인 정상분의 전압을 얻을 수 있다. 이를 동기좌표계 상에서의 연산과정을 통해 직류 성분의 값을 구하여 선로의 상태를 파악할 수 있다. 그러나 선로의 3상이 평형상태에서는 동기좌표변환 결과로 이상적인 직류값을 얻을 수 있지만 지락사고와 같은 외란사고에 대해서는 선로의 위상이 틀어지기 때문에 결과값에 교류성분을 포함하게 된다. 또한 동기좌표계 검출방식은 3상을 통합적으로 다루기 때문에 각상에 대한 정확한 외란 상태를 파악하기가 난해하다는 단점을 가지고 있다. 이러한 문제를 해결하기 위해 본 논문에서는 신경망의 Weight Factor를 이용한 새로운 외란 검출방식을 제안하였다. 제안된 검출방식은 신경망의 학습과정을 통해 순서적으로 각상의 최대값을 연산하게 되며, 독립적인 상별 검출방식을 취하고 있기 때문에 각상에 대한 정확한 외란 상태 파악을 통해 선로의 전압보상이 이루어진다는 장점을 가지고 있다.

또한 본 논문에서는 DVR 성능의 또 다른 주요 요소인 보상전압제어 방식으로 Double Deadbeat 전압 제어기를 구성하여 DVR의 출력전압을 제어하였다. 일반적으로 많이 사용되는 PI제어기의 경우 DVR의 제어대상이 교류이기 때문

† 교신저자, 正會員 : LS產電 中央研究所 先任研究員 · 工博  
E-mail : hjkim3@lisis.biz

\* 正會員 : LS產電 中央研究所 責任研究員

\*\* 正會員 : LS產電 中央研究所 責任研究員補

\*\*\* 正會員 : LS產電 中央研究所 主任研究員

§ 正會員 : LS產電 中央研究所 研究所藏

§§ 正會員 : 韓電電力研究院 先任研究員

接受日字 : 2005年 7月 4日

最終完了 : 2005年 11月 14日

에 상대적으로 직류제어에 비해 제어능력이 떨어진다는 할 수 있으며, 큰 이득 값을 가지게 되어 제어가 자체가 불안정하게 되는 단점을 가지고 있다. 이러한 점을 감안하여 본 논문에서는 실시간 제어를 위해 Double Deadbeat 전압 제어기를 설계하여 적용하였으며, 사용된 전압 제어기는 내측에 전류 제어기를 포함한 전압 제어기 형태로 구성되어 있다 [7][8].

## 2. 제어시스템 설계

그림 1은 본 논문에 적용된 DVR의 제어구조를 나타내고 있다. 제어구조는 선로전압과의 위상관계 연산을 위한 PLL 부와 외란발생에 따른 외란 검출부, DVR의 보상전압 연산부, 연산된 전압을 효율적으로 선로에 주입하기 위한 보상전압 제어부로 이루어져 있다.

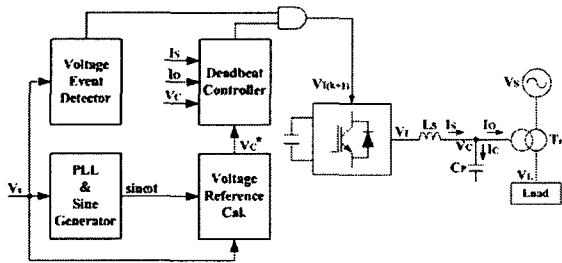


그림 1. DVR 제어구조  
Fig. 1 Controller configuration for DVR

### 2.1 제안된 전압외란 검출기

제안된 전압외란 검출기의 이론적 배경을 설명하기 위해 선로전압을  $v = V_m \sin(\omega t + \theta)$ 라 하고, 이 식을 삼각함수 합성의 정리에 의해 다시나타내면 식 (1)과 같이 표현할 수 있다.

$$v = V_m \cos(\theta) \sin(\omega t) + V_m \sin(\theta) \cos(\omega t) \quad (1)$$

위 식 (1)의 우변 첫 번째 항과 두 번째 항은  $\theta$ 에 의해 결정되는 크기성분과  $\sin(\omega t)$ 와  $\cos(\omega t)$ 의 정현파 성분으로 구성됨을 볼 수 있으며, 이는 임의의  $\sin(\omega t)$  성분과  $\cos(\omega t)$  성분의 크기를 적절히 조절함으로써 전원전압  $v$ 를 생성할 수 있음을 알 수 있다.

이와 같은 사실을 신경망의 Delta Rule에 적용하여 정리하면 식 (1)은 다음 식 (2)와 같은 형태로 표현될 수 있다.

$$Y = WX \quad (2)$$

여기서,  $Y$ 는 Delta Rule에 의해 추정된 값이며,  $W$ 와  $X$ 는 다음과 같이 표현된다.

$$W = [V_m \cos \theta \quad V_m \sin \theta]$$

$$X = [\sin(\omega t) \quad \cos(\omega t)]^T$$

식 (2)를 Weight Factor Adaptation Algorithm을 포함한 Delta Rule 블록도로 나타내면 그림 2와 같다[9].

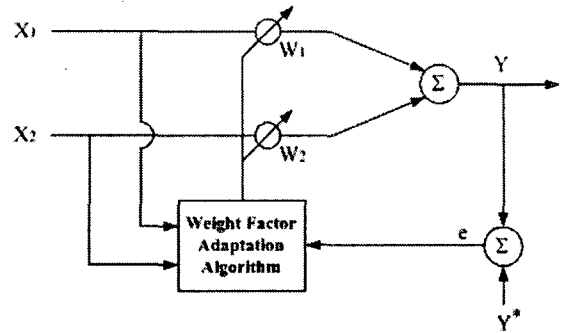


그림 2. Adaptive Linear Combiner  
Fig. 2 Adaptive Linear Combiner

그림 2에서 Weight Factor Adaptation Algorithm에 대한 수식은 다음 식 (3)과 같이 표현된다.

$$W(k+1) = W(k) + \alpha X(k)e(k) \quad (3)$$

여기서,  $\alpha$ 는 학습률을 나타낸다.

결국 식 (1)을 신경망의 Delta Rule에 적용하여 표현하게 되면 식 (2)의  $W$ 항은 출력  $Y$ 의 최대값을 추종하고 있음을 알 수 있으며, 이 값을 모니터링 함으로써 선로의 외란상태를 파악할 수 있다.

### 2.2 Double Deadbeat 전압 제어기

그림 1로부터 인버터 전류  $I_s$ 와 출력전압  $V_c$ 를 상태변수 벡터  $x = [I_s \quad V_c]^T$ 로 하여 2차 시스템으로 모델링하면 상태방정식은 다음과 같이 표현된다.

$$\begin{bmatrix} \dot{I}_s \\ \dot{V}_c \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L_s} \\ \frac{1}{C_p} & 0 \end{bmatrix} \begin{bmatrix} I_s \\ V_c \end{bmatrix} + \begin{bmatrix} \frac{1}{L_s} \\ 0 \end{bmatrix} V_i + \begin{bmatrix} 0 \\ -\frac{1}{C_p} \end{bmatrix} I_o \quad (4)$$

$$\dot{x}(t) = Ax(t) + Bu(t) + Fw(t) \quad (5)$$

여기서,  $x(t)$  : 상태변수

$u(t)$  : 제어변수

$w(t)$  : 외란

위의 식으로부터 Sampled Data 시스템에 대한 상태 방정식을 구하기 위해 샘플 구간을  $T$ 라 하고,  $kT \leq t \leq (k+1)T$  구간동안 부하전류  $I_o(t)$ 는  $I_o(kT)$ 로 일정하고, 인버터 전압  $V_i(t)$ 는  $V_i(kT)$ 라고 가정하면 식 (5)로부터 다음과 같은 Sampled Data 상태 방정식을 얻을 수 있다.

$$x(k+1) = Ax(k) + Bu(k) + Fw(k) \quad (6)$$

여기서,

$$A(T) = \begin{bmatrix} \cos \alpha T & \frac{-1}{L_s \alpha} \sin \alpha T \\ \frac{1}{C_p \alpha} \sin \alpha T & \cos \alpha T \end{bmatrix} = \begin{bmatrix} a_{11} & a_{12} \\ a_{21} & a_{22} \end{bmatrix}$$

$$\alpha = \frac{1}{\sqrt{L_s C_p}}$$

$$B(T) = \begin{bmatrix} \frac{1}{L_s \alpha} \sin \alpha T \\ 2 \sin^2 \frac{\alpha T}{2} \end{bmatrix} = \begin{bmatrix} b_1 \\ b_2 \end{bmatrix}$$

$$F(T) = \begin{bmatrix} 2 \sin^2 \frac{\alpha T}{2} \\ \frac{-1}{C_p \alpha} \sin \alpha T \end{bmatrix} = \begin{bmatrix} f_1 \\ f_2 \end{bmatrix}$$

식 (6)으로부터 인덕터 전류  $I_s$ 와 출력전압  $V_c$ 는 다음과 같이 주어진다.

$$\begin{aligned} I_s(k+1) &= a_{11} I_s(k) + a_{12} V_c(k) + b_1 V_f(k) + f_1 I_o(k) \\ V_c(k+1) &= a_{21} I_s(k) + a_{22} V_c(k) + b_2 V_f(k) + f_2 I_o(k) \end{aligned} \quad (7)$$

식 (7)을 연립하고 다음 구간에서의 출력전압  $V_c$ 를 그 구간에서의 기준전압  $V_c^*$ 로 대처하여 정리하면 식 (8)과 같이 표현할 수 있다.

$$\begin{aligned} V_f(k+1) &= \frac{1}{b_2} V_c^*(k+2) - \frac{a_{22}}{b_2} V_c^*(k+1) \\ &\quad - \frac{a_{21} a_{11}}{b_2} I_s(k) - \frac{a_{21} a_{12}}{b_2} V_c(k) \\ &\quad - \frac{a_{21} b_1}{b_2} V_f(k) - \frac{a_{21} f_1}{b_2} I_o(k) \\ &\quad - \frac{f_2}{b_2} I_o(k+1) \end{aligned} \quad (8)$$

식 (8)에서  $I_o(k+1)$ 을 직접 구할 수가 없으므로 2차 예측기법을 적용한다[10].

$$I_o(k+1) = 3I_o(k) - 3I_o(k-1) + I_o(k-2) \quad (9)$$

이상의 식 (8)과 (9)를 정리하여 제어기 출력  $U_f(k+1)$ 을 구하면 식 (10)과 같이 나타낼 수 있으며, 그림 3은 제어 블록도를 보여준다.

$$\begin{aligned} U_f(k+1) &= \frac{1}{b_2} V_c^*(k+2) - \frac{a_{22}}{b_2} V_c^*(k+1) \\ &\quad - \frac{a_{21} a_{12}}{b_2} V_c(k) - \frac{a_{21} b_1}{b_2} U_f(k) \\ &\quad - \frac{a_{21} f_1 + 3f_2}{b_2} I_o(k) - \frac{3f_2}{b_2} I_o(k-1) \\ &\quad - \frac{f_2}{b_2} I_o(k-2) - \frac{a_{21} a_{11}}{b_2} I_s^*(k) \end{aligned} \quad (10)$$

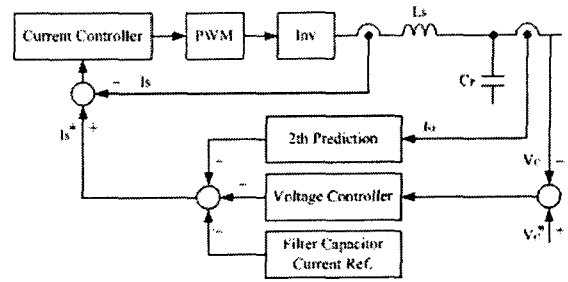


그림 3. Double Deadbeat 제어 블록도  
Fig. 3 Double deadbeat control block diagram

### 3. 시뮬레이션

제안된 외란 검출기법과 제어방식을 2MVA DVR에 실제 적용하기 위해 앞서 성능평가를 위한 시뮬레이션을 수행하였다. 시뮬레이션 모델은 그림 4와 같이 PSIM으로 모델링 하였으며, 구성은 Sag와 Swell등의 외란사고 발생을 모의하기 위한 전원부와 강압변압기를 포함한 4MVA 부하 그리고 2MVA DVR로 구성되어 있다. 시뮬레이션에 사용된 구체적인 파라미터는 표 1과 같다.

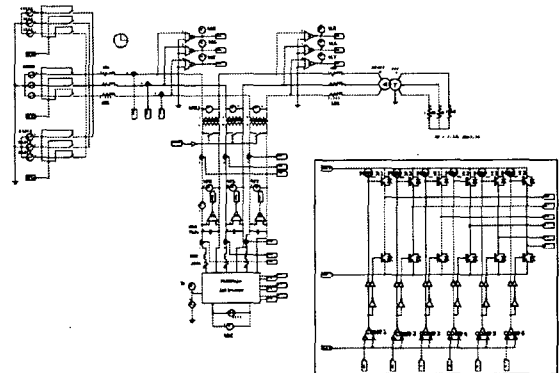


그림 4. 시뮬레이션 모델  
Fig. 4 Simulation model

표 1 시뮬레이션 파라미터

Table 1 Simulation parameters

전원전압	22.9kV, 60Hz	
부하용량	4MVA	
강압변압기	22.9kV : 440V	
DVR	용량	2MVA
	보상정도	Sag : 50%
		Swell : 130%
	스위칭 주파수	2kHz
	Filter L	200uH
	Filter C	752uF
주입변압기	9.0659 : 1	

그림 5는 전원에 한상 Sag와 Swell을 각각 100msec 동안 40%와 130% 발생했을 경우(그림 5a), 동기좌표 검출방식에 의한 외란 검출신호(그림 5c)와 신경망의 Delta Rule을 이용한 외란 검출 결과(그림 5d)를 보여준다. 동기좌표 검출

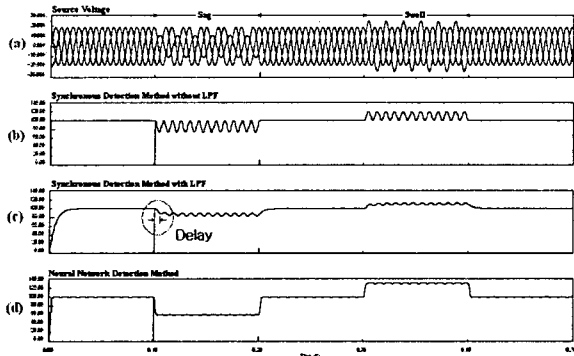


그림 5. 전압외란 검출비교 파형  
Fig. 5 Simulation results for Voltage sag detection

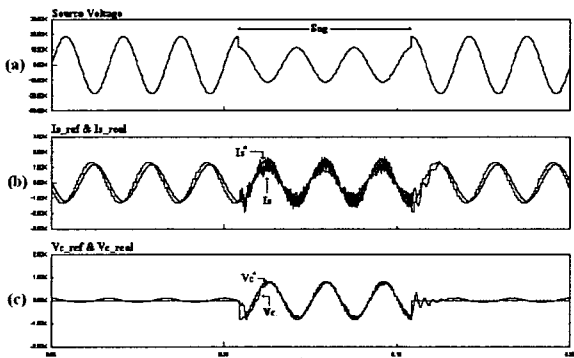


그림 6. Double Deadbeat 제어기 동작특성  
Fig. 6 Simulation results for double deadbeat controller

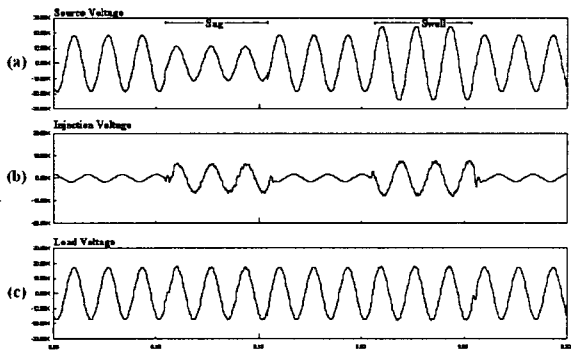


그림 7. DVR 보상결과파형  
Fig. 7 Simulation results for DVR operation

방식의 경우, 한상 Sag와 Swell 등의 불평형 외란발생에 대해서 검출신호에는 교류성분이 포함되어 있는 것을 볼 수 있으며(그림 5b), 이러한 결과로는 외란에 대한 정확한 판별이 난해하기 때문에 일반적으로 저역통과필터를 사용하게 된다. 그러나 이러한 필터의 사용은 시지연 요소를 포함하고 있기 때문에 검출신호의 지연이 발생하여 DVR의 보상시점에 영향을 주게 된다(그림 5c). 또한 외란 발생에 대해서 3상의 합성 형태로 검출신호가 표현되기 때문에 각 상에 대한 정확한 외란 상태를 파악하기가 난해하며 이에 따른 보상신호의 선정이 명확하지 않다는 것이 단점으로 작용한다. 이에 반해, 본 논문에서 제안한 방식인 Delta Rule을 이용한

검출방식은 연산과정이 비교적 간단하게 처리되기 때문에 각 상에 적용하여 검출신호를 연산 할 수 있으며, 그림 5(d)에서와 같이 외란이 발생한 상에 대해서 정확한 크기의 변화를 나타낼 수 있다. 이와 같은 신호검출 방식은 각상에 대해 독립적으로 보상동작을 수행하는 DVR에 매우 유리하게 적용 될 수 있다.

그림 6은 본 논문에서 적용한 Double Deadbeat 제어기의 동작특성을 보여준다. 전원의 Sag 발생 시점(그림 6a)에서 연산된 DVR의 기준출력전류( $I_s^*$ )와 전압( $V_c^*$ )에 대해 실제 출력전류( $I_s$ )와 전압( $V_c$ )이 잘 추종하고 있음을 확인할 수 있으며, Inner Loop의 전류 제어기 동작을 통해 DVR의 외란보상 초기시점의 과도 구간에서 전류가 2,000[A]내에서 제한되는 것을 볼 수 있다. 이는 실제 2MVA DVR의 스위칭 소자로 사용된 IGBT의 전류정격과도 밀접한 관계를 가지고 있다.

그림 7은 DVR의 보상동작을 확인하기 위해 전원전압에 40%의 Sag와 130%의 Swell을 발생시켰을 경우(그림 7a) DVR의 보상전압(그림 7b)과 보상된 부하전압(그림 7c)을 보여준다. 외란 발생구간에서 DVR의 신속한 보상동작으로 인해 부하가 사고전과 같이 일정하게 유지되고 있는 것을 확인할 수 있다.

#### 4. 실험결과

그림 8은 22.9kV 배전선로 적용을 목적으로 제작된 2MVA DVR의 구성도를 보여준다. 제작된 2MVA DVR은 충전부(TR1, REC), 에너지 저장부(Cap), 인버터(INV), 바이패스 스위치(BS), 직렬변압기(TR2), 스위치부(S1~S3)등으로 구성되어 있다. 충전부와 에너지 저장부는 삼상 22.9kV을 수전반아 660V의 저전압 변성 후 다이리스터 정류기를 통해 커패시터 뱅크에 에너지를 저장하게 된다. 이 때 충전시간은 약 3분으로 설정하였으며, 에너지 저장장치는 3상 50%의 Sag시 10주기 정도의 보상동작을 할 수 있도록 설계하였다. IGBT 스위칭소자로 구성된 인버터는 독립적인 상(Phase) 보상을 위해 선로의 각상에 단상인버터 형식으로 연결되어 있으며, PWM(Pulse Width Modulation) 방식으로 스위칭이 이루어진다. 선로의 정상운전 구간에서 인버터는 상단 스위치를 Turn-On시켜 선로 전류의 연속적인 흐름을 유지하게 되며, 외란 발생시에는 PWM 동작을 통해 보상전압을 주입하게 된다.

그림 9는 2MVA DVR의 실제 시스템을 보여준다. 제작된 DVR은 컨테이너 내에 구성되어 있으며, 기본적인 회로파라미터는 시뮬레이션 모델과 일치한다.

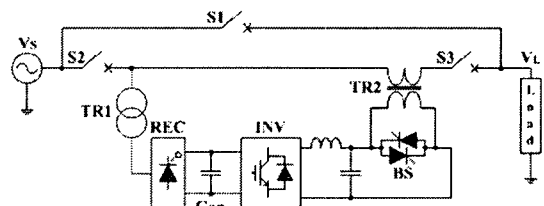


그림 8. 2MVA DVR의 구성도  
Fig. 8 Configuration diagram of 2MVA DVR

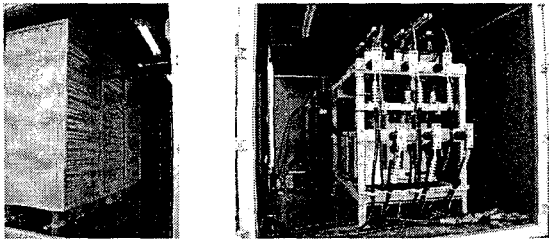


그림 9. 제작된 2MVA DVR  
Fig. 9 2MVA DVR hardware

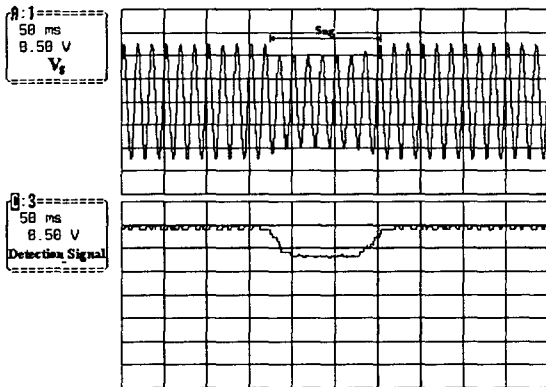


그림 10. 전원전압과 외란검출신호  
Fig. 10 Source voltage and sag detection signal

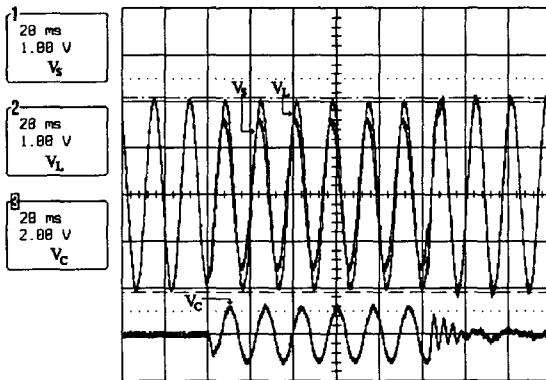


그림 11. Sag 결과파형  
Fig. 11 Experimental results for voltage sag

2MVA DVR의 실험을 위해서는 선로에 강제적인 외란을 발생시켜야 하는데, 이를 위해서 각종 외란을 모의 할 수 있는 IGBT 인버터로 구성된 SSFG(Sag Swell Flicker Generator)를 제작하여 외란 사고를 모의하였으며, 그림 10은 본 논문에서 제안한 외란검출방식을 이용해 실제 선로에 Sag를 발생 시킨 후 검출된 외란신호를 보여준다. 시뮬레이션에서와 동일하게 상전압의 최대치 변화에 따라 검출신호가 변화함을 볼 수 있으며, 외란신호 자체에 슬로프를 주었기 때문에 검출신호 자체에도 그에 따른 슬로프가 나타나는 것을 관찰 할 수 있다.

그림 11은 여섯주기 정도의 30% Sag를 SSFG를 통해 발생시킨 후 DVR의 보상동작을 관찰한 결과파형이다. Sag 발생 후 신속한 외란검출 연산을 통해 DVR은 외란이 발생한

상에 보상전압을 주입하는 것을 확인 할 수 있으며, DVR의 보상 동작으로 인해 부하에는 연속적인 전압이 유지되고 있음을 확인 할 수 있다.

## 5. 결 론

본 논문에서는 기존의 전압외란 검출기법의 단점을 보완할 수 있는 신경망의 Weight Factor를 이용한 새로운 외란 검출기법을 제시하였다. 제안된 외란검출기법은 일반적으로 많이 사용되는 3상을 합성하여 검출하는 동기좌표 검출기법의 단점을 보완할 수 있으며, 각 상의 외란에 대해 독립적으로 검출할 수 있다는 장점을 가지고 있기 때문에 단상 시스템의 외란검출 적용에도 응용이 가능하다고 할 수 있다. 또한 본 논문에서는 전압제어기 내에 전류제어기를 둔 Double Deadbeat 제어기를 2MVA DVR에 적용하여 전압보상 초기 과도구간에서의 과도전류를 제한함으로써 시스템을 안정화 하였다.

## 감사의 글

본 논문은 산업자원부에서 시행한 전력산업연구개발사업의 기술개발 연구결과입니다.

## 참 고 문 헌

- [1] M.H.J. Bollen, "Voltage sags: Effects, mitigation and prediction," Power Engineering Journal, pp. 129-134, June, 1996.
- [2] M. McGranaghan, D. R. Mueller and M. J. Samotyj, "Voltage sags in industrial systems," IEEE Transactions on Industry Applications, Vol. 29, No. 2, March/April 1993.
- [3] D. Povh, K. Pregizer, M. Weinhold and R. Zurowski, "Improvement of Supply Quality in distribution systems," CIRED'97, Birmingham, June, 1997.
- [4] Westinghouse Science & Technology Center, "A Novel Approach to Eliminate Distribution System Disturbances", Westinghouse Research Memo 92M015, November, 1992.
- [5] H. W. Furst, Manfred Pigi and Josef Baier, "An Anlaog Method for Detecting Superimposed Power Line Voltage Disturbance", IEEE Transactions on Instrumentation and Measurement, vol. 43, no. 6, pp. 889-893, December, 1994.
- [6] Hossein Mokhtari, Sashi B. Dewan, "Performance Evaluation of Thyristor Based Static Transfer Switch", IEEE Trans. on Power Delivery, Vol. 15, No. 3, pp. 960-966, July, 2000.
- [7] T. Kawabata, T. Miyashita, Y. Yamamoto, "Digital Control of Three-Phase PWM Inverter with LC Filter", IEEE Trans. Power Electronics, vol.6, nol, pp.67-72, Jan. 1991.

- [8] T. Kawabata, Y. Shikano, S. Higashino, Y. Yamamoto, M. Udaka, Kawagishi, "Chargerless UPS Using Multi-functional BIMOS inverter" IEEE IAS Annual Meeting, pp513-520. 1986.
- [9] Bernard Widrow, Michael A. Lehr, "30 Years of Adaptive Neural Networks : Perceptron, Madaline and Backpropagaton", Proceeding of the IEEE, Vol.78, No.9, pp1415-1442. September, 1990.
- [10] K. P. Gokhale, A. Kawamura and R. G. Hoft, "Deadbeat microprocessor control of PWM inverter for sinusoidal output waveform synthesis", Proc. IEEE PESC, pp28-36, 1985.



**박 태 범(朴 泰 範)**

1974년생. 2000년 한양대 공대 전기·컴퓨터 공학부 졸업. 2002년 동 대학원 전기공학과 졸업(석사). 2002년-현재 LS산전 중앙연구소 Power & Control 연구단 주임 연구원



**문 전 일(文 全 一)**

1960년생. 1986년 KAIST 졸업(석사). 1998년 미국 Syracuse 대학 산업공학과 졸업(공학박). 1987년-현재 LS산전 중앙연구소 연구소장

**저 자 소 개**



**김 희 중(金 羲 重)**

1970년생. 1997년 명지대 공대 전기공학과 졸업. 1999년 동 대학원 전기공학과 졸업(석사). 2004년 동 대학원 전기공학과 졸업(공학박). 2004년-현재 LS산전 중앙연구소 Power & Control 연구단 선임 연구원.



**전 영 수(全 榮 洙)**

1960년생. 1983년 성균관대학교 전기공학과 졸업(학사). 1997년 충남대학교 전기공학과 졸업(석사). 1987년-현재 한전전력연구원 선임연구원



**정 용 호(鄭 容 昊)**

1960년생. 1990년 KAIST 전기공학과 졸업(공학박). 1994년-1995년 Wisconsin-Madison(Post Doc.). 1985년-현재 LS산전 중앙연구소 Power & Control 연구단 책임연구원.



**권 기 현(權 起 鉉)**

1966년생. 1988년 부산대 공대 전기공학과 졸업(학사). 1990년 동 대학원 전기공학과 졸업(석사). 1992년-1998년 LG산전 중앙연구소. 1998년-2001년 수영전기 연구소. 2002년-현재 LS산전 중앙연구소 Power & Control 연구단 책임연구원보