

400 MHz ISM 대역 데이터 통신용 GFSK 송·수신기 설계 및 제작

Design and Fabrication of 400 MHz ISM-Band GFSK Transceiver for Data Communication

이 행 수 · 홍 성 용 · 이 승 민*

Hang-Soo Lee · Sung-Yong Hong · Seung-Min Lee*

요 약

데이터 통신용 400 MHz ISM 대역 송·수신기를 설계하였다. 전파 법규의 8.5 kHz 이하 점유 주파수 대역폭을 만족하기 위해 GFSK 변조 방식을 이용하였고, 8051 CPU에 통신 프로토콜을 이식하여 데이터를 송·수신하였다. 제작된 송·수신기는 ± 3 kHz 이하의 주파수 변조도와 20 dB의 SINAD에서 -107 dBm의 감도를 나타내었으며, 인접 채널 평균 전력을 -60 dBc 이하로 전파 법규를 만족하였다. 제작된 송수신기의 BER 특성은 입력 신호 전력이 -110 dBm에서 1.8×10^{-3} , -106 dBm 이상일 경우 0으로 측정되었다.

Abstract

The GFSK Transceiver of 400 MHz ISM band for data communication is designed and fabricated. To reduce the occupied bandwidth of transmitted signal, the GFSK modulation is selected. The measured results of fabricated transceiver show the data rate of 2,400 bps at 8.5 kHz bandwidth, frequency deviation of less than ± 3 kHz, sensitivity of -107 dBm at SINAD of 20 dB, BER of less than 1.8×10^{-3} at -110 dBm input power. The fabricated transceiver is satisfied with the regulation of radio wave and has the good performance.

Key words : Transceiver, GFSK, ISM, 400 MHz, Data Communication

I. 서 론

최근 상용 무선 통신 기기의 발전으로 무선 데이터 통신은 버스 구간 알람, 가로등 점등, 신호등 제어장치, 원격 제어/감시 장치 등 여러 용도로 사용되고 있다^[1]. 이러한 특정 목적용 주파수 대역은 국제적으로 ISM(Industrial Scientific and Medical) 대역으로 할당하고 있다. ISM 대역은 산업, 과학 및 의료용으로 할당된 대역으로 저전력으로 허가 없이 사용할 수 있다. 이러한 소 출력 무선국은 좁은 구역 내의 음성 및 데이터 통신, 장비의 원격 제어 등 산업 활

동뿐만 아니라 치매 노인 보호, 시각 장애인 가이드, 도난 차량 추적 및 교통 정보 시스템, 무선 스피커, 무선 비디오 송·수신기 등 다양하게 활용되고 있다^[2]. ISM 대역을 이용하는 기기의 송신 출력은 용도 별로 300 mW 이하, 10 mW 이하, 3 mW 이하로 허가 없이 사용할 수 있으나, 고시된 주파수가 아니거나 출력이 높으면 실험국으로 허가를 받아 사용하여야 한다^[3]. 또한 ISM 장비는 방사되는 기본파 및 스퓨리어스 방사의 전계강도 허용치만 규정되어 있고, 주파수 용도에 관한 제한은 없다. 앞으로 창의적 아이디어를 활용한 새로운 기술이 활성화될 수 있도록

충남대학교 전파공학과(Dept. of Radio Science & Eng., Chungnam National Univ.)

*한국전자통신연구원 광대역무선전송연구팀(Broadband Wireless Transmission Team, ETRI)

· 논문 번호 : 20051105-18S

· 수정완료일자 : 2005년 12월 28일

일반 개방용 주파수를 계속 확대할 계획이고, 외국의 ISM 대역과 같이 용도에 관계없이 기술적 조건만 만족하면 누구나 자유로이 사용할 수 있는 주파수 할당 방안을 검토 중이다^[2]. 이와 같은 국내의 상황으로 볼 때 무선을 이용한 데이터 통신의 수요가 증대되리라 예상된다.

본 논문에서는 400 MHz ISM 대역 무선 데이터 통신용 송·수신기를 설계 및 제작하였다. 송신기는 구형파 데이터 신호를 정현파로 변형하여 변조하는 GFSK 방식을 사용하여 잡음에 대한 특성과 대역폭 효율을 개선하였다. 수신기는 저잡음 특성과 높은 민감도를 얻도록 설계하였으며, QUAD 복조 방법을 사용하였다. 또한 마이크로컨트롤러에서 정확히 “1”, “0”을 판단할 수 있도록 아날로그 비교기를 사용하여 TTL 신호로 변형하였다.

II. 송·수신기 설계

2-1 데이터 통신용 무선기기의 기술기준^[2]

표 1에 400 MHz 대역 데이터 통신용 특정 소출력 무선기기의 기술 기준을 요약하였고, 그림 1에 주파수 스펙트럼을 나타내었다.

데이터 통신용 400 MHz 대역은 21개의 채널 주파수를 할당하고 있으며, 할당된 주파수는 각 채널의

표 1. 데이터 통신용 무선기기의 기술 기준

Table 1. Standard specifications of wireless equipment for data communication.

항 목	내 용
용 도	데이터 전송용
주파수[MHz]	424.7, 424.7125, ... (+0.0125)..., 424.95⇒21개 채널
전파 형식	F(G)1D
공중선 전력	10 mW(=10 dBm) 이하
점유 주파수 대역폭	8.5 kHz 이하
주파수 허용 편차	할당 주파수의 ±4 ppm
안테나 절대 이득	2.14 dB 이하
스푸리어스 평균 전력	할당 주파수의 평균전력보다 40 dB 이상 낮은 값
인접 채널 평균 전력	할당주파수의 평균전력보다 40 dB 이상 낮은 값

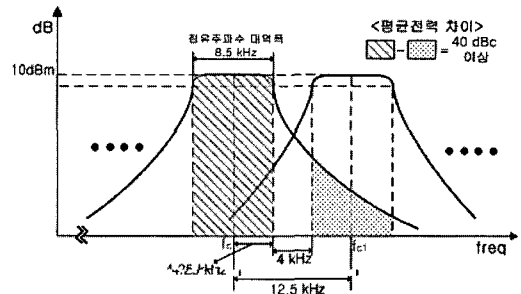


그림 1. 400 MHz 대역 데이터 통신용 주파수 스펙트럼

Fig. 1. Frequency spectrum of 400 MHz band for wireless data communication.

캐리어 주파수이다. 424.7 MHz는 채널 제어용 주파수이고, 이외의 주파수는 통신용 주파수이다. 또한 공중선 전력은 10 mW 이하로 제한하며 허가 및 신고가 필요 없다. 할당된 주파수 대역폭은 8.5 kHz이기 때문에 전송속도를 높이는 데 한계가 있고, 주파수 허용편차는 ±4 ppm(424.7 MHz ≒ ±1.69 kHz) 이하로 높은 안정도가 요구된다. 고조파 방사의 평균 전력 허용치와 송신장치의 인접채널 평균전력을 만족하기 위해 점유주파수 대역 내에 98% 이상의 전력이 집중되도록 해야 한다. 또한 사용자가 하나의 채널을 독점으로 쓰는 것을 방지하기 위해 송신시간 제한 기능과 기기별 코드식별 기능이 필요하다.

2-2 송신기 설계

설계된 송신기의 블록도를 그림 2에 나타내었다. 제어부는 PLL의 주파수와 구동증폭기(drive amplifier)의 ON/OFF, 송/수신 RF 스위치를 제어한다. 제어부에서 송신된 TTL 데이터는 high와 low의 전압 출력을 갖는 deviation switch를 제어하며, 전압 레벨에 따른 구형파 신호는 VCTCXO의 제어전압으로 입력되어 직접 변조한다. 그런데 구형파 신호를 FSK 변조하면 점유주파수 대역폭이 넓어져 전파법규를 만족하지 못한다. 따라서 구형파 신호를 LPF를 이용하여 정현파 신호로 바꾸어 변조하는 GFSK 변조 방식을 사용한다.

그러나 이 경우 데이터를 AC 결합하면 초기 데이터 상황 및 데이터의 흐름에 따라 송신 주파수가 드리프트(drift)가 발생한다. 이 현상은 협대역 채널을

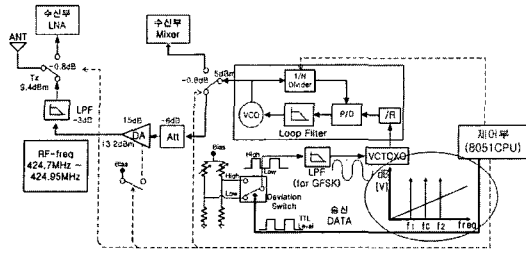


그림 2. 송신기 블록도
Fig. 2. Transmitter block-diagram.

사용할 경우, 전파 법규에서 규정하는 송신 대역을 벗어날 뿐만 아니라, 수신기의 주파수 채널을 벗어나게 되어 데이터 복원이 불가능할 수 있다. 따라서 구형파 데이터 신호를 정현파로 변형할 경우 모든 회로가 DC 결합이 이루어져야 하며, DC 드리프트가 적도록 회로를 설계해야 한다. 또한 GFSK 변조 방법은 정현파를 송신하므로 점유 주파수 대역폭이 좁은 장점이 있으나, 주파수 드리프트에 민감하여 복조된 정현파의 판정 레벨을 정확히 유지하는 것이 어렵다. 본 논문에서는 이러한 문제점들을 개선한 GFSK 변조방식의 데이터 통신용 송·수신기를 설계하였다.

변조부 회로도들 그림 3에 나타내었다. TTL level의 송신 데이터는 아날로그 스위치에 인가되어 GFSK에 적합한 능동 저역 통과 여파기에 구형파의 변조 신호를 인가한다. 8.5 kHz의 협대역을 이용하여 디지털 데이터를 전송할 경우, 수신기의 IF 여파기 대역폭과 사용될 QUAD 복조기의 S-curve 특성을 고려했을 때, 최대 2,400 bps의 전송 속도를 얻을 수 있다. 변조 신호가 정현파이고 전송 속도가 2,400 bps일 때, 식 (1)을 이용하여 변조도를 계산하면 ± 3 kHz를 얻을 수 있다^[3].

$$BW(-3 \text{ dB}) = 2(\Delta + f_m) = 2(1.2 \text{ kHz} + 3 \text{ kHz}) = 8.4 \text{ kHz} \quad (1)$$

또한 전송속도가 2,400 bps일 때 변조 주파수는 전송 속도의 절반인 1,200 Hz이므로 구형파를 정현파로 만들기 위한 능동 LPF의 차단 주파수는 1,200 Hz가 된다. 본 논문에서는 낮은 주파수대에서 구형이 용이한 Unity-Gain Sallen-Key 2단 능동 저역 통과 여파기를 이용하였다. 변조부에 사용되는 PLL은 송신

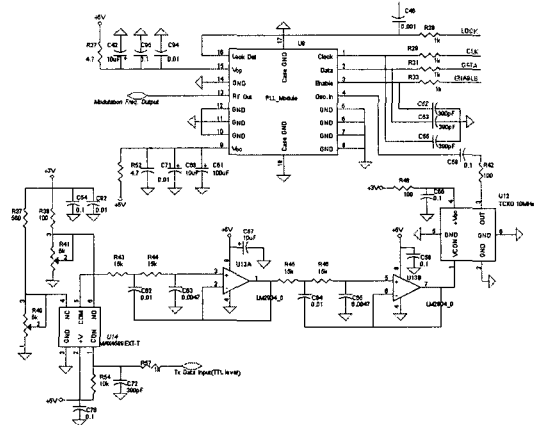


그림 3. 변조부 회로도
Fig. 3. Modulation-part circuit-diagram.

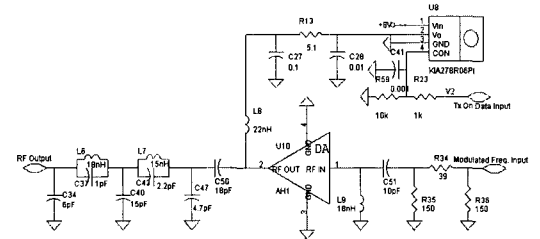


그림 4. 송신기의 RF부 회로도
Fig. 4. RF-part circuit-diagram of transmitter.

시에는 GFSK 변조된 송신 주파수를 직접 발생시키고, 수신 시에는 혼합기에 필요한 LO 신호를 발생하도록 제어된다. 그런데 424.7 MHz 대역에서 채널 대역폭이 12.5 kHz로 매우 좁고, 국내 전파 법규의 주파수 안정도가 ± 4 ppm 이하이기 때문에 PLL의 위상 잡음과 주파수 안정도 특성이 매우 중요하다. 따라서 출력 주파수가 10 MHz이고, 안정도가 $\pm 2.0 \sim \pm 5.0$ ppm ($-30 \sim +75$ °C)인 VCTCXO를 PLL의 기준 주파수로 사용하였다. 또한 PLL의 신호를 송신부에 보내기 위해 사용한 RF 스위치는 Alpha사의 AS186-302로서 55 dB의 격리도, 0.8 dB의 삽입 손실을 갖는다. 설계된 RF부의 회로도를 그림 4에 나타내었다. 이때 구동 증폭기는 송신 출력 10 dBm에서 선형 영역에서 동작할 수 있는 Watkins-Johnson사의 AH-1 MMIC를 사용하였으며, 송신기의 종단에 LPF를 추가하여 고조파 성분을 제거하였다.

2-3 수신기 설계

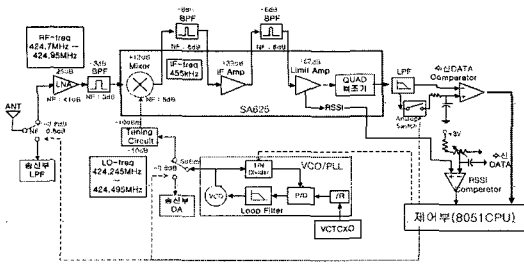


그림 5. 수신기 블록도
Fig. 5. Receiver block-diagram.

설계된 수신기의 블록도를 그림 5에 나타내었다. 수신기는 IF가 455 kHz인 슈퍼헤테로다인 방식을 사용하였다. 이를 위해 RF와 IF의 차가 455 kHz가 되도록 LO인 PLL 주파수를 424.245 MHz에서 424.495 MHz까지 12.5 kHz 간격으로 조절하여 21개의 채널을 갖도록 하였다. LNA는 NEC사의 2SC4226 BJT를 이용하여 제작하였고, IF부 및 복조부는 Mixer, IF-Amp, Limit-Amp, QUAD 복조기가 내장된 PHILIPS사의 SA625 IC를 사용하였다. 또한 RS-232 방식에서는 수신 시 출력 레벨이 high 상태에 있으므로 VCTCXO는 high 전압 레벨에서 동작이 시작된다. 또한 수신 데이터(복조 신호) 및 RSSI 신호를 제어부에서 읽을 수 있는 TTL level의 신호로 변형하기 위해 Op-amp를 이용해 콤포레이터 회로를 구성하였고, 수신 데이터의 레벨 판정을 위한 기준 전압은 아날로그 스위치를 이용하여 얻었다.

일반적으로 수신기의 SNR은 음성의 경우 12 dB, 데이터의 경우 20 dB을 요구한다^[11]. 따라서 본 논문에서도 수신기의 SNR_{min} 설계 규격을 20 dB로 결정하였다. 그림 5와 같은 수신기 전체의 잡음지수는 LNA의 잡음지수가 1 dB일 경우 식 (2)를 이용하여 계산하면 1.858 dB이다^{[4],[5]}. 또한 식 (3)을 이용하여 SNR_{min}이 20 dB일 때 시스템의 민감도를 계산하면 -111 dBm이다^{[4],[5]}.

$$NF = 10 \log \left(NF_1 + \frac{NF_2 - 1}{G_1} + \frac{NF_3 - 1}{G_1 G_2} + \frac{NF_4 - 1}{G_1 G_2 G_3} \dots \right) \quad (2)$$

$$P_{in, min} = -174 + 10 \log B_n + NF + SNR_{min} \\ = -174 + 10 \log (12.5 \times 10^3) + 1.858 + 20 \\ = -111 [dBm] \quad (3)$$

수신기 이득은 GFSK 변조방식을 사용하고, QUAD 복조기 앞단에 Limiting 증폭기가 있기 때문에 최소 이득만을 만족하면 된다. QUAD 복조기 입력의 최소 전력인 0 dBm을 만족하기 위한 수신기 이득을 식 (4)를 이용해 계산한 결과 111 dB로 나타났다. 실제 수신기의 이득은 약 10 dB의 마진을 고려하여 122.2 dB로 설계하였다^{[5],[6]}.

$$G_L = \min \text{ receiver Gain} [dB] \\ = P_{in(demod input), min} - \text{Receiver Sensitivity} \\ = 0 - (-111 \text{ dBm}) = 111 [dB] \quad (4)$$

수신기의 RF부 설계도를 그림 6에 나타내었다. 송·수신 격리 RF 스위치를 거친 수신된 신호는 LNA와 BPF를 통과한 후 SA625-IC의 혼합기로 입력된다. 수신기의 성능에 중요한 LNA는 이득이 25 dB 잡음지수가 1 dB 이하이며, 수신 시에만 LNA가 동작하도록 ON/OFF switching이 가능한 Dropout Regulator LP2981를 사용하였다. Philips사의 SA625 내의 혼합기는 45 MHz 입력일 때 변환 이득이 13 dB, 잡음지수는 4.6 dB이다. 또한 IF 증폭기와 Limiter 증폭기의 전체 이득은 102 dB이고, FSK 또는 ASK 데이터 수신기에 적용이 가능하다. 여파기를 통과한 IF 신호는 보통 60~90 dB의 큰 이득을 갖기 때문에 발전에 안정된 회로 설계가 필요하다. 중간 주파수 증폭기에 의해 증폭된 신호는 Limiting 증폭기로 인가 되게 되며 이 Limiting 증폭기에 의해 충분히 증폭된 신호는 QUAD 복조기에 입력되어 중심 주파수와 의 주파수의 편이에 따라 출력 신호의 크기가 나타나게 된다. 일반적으로 FM 또는 FSK 신호 수신용 IC에서 주로 QUAD 복조 방법을 사용하고 있다. 이때 QU-

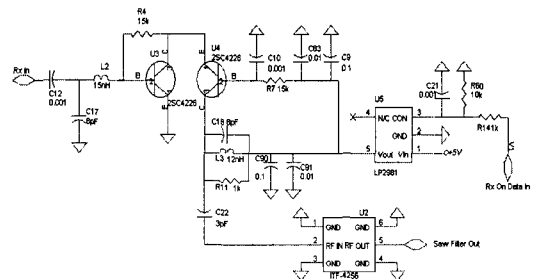


그림 6. 수신기의 RF부 회로도
Fig. 6. RF-part circuit-diagram of receiver.

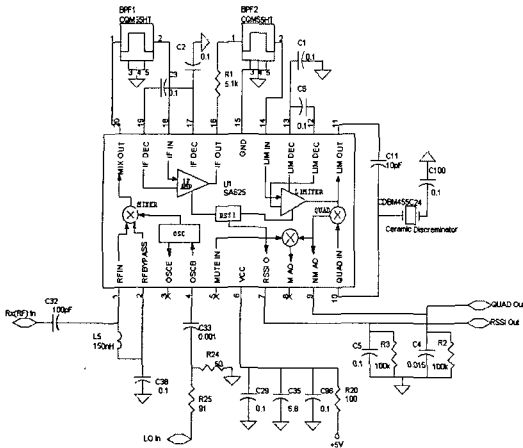


그림 7. SA-625를 이용한 IF 및 복조부 회로도
Fig. 7. Circuit-diagram of IF & demodulation-part using SA-625.

AD 복조기의 출력 전압은 약 50~100 mV_{P-P} 정도이며 RF 수신 신호가 매우 작아지면 출력 신호에 잡음이 나타나기 시작한다. 따라서 여파기를 이용하여 잡음 성분을 제거한 후 기준 전압 발생 회로에서 나온 정확한 기준 전압을 이용하여 복조한다. 그림 7에 SA625를 이용한 IF 및 복조부 회로도를 나타내었다^[7].

그림 7에서 C32, L5는 50 ohm을 혼합기의 입력 임피던스에 정합시키기 위한 회로이며, C38은 AC 접지를 위한 것이다. 또한 IF 증폭기는 커패시터 C2와 C3에 의해 AC 접지되어 있다. 혼합기의 출력은 세라믹 여파기(중심 주파수 455 kHz)를 통과한 후 IF 증폭기로 인가되고, IF 증폭기 출력은 세라믹 여파기를 통하여 Limiting 증폭기로 인가된다. 이때 R1은 여파기와 임피던스 정합을 위하여 사용되며, C1, C6은 Limiting 증폭기의 접지를 위한 bypass 캐패시터이다. C33, R24, R25는 간단한 전력 레벨 튜닝 회로이다^[7]. Limiting 증폭기의 차동 출력은 QUAD 혼합기에 인가되며, C11을 통과한 하나의 single ended 출력은 주파수 판별기를 통과한 후 QUAD 혼합기에 인가된다. 이때 주파수 판별기와 병렬로 캐패시터를 달아 공진주파수를 조정하고, 저항을 병렬로 연결하여 Q를 조절할 수 있다. 이때 주파수 판별기는 Murata사의 455 kHz 공진기(CDBM455CL24)를 사용하였다.

본 논문에서 복조된 신호를 판정하기 위한 기준

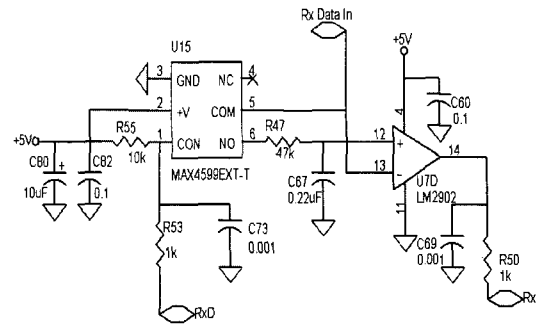


그림 8. 콤퍼레이터 회로도
Fig. 8. Comparator circuit diagram.

전압을 얻기 위해 사용한 콤퍼레이터 회로를 그림 8에 나타내었다. QUAD 복조기에서 복조된 신호는 그 출력 신호 레벨이 약 50~100 mV_{P-P}로 매우 작은 신호이다. 이 출력 신호를 이용하여 마이크로프로세서가 읽을 수 있는 TTL 레벨 값으로 변환시키기 위해서는 정확한 레벨 판정을 위한 기준 전압을 얻는 것이다. 기준 전압은 정확히 복조기에서 출력되는 신호의 평균적인 DC 레벨이 되고, 기준 전압의 정확도가 수신 신호의 BER에 큰 영향을 준다.

그림 8은 송신기에서 보내오는 preamble 신호를 이용하여 정확한 중심 전압을 얻고 데이터를 받을 때에는 스위치를 OFF하여 C67에 충전된 전압을 이용한다. 그런데 C67에 충전된 전하량은 서서히 방전하기 때문에 주기적으로 preamble 신호에 의해 기준 전압을 보상에 주어야 한다. 설계된 콤퍼레이터 회로는 온도에 따른 복조 출력의 드리프트 현상을 매번 preamble 신호 때마다 보상하게 되고 실제 데이터 수신 시에는 스위치를 OFF하여 입력 상태를 반영하지 않는 방식이므로 매번 데이터를 받을 때마다 항상 정확한 기준 레벨 값을 얻을 수 있다. 또한 연속적 또는 주기적으로 입력 상태를 반영하기 때문에 복조기가 온도에 따라 드리프트가 발생하더라도 영향이 적다.

그림 9에 RSSI 콤퍼레이터 회로를 나타내었다. RSSI는 RF 신호의 세기에 비례하는 전압 신호인데, 빈 채널을 찾는 데 이용된다. 기준 전압으로 RSSI 신호를 비교하여 마이크로프로세서에서 필요로 하는 TTL 레벨 신호를 얻는다.

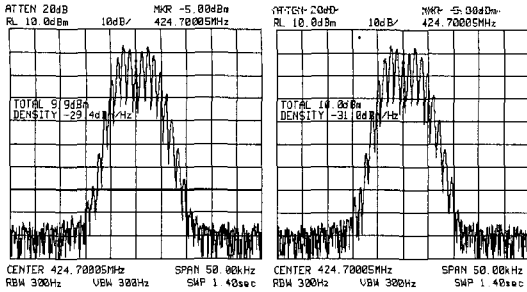


그림 9. RSSI 콤파레이터 회로도
Fig. 9. RSSI comparator circuit-diagram.

2.4 통신 프로토콜 및 제어부

그림 10에 데이터 프레임과 동기 방식을 나타내었다.

통신 프로토콜은 데이터 수신부와 송신부로 나누어 설계하였고, 수신부와 송신부의 동기를 맞추기 위해 RS-232 인터럽트 처리 프로그램 프로토콜을 설계하였다. 데이터를 오류 없이 송·수신하기 위해서는 송신 데이터와 수신 데이터의 동기가 매우 중요하다. 수신된 데이터의 기준 전압을 얻기 위한 Preamble 신호는 01010101(0x55)로 충분하게 5 byte를 보낸다. 또한 수신 데이터를 어느 지점에서 읽어도 16진수로 0x55로 인식될 것이다. 동기 데이터는 16진수 0xFE로 구성하였고, 데이터의 앞은 송신기의 고유번호인 ID 1 byte가 위치하며, X-byte의 데이터를 보낸다. 동기를 설정하는 방법은 다음과 같다. 수신기에서 Δt_0 로 0과 1의 반복적인 Preamble 데이터를 받다가 1의 시간이 어느 순간 $\Delta t_1 > \Delta t_0$ 가 되면 동기 데이터가 입력되는 것으로 판단하고, 결정된 중

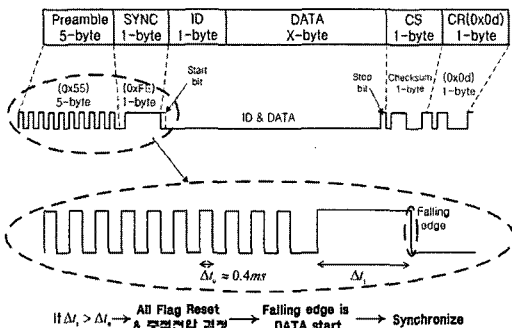


그림 10. 데이터 프레임 및 동기 방식
Fig. 10. Data frame and synchronization method.

점 전압 값을 제외한 모든 값들을 초기화 한다. 동기가 설정되고 초기화 된 후에 start bit인 falling edge를 인식하면 이 때부터 데이터의 시작으로 인식된다. 데이터의 끝은 rising edge로 구성되고, rising edge 후에 전송된 데이터의 정확성 확인을 위해 Checksum 1 byte 두었다. 또한 프레임의 마지막은 Carriage Return 신호를 16진수 0x0d 1 byte를 할당함으로써 데이터의 끝을 알리도록 구성하였다. 또한 수신부에서는 수신 데이터를 매번 동기를 맞추고, 복조 후 TTL 레벨로 복원한 후 BER을 계산하도록 하였다.

제어부는 송·수신기의 PLL, RF switch, analog switch 등을 제어하는 기능을 한다. 이를 위해 통신 프로토콜을 C-언어로 설계하여 8051 CPU에 이식하여 송·수신 데이터의 동기 및 통신이 가능하도록 하였다. 8051 CPU에서 생성된 데이터는 송신부를 통해 송신되고, 수신부에서 복조된 신호를 8051 CPU에 보내 모니터에 나타내도록 하였으며, RS-232 시리얼 통신을 이용하여 PC로 출력하도록 하였다.

III. 송·수신기 제작 및 측정

3-1 제작

제작된 송·수신기의 사진을 그림 11에 나타내었다. 송·수신기는 두께 1.2 mm, 유전율 4.7인 4층 FR4 기판을 사용하여 제작하였으며, 크기는 80 mm × 80 mm이다.

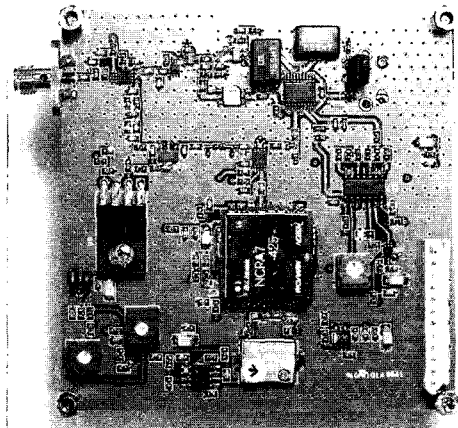
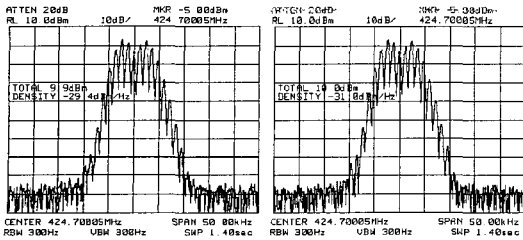


그림 11. 제작된 송·수신기
Fig. 11. Fabricated transceiver.



(a) 채널 대역폭: 8.5 kHz (b) 채널 대역폭: 12.5 kHz
 (a) Ch-BW: 8.5 kHz (b) Ch-BW: 12.5 kHz

그림 12. 송신기의 채널 평균 전력
 Fig. 12. Channel average power of transmitter.

3-2 측정

3-2-1 송신기

제어부에서 출력된 TTL 레벨의 데이터를 송신기에 인가하여, 반송파 주파수가 424.7 MHz, 변조 주파수가 1,200 Hz, 변조도가 ±3 kHz인 신호로 출력한다. 이때 VCTCXO에 입력되는 high/low 전압 레벨을 조절하면 원하는 변조도를 얻을 수 있다. 측정된 송신 채널 평균 전력을 그림 12에 나타내었다.

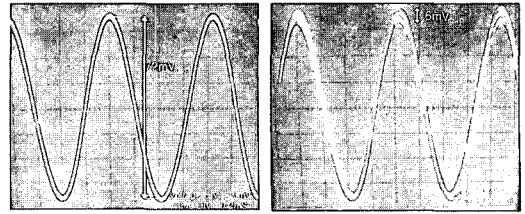
그림 12로부터 점유 주파수 대역폭 내에 송신 신호의 전력이 98% 이상 집중됨을 알 수 있다. 제작된 송신기의 성능을 측정한 결과를 표 2에 요약하였다.

3-2-2 수신기

송신기에서 발생한 신호를 수신기에 인가하여 복조하였다. 복조된 신호를 oscilloscope를 이용해 측정하였고, Agilent사의 8903B audio analyzer를 이용해 SINAD를 측정하였다. 측정된 복조 신호 파형을 그림 13에 나타내었다.

표 2. 송신기 측정 성능
 Table 2. Measured performances of transmitter.

항 목		측정 결과
채널 평균전력	BW: 12.5 kHz	10.0 [dBm]
	BW: 8.5 kHz	9.9 [dBm]
인접채널 평균전력	@+12.5 kHz	-59.7 [dBc]
	@-12.5 kHz	-66.2 [dBc]
2차 고조파		-60.57 [dBc]
3차 고조파		-79.73 [dBc]
주파수 변조도		-2.78 ~ +2.63 [kHz]



(a) 수신 전력: -95 dBm (b) 수신 전력: -105 dBm
 (a) Received power : -95 dBm (b) Received power : -105 dBm

그림 13. 수신기의 복조 신호
 Fig. 13. Demodulated signal of receiver.

수신기에 입력 신호 전력 레벨을 변화하면서 복조 신호를 측정하였는데 -95 dBm 레벨까지는 깨끗한 복조 신호가 출력되었고, -105 dBm에서는 그림 13 (b)와 같이 신호의 흔들림이 생기는 것을 볼 수 있다.

SINAD는 식 (5)와 같이 나타낼 수 있으며, 주로 무선 수신기의 감도를 나타낼 때 주로 사용된다. 일반적으로 SINAD가 12 dB일 때 입력 레벨을 수신기의 감도로 정의한다.

$$SINAD = \frac{Signal + Noise + Distortion}{Noise + Distortion} [dB] \quad (5)$$

수신기의 입력 레벨이 매우 작은 경우 왜곡의 영향을 무시할 수 있다. 따라서 $(S+N)/N$ 과 $SNR=S/N$ 는 큰 차이가 없으므로, SINAD는 SNR과 유사하다. 측정 결과 SINAD 20 dB일 때 수신기의 감도는 -107 dBm으로 나타났고, 14 dB일 때 -111 dBm으로 나타났다.

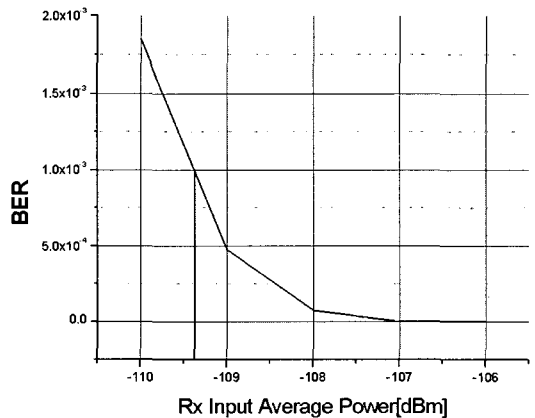


그림 14. 수신기의 입력 레벨에 따른 BER
 Fig. 14. BER according to input power of receiver.

표 3. 송·수신기의 설계 및 측정 결과
Table 3. Measured results of transceiver.

항 목	설계 결과	측정 결과
사용 주파수	424.7000, ... (+12.5 kHz CH-step) ..., 424.9500 [MHz]	
변조 방식	GFSK	
RSSI level	< -101 [dBm]	
송신 전력	<10 [dBm]	9.9 [dBm]
점유 주파수 대역폭	<8.5 [kHz]	<8.5 [kHz]
주파수 안정도	<±4 [ppm]	<±4 [ppm]
고조파 레벨	<-60 [dBc]	<-60.57 [dBc]
인접채널 평균전력	@+12.5 kHz	<-60 [dBc]
	@-12.5 kHz	<-60 [dBc]
IF-주파수	455 [kHz]	455 [kHz]
IF-주파수 대역폭	±4.5 [kHz]	±3 [kHz]
데이터 입·출력 레벨	TTL level	TTL level
주파수 변조도	<±3 [kHz]	-2.78~ +2.63 [kHz]
데이터 전송률	2,400 [bps]	2,400 [bps]
Sensitivity	<-111 [dBm]	<-107 [dBm]
수신기 이득	122 [dB]	107 [dB]
SNR or SINAD (@Sensitivity= -111[dBm])	20 min[dB]	20 [dB](@-107 [dBm]) 14 [dB](@-111 [dBm])

제작된 송수신기를 이용하여 0x00(0)에서 0xff (255)까지의 데이터를 송수신하여 BER을 측정하였다. 수신기의 입력 레벨에 따른 BER을 그림 14에 나타내었다. 입력신호의 레벨이 -106 dBm 이상에서는 수신 데이터의 오류가 나타나지 않았고, -110 dBm에서는 1.8×10^{-3} 의 BER 특성을 보였다.

표 3에 송·수신기의 설계 결과와 측정 결과를 나타내었다.

IV. 결 론

본 논문에서는 400 MHz ISM 대역을 이용한 데이터 통신용 송·수신기를 설계 및 제작하였다. 제작된 송수신기는 특정 소출력 무선기기의 전파 법규^[3]를 만족하며, 우수한 품질과 고속의 전송 속도를 갖는다. 제작된 송·수신기는 구형과 데이터를 정현파

로 변형하여 변조하는 GFSK 변조방식을 사용하여 잡음에 대한 특성과 대역폭 효율을 개선하였다. 수신기는 저잡음 특성과 높은 민감도를 얻도록 설계하였으며, QUAD 복조 방법을 사용하였다. 또한 복조된 신호를 마이크로 컨트롤러에서 정확히 "1", "0"을 판단할 수 있도록 아날로그 비교기를 사용하여 TTL 레벨의 신호로 변형하였다.

측정 결과 제작된 송·수신기는 8.5 kHz 이하의 점유 주파수 대역폭, ±3 kHz 이하의 주파수 변조도, 20 dB의 SINAD일 때 -107 dBm의 감도로 나타났으며, 인접 채널 평균 전력을 -60 dBc 이하로 억제하였다. 제어부는 C8051F021 IC가 내장된 평가 보드로 구현하였으며, 통신 프로토콜을 C-언어로 작성하여 8051 CPU에 이식하였다. 제작된 송수신기는 입력 신호가 -106 dBm 이상에서는 BER이 0, -110 dBm에서 1.8×10^{-3} 의 특성을 나타내었다.

향후 400 MHz 주파수 대역 적합한 수신 IC를 선택하고, 점유 주파수 대역폭을 충분히 포함하는 대역 통과 여파기로 교체하면 수신기의 민감도와 SNR을 보다 개선할 수 있으리라 판단된다.

참 고 문 헌

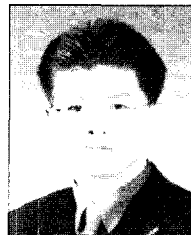
- [1] 이영진, 서영석, "FSK 변조방식을 이용한 시리얼포트 통신용 무선송수신기 개발", 정보통신연구소 논문지, 5(2), pp. 33-39, 1998년.
- [2] All In Tek, "주파수 분배표", <http://www.allintek.co.kr/techsheet/freqlist.htm>
- [3] 정보통신부장관, "특정 소출력 무선국용 무선설비의 기기", 정보통신부고시 제1999-46호(기술적조건), 1999년.
- [4] Kai Chang, *RF and Microwave Engineering*, A John Wiley & Sons, Inc., Publication, 2005.
- [5] Application Note 1298, "Digital modulation in communications systems-an introduction", Agilent, 1997.
- [6] Robert C. Dixon, *Radio Receiver Design*, Marcel Decker, Inc., Publication, 1998.
- [7] 한재룡, "AIS용 RF 송수신부의 설계 및 제작", 충남대학교 석사학위논문, 2004년.

이 행 수



2004년 2월: 충남대학교 전기전자전
파전공 (공학사)
2004년 3월~현재: 충남대학교 전파
공학과 석사과정
[주 관심분야] Transceiver, 초고주
파 회로설계, DDS/PLL 주파수 합
성기

이 승 민



2002년 2월: 충남대학교 전파공학
과 (공학사)
2004년 2월: 충남대학교 전파공학
과 (공학석사)
2004년 5월~현재: 한국전자통신연
구원 디지털방송연구단 연구원
[주 관심분야] 주파수 체배기, Po-
wer Amplifier, Transceiver

홍 성 용



1985년 2월: 충남대학교 전자공학
과 (공학사)
1988년 2월: 한국과학기술원 전기
및 전자공학과 (공학석사)
1994년 8월: 한국과학기술원 전기
및 전자공학과 (공학박사)
1996년 9월~현재: 충남대학교 전

파공학과 교수
[주 관심분야] 초고주파 회로