

논문 2006-01-04

Multi-Band OFDM UWB 시스템용 변형된 가변 파라미터를 이용한 큐빅 인터폴레이터의 설계 및 구현

(Design and Implementation of the Modified Cubic Interpolator Based on Variable Parameters for Multi-Band OFDM UWB System)

김 상 동*, 이 중 훈, 정 우 영, 정 정 화

(Sang-Dong Kim, Jong-Hum Lee, Woo-Young Jung, Jong-wha Chong)

Abstract : 본 논문은 MB-OFDM UWB(Multi Band-Orthogonal Frequency Division Multiplexing Ultra Wide Band) 시스템을 위한 변형된 가변 파라미터를 이용한 큐빅 인터폴레이터를 제안한다. MB-OFDM UWB 시스템은 고속의 동작속도가 필요하기 때문에, 기존 가변 파라미터를 이용한 큐빅 인터폴레이터에 병렬 처리 기술과 파이프라인 기법을 동시에 적용한다. 실험 결과, Stratix II 2S60F101020C3 디바이스를 타겟으로 최대 지연경로 속도와 최대지연경로 주기가 각각 최대 88.79MHz와 11.262ns가 되었고, 동작속도는 최대 대략 200% 이상 향상되었음을 알 수 있다.

Keywords : UWB, interpolator, pipelining, parallel processing, communication

1. 서 론

최근 HDTV, 프로젝터, 고음질 Hi-Fi, 디지털 카메라, 캠코더와 PC 등 가정 내 정보 가전기기들을 하나의 네트워크로 통합하고자 하는 홈 네트워크가 각광 받고 있다. 홈 네트워크가 각광받는 가운데 고속의 데이터 전송을 위한 새로운 전송 방식이 필요하게 되었다. UWB 무선 전송 방식은 이러한 요구에 적합한 전송 방식으로, 기존 휴대폰과 무선랜 제품의 1/5의 전력 소모량으로 100Mbps에서 1Gbps까지의 전송 속도를 제공할 수 있다는 장점이 있어 최근 이에 대한 연구가 활발히 진행되고 있다 [1]. 초고속 근거리 무선통신 기술인 UWB의 표준안으로 제안되고 있는 방법으로는 MB-OFDM [2] 기술과 DS-CDMA(Direct Sequence Code Division Multiplexing) [3] 기술이 있다.

* 교신저자 (Corresponding Author)

논문접수 : 2006. 5. 19., 채택확정 : 2006. 6. 14.

김상동, 이중훈, 정우영 : 대구경북과학기술연구원

정정화 : 한양대학교

※ 본 연구는 2006년 과학기술부/기관고유과제 연구지원사업의 일환으로 진행되었음 (과제번호 : 05CH-01)

MB-OFDM UWB 시스템을 설계할 때 송수신에 사용되는 오실레이터간의 클럭 차이가 발생하여 샘플링 오류가 발생하게 된다 [4]. 최근 들어 샘플링 오류 문제를 해결하기 위해서 각 클럭마다 오류를 보정해 주는 인터폴레이터를 사용하는 연구가 활발하게 진행되고 있다 [5].

지금까지 제안된 인터폴레이터 기법은 삼각함수 다항식에 기반을 둔 인터폴레이터 기법 [6] 그리고, 가변 파라미터를 이용한 큐빅 인터폴레이터 기법이 있다 [7]. 삼각함수 다항식에 기반을 둔 인터폴레이터는 F_u 와 Wilson에 의해서 제안되었고, 다항식에 기반을 둔 인터폴레이터에 비해서 복잡도가 감소하는 특징이 있다. 그리고, 가변 파라미터를 이용한 큐빅 인터폴레이터는 Zhang에 의해서 제안되었으며, 성능 및 구현의 용이성 측면에서 우수한 특성을 지니고 있다. 하지만, MB-OFDM UWB 시스템용 가변 파라미터에 기반을 둔 큐빅 인터폴레이터에 대한 연구는 아직 이루어지지 않은 상태이다.

MB-OFDM UWB 시스템은 복소수 기저대역의 대역폭이 528MHz이므로, 샘플링율은 528MHz 이상이 되어야 한다. 이런 고속의 시스템을 ASIC화하기 위해서는 최소한 FPGA상에서 1/4 스케일인 132MHz로 동작해야 한다. 하지만, 성능이 우수한 가변 파라미터에 기

반을 둔 큐빅 인터폴레이터의 최대 동작속도는 29.59MHz로 제한되어 있다. 본 논문은 동작속도의 문제점을 극복하기 위해서 기존의 가변 파라미터를 이용한 큐빅 인터폴레이터에 병렬 처리 기술과 파이프라인 기법을 동시에 적용한 변형된 가변 파라미터를 이용한 큐빅 인터폴레이터를 제안한다.

II. 설계 및 구현

본 장에서는 MB-OFDM UWB 시스템용 변형된 가변 파라미터를 이용한 큐빅 인터폴레이터를 제안한다. 기존의 가변 파라미터를 이용한 큐빅 인터폴레이터 [7]는 성능 측면에서 우수한 특성을 가지고 있다. 하지만, 고속의 UWB에 기존의 인터폴레이터를 적용할 경우 구현상의 문제와 동작속도상의 문제점이 발생한다. 그림 1은 기존의 가변 파라미터를 이용한 큐빅 인터폴레이터에서 최대지연경로를 나타내고 있다. 여기서, μ 는 참고문헌 [7]에서 정의한 바와 같이 인터폴레이터가 샘플 간격 사이에 보정하는 위치를 나타낸다. 최대지연경로는 첫 번째 레지스터와 출력 레지스터 사이의 구간이 된다. 최대지연경로는 3개의 곱셈기와 12개의 덧셈기로 구성되어 있기 때문에, 동작속도 측면에서 병목구간(bottleneck)이 된다. 동작속도상의 문제점을 개선하기 위해서 가변 파라미터를 이용한 큐빅 인터폴레이터에

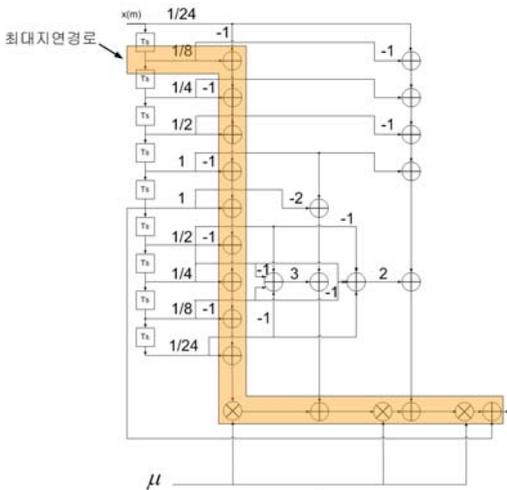


그림 1. 기존 가변 파라미터를 이용한 큐빅 인터폴레이터의 최대지연경로

Fig. 1. the conventional cubic interpolator based on variable parameters and its critical path

병렬 처리 기술과 파이프라인 기법을 동시에 적용하여 변형된 가변 파라미터를 이용한 큐빅 인터폴레이터를 제안한다. 우선, 변형된 가변 파라미터를 이용한 큐빅 인터폴레이터에서 클럭당 두 개의 데이터를 동시에 처리하는 병렬 처리 기법에 대해서 살펴보고자 한다. 10개의 입력이 있고 9개의 입력을 처리해서 출력을 생성하는 기존 인터폴레이터의 동작 방식을 살펴보면, 첫 번째 출력은 1~9번째 입력을 처리하여 생성하고 두 번째 출력은 2~10번째 입력을 처리하여 생성한다. 두 개의 출력을 생성하기 위해서는 연속적인 10개의 입력이 필요하다. 이와 같은 방식으로 동작하는 기존 인터폴레이터에 병렬 처리 기법을 적용한 본 논문에서 제안하는 변형된 인터폴레이터는 첫 번째 출력과 두 번째 출력을 동시에 생성한다. 그림 2는 변형된 인터폴레이터에서 출력을 동시에 생성하는 병렬 처리 구성도를 나타낸다. 실선 부분은 첫 번째 출력을 생성하기 위해서 필요한 입력을 나타내고, 점선 부분은 두 번째 출력을 생성하기 위해서 필요한 입력을 나타낸다. 병렬 처리 기법이 적용된 변형된 인터폴레이터는 실선 부분과 점선 부분을 동시에 처리한다. 따라서, 병렬 처리 기술이 적용된 인터폴레이터는 클럭 속도의 2배되는 데이터를 처리할 수 있다.

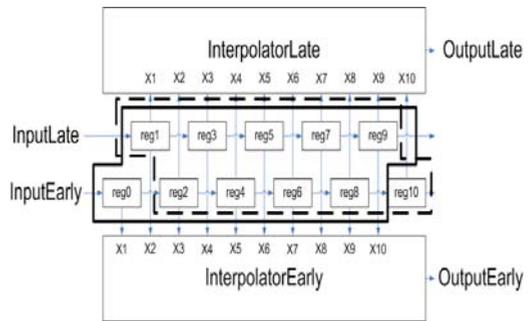


그림 2. 변형된 가변 파라미터를 이용한 큐빅 인터폴레이터의 병렬 처리 구성도

Fig. 2. The inner structure of the modified cubic interpolator based on pipelining scheme

다음으로, 변형된 가변 파라미터를 이용한 큐빅 인터폴레이터에서 적용한 파이프라인 방식을 살펴보고자 한다. 그림 3에서 볼 수 있듯이, 변형된 가변 파라미터를 이용한 인터폴레이터에서 InterpolatorEarly와 InterpolatorLate 영역의 내부 구조는 파이프라인 기법이 적용된다. 기존 인터폴레이터에서 최대경로구간인 곱셈기와 덧셈기를 변형된 인터폴레이터에서는 개별 독립과정으로 처리하여 전송속도의 문제를 극복할 수 있

다. 따라서, 그림 3과 같이 변형된 인터폴레이터는 3개의 독립적인 지연경로로 구성되어 인터폴레이터의 전체 동작 속도를 향상시킬 수 있다.

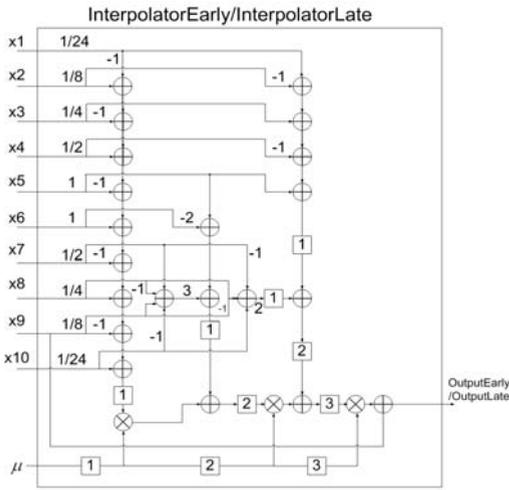


그림 3. 변형된 가변 파라미터를 이용한 인터폴레이터에서 InterpolatorEarly / InterpolatorLate의 상세 내부 구조

Fig. 3. All-digital receiver for testing BER performance of the pipelining based interpolator

III. 실험결과

본 실험은 기존 인터폴레이터에서 입력을 4bit로 사용하고, 타겟 디바이스를 Stratix II 2S60F1020C로 구현하였다. 기존 인터폴레이터의 최대지연경로 속도와 최대지연경로 주기는 각각 29.59 MHz, 33.794 ns이다. 디바이스 내에서 사용되는 면적은 Altera에서 새로운 면적의 개념으로 도입된 Logic Element로 207개이다.

제안된 인터폴레이터는 기존의 인터폴레이터와 동일한 환경하에서 병렬 처리 기술과 파이프라인 기법을 적용해서 구현되었다. 제안된 인터폴레이터는 현재 널리 사용되는 여러 개의 디바이스에서 구현되고, 각 타겟 디바이스별 최대지연경로 속도와 Logic Element는 표 1에서 나타낸다.

표 1에서 알 수 있듯이, 변형된 인터폴레이터의 최대지연경로 속도와 최대지연경로 주기는 Stratix II 2S60F101020C3 디바이스를 타겟으로 한 경우에 각각 88.79MHz와 11.262ns이고, Cyclon II 2C35F484C6 디바이스를 타겟으로 한 경우에 각각 68.07MHz와 14.691ns이다. 변형된 인터폴레이터의 동작속도는 기

존 인터폴레이터에 비해서 최대 대략 200% 이상 향상되었다. 변형된 인터폴레이터는 클럭 속도의 2배되는 데이터 처리 능력을 갖기 때문에, 대략 178MHz의 동작 속도를 갖는다. 대략 178MHz의 동작 속도를 갖는 변형된 인터폴레이터는 FPGA상에서 132MHz의 동작속도를 갖는 UWB에 적용 할 수 있다. 따라서, 본 논문에서는 제안된 인터폴레이터는 성능뿐만 아니라 전송속도 측면에서 우수함을 알 수 있다.

IV. 결 론

본 논문은 MB-OFDM UWB 시스템용 기존의 가변 파라미터를 이용한 큐빅 인터폴레이터에 병렬 처리 기술과 파이프라인 기법을 동시에 적용한 변형된 가변 파라미터를 이용한 큐빅 인터폴레이터를 제안하였다. 기존 인터폴레이터를 고속의 UWB 시스템에 적용하기 위해서는 전송속도의 한계가 있다. 이런 문제점을 향상시키기 위해서 기존의 인터폴레이터에 병렬처리 기술과 파이프라인 기법을 적용하였다. 실험 결과, 최대지연경로 속도와 최대지연경로 주기가 각각 최대 88.79MHz와 11.262ns가 되었고, 동작속도는 최대 대략 200% 이상 향상되었음을 알 수 있다. 향후 제안된 인터폴레이터는 고속의 MB-OFDM UWB 시스템에 채택될 것이며, 다른 고속 무선 통신 시스템에도 적용될 것이다.

표 1. 타겟 디바이스별 변형된 인터폴레이터의 최대지연 경로 속도와 Logic Element 특성

Table 1. Summarizes the speed of the critical path and logic element in the modified interpolator for four kinds of target platforms

	Stratix II 2S60F10 20C3	Stratix GX 1SGX40G F1020C5	Stratix II 2S60F10 20C5	Cyclon II 2C35F48 4C6
최대지연 경로 주기(ns)	11.262	14.470	12.727	14.691
최대지연 경로 속도(MHz)	88.79	69.11	78.57	68.07
Logic Element	430	549	430	499
최대지연 경로 속도 향상도(%)	~200	~134	~166	~130

참고문헌

[1] Jeff Foerster, E. Green, S. Somayazulu, and D. Leeper, "Ultra-Wideband Technology for Short or Medium Range Wireless Communications," Intel Technology Journal, Q2 2001.

[2] B. Boyd, A. John and V.H. Mellenccamp, Hand book of Embedded Control Systems, SIAM, Philadelphia, 2005.

[3] M. Welborn, IEEE802.15-03/153r5, May 2003.

[4] S. A. Fechtel, "OFDM Carrier and Sampling Frequency Synchronization and its Performance on Stationary and Mobile Channels," IEEE Transactions on Consumer Electronics, Vol. 46, No. 3, pp. 438-44, 2000.

[5] F. M. Gardner, "Interpolator in Digital Mode -ms Part I: Fundamentals," IEEE Transactions on Communications, Vol. 41, No. 3, pp. 501-507, 1993.

[6] D. Fu, A. N. Wilson, "Trigonometric Polynomial Interpolation for Timing Recovery," IEEE Transactions on Circuit and Systems-I : Regular paper, Vol. 52, No. 2. 2005

[7] H. Zhang, "Interpolator for all-digital receive -rs," Electronics Letters, Vol.33, No.4 , pp. 261-262, 1997.

저 자 소 개

김상동

2004년 한양대 전자컴퓨터공학부 공학사. 2006년 한양대 전자통신전과공학과 공학석사. 현재, 대구경북과학기술연구원 연구원. 관심분야: UWB, 실내정밀측위, Sensor networks.
Email: kimsd728@dgist.ac.kr

이종훈

1996년 성균관대 전자공학과 공학사. 1998년 성균관대 전기전자및컴퓨터공학과 공학석사. 2002년 성균관대 전기전자및컴퓨터공학과 공학박사. 2005년 7월 삼성전자 통신연구소 책임연구원. 현재, 대구경북과학기술연구원 선임연구원. 관심분야: UWB, 실내정밀측위, Sensor networks.
Email: jhlee@dgist.ac.kr

정우영

1984년 서울대 전자공학과 공학사. 1986년 한국과학기술원 전기및전자공학과 공학석사. 1991년 한국과학기술원 전기및전자공학과 공학박사. 1999년 9월 : 삼성전자 수석연구원. 2003년 5월 : 코어세스 연구소장. 2004년 12월 : 송실대학교 객원교수. 현재, 대구경북과학기술연구원 책임연구원. 관심분야: UWB, 실내정밀측위, Sensor networks.
Email: wyjung@dgist.ac.kr

정정화

1975년 한양대 전자공학과 공학사. 1977년 한양대학교 전자공학과 공학석사. 1981년 와세다대 전자통신공학과 공학박사. 현재, 한양대학교 정보통신공학부 정교수. 관심분야: HW/SW co-design, wireless communication system, MPEG encoder/decoder chip design
Email: jchong@hanyang.ac.kr