

## Cu/Ti(Ta)/NiSi 접촉의 열적안정성에 관한 연구

유정주 · 배규식<sup>†</sup>

수원대학교 전자재료공학과

## A Study on the Thermal Stability of Cu/Ti(Ta)/NiSi Contacts

Jung-Joo You and Kyoo-Sik Bae<sup>†</sup>

Department of Electronic Materials Engineering, The University of Suwon, Suwon, 445-743, Korea

(2006년 8월 2일) 받음, 2006년 10월 9일 최종수정본 받음)

**Abstract** The thermal stability of Cu/Ti(or Ta)/NiSi contacts was investigated. Ti(Ta)-capping layers deposited to form NiSi was utilized as the Cu diffusion barrier. Ti(Ta)/NiSi contacts was thermally stable upto 600°C. However when Cu/Ti(Ta)/NiSi contacts were furnace-annealed at 300~400°C for 40 min., the Cu diffusion was found to be effectively suppressed, but NiSi was dissociated and then Ni diffused into the Cu layer to form Cu-Ni solutions. On the other hand the Ni diffusion did not occur for the Al/Ti/NiSi system. The thermal instability of Cu/Ti(Ta)/NiSi contacts was attributed to the high heat of solution of Ni in Cu.

**Key words** Cu/Ti(Ta)/NiSi Contact, Thermal Stability, Diffusion Barrier, Cu and Ni Diffusion.

### 1. 서 론

반도체 소자의 초미세화에 따라 단채널 효과와 더불어, 소스/드레인에서의 접촉저항 등의 기생저항과 게이트에서의 상호연결(interconnect)저항이 증가하는 문제점이 야기되었으며, 이를 해결하기 위하여  $TiSi_2$ ,  $CoSi_2$ ,  $NiSi$  등의 금속실리사이드를 사용하게 되었다.<sup>1)</sup> 이들 중,  $NiSi$ 는  $TiSi_2$ 나  $CoSi_2$ 와 유사한 낮은 미지향을 가졌으나 반면에, 이 두 실리사이드와는 달리 반지향의 선속의존성이 없고, 실리사이드 형성이 350°C의 저온에서도 가능하여 실리콘 소모량이 작은 상점으로 인해 차세대 고집적 소자, 특히 논리소자<sup>2)</sup>와 LCD용 TFT<sup>3)</sup>에의 적용이 기대되어 널리 연구되고 있다.

한편, 초고집적 소자에는 기존의 Al 합금 대신 보다 미지향이 낮고 electromigration와 stress-migration 저항성이 높은 Cu를 배선 재료로 사용하게 되었으며 전기화학증착법과 Damascene 공정에 의한 다층 배선이 상용화되었다. 그러나, Cu는 Si과는 물론  $SiO_2$  같은 절연층과 접촉하고 있을 때도 절연층을 통과하여 Si내로 확산하여 재간합 센터로 작용하거나, 200°C 이하의 저온에서도  $Cu_3Si$ 를 형성하며 Si의 산화를 촉진하여 전기적, 기계적 특성을 저하시킨다. 따라서 Cu를 배선재료로 사용하기 위하여서는 Cu의 확산을 저지할 수 있는 방지막이 필요하며, 확산방지재료로는 Ti, TiN, Ta, TaN 등이 연구되고

있다.<sup>4-7)</sup>

그런데, Cu 배선은 소자의 상층부에는 절연층과 접하고 있으나 다층배선의 경우 비아(via)를 통해 배선 사이를 연결하며, 또 기저층의 소스/드레인에서는 접촉창을 통하여 실리사이드와 연결된다. 이때 비아 및 접촉창의 재료로는 CVD-W이 주로 사용되고 있다. 그러나, CVD-W의 충전물(plug) 방법은 꽉찰한 뿐 아니라 비아 저항이 높으며 공정제어가 어렵고 공정가격이 높아, CVD-Al<sup>8)</sup>으로 관심이 옮겨가고 있으며, 한편으로는 Cu를 배선은 물론 plug 재료로도 사용하려는 노력이 시도되고 있다.<sup>9-11)</sup> 이 경우, 소스/드레인 영역에서 Cu는 접촉재료인 실리사이드와 접하게 된다. 그런데, Cu가  $TiSi_2$ 나  $CoSi_2$ 와 접촉하는 경우, 다양한 연구가 수행되어 300°C까지는 열적 안정성이 유지되나 그 이상의 온도에서는 Cu가 실리사이드층으로 확산한 후 Cu 실리사이드를 형성하여 소자 특성을 저하시키며,<sup>12-13)</sup> Cu와 실리사이드 사이에 확산방지막을 넣어야만 열적안정성을 유지시킬 수 있는 것<sup>14)</sup>으로 보고되었다. 반면, Cu/NiSi의 상호반응에 대해서는 Wang 등의 최근 연구<sup>15)</sup>가 거의 유일한 것으로 이들은 TaN-capping/Cu/NiSi 접촉의 경우 350°C까지는 안정되었으나 그 이상에서는 Cu가 확산하여  $Cu_3Si$ 를 형성함으로서 누설전류를 증가시키는 것으로 보고하였다. 본 논문에서는 열적안정성을 도모하기 위하여 NiSi 형성 시 사용하였던 Ti(또는 Ta)-capping층<sup>16)</sup>을 제거하지 않고 그대로 확산방지층으로 활용하여 Cu/Ti(or Ta)/NiSi 접촉의 열적안정성에 대하여 AES(Auger Electron Microscopy)

<sup>†</sup>E-Mail : ksbae@suwon.ac.kr

분석을 중심으로 하여 연구하였다.

## 2. 실험 방법

본 연구에서는 비저항이  $5\sim10\Omega \cdot \text{cm}^2$ 인 4" n형 (100) Si 웨이퍼를 기판으로 사용하였다. 먼저 기판을 아세톤, IPA, 증류수로 각각 5분간 초음파 세척하여 유기물을, 그리고 10% HF 수용액으로 10분 동안 자연산화막을 제거한 후 증류수로 세정하고, 열증발기(thermal evaporator)에 넣어  $1.5\times10^{-5}\text{ torr}$ 에서 Ni(20 nm)을 증착하고 그 위에 Ti(20 nm)을 capping 층으로 증착시켰다. 한편, Ta(20 nm)은  $5\times10^{-7}\text{ torr}$ 에서 스퍼터(Sputter)로 증착하였다.

Ni 및 Ti(Ta)이 증착된 시편은  $1\times1\text{ cm}$  크기로 절단하여 세척한 후  $\text{N}_2$  분위기에서  $500^\circ\text{C}$ 에서 100초 동안 single-step으로 급속열처리(Rapid Thermal Annealing, RTA)하여 실리사이드를 형성하였다.  $500^\circ\text{C}$ 와 100초를 선택한 것은 이전의 연구<sup>16)</sup>에서 NiSi 형성시 가장 낮은 면저항을 나타낸 열처리 조건이었기 때문이다. 이때 불순물의 유입을 방지하기 위해 열처리 전후 약 10분 간  $\text{N}_2$  purging을 실시하였다. 이어서 Cu(100nm)를  $5\times10^{-7}\text{ torr}$ 에서 스퍼터로 증착하였다. 비교하기 위하여 같은 조건으로 Al과 Cr을 증착하였다. Cu/Ti(Ta)/NiSi가 증착된 시편은 관상로에서  $300^\circ\text{C}$  및  $400^\circ\text{C}$  40분간 열처리하여 Ti(Ta)층의 Cu 확산방지 특성을 연구하였다.  $300^\circ\text{C}$  및  $400^\circ\text{C}$ 는 위의 NiSi 형성 온도인  $500^\circ\text{C}$ 보다 낮고 NiSi가 열적안정성을 유지할 수 있으며, Wang 등의 연구<sup>15)</sup>에서 TaN-capping/Cu/NiSi 접촉이 열적불안정성을 나타낸  $350^\circ\text{C}$ 를 기준하여 선택하였다.

NiSi가 형성된 시편의 면저항은 Four-Point Probe로 측정하였고, 시편의 표면관찰과 성분분석은 SEM(Scanning Electron Microscopy)과 EDS(Energy Dispersive Spectrometry)로 하였으며, AES(Auger Electron Microscopy)에 의해 깊이에 따른 화학조성의 변화를 분석하였다.

## 3. 결과 및 고찰

Fig. 1은 Ni 단일막과 Ti/Ni 이중막을 증착한 시편을  $500^\circ\text{C}$  100초간 급속열처리하여 NiSi를 형성하고 관상로에서  $300\sim600^\circ\text{C}$ 로 40분 간 열처리후의 면저항 변화를 비교한 것이다. Ti-capping 층이 있는 경우 NiSi가  $600^\circ\text{C}$  까지도 낮은 면저항값( $\sim7\Omega/\text{sq.}$ )을 유지하여 Ni 단일막보다 약  $100^\circ\text{C}$  높은 열적안정성을 나타내었다. 이것은 NiSi가 분해하여 Ni은 Si 층으로 확산하여  $\text{NiSi}_2$ 를 형성하고 Si는 표면층으로 확산하여 grain 형태를 형성하는 응집(agglomeration)을 Ti-capping층이 억제하기 때문이다.<sup>15)</sup> Fig. 2는 Ni 단일막 시편을  $700^\circ\text{C}$  100초간 급속열처리하였을 때 표면층에 나타난 응집현상을 관찰한 것이다.

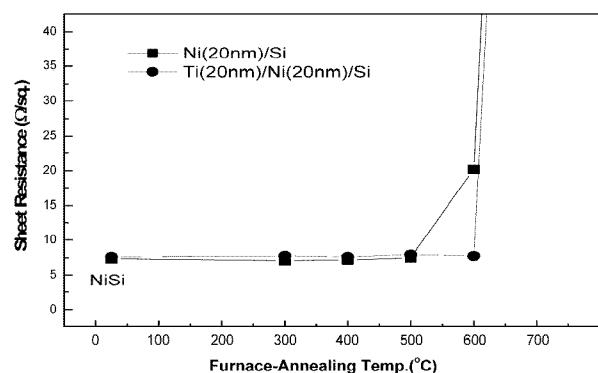


Fig. 1. The sheet resistance changes of Ni/Si and Ti/Ni/Si specimens as a function of the furnace-annealing temperature for 40 min., after the NiSi formation by the RTA at  $500^\circ\text{C}$  for 100 sec..

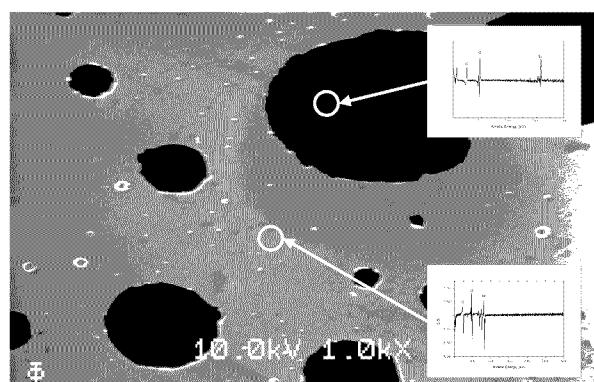


Fig. 2. Surficial SEM and EDS of Ni/Si specimens after RTA at  $700^\circ\text{C}$  for 100 sec..

검게 나타난 부분이 표면으로 확산한 Si 층이다. 흰 영역은 Ni silicide를 형성하지 못한 표면층의 미반응 Ni로 판단된다.

Fig. 3은 Ti 또는 Ta을 capping 층으로 사용하여  $500^\circ\text{C}$ 에서 100초간 급속열처리하여 NiSi를 형성하고 그 위에 Cu를 증착한 후 관상로에서  $400^\circ\text{C}$ 로 40분 간 열처리한 시편의 깊이에 따른 성분조성을 AES로 분석한 결과이다. Fig. 3(a)에서 Ti-capping 층은 증착 과정에서 유입된 것으로 판단되는 상당량의 산소를 포함하고 있으며 Ni 층과 Cu층 사이에서 확산되지 않은 상태로 남아 있다. 또한 표면의 Cu층도 확산되지 않고 그대로 남아 있음을 알 수 있다. 이는 Ti 또는 Ta 층이 Cu의 확산을 효과적으로 방지하였기 때문이다. 그런데, 특이한 것은 NiSi가 열적안정성을 유지하는  $400^\circ\text{C}$ 임에도 불구하고(Fig. 1), Cu가 있는 경우 NiSi층이 분해하여 Ni이 Ti 층을 통과하여 Cu층으로 확산한 것이다. 이는 Wang 등의 연구<sup>15)</sup>에서 Cu가 확산하여  $\text{Cu}_3\text{Si}$ 를 형성한 것과는 상이한 결과이다. 위 Fig. 2에서 나타난 바와 같이 고온에서 응집

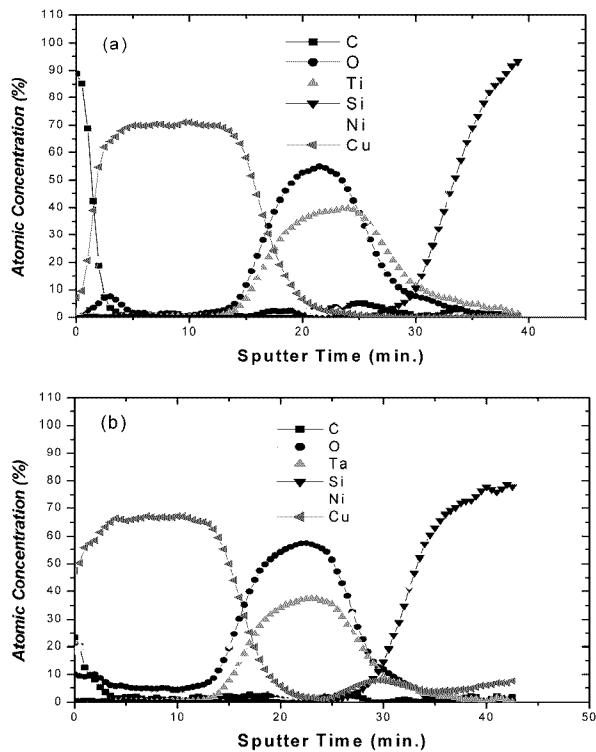


Fig. 3. AES depth profiles of the specimens, furnace-annealed at 400°C for 40 min.; (a) Cu/Ti/NiSi and (b) Cu/Ta/NiSi.

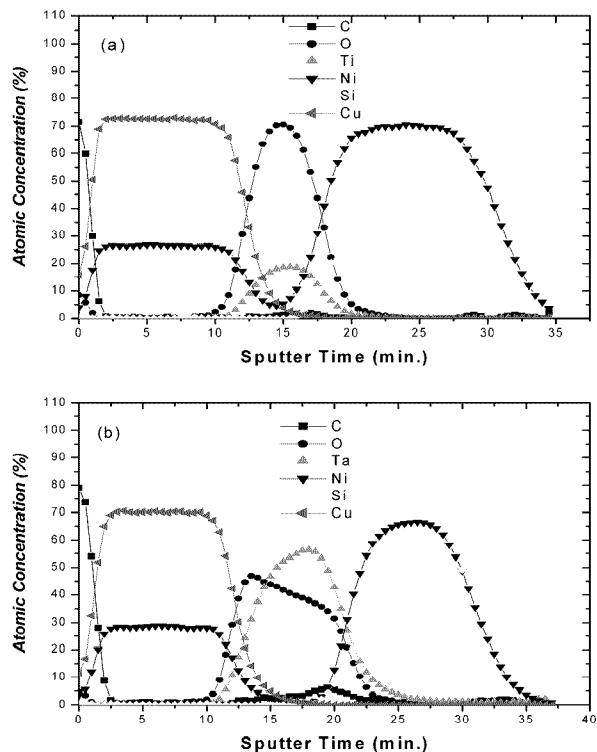


Fig. 4. AES depth profiles of the specimens, furnace-annealed at 300°C for 40 min.; (a) Cu/Ti/NiSi and (b) Cu/Ta/NiSi.

이 일어나면 Si이 표면층으로 확산하며 6:4를 유지하던 NiSi층의 Ni:Si 원자비가 3:7로 역전되어 Ni<sub>2</sub>Si가 형성되는 것으로 나타났다.<sup>16)</sup> 그런데, Fig. 3에서는 NiSi층이 거의 없어지고 Ni이 오히려 out-diffusion하여 그 결과 표면층의 Ni의 원자 조성이 25~30%나 된다. 이는 확산되는 Ni은 중간층인 Ti층에는 거의 용해되지 않고 통과하여 Cu층에 들어갔음을 의미한다. 반면, Si은 Ti 및 Ta 층에 의해 표면층으로의 확산이 방지되었을 뿐 아니라 오히려 in-diffusion한 것으로 보여 진다. 이러한 현상은 Ta의 경우에도 동일하게 나타나며(Fig. 3(b)), Ta 층에 함유된 Ni의 원자비도 25~30%이다.

열처리 온도를 300°C로 낮추어 열처리한 Cu/Ti(Ta)/NiSi 시편의 AES 분석 결과를 Fig. 4에 나타내었다. Fig. 3과 마찬가지로 Cu의 확산은 방지되나 Ni이 표면층으로 확산하여 Ni의 원자비가 25~30%를 차지하고 있다. 그런데 400°C의 경우와 약간 다른 것은 NiSi층의 Ni:Si 원자비가 7:3로 균일하게 나타나 하나의 층을 유지하고 있다는 점이다. 이러한 결과는 350°C 이하에서는 Ni<sub>2</sub>Si가 안정상이라는 점<sup>1-3)</sup>을 감안하면 NiSi층이 Ni<sub>2</sub>Si로 변환하고 미반응 Ni이 표면층으로 확산하는 것으로 생각할 수 있다.

Ni은 PCB나 코넥터 등의 금속 단자 또는 패드부의 표면처리 시(Cu/Ni/Au) Cu의 확산방지층으로 널리 쓰이며,

Ni은 보통 5~10 μm 정도로 두껍게 증착되며 Cu/Ni의 계면에서는 상호확산에 의해 Cu-Ni 고용체가 형성된다. Cu/Ni 박막의 경우에도 Cu-Ni 고용체가 형성되며, 이때 Cu보다는 Ni이 100배 이상 더 빨리 확산하며 고용체내의 Ni 함량에 비례하여 비저항도 증가하는 것으로 보고되었다.<sup>17,18)</sup> Cu-Ni는 전 조성에서 고용체를 형성하며, 특히 Cu에 비해 Ni층이 상대적으로 얇은 경우 Ni의 빠른 확산에 의한 고용화가 먼저 완료된다. 반면, Ti은 Ni에 약 25%까지 고용되지만 Ni은 Ti에 거의 고용되지 않는다. 이로 미루어, 위 Fig. 3 및 4의 결과는 NiSi 박막이 Cu와 인접하고 있으면 Cu-Ni 고용체를 형성하고 이로 인해 열적안정성이 낮아진다는 것을 의미한다. 즉, 400°C 이하의 온도에서도 Cu층의 영향으로 Ni<sub>2</sub>Si가 분해하여 Ni 및 Ni<sub>2</sub>Si로 변환하고 Ni이 Cu층으로 확산하여 고용체를 형성하는 것이다. 이때 Cu-Ni 고용체의 Ni 원자비가 25~30%로 한정되는 것은 Ni의 Cu에의 혼합열(heat of solution)<sup>19)</sup>이 30 at.%까지는 3.94 KJ/mol이나 그 이상에서는 줄어드는 것<sup>19)</sup>과, Ni (20 nm)에 비해 Cu 층(100nm)이 훨씬 두껍기 때문에 공급할 수 있는 Ni 원자 공급의 한계 때문으로 보인다.

Ti(Ta) 중간층의 영향을 비교하기 위하여 NiSi를 형성한 후 확산방지층 없이 Cu를 증착하고 400°C에서 40분간 열처리하고 AES 분석한 결과를 Fig. 5에 나타내었

다. 위 Fig. 3 및 4와는 달리 Cu의 in-diffusion이 일어났고, NiSi층은 분해되어 Ni은 물론 Si도 상당량 out-diffusion 하였다. 이 시편의 표면층에는 하얀색의 돌출물(protrusion)이 관찰되며 이 돌출물이 크게 성장한 주위에는 crack이 나타났다. 이 돌출물은 Wang 등<sup>15)</sup>에 의해서 관찰된 바와 같이 Cu<sub>3</sub>Si상으로 추론된다.

Fig. 6은 Ti/NiSi 위에 Cu 대신 Al을 증착하거나, Ti(Ta) 대신 Ni 확산에 효과적인 것으로 알려진 Cr<sup>17)</sup>을 NiSi 형성후 증착하고 300°C에서 40분간 열처리한 시편의 AES분석 결과이다. Al/Ti/NiSi(Fig. 6(a))에서는 Cu의

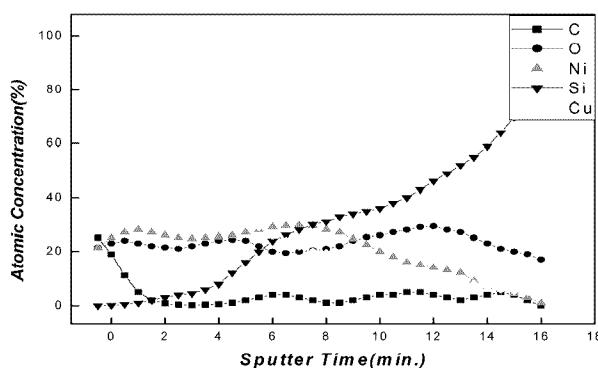


Fig. 5. AES depth profiles of the Cu/NiSi specimens, furnace-annealed at 400°C for 40 min..

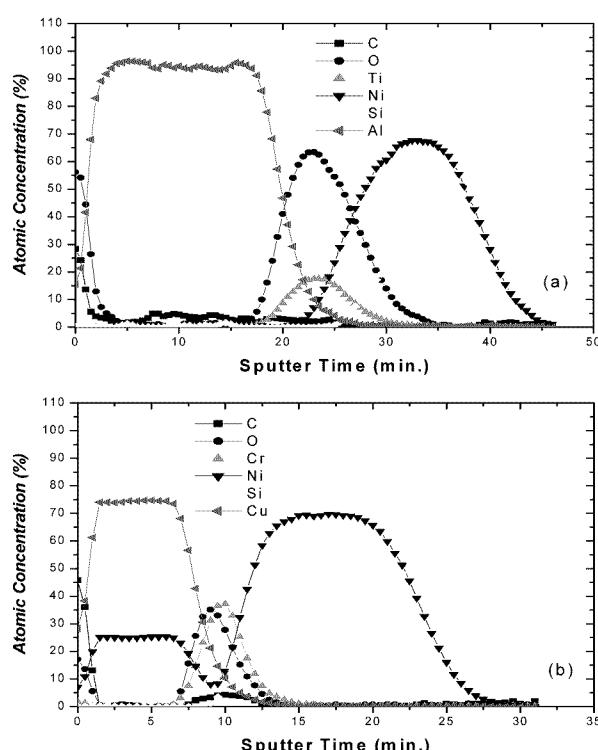


Fig. 6. AES depth profiles of the specimens, furnace-annealed at 300°C for 40 min.; (a) Al/Ti/NiSi and (b) Cu/Cr/NiSi.

경우와는 달리 Ni의 표면층으로의 확산이 일어나지 않았다. Ni은 Ti의 경우와 마찬가지로 Al에는 거의 고용되지 않는다. 이는 NiSi 박막의 열적안정성과 Ni의 확산은 인접하고 있는 금속과의 혼합열이 큰 영향을 미침을 의미한다. 한편, Cr 중간층의 경우(Fig. 6(b)) Ti(Ta)과 마찬가지로 Ni의 확산을 방지하지 못하는 것으로 나타났다. 이상의 결과에서, Cu/NiSi 접촉의 열적안정성을 향상시키기 위해서는 Cu의 확산은 물론, NiSi의 분해 및 Ni의 확산을 방지하는 것도 동시에 고려하여야 함을 알 수 있다. 따라서, 기존의 Ti(TiN)나 Ta(TaN)을 확산방지층으로 사용하려면 이 층의 두께를 늘려 Cu-Ni의 상호작용을 차단하거나, Ni의 확산에 보다 효과적인 제3의 금속과 다층으로 적용하는 방안이 모색되어야 할 것으로 판단된다.

#### 4. 결 론

Cu-plug/NiSi 접촉의 열적안정성을 연구하기 위하여 NiSi 형성 시 증착하였던 Ti(Ta)-capping층을 제거하지 않고 그대로 확산방지층으로 활용하여 Cu/Ti(Ta)/NiSi 접촉의 상호반응에 대해 AES분석을 중심으로 연구하였다. 500°C에서 100초간 급속열처리하여 Ti(Ta)-capping/NiSi를 형성하고 그 위에 Cu를 증착한 후 관상로에서 300 및 400°C로 40분 간 열처리하였을 때 Cu의 확산은 방지되었으나 NiSi층이 분해하여 Ni이 Cu층으로 확산하는 것으로 나타났다. 그 결과 표면층은 Cu-Ni(25~30 at%)의 고용체가 형성되었다. 반면에 Al/Ti/NiSi에서는 Ni의 표면층으로의 확산이 일어나지 않았다. Cu-NiSi 박막의 상호작용은 높은 Cu-Ni 혼합열의 영향 때문으로 판단된다. 따라서, Cu/NiSi 접촉의 열적안정성을 향상시키기 위해서는 Cu의 확산은 물론, Ni의 확산을 방지하는 것도 동시에 고려하여야 하며, 기존의 Ti(TiN)나 Ta(TaN)을 확산방지층으로 사용하려면 두께를 늘리거나 Ni 확산에 보다 효과적인 제3의 금속과 다층으로 적용하는 방안이 모색되어야 할 것이다.

#### 참 고 문 헌

1. C. Fitz, M. Goldbach, A. Dupont and S. Schmidbauer, Microelectronic Engineering, **82**, 460 (2005).
2. A. Lauwers, J. A. Kit, M. J. H. Van Dal, O. Chamirian, M. A. Pawlak, M. de Potter, R. Lindsay, T. Raymakers, X. Pages, B. Mebareki, T. Mandrekar and K. Maes, Materials Science and Engineering B, **114-115**, 29 (2004).
3. Y. Jung, O. Song, S. Kim, Y. Choi and C. Kim, Kor. J. Mater. Res., **15**(5), 301 (2005).
4. H. Jiang, C. M. Osburn, P. Smith, Z. G. Xiao, D. Griffis, G. McGuire and G. A. Rozgonyi, J. Electrochem. Soc., **139**(1), 196 (1992).

5. J. O and C. Lee, Kor. J. Mater. Res., 11(3), 215 (2001).
6. S. Hong and J. Lee, Kor. J. Mater. Res., 12(11), 889 (2002).
7. S. Song, Y. Liu, M. Li, D. Mao, C. Chang and H. Ling, Microelectronic Engineering, 83, 423 (2006).
8. S. Parikh, Thin Solid Films, 320, 58 (1998).
9. N. Oda, S. Ito, T. Takewaki, H. Kunishima, N. Hironaga, I. Honma, H. Namba, S. Yokogawa, T. Goto, T. Usami, K. Ohto, A. Kubo, H. Aoki, M. Suzuki, Y. Yamamoto, S. Watanabe, T. Takeda, K. Yamada, M. Kosaka and T. Horiuchi, 2002 Symp. on VLSI Tech., 34 (2002).
10. N. T. Nguyen, E. Boellaard, N. P. Pham, V.G. kuteboukov, G. Craciun and P.M. Sarro, J. of Micromechanics and Microengineering, 12, 395 (2002).
11. J. W. Choi, G. H. Hwang, J. H. Song and S. G. Kang, Kor. J. Mater. Res., 15(11), 735 (2005).
12. S. Q. Wang, MRS Bulletin, 30 (August, 1994).
13. Y. Shacham-Diamand, J. Electron. Mater., 30(4), 336 (2001).
14. W. L. Yang, W-F Fa, H. C. You, K-L Ou, T. F. Lei and C-P Chou, IEEE Trans. Electron Devices ED-49(11), 1947 (2002).
15. C.-C. Wang, H.-H. Lin and M.-C. Chen, Jap. J. Appl. Phys., 43(9A), 5997 (2004).
16. S.-J. Park, K.-W. Lee, J.-Y. Kim, H.-T. Jun and K.-S. Bae, Kor. J. Mater. Res., 13(7), 460 (2003).
17. H. Lefakis and J. F. Cain, Thin Solid Films, 101, 207 (1983).
18. J. E. Lewis and P. S. Ho, J. Vac. Sci. Technol., 20(3), 466 (1982).
19. E. A. Brandes and G. B. Brook, Smithells Metals Reference Handbook(7th ed.), p. 8-21, Butterworth, London (1992).