

# ICP Poly Etcher를 이용한 RF Power와 HBr Gas의 변화에 따른 Polysilicon의 건식식각

남상훈 · 현재성 · 부진호\*

성균관대학교 화학과, 수원 440-746

(2006년 9월 15일 받음)

플래시 메모리 반도체의 고집적화와 고밀도화가 진행함에 따라 플래시 메모리의 트랜지스터 안 선폭을 중심으로 게이트 패턴의 미세화가 진행 중이다. 최근 100 nm 이하의 선폭을 구현하기 위해서 ONO(oxide-nitride-oxide)를 사용하기 위한 연구가 개발 중이고, 이러한 100 nm 이하의 미세 선폭으로 갈수록 식각 속도와 식각의 프로파일은 중요한 요인으로 작용하고 있다.

ICP 식각 장비를 이용하여, power를 50 W 증가 하였을 때, 각각 식각 속도와 포토레지스트와의 선택비를 확인한 결과 platen power를 100 W로 올렸을 경우 가장 좋은 결과를 나타내었다. 100 W에서 HBr 가스의 유량에 변화를 주었을 경우 가스의 양을 증가 할수록 식각 속도는 감소하였지만, 포토레지스트와의 선택비는 증가함을 보였다. 유도결합 플라즈마 식각 장비를 가지고 platen power를 100 W, HBr gas를 35 sccm 공급하여 하부 층에 노치가 형성이 안되고, 식각 속도 320 nm/min, 감광액과의 선택비 3.5:1, 측면식각 프로파일이 수직인 공정 조건을 찾았다.

**주제어** : 유도 결합 플라즈마, 식각 속도, 감광액 선택비, Platen power, HBr 가스, 폴리 실리콘

## I. 서 론

플래시 반도체의 고집적화와 고밀도화가 진행함에 따라 플래시 메모리의 트랜지스터 안 선폭을 위주로 게이트 패턴의 미세화가 진행 중이다. 국제 반도체기술 로드맵(ITRS)에 따르면 70 nm 이하 선폭이 사용될 2007년 경 기존 플래시 메모리는 기술적 한계를 맞을 것으로 예상하고 있다. 현재 반도체 사업에서 가장 많이 사용되고 있는 130 nm의 공정을 넘어 90 nm 이하로 공정 기술을 이전하고 있는 상황이다. 이러한 기술 이전의 가장 큰 문제 중 한 가지는 건식 식각을 이용한 미세가공 기술의 확보에 있다[1].

최근 100 nm 이하의 선폭을 구현하기 위해서 ONO(oxide-nitride-oxide)를 사용하기 위한 연구가 개발 중이다[2]. 하지만 아직까지는 대부분의 플래시 메모리의 트랜지스터의 게이트는 폴리실리콘을 사용하여 건식 식각공정을 통하여 패턴을 형성시키고 있다. 이러한 건식 식각공정에서는 여러 가지 변수가 고려된다. 100 nm 이하의 미세 선폭으로 갈수록 식각 속도와 식각의 균일성이 중요한 요인으로 작용하고 있다. 이는 플라즈마 발생 방법에 따라 차이를 보이게 된다. 건식 식각 시에 플

라즈마 내 이온의 기판으로의 방향성이 보다 수직성분을 가져야 식각 속도와 균일성이 좋아지게 되는데, 용량 결합형 플라즈마 식각법(CCP, capacitively coupled plasma etching method)은 기판에 입사하는 이온의 양과 에너지를 독립적으로 조절이 불가능하고 플라즈마의 밀도가 낮은 단점이 있다[3]. 기판으로의 이온입사와 에너지를 조절가능하고 플라즈마의 밀도를 향상시키기 위해 유도 결합형 플라즈마 식각법(ICP, inductively coupled plasma etching method)이 개발 되었다.

유도결합 플라즈마(ICP, inductively coupled plasma) 공정은 고밀도의 플라즈마를 RF 유도결합 방식으로 생성하고 기판에 바이어스 전력을 가하여 이온에 운동에너지를 주는 방식을 사용하므로 이온의 밀도와 운동 에너지 및 운동방향의 독립적 조절이 가능하고, 저압 공정이 가능하며, 대형화가 가능할 뿐만 아니라 공정 자체의 조절이 매우 간단하고 재현성이 있어서 최근 산화실리콘과 고분자물질의 식각공정 및 포토레지스트 제거공정 등을 중심으로 실용화되어 미세소자의 제작을 위한 핵심 공정으로 인식되고 있다[4]. 이러한 장점으로 인하여 식각 시 균일한 플라즈마 형성과 이에 따른 빠른 식각 속도와 균일한 식각을 기대 할 수 있다.

\* [E-mail] jhboo@skku

감광성 수지막(PR, photoresist)과 열 산화막 (SiO<sub>2</sub>, silicon dioxide)에 대한 선택비, 식각 후 선평의 미세 치수변동은 건식 식각에 사용되는 가스에 영향을 많이 받는 것으로 알려져 있다. 일반적으로 폴리실리콘으로 사용되는 게이트의 식각공정에서 많이 사용되는 가스는 F<sub>2</sub>와 Cl<sub>2</sub> 가스를 많이 사용한다. 하지만, 두 가스 모두 100 nm/min의 낮은 식각률이 문제가 보고 되고 있다 [5]. 특히 Cl<sub>2</sub> 가스는 폴리실리콘 게이트 하부의 노치(notch)를 형성시키는 단점이 있다. 이러한 micro-loading effect에 의한 하부 노치 방지를 위해서 7족이며 4,5 주기 원소인 Br 또는 I를 포함하는 가스에 대한 연구가 진행 중이다. 이 원소를 가지는 가스는 두 가지 문제점을 억제할 수 있는 가스로 최근 HBr 가스나 다른 가스와 혼합하여 식각을 하는 연구가 계속 진행 중이다 [6,7].

따라서 본 에치 연구는 Cl<sub>2</sub>를 사용하여 자연 산화막을 제거하는 초기 공정과 HBr/O<sub>2</sub>를 이용한 본 공정으로 이루어진 유도 결합형 플라즈마 식각법을 이용하여 100 nm 이하 게이트로 사용될 수 있는 폴리실리콘을 식각

하였다. 이 경우 여러 가지 변수 중에서 platen power와 HBr 가스의 유량변화에 따른 식각 속도, 감광액과의 선택비, 식각 프로파일의 변화를 확인하여, 최종 식각 프로파일이 수직이고, 감광액과의 선택비가 우수하며, 식각 속도가 우수한 공정을 확인하였다. 또한 실제 공정에서 over etching을 할 경우, 게이트 선평의 크기에 따라 노치 발생 여부를 확인하여, 폴리실리콘 식각 시 microloading effect에 의해 필연적으로 나타나는 하부 노치(footing effect)의 발생 여부를 확인하여 빠른 식각 시간과 정확한 공정의 조건을 확인 하였다.

## II. 실험 방법

본 실험은 서울대학교 내 반도체 공동 연구소의 장비를 사용하여 표 1과 같은 과정을 거쳐 실험이 진행되었다.

비저항 1~20 Ω-cm, boron이 도핑된 P-100 4인치 실리콘 웨이퍼 위에 furnace(Integrator Circuit Tech, KOREA)를 사용하여 열산화막을 100 nm 생성

표 1. ICP etcher의 기본 공정과 각 변수에 대한 식각공정

### Main Etching Recipe

Coil Power (W)	Platen Power (W)	Pressure (mTorr)	Gas Flow HBr/O <sub>2</sub> (sccm)	Temp	He (Torr)	Time (Sec)
900	50	2	20/1	20	5.25	60

### Platen Power Changes

	RF Power (W)	Pressure (mTorr)	Gas Flow (sccm)	Temp
1	900/50	2	20/1	20
2	900/100	2	20/1	20
3	900/150	2	20/1	20
4	900/200	2	20/1	20

### HBr Gas Flux Changes

	RF Power (W)	Pressure (mTorr)	Gas Flow (sccm)	Temp
1	900/100	2	20/1	20
2	900/100	2	25/1	20
3	900/100	2	30/1	20
4	900/100	2	35/1	20

시키고, 그 위에 LPCVD(Integrator Circuit Tech)를 사용하여 500 nm의 도핑되지 않은 폴리실리콘을 증착하였다. 패턴 형성을 위해 stepper(Hitachi사, LD-5011iA)를 이용하여 0.9  $\mu\text{m}$ 의 포토레지스트(TDMR-AR87, I-line)를 도포한 후에 게이트 선평이 0.5~2.0  $\mu\text{m}$ 인 게이트어레이 패턴을 형성시켰다. 가장 중요한 건식 식각 장비는 유도 결합형 플라즈마 식각 장비(Surface Technology Systems, Multiplex ICP)를 이용하여 표 1에 나와있는 공정 조건으로 실험을 하였다.

본 실험에서 가장 중점을 둔 공정과정인 폴리실리콘 층을 제거하는 공정 단계에서는 공정에 변화를 줄 수 있는 변수가 크게 RF power, pressure, gas, temperature가 있다. 이 중 RF power의 하나인 platen power와 HBr 가스 유량을 조절하여 실험하였다. Platen power는 기본 공정 조건인 50 W에서 200 W로 50 W씩 증가시키면서 실험하였고, 그 중에서 공정조건이 우수한 platen power 조건에서 HBr 가스를 20 sccm~35 sccm까지 5 sccm씩 변화를 두어 식각 속도, 포토레지스트와의 선택비, 식각 프로파일을 조사하였다. 또한, 공정 중 하부 노치의 형성관계를 알기 위해서, 최종 식각 조건에서 over etching을 10%, 20%, 30% 하여 하부 노치와의 관계를 해석하였다.

식각이 끝난 기판은 그 기판의 상, 하, 좌, 우, 중앙 총 다섯 군데의 위치를 정해 그 패턴의 프로파일을 주사전자 현미경으로 수직된 단면을 관찰하였다. 포토레지스트와의 선택비를 확인하기 위해서 감광성 수지막을 제거하는 ashing 공정을 하지 않고 SEM images를 얻었다.

분석은 laser profiler, alpha step으로 식각 유무를 확인한 후 FE-SEM으로 profile을 측정하여 각각 식각 속도와 포토레지스트와의 선택비를 비교하였다.

### III. 실험결과 및 고찰

그림 1은 0.5  $\mu\text{m}$  피치에 따른 platen power를 50 W에서 200 W로 50 W씩 변화 시켰을 경우, 주사 전자 현미경(SEM, scanning electron spectroscopy)으로 보여지는 식각 프로파일이다. 그림 2는 식각 측면각도가 power에 따라서 어떠한 영향을 받는지 보여준다.

Power를 증가시킬수록 식각 프로파일의 패턴이 이방성 식각이 되어 가는 경향을 보여주었고, 하부노치 형성은 되지 않았다.

식각 측면각도는 그림 2에서 보여 지는 것과 같이 게이드 피치에 따라서 0.5  $\mu\text{m}$ 에서는 거의 나타나지 않았지만, 2.0  $\mu\text{m}$ 로 커질수록 90°에서 83°로 약 7°의 차이를 보이며 점점 이방성 식각의 특징을 가지게 되었다. 식각 측면각도는 게이트의 수직단면 이미지로부터 포토레지스트를 포함한 상하부 10%의 위치를 이은 선과 산화실리콘 층과의 접선간의 각도로 결정하였다. Platen power를 증가시킬 경우에 식각 측면각도가 변화 하는 것은 power를 상승시키면 시료 방향에 대한 이온이나 라디칼의 운동에너지가 증가하여 물리적인 충돌효과가

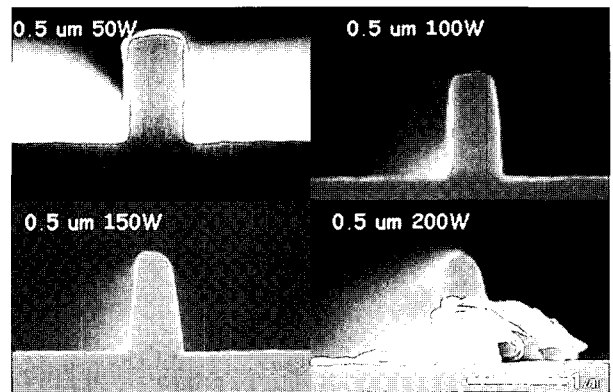
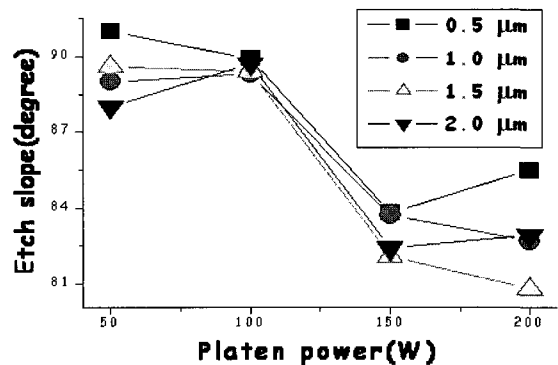


그림 1. platen power에 따른 0.5  $\mu\text{m}$  선평의 etch profile 변화



	50 W	100 W	150 W	200 W
0.5 $\mu\text{m}$	91.0	89.9	83.8	85.5
1.0 $\mu\text{m}$	89.0	89.3	83.7	82.7
1.5 $\mu\text{m}$	89.6	89.4	82.1	80.8
2.0 $\mu\text{m}$	88.0	89.7	82.4	82.9
Avg.	89.4	89.58	83	83

그림 2. platen power에 따른 각 게이트 선평의 etch slope 변화

강해지기 때문이다. 이에 따라 시료의 표면으로부터 이탈되는 시료덩어리가 커지며, 이들의 제거가 불충분하게 되어 표면에 잔류하게 되는 물질이 형성 된다. 그 결과로 인해 식각된 표면은 매우 거칠어지는 경향을 가진다 [8]. 또한 플라즈마의 밀도가 상대적으로 커지면서 전기적 음성가스인 Br<sup>-</sup>의 양이 상대적으로 많아지면서 패턴 사이로 들어가 화학적 식각 현상에 의해서 측면의 식각도를 감소시키는 경향을 보였다[9]. 게이트의 피치가 커지면 커질수록 안으로 들어가는 이온이나 라디칼이 많아지면서 더욱 식각 측면각도는 큰 영향을 받는 것으로 보여 진다[10].

그림 3는 platen power에 따른 식각속도와 포토레지스트와의 선택비를 보여주는데 50 W의 power와 200 W의 power의 식각속도 차이는 약 100 nm 이상의 차이를 게이트 피치에 관계없이 보였다. 그리고, 식각속도는 평균적으로 power를 증가시키에 따라서 증가하는 경향을 보였다. Power의 증가에 따라 모든 게이트 피치에서 선택비는 떨어지는 것을 볼 수 있다. 이것은 power가 높아질수록 상대적으로 platen power 부근의 플라즈마의 밀도가 커져서 폴리실리콘의 식각 속도의 증가와 함께 포토레지스트의 식각 속도 또한 증가함을 보여준다[11].

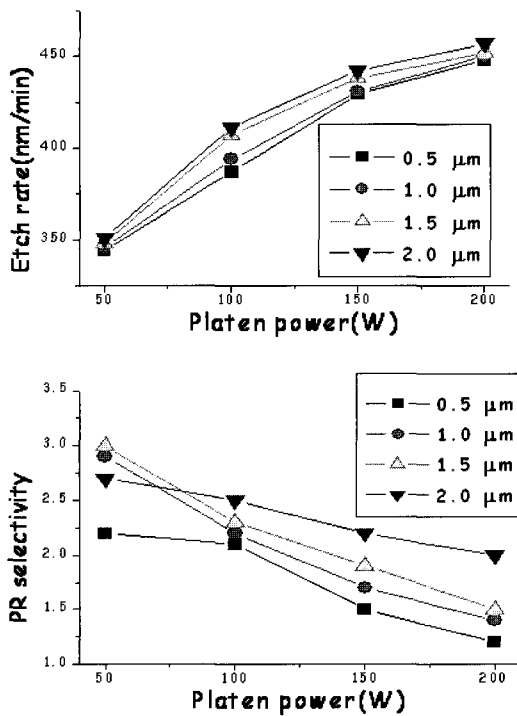


그림 3. Platen power에 따른 각 게이트 선평의 etch rate 과 PR selectivity 변화

Power의 변화 중 platen power가 100 W 인 공정 조건인 경우 모든 게이트 피치에서 평균적으로 식각속도는 400 nm/min, 포토레지스트와의 선택비는 2.3:1로 나타났다. 식각 균일성은 모든 게이트 피치에서 power의 변화에 상관없이 전 범위에서 ±5% 이내의 식각 가공이 가능함을 확인하였다.

그림 4는 platen power를 100 W로 고정하고 HBr 가스의 유량을 조절한 0.5 μm 피치의 게이트 어레이의 주사전자현미경의 이미지이다. 그림 4에서 보여지듯이, 식각 측면각도의 변화는 차이가 거의 없이 90°의 고른 분포를 보이고, 산화실리콘 층의 하부 노치 현상은 나타나지 않았다. 이 결과는 HBr 가스의 유량은 식각 측면각도에 큰 영향을 끼치지 않음을 의미한다. 따라서 식각 측면각도에 큰 영향을 주는 인자는 플라즈마 밀도 형성에 큰 영향을 주는 RF power 임을 확인 할 수 있다. 가스에 의한 식각 측면각도에 큰 변화가 없는 것은 HBr 가스의 유량이 증가하면서 전기적 음성 가스인 Br<sup>-</sup>의 농도가 상대적으로 증가하지만 플라즈마의 상대적 밀도는 낮아져 식각 측면의 각에 영향을 미치지 않는 것이다.

그림 5는 HBr 가스의 유량에 따라서 변화되는 식각속도와 포토레지스트와의 선택비를 보여준다. 위에서 언급했듯이 HBr 가스의 유량이 증가하면서 전기적 음성 가스인 Br<sup>-</sup> 이온의 상대적 양이 증가하여, 측면각도에 미세한 영향을 주기도 하지만, 식각속도를 감소시키는데 더 큰 영향을 준다. 이는 전기적 음성 가스가 증가하게 되면, 플라즈마의 밀도를 상대적으로 떨어뜨리게 되는데 이는 폴리실리콘을 식각하는 부식 가스의 상대적인 양을 증가시키지만 실제적으로 반응하는 이온이나 라디칼의 상대적 양을 감소시키는 원인이 된다. 하지만 power의

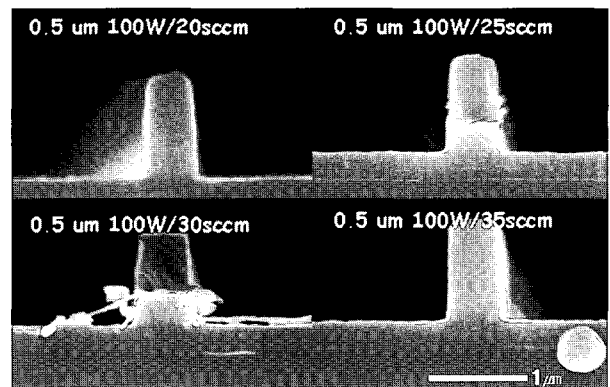


그림 4. HBr gas에 따른 0.5 μm 선평의 etch profile 변화

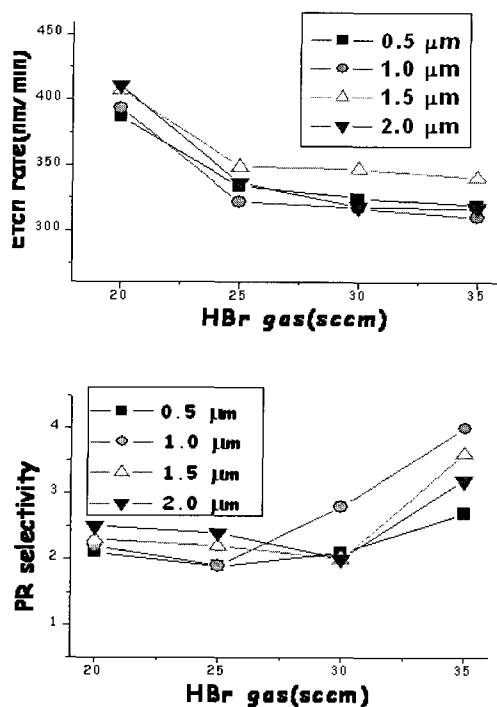


그림 5. HBr gas에 따른 각 게이트 선포의 etch rate 과 PR selectivity 변화

증가에 비하여 상대적으로 적은 양이 줄어들게 된다. 포토레지스트와의 선택비는 HBr 가스가 폴리실리콘과 반응하면서 형성시키는 반응 부산물인 폴리머에 의해서 가스의 유량을 증가시킬수록 선택비는 2.3에서 3.4로 증가함을 알 수 있다. HBr 가스의 증가로 인해서 패턴 측면의 각도와 포토레지스트와의 선택비의 개선을 확인할 수 있다. 또한 약간의 식각 속도의 감소를 예상할 수 있다. 하지만, 이 감소의 양은 큰 차이를 나타내지는 않는 것으로 보인다.

Platen power와 HBr 가스의 양을 변화 시키며 식각을 하였을 때, 공정 조건을 coil power를 900 W, platen power를 100 W, HBr 가스의 유량을 35 sccm로 공정을 진행 하였을 때, 게이트 피치에 상관없이 anisotropic etch가 가능하고 식각속도는 약 320 nm/min, 포토레지스트와의 선택비는 약 3.5:1, 그리고 하부 노치의 형성이 없는 공정 조건을 찾을 수 있었다.

마지막으로 그림 6과 7은 platen power를 100W, HBr gas의 유량을 35 sccm으로 하는 공정조건을 가지고 공정을 진행 하였을 때, 하부 층인 산화실리콘 층과의 노치 형성 관계를 확인 하여 보았다.

현재 반도체 생산 공정에서 기본적인 폴리실리콘의

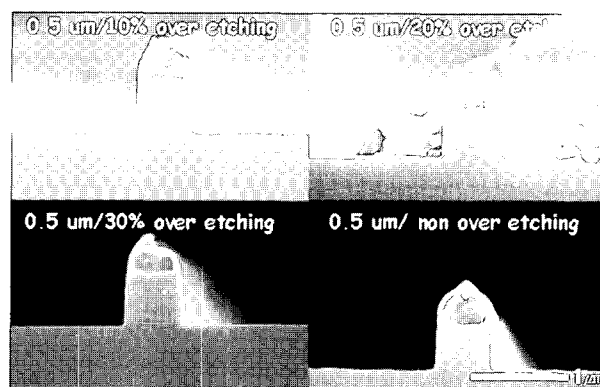


그림 6. 0.5 μm 선포의 폴리실리콘 게이트의 over etching 시 하부 층의 노치 형성

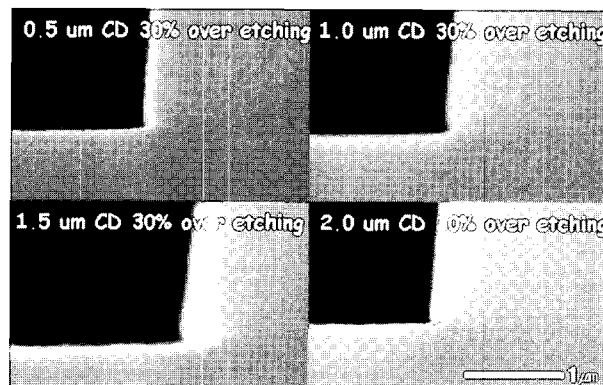


그림 7. 30% over etching시 각 게이트 선포의 노치 형성

over etching은 약 20~30%를 하여 잔류 폴리실리콘 층을 완전히 제거하고 있다. 이 실험에서는 20%의 over etch 까지는 하부 층과의 노치 형성을 찾을 수 없었으나, 그림 7에서 보는 것처럼 30% 이상 over etching 할 경우에는 선포의 크기에 따라 노치가 형성됨을 볼 수 있다. 노치가 형성되는 이유는 식각 시 일어나는 footing effect 현상이다. 이는 식각 가스인 HBr 가스의 양이온이 하부 층인 산화실리콘 막과 충돌 후, 방전되지 못하고 남아있다가 다시 들어오는 양이온들과 청력을 발생시켜 원하지 않은 방향으로 식각이 일어나면서 발생하는 현상이다[4,7]. 특히 이 경우, 식각의 하부 막이 산화실리콘인 절연막으로 하부 층에 charging이 일어나 패턴의 안쪽을 파고 들게 된 것이다. 패턴의 피치 크기에 따라서 더욱 크게 노치가 형성된 것을 볼 수 있는데, 이것은 microloading 현상에 의해서 패턴의 크기가 크고, HBr 가스의 유량이 많아져 많은 양의 양이온이 들어와

형성 된 것으로 보인다.

이러한 현상을 제거할 수 있는 방법은 HBr 가스와 함께 들어가는 O<sub>2</sub>의 유량을 증가시켜 하부 층에 charging 되어 들어 있는 양이온을 제거하는 방법이 있다. 하지만 산소의 유량을 증가시키면, 식각 측면각도에 영향을 주어 초정밀 식각이 요구되는 게이트 식각공정에서 설계기준에 맞는 크기를 맞추기 어려우므로 최종적으로 소자의 특성에 악영향을 미치게 된다. 이 실험 조건으로 over etch 공정 시 20 % 이하로 공정을 진행하는 것이 유리함을 확인 하였다.

#### IV. 결 론

고밀도의 식각 장비인 유도 결합형 플라즈마 식각장비를 이용하여 공정에 변화를 줄 수 있는 변수 중 파워와 가스의 유량을 변화시켜 다음과 같은 결과를 얻을 수 있었다. 첫째로, 파워를 50 W~200 W로 변화를 준 경우, 공정의 식각 속도와 측면의 수직 각도에 큰 영향을 주어 파워가 높아질수록 식각 속도는 증가를 하나 측면 수직 각도는 점점 직각에서 벗어나는 것을 확인 할 수 있었다. 둘째로 HBr 가스의 유량을 20 sccm~35 sccm로 변화를 준 경우, 약간의 식각 속도를 감소시키는 경향을 보였지만, 폴리실리콘 식각 시에 형성되는 반응 부산물인 폴리머의 형성으로 감광제와의 선택비를 높여주는 효과를 보였다. 마지막으로 공정 조건을 platen power 100 W, HBr gas 35 sccm으로 고정한 후, over etching 한 경우, 30%부터 하부 층과의 반응으로 선풍안으로 들어간 양이온들이 changing 되지 않고 남아 있다가 다시 들어오는 다른 양이온의 영향으로 하부에 노치를 형성하는 결과를 보였다.

이러한 결과는 기존 power와 가스유량인 platen power 50 W, HBr 가스 20 sccm 으로 폴리실리콘을 식각하는 공정보다 우수한 공정 조건을 확립할 수 있다. 식각 시 초기 Cl<sub>2</sub> 가스 단독으로 자연 산화막을 제거하는 1단계 식각공정과 HBr/O<sub>2</sub> 가스를 이용하여 폴리실리콘을 식각하는 2단계 공정의 ICP 식각장치를 이용하여 4인치 웨이퍼위에 0.5 μm~2.0 μm의 폴리실리콘 게이트 식각공정 조건들 중 platen power와 HBr gas 유량을 각각 변화시켜 실험을 하여 coil power를 900 W, platen power를 100 W, HBr 가스의 유량을 35 sccm

로 유지하면서 공정을 진행 하였을 때, 식각속도는 약 320 nm/min, 포토레지스트와의 선택비는 약 3.5:1, 게이트 피치에 상관없이 anisotropic etch(etch slope : 89~90°)가 가능하고 20%의 over etching까지 하부 노치가 발생하지 않는 최적의 미세 패턴 식각공정을 찾을 수 있다.

#### 감사의 글

본 논문은 플라즈마 응용 표면 기술 연구센터(Center for Advanced Plasma Surface Technology, CAPST)에 의하여 지원되었습니다.

#### 참고 문헌

- [1] T. F. Yen, K. J. Chang and K.-F. Chiu, *Micro-electronic Engineering*, **82**, 129-135 (2005).
- [2] C. L. Cha, E. F. Chor, H. Gong, A. Q. Zhang, L. Chan, and J. Xie, *Microelectronics Reliability* **38**, 1439-1446 (1998).
- [3] 범성진, 송오성, 이해영, 김종준, 한국전기전자재료 학회지 **17**, 1-6 (2004).
- [4] 이병택, 박철희, 김성대, 김호성, 한국진공학회지 **8**, 541-547 (1999).
- [5] Hyoun-Woo Kim, Byong-Sun Ju, Chang-Jin Kang and Joo-Tae Moon, *Microelectronic Engineering* **65**, 285-292 (2003).
- [6] 김남훈, 김창일, 장의구, 유석민, 전기전자재료학회 논문지 **13**, 651 (2000).
- [7] C. Hediund, H.-O. Blom, and S. Berg, *J. Vac. Sci. Technol.* **A12**, 1962-1965 (1994).
- [8] 박철희, 이병택, 김호성, 한국진공학회지 **7**, 161-168 (1998).
- [9] 이휘건, 한국진공학회지 **8**, 63-69 (1999).
- [10] 도현호, 이석현, 황기용, 대한전자공학회지 **14**, 311-314 (1991).
- [11] Chang Mo Park, Sang Gyun Woo, Seung Yoon Lee, and Jinho Ahn, *J. Microelectronics & Packaging Society* **7**, 1-6 (2000).

## Dry Etching of Polysilicon by the RF Power and HBr Gas Changing in ICP Poly Etcher

S.-H. Nam, J.-S. Hyun, and J.-H. Boo\*

*Department of Chemistry and Center for Advanced Plasma Surface Technology, Suwon 440-746*

(Received September 15, 2006)

Scale down of semiconductor gate pattern will make progress centrally line width into transistor according to the high integration and high density of flash memory semiconductor. Recently, the many researchers are in the process of developing research for using the ONO(oxide-nitride-oxide) technology for the gate pattern give body to line breadth of less 100 nm. Therefore, etch rate and etch profile of the line width detail of less 100 nm affect important factor in a semiconductor process.

In case of increasing of the platen power up to 50 W at the ICP etcher, etch rate and PR selectivity showed good result when the platen power of ICP etcher has 100 W. Also, in case of changing of HBr gas flux at the platen power of 100 W, etch rate was decreasing and PR selectivity is increasing. We founded terms that have etch rate 320 nm/min, PR selectivity 3.5:1 and etch slope have vertical in the case of giving the platen power 100 W and HBr gas 35 sccm at the ICP etcher. Also notch was not formed.

**Keywords** : ICP, Etch rate, PR selectivity, Platen power, HBr gas, Polysilicon

\* [E-mail] jhboo@skku.edu