

휴대디지털 기기를 위한 소형화된 TV-out 비디오 프로세서의 구현

Implementation of compact TV-out video processor for portable digital device

이 성 목*, 장 원 우*, 하 주 영*, 김 주 현*, 강 봉 순*

Sung-mok Lee*, Won-woo Jang*, Joo-young Ha*, Joo-hyun Kim*, Bong-soon Kang*

요약

본 논문은 TV 출력 기능이 필요한 휴대용 디지털 기기를 위한 소형화된 비디오 프로세서의 구현에 관한 것이다. 설계된 비디오 프로세서는 ITU-R(International Telecommunication Union-Radiocommunication) BT.470 표준을 모두 지원한다. 또한 설계된 시스템의 하드웨어 부담을 줄여 다양한 디지털 기기에 적용하기 위해 하드웨어 사이즈를 소형화 하는데 설계에 중점을 두었다. ITU-R BT.470 표준은 크게 NTSC, PAL, SECAM의 3가지로 구분되는데, NTSC와 PAL은 색차 신호를 전송하기 위해서 구조진 폭변조(QAM)를 사용하고, SECAM은 주파수변조(FM)를 사용한다. SECAM 표준은 변조를 위해 pre-emphasis 필터와 anti-cloche 필터가 필요한데, 표준(ITU-R BT.470)에서 권장하는 anti-cloche 필터의 특성이 아주 예리해서 디지털로 설계하기가 용이하지 않다. 이에 본 논문에서는 anti-cloche 필터의 특성을 설계하기 쉽도록 바꾸고, 표준에서 요구하는 결과와 동일하도록 수정된 변조 방법을 제안한다. 각종 휴대용 디지털 기기는 내장 배터리로 동작되므로 소비전력을 줄이기 위하여 출력모드에 따른 파워소비를 가변하도록 하였다. 제안된 비디오 프로세서는 Altera사의 FPGA APEX20K1000EBC652-3과 삼성 LCD-TV를 이용하여 실시간 검증을 수행하였다.

Abstract

This paper presents the design and implementation of a video processor for the device of need TV-OUT function. The designed video processor satisfies the standard conditions of ITU-R(International Telecommunication Union-Radiocommunication) BT.470. Also, in order to apply various digital device, we concentrate upon hardware complexity. ITU-R BT.470 can be classified as NTSC, PAL or SECAM. NTSC and PAL use QAM(Quardarature Amplitude Modulation) to transmit color difference signals and SECAM uses FM(Frequency Modulation). FM must have antic-cloche filter but filter recommended by ITU-R BT.470 is not easy to design due to sharpness of the frequency response. So this paper proposes that the special quality of anti-cloche filter is transformed easy to design and the modulation method is modified to be identical with the result required at standard. The processor can control power consumption by output mode to apply portable digital devices. The proposed processor is experimentally demonstrated with ALTERA FPGA APEX20KE EP20K1000EBC652-3 device and SAMSUNG LCD-TV.

Keywords : Video processor, NTSC, PAL, SECAM, CVBS

I. 서 론

멀티미디어 시대가 도래함에 따라 모든 디지털 기기들이 컨버전스(convergence)되고 있다. 그 일례로 핸드폰에 디지털 카메라 기능이 합쳐졌고 최근에는 DMB 서비스를 통한 TV

기능까지 포함되었다. 이와 같은 디지털 컨버전스에 부응하기 위한 반도체 설계 기술이 SoC(System On a Chip)이다. SoC는 CPU를 포함한 모든 멀티미디어 기능들을 하나의 IC에 집약시키는 것이다. 이러한 기술이 발달함에 따라 하드웨어의 사이즈를 줄이고, 소비전력을 감소시켜 작은 크기의 기기에 모든 기능이 집약되고 있는 것이다.

본 논문은 TV 출력이 필요한 디지털 기기용 IC 제작 시 반드시 필요한 비디오 프로세서 IP의 설계 및 구현에 관한 것이다 [1]. TV 영상 신호를 전송하기 위해서는 CVBS(Composite Video Baseband Signals)를 사용한다. 비디오 프로세서는 컴포넌트 영상신호(ex. RGB or YCbCr)등을 입력 받아서 전송

*동아대학교 전자공학과

접수 일자 : 2006. 8. 8 수정 완료 : 2006. 9. 22

논문 번호 : 2006-4-3

※본 연구의 결과물은 2단계 BK21과 IT-SoC실습 프로젝트의 지원에 의한 것임. 본 연구에서 사용된 설계용 소프트웨어는 IDEC을 통하여 지원 받았음.

표준인 컴포지트 신호(ex. NTSC, PAL, SECAM)로 바꾸어 주는 역할을 한다. 여기서 RGB는 색상을 표현하기 위한 기본요소인 Red, Green, Blue를 각각 나타내는 것이며, YCbCr은 명암신호인 Y와 색차신호인 Cb, Cr을 타나낸다. 컴포넌트 영상신호를 컴포지트 신호로 바꾸는 가장 큰 이유는 전송채널의 수를 줄이고, 한 채널당 차지하는 대역폭을 제한하기 위해서이다. 컴포지트 신호의 표준을 제정하는 곳이 ITU-R(International Telecommunication Union -Radiocom munication) 이고, 표준 번호는 ITU-R BT.470이다[2]. BT.470에는 크게 3가지 분류로 나뉠 수 있는데 NTSC, PAL, SECAM이다. 3가지를 분류하게 되는 요소는 색차신호의 변조방법과 부반송파의 주파수 차이이다. NTSC와 PAL은 색차 신호 전송 시 구조진폭변조(QAM)방법을 사용하고, SECAM은 주파수변조(FM)방법을 사용한다. 그리고 같은 전송방법을 사용하더라도 세부 표준에 따라 부반송파의 주파수와 전송 조건에 맞는 부반송파 위상이 다르다. 표 1은 각 표준에 대한 특징을 요약한 것이다.

디지털 비디오 프로세서 성능에 지대한 영향을 미치는 것은 비디오 프로세서 내부의 디지털 필터이다. 디지털 필터는 출력 컴포지트 신호의 대역폭을 표준에 맞도록 제한하고, 신호 대 잡음비를 개선하는 역할을 한다. 비디오 프로세서에는 NTSC, PAL, SECAM에서 사용되는 명암 신호 대역제한필터와 색차 신호 대역제한필터가 있고, SECAM에서만 사용하는 pre-emphasis 필터와 anti-cloche 필터가 있다. 본 논문의 비디오 프로세서는 하드웨어의 소형화를 위해 각 표준에서 제시하고 있는 스펙만을 가진 필터들을 사용하였다. 또한 모든 필터의 계수들을 2의 지수승으로 분해하여 콥셈기 대신 쉬프터와 덧셈기만으로 설계할 수 있도록 하였다. SECAM에서만 사용되는 pre-emphasis 필터와 anti-cloche 필터의 특성은 BT.470 표준에서 권장하고 있다. Anti cloche filter는 대역 억압 필터의 태이며 주파수에 대한 응답 특성이 아주 예리하다. 이러한 특성을 만족하도록 디지털로 설계하기 위해서 FIR(Finite Impulse Response) 구조를 사용하면 많은 계수(coefficient)가 필요하기 때문에 하드웨어 크기가 증가하게 된다. 이 때문에 IIR(Infinte Impulse Response) 구조를 사용하면 간단한 필터 계수로 날카로운 특성을 가지는 필터를 설계할 수 있지만, group delay 특성이 주파수에 따라 변하기 때문에 현재의 픽셀이 다른 픽셀에 영향을 주는 단점이 있다. 본 논문의 비디오 프로세서는 anti-cloche 필터가 4.286MHz 중심으로 좌우 대칭인 점을 이용하여 HPF 형태로 바꾸고, 이를 보상하기 위해서 수정된 변조방식을 제안하였다. 그리고 간단한 IIR 구조로 설계하여 group delay 차이를 최소화하였다.

본 논문에 제안된 비디오 프로세서는 다양한 디지털 멀티미디어 기기에 적용 폭을 넓히기 위해 하드웨어 사이즈를 소형화하는 것에 설계 목표를 두었다.

하드웨어의 복잡도가 증가하면 생산비용이 증가하고 연산속도가 저하되는 단점을 가지게 되므로 시스템의 하드웨어 사이즈를 소형화하기 위해 시뮬레이션을 통해 시스템 내부의 블록간 데이터 패스의 비트 사이즈를 조절하였고 최종적으로 적절

한 데이터 버스의 비트를 결정하였다. 또한 각 블록 내부의 연산구조의 개선으로 하드웨어 감소 효과를 추가로 얻어내었다. 또한 본 시스템을 설계함에 있어 추가적인 중요한 고려사항으로는 시스템의 사용자가 정보의 손실을 느낄 수 없도록 하는 것이다.

표 1. 각 Color Tv 방송 표준별 세부 특징

Table 1. Each characteristic of Color TV broadcasting standards.

CVBS	부반송파주파수(MHz)	Pedestal Levels (IRE)	해상도 (line×pixel)
M/NTSC	3.5795454545	7.5	525×858
J/NTSC	3.5795454545	0	525×858
4.43/NTSC	4.43361875	7.5	525×858
M/PAL	3.5756118881	7.5	525×858
B,D,G,H,I/PAL	4.43361875	0	625×864
N/PAL	4.43361875	7.5	625×864
Combination N/PAL	3.58205625	0	625×864
SECAM	4.40625 or 4.25	0	625×864

II. 인코딩 알고리즘

1. NTSC, PAL

표 1에서의 여러 가지 CVBS 신호를 만들기 위해서 비디오 프로세서는 ITU-R BT.601 4:2:2 또는 ITU-R BT.656 표준 신호를 입력신호로 사용한다[3], [4]. BT.601 4:2:2 포맷은 인간의 시각특성을 이용한 것이다. 사람의 눈은 명암 신호에는 민감하고 색차신호에는 둔감한 점을 이용하여 명암 신호(Y)는 매 픽셀마다 샘플하여 13.5MHz로 전송하고, 2개의 색차신호(Cb, Cr)는 2픽셀마다 한번 씩만 샘플하여 6.75MHz로 전송하는데 이를 같은 채널을 사용하여 Cb, Cr이 교번하면서 13.5MHz로 전송된다. BT.656은 BT.601 신호의 전송속도를 2배로 올려서 명암신호(Y)와 2개의 색차신호(CbCr)을 하나의 채널로 전송하는 방식이다. NTSC, PAL은 변조를 위해 YUV 좌표계를 사용하는데 이를 위해 표 1의 표준을 만족하는 CVBS 신호로 바꾸기 위해서는 수식 1을 이용하여 입력된 YCbCr신호를 YUV신호로 변환해야 한다[5]. 수식 1은 M,4.43/NTSC와 M,N/PAL 출력일 때 사용되는 수식이다. YUV로 변환한 신호는 필터의 주파수 대역을 넓히고 좀 더 좋은 화질을 위해 interpolation 필터를 사용하여 2배 오버샘플링(over-sampling)하게 된다.

$$Y = 0.591 \times (Y - 16)$$

$$U = 0.504 \times (Y - 128) \quad (1)$$

$$V = 0.711 \times (Y - 128)$$

서론에서 언급한 바대로 디지털 필터는 비디오 프로세서의

성능에 많은 영향을 미친다. 디지털 필터는 신호 대 잡음비를 높여 주고, 각 표준에서 허용하는 대역폭으로 CVBS신호를 제한하는 역할을 한다. 표준에서 제시하고 있는 영상 신호의 대역 폭은 명암 신호인 Y는 6MHz, 색차신호인 UV는 1.5MHz를 권장하고 있다. 수식 2은 제안된 프로세서에서 사용된 Y 필터 전달 함수를 보여주고 있다[1]. 4개의 필터는 모두 순차적으로 연결되어 하나의 특성을 가지는 Y 필터를 형성하게 된다. 수식 2에서 gain은 필터 계수가 정규화 되어 있지 않기 때문에 정규화 시키기 위한 값이다. 필터의 모든 계수와 gain 값은 2의 지수승으로 분해하여 설계되었다. 그래서 곱셈기가 없이 쉬프터와 덧셈기만으로 하드웨어를 구현하였다. 수식 2의 4개의 전달 함수가 합쳐져 그림 1에서 나타낸 명암 필터의 주파수 응답을 만들어낸다. 색차 신호인 UV를 제한하는 색차 신호 대역 제한 필터도 수식 2와 유사한 순차 연결 구조로 설계되었다.

$$\begin{aligned} H_1(z) &= \left\{ 1 + \left(1 + \frac{1}{2}\right)z^{-1} + z^{-2} \right\} / 2 \\ H_2(z) &= \left\{ 1 + \left(2 - \frac{1}{4} - \frac{1}{8}\right)z^{-1} + z^{-2} \right\} / 4 \\ H_3(z) &= \left\{ 1 + \left(1 + 2 - \frac{1}{2} + \frac{1}{4}\right)z^{-1} + z^{-2} \right\} / 4 \\ H_4(z) &= \left\{ 1 - \left(1 + 2\right)z^{-1} + \left(8 - \frac{1}{2}\right)z^{-2} - \left(1 + 2\right)z^{-3} + z^{-4} \right\} / 2 \times \text{gain} \end{aligned} \quad (2)$$

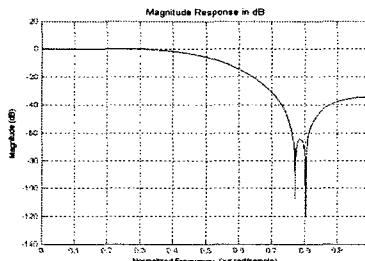


그림 1. 명암(Y) 필터의 주파수 응답

Fig 1. The frequency response of Luminance filter

대역 제한된 UV신호는 sine과 cosine을 사용하여 QAM(Quadrature Amplitude Modulation)을 한다. QAM을 위한 부반송파를 만들기 위해서 본 비디오 프로세서는 Discrete time oscillator (DTO)를 사용하였다. 아래의 수식 3은 DTO의 동작을 설명해주는 수식이다. 여기서 FSC는 부반송파 주파수이고, FS는 프로세서의 동작 클럭 주파수, q는 DTO의 크기를 나타내는 값, p는 만들고자 하는 부반송파에 해당하는 디지털 값이다. FS는 시스템의 동작주파수인 27MHz로 고정되어 있고, FSC는 표 1에서 각각의 CVBS에 의해서 변하는 값이다. 그래서 FSC에 의한 p값을 하드웨어로 저장해 두고 각 사용자가 원하는 CVBS를 선택하면 자동적으로 각 표준에 맞는 부반송파를 발생하게 된다.

q값은 프로세서의 성능을 최대한 높이고, 하드웨어 크기를 고려하여 적절히 선택되어야 한다. 제안된 프로세서의 DTO에서 사용된 q값은 성능과 하드웨어 사이즈를 고려하여 32비트로 구성되었다.

$$p = \frac{F_{sc}}{F_s} \times q \quad (3)$$

DTO의 출력은 저장되어 있는 Sine과 Cosine ROM에서 값을 불러오는 address로 사용하는데 32비트의 출력을 모두 사용하게 되면 하드웨어 사이즈가 너무 커지게 되므로 출력의 일부인 address 9-비트, data 9-비트로 정하였다.

DTO를 이용해 부반송파가 만들어 지면, 수식 4를 이용하여 비디오 프로세서의 최종 출력신호인 CVBS를 만들 수 있다.

$$\begin{aligned} \text{CVBS} &= Y + C = Y + (U \sin wt + V \cos wt) \text{ for NTSC} \\ &= Y + (U \sin wt \pm V \cos wt) \text{ for PAL} \end{aligned} \quad (4)$$

Y는 명암 성분을 나타내는 것이고, C는 색차 성분인 UV 신호를 QAM 변조를 한 신호를 나타내는 것이다. 그림 2는 ITU-R BT. 470 표준을 만족하는 75% color bar M/NTSC의 CVBS 신호의 출력을 나타낸 것이다[6].

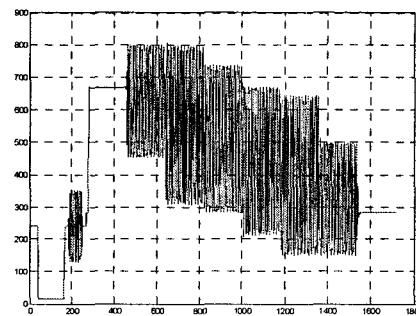


그림 2. 75% color bar의 M/NTSC CVBS

Fig 2. The M/NTSC CVBS of 75% color bar

2.SECAM

NTSC와 PAL과 다르게 SECAM은 색차신호의 전송 방식이 FM이므로 변조 방식에서 많은 차이가 있다. NTSC와 PAL에서 사용되는는 YUV좌표계와 달리 SECAM은 YDbDr 좌표계를 사용하는데 입력신호 YCbCr을 변조를 위한 YDbDr로 변환한다. 이중 색차신호인 DbDr신호는 대역제한필터를 거친 후 pre-emphasis 필터를 거치게 된다. 수식 5는 제안된 프로세서에서 사용되고 있는 YCbCr을 YDbDr로 바꾸는 수식이다.

$$\begin{aligned} Y &= 0.625 \times (Y - 16) \\ Db &= 0.0119 \times (Y - 128) \\ Db &= -0.0119 \times (Y - 128) \end{aligned} \quad (5)$$

변환된 DbDr은 수식 6와 같이 주파수 변조를 한다.

SECAM에서는 색차 신호인 Db와 Dr을 매 픽셀마다 모두 전송하지 않는다. Y는 매 픽셀마다 전송하지만, Db와 Dr은 비율주사를 기준으로 한 라인씩 교차로 전송된다[6],[8]. SECAM용 비디오 디코더는 라인 메모리를 두어 현재 들어오는 색차 신호와 바로 전 라인에 들어왔던 색차신호를 조합하여 픽셀정보를 복원하게 된다.

$$\begin{aligned}
 \text{CVBS} &= Y + C \\
 &= Y + G \sin 2\pi \left\{ f_{OR} t + \Delta f_{OR} \int_0^t Dr(\tau) d\tau \right\}; \text{Db path} \\
 &= Y + G \sin 2\pi \left\{ f_{OB} t + \Delta f_{OB} \int_0^t Db(\tau) d\tau \right\}; \text{Dr path} \quad (6) \\
 f_{OR} &: 4.40625\text{MHz}, \Delta f_{OR} : 280\text{kHz} \\
 f_{OB} &: 4.25\text{MHz}, \Delta f_{OB} : 230\text{kHz} \\
 G &: 23\text{IRE} / 2 = 23 \times 5.5 / 2 = 63 \\
 (\text{IIRE}) &= 5.5, 10\text{bit}
 \end{aligned}$$

변조 후에는 anti-cloche 필터를 거치게 된다. 최종 변조수식인 수식 6에서 알 수 있듯이 명암 신호인 Y에 FM신호가 더해지기 때문에 저 대역의 FM 신호가 Y신호에 영향을 주는 것을 감소시키기 위해서 anti-cloche 필터를 사용한다. BT.470 표준에서 권장하는 anti-cloche 필터의 특성은 그림 3과 같다.

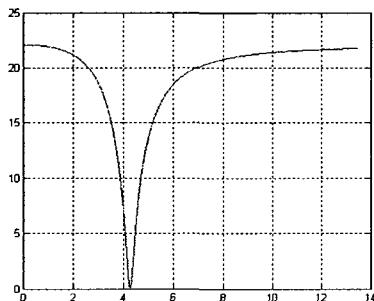


그림 3. 표준의 anti-cloche 필터의 주파수 응답 특성

Fig 3. The frequency response of anti-cloche filter

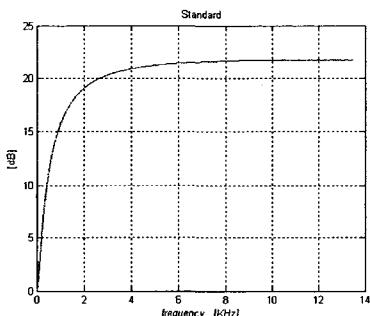


그림 4. 수정된 anti-cloche 필터의 주파수 응답 특성

Fig 4. The frequency response of modified anti-cloche filter

입력 주파수에 대한 이득 특성을 분석해 보면 약 1MHz의 대역에서 11dB이상의 이득을 가져야 하며 4.286MHz에서는 정확하게 0dB 이득을 가져야 한다. 이는 FIR구조로 설계를 하면 많

은 계수가 필요하고 필터의 성능도 좋지 않다. 프로세서 성능에 악영향을 미치게 된다. 이를 해결하기 위해서 본 프로세서는 anti-cloche 필터의 중심인 4.286MHz 지점을 0MHz 지점으로 옮겨 그림 4와 같이 HPF 형태로 바꾸어 설계하였다.

이를 보상하기 위해서 수식 6를 수식 7과 같이 바꾸는 변조방법의 수정을 하였다. 수식 6의 Db path인 경우라고 가정하고 중괄호 속에 수식을 추가한 후 삼각함수 공식에 의해서 수식을 전개하면 수식 7과 같이 된다. 수식 7의 두 번째 전개식에서 중괄호 속에 있는 것이 FM식인데 FM의 중심주파수가 아니라 내려갔다. 그래서 저 주파수 대역에서 FM을 한 후 그림 4와 같은 수정된 anti-cloche 필터를 통과하고 4.286MHz의 부반송파를 곱해서 더하면 수식 6와 같은 결과를 얻을 수 있다. 이로 인해 변조 방법은 복잡해 졌지만 anti-cloche 필터의 설계가 용이해 졌으며 하드웨어 크기 역시 작아지는 결과를 얻어내었다. 또한 group delay의 편차도 작아져 고성능의 비디오 프로세서가 구현이 가능해 진다. 그림 5는 수식 7과 그림 4의 수정된 필터를 사용해서 처리된 표준을 만족하는 SECAM color bar 2line CVBS를 나타낸다.

$$\begin{aligned}
 Y + C &= Y + G \sin 2\pi \{ f_O t + (f_{OB} t - f_O t + \Delta f_{OB} \int_0^t Db(\tau) d\tau) \} \\
 &= G[\cos 2\pi f_O t \cdot \sin 2\pi \{ (f_{OB} - f_O)t + \Delta f_{OB} \int_0^t Db(\tau) d\tau \} \\
 &\quad + \sin 2\pi f_O t \cdot \cos 2\pi \{ (f_{OB} - f_O)t + \Delta f_{OB} \int_0^t Db(\tau) d\tau \}] \quad (7) \\
 f_O &: 4.286\text{MHz}
 \end{aligned}$$

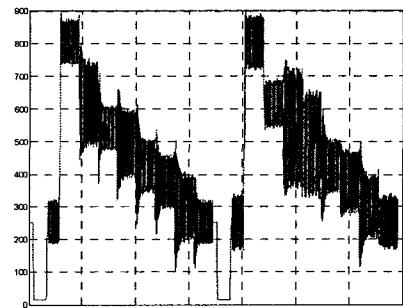


그림 5. 2 line color bar(Db,Dr)의 SECAM CVBS

Fig 5. The CVBS of the SECAM 2line color bar

3. 하드웨어 소형화

일반적으로 설계자는 시스템을 설계할 때 설계 스펙을 정하게 되는데 기본적으로 고려해야 할 부분은 입출력 신호, 동작 주파수, 예상 성능 등이다. 성능을 예측할 때 일반적으로 사용하는 방법으로는 이상적인 floating 연산과 RTL(Register Transfer Level) 시뮬레이션의 오차를 비교하는 방법이다. Floating 연산과 RTL 시뮬레이션 사이에 가장 작은 오차는 ±1 LSB(Least Significant Bit)이다.

설계된 비디오 프로세서의 전체적 동작을 예상하기 위해 제안된 시스템의 RTL 연산과 floating 연산의 차이를 비교하는 과정을 수행하였다.

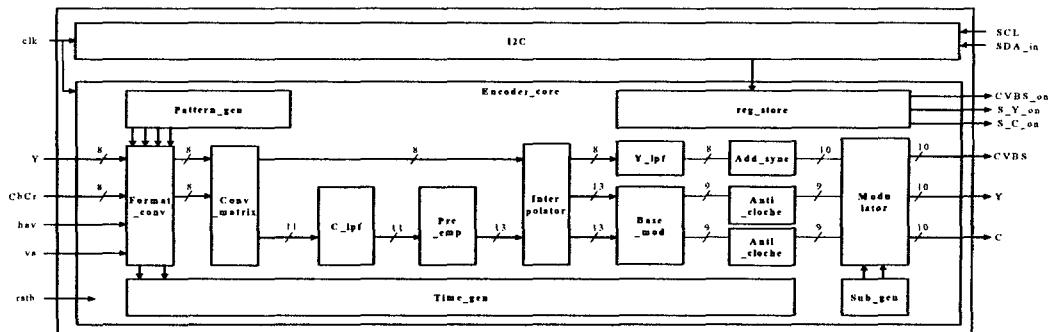


그림 6. 제안된 비디오 프로세서의 하드웨어 블록 다이어 그램
Fig. 6. The block diagram of the proposed video processor

제안된 비디오 프로세서는 Pipe-line 형태로 구현될 것이기 때문에 NTSC, PAL, SECAM 표준은 모든 데이터 패스를 공유한다. 하지만 각 표준이 높은 정밀도를 가지기 위한 소수점이 각각 다르므로 적절한 trade-off가 필요하다. SECAM 표준은 NTSC와 PAL에 비해 소수점의 오차가 성능에 미치는 영향이 크므로 좀 더 많은 소수점이 데이터에 포함되어야 한다. 그래서 우리는 시뮬레이션을 통해 적절한 데이터 패스의 크기를 결정하였다. 시뮬레이션 결과 NTSC 와 PAL은 시뮬레이션 값과 이상적인 값 사이에 ±6 LSB의 오차를 가지고 SECAM 표준은 ±19 LSB 오차를 가진다.

10비트 CVBS 출력을 기준으로 SECAM은 약 3% 오차를 가지고, NTSC와 PAL은 약 1% 오차를 가진다. 이 오차는 색차신호의 변조 과정에서 발생하는 것으로 인간의 눈은 색차의 변화는 잘 인지하지 못하므로 이 오차는 무시 할 수 있다고 판단하였다. 적절한 오차를 허용함으로써 구현 시 하드웨어 사이즈의 감소 효과를 기대 할 수 있다.

III. 하드웨어 아키텍처 설계

그림 6은 제안된 비디오 프로세서의 하드웨어 블록도이다. 신호선 위의 숫자는 각 데이터 패스의 bit 크기를 나타낸다.

Format_conv은 입력모드가 BT.656일 경우 BT.601로 바꾸어 준다. Pattern_gen은 외부 입력 없이 설계된 프로세서를 test하기 위한 영상 pattern을 만들어 주는 블록이다. 생성 가능한 패턴으로는 vertical color bar와 horizontal color bar이고, 사용자가 선택한 CVBS 표준 모드에 의해서 표준에 맞게 입력 패턴을 생성시킨다. 입력이 내부 패턴이 아닐 때는 전력을 제어하기 위해서 clock 공급을 차단한다. Time_gen은 processor 내부에서 사용하는 타이밍에 관련된 모든 신호를 생성해 준다. Conv_matrix은 입력 신호인 YCbCr을 YUV 또는 YDbDr로 변환해 주는 블록이다. C_lpf는 색차 신호인 UV 또는 DbDr을 대역제한하는 필터이고 동작 주파수는 6.75MHz이다. Pre_emp는 SECAM일 경우에만 사용되는 블록으로 DbDr 신호를 pre-emphasis 해주는 필터이다. Interpolator은 13.5MHz의 data를 좀 더 좋은 성능을 위해 27Mhz로 2배 up-sampling 해주는 블록이다. Y_lpf은 명암신호(Y)를 표준에 맞도록 대역 제

한하는 필터이다. Add_sync은 Y신호에 영상의 동기 정보를 나타내는 composite sync를 삽입하고, 처리과정중에 생긴 Y path와 C path clock delay 차이를 맞춰 준다. Base_mod는 수식 8과 같은 저주파 대역의 FM을 수행한다. Anti_cloche는 그림 4의 필터를 적용하는 블록이다.

Sub_gen은 각 표준에 맞는 부반송파 sine, cosine을 실시간으로 만들어 주는 블록이다. Modulator은 수식 4 또는 6에 의해 비디오 프로세서의 최종 출력 신호인 CVBS를 만들어 주는 블록이다. CVBS 신호 외에 s-video를 위해서 luminance (Y) 신호와 chrominance (C)신호가 따로 출력된다. 모든 출력은 고화질을 위한 10bit DAC를 사용하기 위해서 10bit로 출력된다. 본 비디오 프로세서는 I2C 프로토콜을 사용하여 제어를 하고 이를 I2C블록에서 담당한다. 동작에 필요한 레지스터 값은 Reg_store 블록에 저장된다.

표 2. 제안된 시스템의 gate counts와 최대지연 시간
Table 2. The gate counts and max delay timing of the system

Module Name	Gate counts	Max timings (ns)
Format_conv	1,251	7.07
Time_gen	5,300	11.29
Pattern_gen	3,441	16.59
Conv_matrix	7,312	16.50
C_lpf	4,579	16.15
pre_emp	3,847	13.15
Interpolator	2,589	7.25
Y_lpf	10,136	27.25
Base_mod	16,238	26.07
Add_sync	1,792	16.02
Anti_cloche_0	3,252	12.02
Anti_cloche_1	3,252	12.02
Sub_gen	1,615	19.92
Modulator	7,101	16.42
Reg_store	554	6.64
I2C	1,766	10.19
Total	74,025	-

제안된 프로세서는 Verilog-HDL을 이용하여 설계되었고[8], Synopsys 시뮬레이터를 이용하여 검증하였다. 모든 검증이 수행된 후에 STD90 cell library로 합성하여 전체 시스템의 동작 주파수인 27MHz를 만족하는지를 테스트 하였다. 표 3은 각각의 블록에 대한 gate count와 동작 속도를 나타내고 있다. 총 gate count는 2-input Nand 게이트를 기준으로 74025개로 설계되었다. 동작주파수는 설계 타겟인 27MHz를 만족하는 것을 표 2을 통해 알수 있다.

IV. 실험적 검증 결과

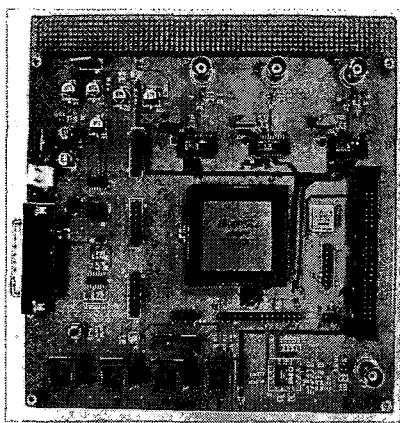


그림 7. 성능검증을 위한 테스트 PCB보드
Fig.7. PCB board for verification of performance

제안된 비디오 프로세서는 Altera FPGA APEX20K1000 EBC652-3을 이용하여 실시간 검증을 수행하였다. 그림 7은 검증에 사용된 PCB 보드를 보여준다. FPGA에서 출력되는 디지털 데이터를 아날로그 CVBS로 바꾸기 위해서 Analog Device사의 ADV712KB50 DAC를 사용하였다.

아래의 그림은 내부 패턴에서 발생되는 color bar 신호를 처리하여 SAMSUNG CX174MP LCD-TV를 이용하여 실시간 영상을 검증한 사진이다.

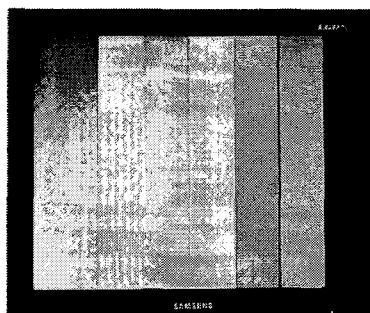


그림 8. M/NTSC의 실시간 영상
Fig.8. Real-time verification of M/NTSC

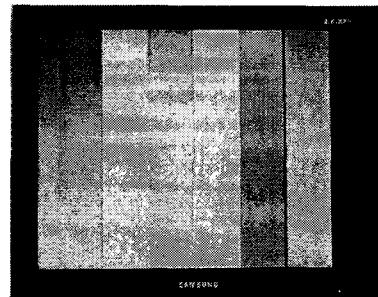


그림 9. SECAM 의 실시간 영상
Fig.9. Real-time verification of SECAM

그림 8은 내부 패턴 발생기로부터 발생된 Color Bar 영상을 처리한 M/NTSC 영상이며 그림 9는 역시 내부 패턴을 처리한 SECAM의 영상이다.

V. 결 론

본 논문은 TV신호 기능이 필요한 SOC 설계 시 반드시 필요 한 소형화된 비디오 프로세서 IP의 설계와 구현에 관한 것이다. 제안된 프로세서는 국제 TV전송 신호 표준인 ITU-R BT.470에 있는 NTSC, PAL, SECAM의 모든 신호 표준을 지원하므로 전 세계 어디든지 제안된 IP를 재활용하여 사용할 수 있는 장점이 있다. 또한 제안된 시스템의 적용 폭을 넓히기 위해 하드웨어 사이즈를 소형화하는데 중점을 두었다. SECAM의 색차 신호의 주파수 변조 시에 필요한 anti-cloche 필터의 형태를 HPF로 바꾸고 같은 결과를 얻기 위해서 변조 방법을 수 정하여 설계하였다. 이로 인해서 anti-cloche 필터의 설계가 쉬워지고 작은 하드웨어로 구현 할 수 있었다. 그리고 소비전력을 출력 모드에 따라 가변 하여 소비전력을 줄이는 방법으로 설계 되었다. 비디오 프로세서의 전체 gate count는 74,025로서 영상 처리용 SoC 설계 시 전체 gate count의 큰 증가 없이 사용 할 수 있도록 하였다. Altera FPGA APEX20K1000EBC652-3와 TV-SET을 사용하여 실시간 검증을 수행하여 실험적 검증 을 하였다.

제안된 비디오 프로세서는 IP화되어 디지털 카메라, 모바일 기기 와 같이 TV-out이 필요한 다양한 휴대용 디지털 멀티미디어 장비 에 범용으로 적용하여 사용할 수 있는 장점을 가지고 있다.

참고문헌

- [1] B. Kang, J. Kim and H. Yang, "Design of multi-standard NTSC/PAL video encoder," CAP, Elsevier, Vol. 4, No. 1, Feb. 2004, pp. 31-36.
- [2] ITU-R BT.470-6, *Conventional Television Systems*, 1998.
- [3] ITU-R BT.601-5, *Studio Encoding Parameters of Digital Television For Standard 4:3 and*

Wide-screen 16:9 Aspect Ratios, 1995.

- [4] ITU-R BT.656-4, *Interfaces for digital component video signals in 525-line and 625-line television systems operating at the 4:2:2 level of recommendation ITU-R BT.601, 1998.*
- [5] K. Jack, *Video Demystified: a Handbook for the Digital Engineer*, LLH Technology Publishing, Eagle Rock, 2001.
- [6] R. Michael, P. Michel, *Digital Television Fundamentals*, McGraw Hill, 1997.
- [7] Y. Hara, M. Kojima, K. Yamada and H. Shibata, "A New Digital FM Demodulation for VCRs," *IEEE Trans. Consumer Electronics*, Vol. 47, No. 2, May 2001, pp.243-248.
- [8] S. Palnitkar, *Verilog HDL A Guide to Digital Design and Synthesis*, Prentice Hall, 2001.



김 주 현(Joo-hyun Kim)

2002년 2월 동아대학교 전기전자컴퓨터
공학부 전자공학과(공학사)
2004년 2월 동아대학교 전자공학과(공학
석사)

2004년 3월 ~ 현재 동아대학교 전자공
학과 박사과정

관심분야 : VLSI algorithm/architecture design,
image/video processing, and wireless communication.



강 봉 순(Bong-soon Kang)

1985년 연세대학교 전자공학과(공학사)
1987년 미국 University of Pennsylvania
전기공학과(공학석사)
1990년 미국 Drexel University 전기 및
컴퓨터공학과(공학박사)

1989년 ~ 1999년 삼성전자 반도체 수석연구원
1999년 ~ 현재 동아대학교 전자공학과 부교수

관심분야 : VLSI algorithm/architecture design,
image/video processing, and wireless communication.



이 성 목(Sung-mok Lee)

2005년 2월 동아대학교 전기전자컴퓨터
공학부 전자공학과(공학사)
2005년 3월 ~ 현재 동아대학교 전자공학
과 석사과정

관심분야 : VLSI algorithm/architecture design,
image/video processing, and wireless communication.



장 원 우(Won-woo Jang)

2005년 2월 동아대학교 전기전자컴퓨터
공학부 전자공학과(공학사)
2005년 3월 ~ 현재 동아대학교 전자공학
과 석사과정

관심분야 : VLSI algorithm/architecture design,
image/video processing, and wireless communication.



하 주 영(Joo-young Ha)

2003년 2월 동아대학교 전기전자컴퓨터
공학부 전자공학과(공학사)
2005년 2월 동아대학교 전자공학과(공학
석사)
2005년 3월 ~ 현재 동아대학교 전자공
학과 박사과정

관심분야 : VLSI algorithm/architecture design,
image/video processing, and wireless communication.