

고속의 주파수 계측 알고리즘을 갖는 저주파 계전기 설계

論 文

55P-1-1

The Design of UFR with Fast Frequency Measurement Technique

朴 鍾 讚[†] · 金 炳 鎭^{*}

(Jong-Chan Park · Byung-Jin Kim)

Abstract - In this paper, the frequency estimator and DFT filter gain compensation for UFR(Under Frequency protection Relay) is introduced. Due to the sudden appearance of generator loads or faults in power system, the frequency is supposed to deviate from its nominal value. Because a frequency calculation is based on phase information, it needs sufficient sampling data to figure out a precious frequency. Therefore the frequency measurement for UFR needs excellent qualities such as high speed and precision with low sampling frequency.

Authors propose the frequency estimator which compares the vector differences and the DFT filter gain compensation which identifies DFT filter error and correct it. Using the frequency estimator and compensation, UFR which has the 0.01[ms] calculation delay and 0.003[Hz] measurement error is implemented with digital processor.

Key Words : DFT Filter, UFR(Under Frequency protection Relay)

1. 서 론

본 연구에서는 디지털 보호 계전기에 적용 가능한 주파수 계측 알고리즘에 관하여 언급하였다. 주파수 계측은 파형의 위상을 근거로 수행되므로 실시간성을 요구하기 때문에 전압이나 전류와 같은 크기만을 계측하는 요소에 비해 디지털 프로세서에 많은 부담을 준다. 실제 정밀한 주파수 검출을 위해서 높은 샘플링 주파수를 필요로 하기 때문에 저가의 프로세서로 정밀한 주파수 계측이 힘든 상황이다.

현재 발전기 병렬운전이나 전력계통 연계지점에서의 정밀한 주파수 검출은 분산전원이 증가되면서 중요시 여겨지고 있다. 계통에서 발생하는 주파수 변동은 발전력 탈락등으로 계통주파수가 저하되는 경우로 증기터빈 발전기의 터빈이 진동으로 손상을 받게 되고, 따라서 계통에 운전 중인 모든 회전기의 속도가 떨어져서 계통이 불안정하게 되며 심한 경우에는 계통이 붕괴될 수도 있다. 이에 대비하여 계통주파수 저하시에는 미리 정해진 몇 단계의 주파수에서 각각 일정량의 부하를 차단함으로써 계통의 발전력 부족을 상쇄시켜 계통주파수를 회복시키는 저주파 계전기가 필요하다.

또한 발전기 역시 저주파수의 영향으로 증기 터빈 발전기

의 공진 속도에 접근하여 증기 터빈 발전기의 공진 속도에 접근하면 터빈 날개 심한 진동으로 손상되며 발전소 소내 보조기기의 속도가 떨어져 정상운전이 곤란하게 된다. 이와 같이 발전기의 훼손을 막기 위해서 역시 저주파 계전기를 발전기와 계통사이에 설치하여 발전기를 보호하기도 한다. 이러한 저주파수 계전기의 중요사항은 얼마나 신속하게 정확한 주파수를 계측할 수 있는냐 이다.

그러나 계통에서 측정된 전압과 전류 신호가 순수한 정현파(sinusoidal) 형태를 갖는다면 주파수 계측은 용이하고 정확한 결과를 가질 수 있겠지만 실제 현장에서 계측되는 신호들은 고조파에 의해서 왜곡되면서 시간적으로 왜곡 상태가 바뀌는 특성을 갖는다. 또한 전압과 전류와 같이 크기를 실효값으로 계측하는 파라미터에 비해서 주파수는 위상을 검출해야 하므로 디지털 프로세서에 큰 부담을 주는 요소이다. 특히 계전에 이용하기 위한 주파수 계측은 빠르게 계산되어야 하므로 정밀한 신호처리가 필요하다.

지금까지 제안된 주파수 계측에 관한 대표적인 연구로는 영점검출 방법(zero-crossing)이 있다[1,2]. 이 방법은 간단하지만 많은 양의 데이터가 필요하고 연산시간이 많이 소요되는 단점을 갖고 있다. DFT필터를 기반으로 샘플링 주기를 조절하여 시스템 주파수를 찾아가는 방법도 제안되었지만 샘플링 주파수를 무한히 나눌 수 없는 이유로 오차를 갖는다. 이외에 적응관측기법(adaptive estimation)기법을 이용한 방법이 제시되었지만 정밀도가 관측에 필요한 데이터의 양에 비례하여 감소되는 성질을 갖는다[3].

본 연구에서 DFT 필터와 벡터 비교방식을 이용한 주파수 계측기를 설계하였고 주파수 변동에 대한 DFT 필터의 오차

[†] 교신저자, 正會員 : 烏山大學 電氣시스템制御科 副教授
E-mail : jcpark@osan.ac.kr

^{*} 正會員 : 현대중공업(주) 기전연구소 선임연구원
接受日字 : 2005年 8月 02日
最終完了 : 2005年 12月 07日

를 감소시키는 보상기를 제안하여 주파수 오차와 전압계측 오차를 줄일 수 있는 방안을 제시하였다. 제안된 방식을 이용하여 저주파수 보호계전기(UFR)를 설계하였다. 제안된 알고리즘을 통해서 작은 샘플링 주파수(720Hz)를 가진 조건에서도 계측 오차가 0.003[Hz] 이하의 정밀도를 가지며 0.01[ms]의 응답속도를 가지는 주파수 계측기를 구성하였다. 제안된 방식의 타당성을 다양한 시뮬레이션과 실제 계전기에 적용하여 검증하였다.

2. 본 론

디지털 프로세서는 A/D변환기와 타이머를 통해서 전압과 전류신호를 샘플링하여 데이터를 취득한다. 만약 한 주기를 샘플링 한다면 샘플링 창(window)은 과거의 데이터와 현재 샘플링된 데이터를 이용하여 구성하는 슬라이딩 창(sliding window)을 사용하였다.

검출된 데이터를 sine 과 cosine으로 구성된 두 개의 DFT 필터를 거치는데 기저함수는 공칭주파수를 기준으로 미리 계산되어 계산량을 줄였고 이 두개의 출력을 이용하여 주파수를 계산한다. 만약 주파수 계측기에서 계산된 주파수가 공칭 주파수에서 벗어나면 계인을 조정하여 필터를 보상하므로 정확한 주파수 계산과 전압계산이 이뤄질 수 있게 한다.

2.1 주파수 계측기의 설계

주파수 계측기는 한 주기 차이 벡터의 위상차를 이용하여 구할 수 있다[4]. 먼저 전류는 부하변동에 따라 크기가 변화하고 고조파의 영향을 많이 받으므로 선간 전압을 이용하여 주파수를 관측하는 것이 유리하다.

디지털 프로세서의 부담을 줄이기 위해서 60Hz의 시스템 주파수를 기준으로 한 주기당 12개의 전압신호를 샘플링하게 구성하였다. 만약 주파수 변동이 없다면 한주기 마다 벡터의 위상이 같아야한다. 즉 12샘플링 이전 벡터의 위상과 현재 벡터의 위상이 같다면 주파수 변동이 없는 것이다.

그럼 1에서 알 수 있듯이 주파수의 변동이 발생하면 두 샘플링 데이터 $\bar{\theta}(k)$ 와 $\bar{\theta}(k-12)$ 사이에 차이 ϕ 가 발생하게 된다. 여기서 주기당 12 샘플링을 하며 공칭 주파수 $f^*(k)$ 이고 주파수 변동이 $\Delta f(k)$ 만큼 발생한다는 가정에서 다음 식 (1)에서 식 (6)까지의 과정을 거쳐 주파수를 관측할 수 있다. 두 샘플링 데이터의 관계는 다음 식(1)과 같이 나타낼 수 있다.

$$\bar{\theta}(k) = \bar{\theta}(k-12) + \frac{\Delta f(k)}{f_0} 2\pi \quad (1)$$

이 식을 다시 정리하면 식(2)과 같다.

$$\Delta f(k) = \frac{1}{2\pi} \frac{d\bar{\theta}}{dt} = \frac{f_0}{2\pi} (\bar{\theta}(k) - \bar{\theta}(k-12)) \quad (2)$$

그러나 식 (2)에서 계측된 두 개의 위상정보 $\bar{\theta}(k)$ 와

$\bar{\theta}(k-12)$ 를 이용하여 주파수의 변동을 측정하기 위해서 디지털 프로세서가 복잡한 연산식을 수행하기 때문에 부담이 증가하게 된다. 따라서 먼저 두 개의 DFT 필터의 출력을 이용하여 식 (3)에서 식 (5)와 같은 과정을 통해서 두 샘플링 데이터의 차를 알 수 있으며 디지털 프로세서의 연산 부담을 줄이기 위해 아크 탄젠트 계산 식 (4)을 멱급수(power series)를 이용하여 계산하였다.

$$A + jB = \bar{\theta}(k) - \bar{\theta}(k-12) \quad (3)$$

$$C + jD = \bar{\theta}(k) + \bar{\theta}(k-12)$$

$$m = \tan \frac{\phi}{2} = \frac{|A| + |B|}{|C| + |D|} \quad (4)$$

$$\frac{\phi}{2} = \tan^{-1} m = c_0 + c_1 + c_2 m + c_3 m^2 \quad (5)$$

이렇게 얻어진 두 샘플링 데이터의 위상차를 주파수로 환산하면 식(6)과 같다.

$$\Delta f(k) = \frac{f_0}{\pi} \left(\frac{\phi}{2} \right) \quad (6)$$

이 값을 공칭 주파수에 더해서 식(7)과 같이 주파수를 관측할 수 있다.

$$\hat{f}(k) = \Delta f(k) + f_0 \quad (7)$$

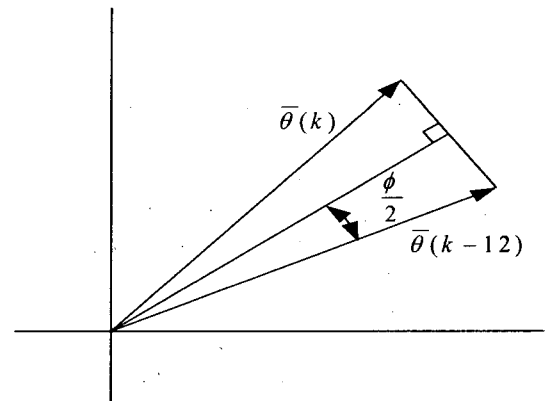


그림 1 벡터의 차이를 이용한 주파수 계산
Fig. 1 Frequency calculation with vector difference

2.2 DFT 필터 보상기의 설계

주파수 계측을 위해 DFT 필터를 이용하여 위상을 검출하지만 공칭 주파수를 기준으로 필터의 베이스를 구성하는 필터의 특성으로 입력 주파수가 변경되면 그림 2와 같은 특성을 갖는다. 이와 같은 필터의 특성은 위상 오차를 유발하고 위상을 이용하여 계산되는 주파수의 오차를 더불어 유발한다.

그림 3은 주파수 변동에 따른 DFT 필터의 계측 오차를 나타낸 것이다. 전원 주파수가 필터의 공칭 주파수(60Hz) 보다 높은 경우에 sine측 필터의 출력이 커지고 cosine측 필터의 출력 값은 작아진다. 이와 반대로 공칭 주파수 보다 작은 경우에는 sine측 필터의 값이 작아지고 cosine 필터의 출력 값이 커지는 특성을 갖는다. 따라서 벡터의 궤적이 원형이 아닌 그림 3과 같은 주파수가 변동함에 따라서 타원형의 궤적을 그림에 따라서 오차가 발생하게 된다.

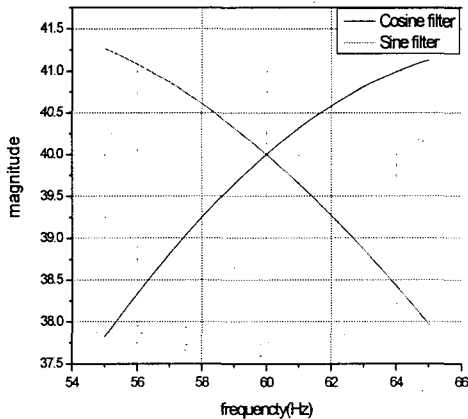


그림 2 DFT 필터의 주파수 특성(1)
Fig. 2 Frequency characteristics of DFT filter

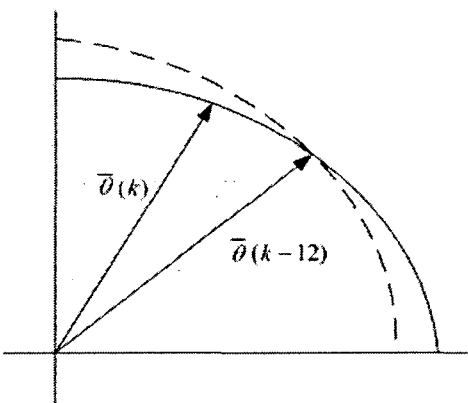


그림 3 DFT 필터의 주파수 특성(2)
Fig. 3 Frequency characteristics of DFT filter

이러한 문제점을 해결하기 위해 PLL(Phase Locked Loop)을 이용하여 기저함수의 주파수를 변경하는 방법이 소개되었지만 별도의 회로와 분해능이 높은 타이머가 필요하다는 문제점을 갖고 있어서 본 연구에서는 주파수 변동에 따른 필터 출력 오차를 보상하기 위한 개인을 조정하였다.

그림 4는 전체 주파수 계측부의 구성이며 주파수 변동에 따른 DFT 필터의 게인 보상은 sine 필터와 cosine 필터를 각각 2변환시킨 후 주파수에 따른 크기와 위상 값을 계산해서 식 (8)과 (9)를 도출하였다[5]. 여기서 f_0 는 전원의 시스템 주파수이며 f 는 계측된 주파수, T_0 는 전원의 시스템 주

파수의 역수 그리고 T 는 $2 \cdot \pi \cdot 2 / 60$ 을 각각 표시한다. 정밀한 저주파 계전기를 주파수 정보와 함께 전압의 크기 역시 중요한 정보이다. 전압계산 역시 DFT 필터의 영향을 받으므로 보상된 값을 이용한다.

$$G_s(f) = \frac{T_0}{T} \cdot \frac{\sin(2\pi(f-f_0)T_0)}{2\pi(f-f_0)/T_0} - \frac{\sin(2\pi(f+f_0)T_0)}{2\pi(f+f_0)/T_0} \quad (8)$$

$$G_c(f) = \frac{T_0}{T} \cdot \frac{\sin(2\pi(f-f_0)T_0)}{2\pi(f-f_0)/T_0} + \frac{\sin(2\pi(f+f_0)T_0)}{2\pi(f+f_0)/T_0} \quad (9)$$

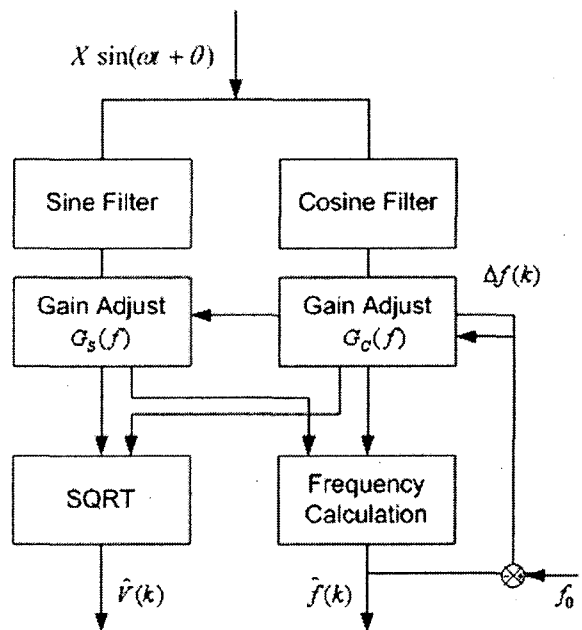


그림 4 주파수 계측부 구성
Fig. 4 Configuration of the frequency measurement

2.3 저주파 보호 계전기의 설계 및 평가

본 연구에서 다음과 같은 특성을 갖는 저주파수 보호계전기를 구현하였다. 제안된 방식의 타당성을 검증하기 위하여 디지털 신호처리(Digital Signal Processor) 칩셋인 TMS320C32(50MHz)를 사용했고 zero-flux형 전류센서와 인덕터형 전압센서를 사용하였고 전류센서는 100[A]까지 전압센서는 380[V]까지의 계측 범위를 갖고 있으며 전범위에서 선형성을 갖는 제품으로 선정하였다. 빈번한 샘플링 동작으로 인한 CPU의 부담을 줄이기 위해서 자동 S/H와 Memory 관리를 별도의 FPGA로 수행하게 하였다. 그리고 고속의 아날로그 멀티플렉서와 16비트 A/D변환기를 채용하여 계측 정밀도를 높였다.

실험은 계전기 테스터기(OMICRON:CMC 265-6)로 전압과 주파수를 가변적으로 변화시키며 디지털 계전기의 실효값의 변화를 측정하는 방식을 사용하였다. 이 계전기 테스터기의 정밀도는 0.025%이하로 출력범위는 300[V]까지 출력이 가

능하며 주파수는 10-1000Hz까지 5u[Hz]의 분해능을 갖고 있다. 주파수 변동은 45[Hz]에서 75[Hz]까지 수행하였으며 제안된 보상기의 성능을 측정하였다.

설계된 저주파 계전기의 동작치, 동작 시간 정정값 및 판정 기준은 다음과 같다.

- 동작치 정정 : 60[Hz]
- 동작치 판정 : 59.995 - 60.005 [Hz] 이내
(정정치의 ±0.005Hz 이내)
- 저주파수 계전기의 동작시간 정정 : 0.5[Sec]
- 동작시간 판정 : 0.475 - 0.525 [Sec] 이내
- 동작 정정치의 90% 입력에서 ±5% 이내

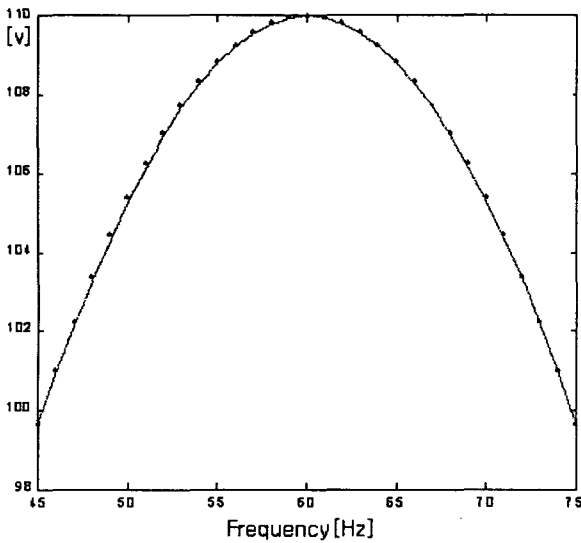


그림 5 DFT 필터 오차에 따른 전압 변동
Fig. 5 Voltage compensation with DFT filter error

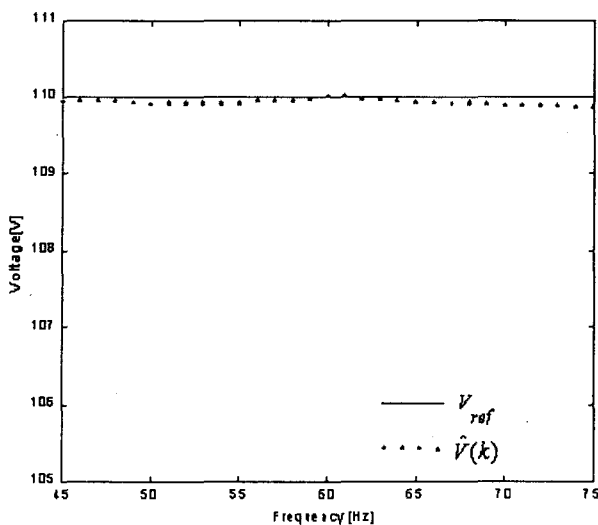


그림 6 주파수 변동에 따른 전압 보상
Fig. 6 Voltage compensation with frequency variation

저주파 계전기의 동작은 먼저 전압의 크기가 만족하는지를 확인하고 주파수가 동작영역인지를 확인한다. 그림 5에서 보듯이 계전기의 입력 전압을 110[V]으로 고정시킨 후에 주파수를 45[Hz]에서 75[Hz]까지 변동시켰다. 보상이 이뤄지지 않은 경우에는 그림 5와 같이 주파수에 따라서 전압 계측의 오차를 갖지만 DFT 필터의 오차를 보정한 그림 6에서는 주파수 변동에 무관하게 정확한 계측이 이뤄짐을 확인할 수 있었다.

그림7은 저주파를 인가했을 때에 제안된 저주파수 보호계전기의 동작했을 때의 계전기에 저장된 사고기록을 나타낸 것이다. 먼저 정상상태에서 60Hz의 공칭 주파수에서 30Hz의 사고 주파수로 입력을 변화시켰을 때에 저주파수 계전기가 설정한 0.5초 이후에 동작함을 확인할 수 있었다. 저주파수 계전기의 평가 결과, 주파수 최대 오차가 0.003[Hz] 이내이며 전압 최대 오차 역시 0.12[%] 이내로 평가되었다. 이는 저주파수 계전기의 허용 오차인 0.005[Hz]보다 우수한 성능을 나타내므로 분산전원 보호용 저주파수 계전기로 활용 가능할 것으로 판단된다.

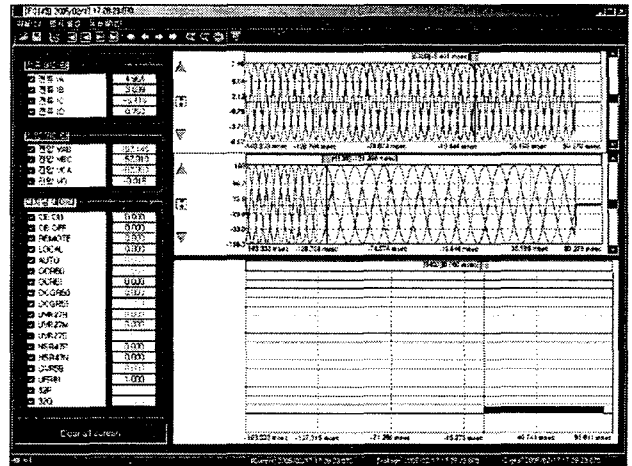


그림 7 주파수 변동에 따른 계전기 동작
Fig. 7 The protection ability of proposed relay with frequency variation

3. 결 론

본 연구에서는 저주파 보호 계전기에 적용 가능한 주파수 계측기와 DFT 필터 보상기에 관하여 언급하였다. 공칭 주파수를 기준으로 계전 기능을 수행하는 디지털 보호 계전기의 특성상 사고나 부하변동으로 어쩔 수 없이 생기는 주파수 변동에 무관하게 정밀한 계측이 필요하다. 또한 사고에 대한 빠른 대처를 위해 벡터 계산이 빈번히 이루어지며 이에 따라 주파수 계측과 보상 역시 빠른 알고리즘이 필요하다.

이러한 주파수 계측 알고리즘을 기반으로 하여 저주파 보호 계전기를 설계하였다. 저주파 계전기는 주파수 변동을 허락한 오차 내에 측정해야하며 신속한 대처를 위해 가능한 빠르게 계전동작이 수행 할 수 있게 설계되었다. 실험을 통해서 제안된 알고리즘을 현장에 적용 가능한 형태로 설계하여 실증실험을 수행하였다.

본 논문은 오산대학 교내 학술 지원비에 의해 수행되었습니다.

저 자 소 개

참 고 문 헌

- [1] MALIK, O.P., HOPE, G.S., HANCOCK, G.C., ZHAOHUI, LLUQING, Y., and SHOUPING, W., 'Frequency measurement for use with a microprocessor-based turbine governor', Paper No. 91WM 140-4EC, IEEE PES Winter meeting, New York, Feb. 1991.
- [2] McLWAIN, S.A., TINDALL, C.E., and McCLAY, W., 'Frequency tracking for power system control', Proc. IEE, C., March 1986, 133, (2), pp. 95-98.
- [3] BENMOUYAL, G.: 'Design of a combined global differential and volt/hertz relay for step-up transformers', *IEEE Trans. Power Delivery*, July, 1991, 6, (3), pp.1000-1007.
- [4] T.S. Sidhu and M.S. Sachdev, "An Iterative Technique for Fast and Accurate Measurement of Power System Frequency", *IEEE Transactions on Power Delivery*, Vol. 13, No. 1, Jan., 1998
- [5] P J Moore and A T Johns, 'A New Approach to Digital Measurement of Power System Frequency', *IEEE Conference on Advances in Power-System Control, Operation and Management*, Nov. 1991, pp. 341 - 346.



박 종 찬 (朴 鍾 讚)

1955年 12月 19日生. 숭실대학교 전기공학과 졸업. 1988年 同 대학원 전기공학과 졸업(석사). 2002年 同 대학원 전기공학과 졸업(박사). 1992年 ~ 현재 오산대학 전기시스템제어과 부교수.

Tel : 031) 370 - 2674
Fax : 031) 375 - 9601
E-mail : jcpark@osan.ac.kr



김 병 진 (金 炳 鎭)

1970年 6月 26日生. 1994年 숭실대학교 전기공학과 졸업. 1996年 同 대학원 전기공학과 졸업(석사). 2001年 同 대학원 전기공학과 졸업(박사). 현재 현대중공업(주) 기전연구소 선임연구원

Tel : 031) 289 - 5223
Fax : 031) 289 - 5115
E-mail : vincent1004@empal.com