디지털 보호계전기의 시험을 위한 시뮬레이터에 관한 연구

論 文
55P-4-5

A Study on Simulator for Testing of Digital Protective Relay

朴 哲 圓† · 申 明 澈* · 安 泰 豊**
(Chul-Won Park · Myong-Chul Shin · Tae-Pung Ahn)

Abstract - In this work, the digital simulator for testing of digital protective relay is presented. The proposed simulator software has EMTP simulation data file conversion, sequence waveform generation, user define simulation data generation, communication engine, data analysis engine and measurements function etc. The simulator hardware is designed using 32bit floating point DSP architecture to achieve flexibility and high speed operation. This simulator is tested to evaluate the performance of relay simulator by using a output data of simulation model on EMTP.

Key Words : DSP, EMTP, Digital protective relay, Power system protection, Simulator, Waveform generator

1. 서 론

현대 산업사회가 정보통신사회에서 유비쿼터스사회로 전환되면서 전력시스템은 더욱 방대해지고 전력IT 요소로 인하여 더욱 복잡하게 되고 있다. 이에 따라 양질의 전력을 필요로 하는 정밀기기들이 급증하게 되었다. 따라서 이들로 구성된 전력시스템을 안정적으로 운용하기 위해서는 과도상태 및 이상상태를 정확하게 감지하여 사고를 신속하게 제거해야하는 보호계전기의 책무가 더욱 중요하게 되었다. 근래 마이크로프로세서 응용 기술이 적용된 고기능의 디지털 보호계전기나 차세대 전력기기(IED)에 관심이 집중되고 있는데 장차 그 연구 및 도입에 따라 설치 범위가 확대될 전망이다[1-4]. 연구 초기단계에서는 대부분 디지털 보호계전기 및 차세대 전력기기들의 성능을 구현하는데 초점이 맞춰지게 된다. 하지만 향후 실 계통에 설치를 대비, 절대적인 안정성과 신뢰성을 확보하기 위하여 저마다 모의시험 및 실증 측면에 고심하고 있다. 그러므로 디지털 보호계전기나 차세대 전력기기의 올바른 성능 평가가 매우 중요하다[5-9]. 최근 IEEE 보호계전기 소위원회에서는 계전기의 성능 검증을 위한 모의 시험장치의 규격을 제정, 발표하였다[10], 아날로그방식인 TNA와 Hybrid형인 APSA 등 보호계전기의 성능 시험을 포함한 전반적인 전력계통 해석용 시뮬레이터가 연구 개발되었다[11-13]. 그러나 대부분의 시뮬레이터는 보호계전기의 시험용으로 활용하기에는 과 사양으로 매우 고가이면서 대규모이기 때문에 대학의 연구실에서나 중소기업에서 설치·운용하기에 어려운 실정이므로 경제성과 유연성이 고려된 저가 시뮬레이터의 개발이 시급하다[14].

본 논문에서는 디지털 보호계전기의 시험을 위한 저가의 휴대가 용이한 시뮬레이터를 제안하였다[15-17]. 먼저 DSP 칩이 탑재된 시제품 하드웨어를 설계하였고 EMTP 등 여러 가지 시뮬레이션 프로그램의 출력 데이터를 재생할 수 있는 소프트웨어를 구현하였다. 또한 복잡한 전력시스템의 고장현상에 대한 유연성을 지니도록 자체적으로 고장파형 및 사용자 정의파형의 발생 기능을 갖도록 하였으며, PC를 통해 본 시뮬레이터와 시험대상과 통신과 제어가 가능하게 하였다. 더불어 시험 시에 필요한 전압과 전류의 각종 전기량 계측 및 현상을 분석할 수 있는 운영 소프트웨어를 개발하였다. 사례 연구 결과를 통하여 제안된 시뮬레이터의 우수한 성능을 보였다.

2. 시뮬레이터의 하드웨어와 소프트웨어

2.1 시뮬레이터의 구성과 하드웨어

본 시뮬레이터는 단일루프시험(play back test)이 가능한 하드웨어와 시뮬레이션 데이터와 사용자가 정의한 특정 시험파형을 재생 할 수 있는 소프트웨어로 구성된다. 시뮬레이터의 하드웨어는 빠른 디지털 연산이 필요하므로 DSP 칩을 이용 Main CPU 모듈과 I/O Power 모듈, LCD 모듈 및 외부기기와 인터페이스로 구성하였다. 그림 1은 시뮬레이터의 구성도이다. 표 1은 시뮬레이터의 하드웨어 정격이다.

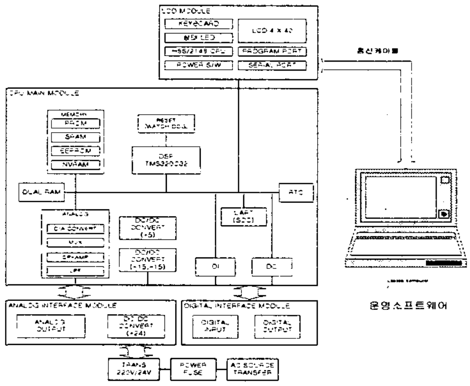


그림 1 시뮬레이터 하드웨어의 구성도
Fig. 1 Structure Diagram of Simulator H/W

† 교신저자, 終身會員 : 原州大 電氣科 副敎授 · 工博
E-mail : cwpark@wonju.ac.kr
* 終身會員 : 成均館大 情報通信工學部 敎授 · 工博
** 正 會 員 : 인텍전기전자 技術硏究所 理事 · 學士
接受日字 : 2006年 8月 28日
最終完了 : 2006年 11月 25日

표 1 시뮬레이터 하드웨어의 정격

Table 1 Rating of Simulator Hardware

D/A conversion	16 bit
Output Channel	16 channel
Output Voltage Level	±10V 사이에서 가변 조절 가능
EMTP sample	128 samples / cycle
Driving Current	30mA per channel.
Input Channel Rating	Dry Contacts, 24Vdc,48Vdc,125Vdc
Output Channel Rating	24V/0.75A,48V/0.50A,125V/0.30A
Power Supply	220Vac/3A
PC Interface	Serial(RS-232)

2.1.1 Main CPU 모듈

그림 2는 Main CPU 모듈의 구성도이다. 시뮬레이터의 중추적인 역할을 담당하는 부분으로 부동소수점 연산, 실시간 파형변환 및 계측을 수행하며 각종 Event 모니터링 및 분석을 담당한다. 또한 발생된 모든 Event를 비휘발성 메모리에 저장하여 향후 계전기 성능평가 및 특성파악에 활용하게 된다. TI사 DSP인 TMS 320C32 CPU를 기반으로 시스템 RAM, DA변환기, 프로그램 저장을 위한 Flash ROM 및 주요데이터의 저장을 위한 EEPROM 등으로 구성하였다.

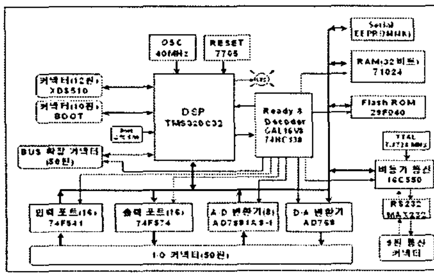


그림 2. Main CPU 모듈 구성도

Fig. 2 Diagram of Main CPU Module

2.1.2 MMI 모듈

MMI 모듈은 각종 운전 파라미터 설정 및 디스플레이를 담당한다. PC없이 사용할 경우를 대비하여 기본적인 기능 설정 및 결과를 확인 할 수 있도록 액정 디스플레이 및 동작 상태를 표시할 수 있도록 하였다. HITACHI사 H8S/21488 CPU를 사용하여 LCD 표시 및 키 입력 외부통신 등을 담당하게 된다. 그림 3은 시뮬레이터 패널의 외형이다.

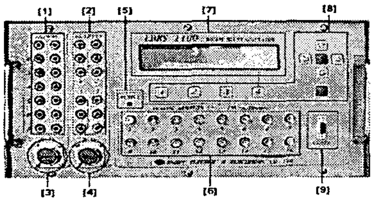


그림 3 시뮬레이터 패널 외형

Fig. 3 Panel Appearance of Simulator

2.1.3 ANALOG Interface 모듈

그림 4는 아날로그 인터페이스 블럭도이다. 아날로그 인터페이스 모듈은 Main 모듈에서 생성된 임의 파형을 각종 계전기의 입력에 맞는 신호레벨로 변환하며 시뮬레이터의 전원을 공급하는 역할을 수행한다. 아날로그 출력은 10Vpk/50ohm의 정격으로 MAIN CPU 모듈에서 만들어진 파형을 계전기로 출력하고 DC/DC 변환기의 정격출력전압은 24VDC이고 정격출력전류는 1.5A이다.

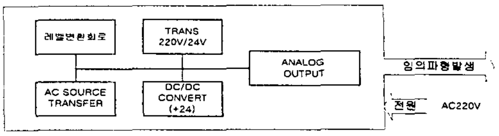


그림 4 아날로그 인터페이스 블럭도

Fig. 4 Diagram of ANALOG Interface Module

2.1.4 DIGITAL Interface 모듈

그림 5는 디지털 인터페이스 블럭도이다. 이는 각종 계전기로와 인출/인입되는 DIGITAL 접점 신호를 MAIN 모듈로 연결해 준다. 디지털 입력 인터페이스의 접점 입력신호는 계전기마다 출력 특성이 상이하므로 여러 종류의 특성에 맞게 설계하였으며 전기적 절연을 유지하도록 하였다. 디지털 출력 인터페이스는 접점 출력 신호 또한 계전기의 접점을 구동 시켜주도록 설계되었다.

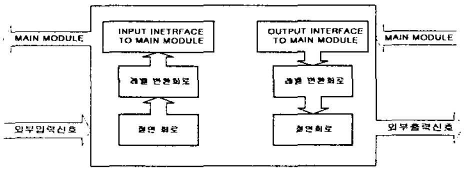


그림 5 디지털 인터페이스 블럭도

Fig. 5 Diagram of Digital Interface Module

2.2 시뮬레이터 운영 소프트웨어

시뮬레이터의 소프트웨어는 Windows 환경에서 구동 될 수 있도록 MS Windows 기반의 GUI형식의 프로그램으로 설계하였다. Single Document(단일 도큐먼트)기반의 폼 뷰(Form View) 형식의 GUI환경으로 구현되어 일반적인 Windows 응용 프로그램을 다룰 수 있는 사용자라면 전력시스템이나 디지털 계전기의 상식 없이도 쉽게 구현하고 사용할 수 있도록 편리한 인터페이스를 제공한다. 표 2는 본 시뮬레이터의 소프트웨어 구성이다. 표 3은 시뮬레이터 소프트웨어 구성 클래스이다.

표 2 시뮬레이터 소프트웨어 구성

Table 2. Structure of Simulator Software

구분	세부사항	비고
프로그램 개발 툴	Visual C++ 6.0 : Microsoft Corp	C++
프로그램 플랫 폼	Single Document - FormView Base	
프로그램 OS	Windows 95, 98, Windows Me, Windows NT, Windows 2000 Professional, Server	Microsoft OS Product
비고	OCX include ChartFX 3.0	

표 3 시뮬레이터 소프트웨어 구성 클래스

Table 3 Class Structure of Simulator Software

파일명	클래스 - 세부사항	구분
RelaySimView.cpp	시뮬레이터 메인 뷰 프레임 클래스	FormView
FileConvertDlg.cpp	EMTP 파일 변환 엔진 클래스	Dialog Box
ComSetupDlg.cpp	직렬 통신 설정 클래스	Dialog Box
SerialCom.cpp	직렬 통신 프로토콜 클래스	
HarmonicsDlg.cpp	임의 파형 발생 엔진 클래스	Dialog Box
DataAnalysisDlg.cpp	데이터 분석 엔진 클래스	Dialog Box
DataFileTransDlg.cpp	데이터 전송 클래스	Dialog Box
SequenceDlg.cpp	시퀀스 데이터 발생 엔진 클래스	Dialog Box
Chartfx.cpp	데이터 그리기 엔진 클래스	

그림 6은 DSP를 이용한 디지털 계전기 시뮬레이터의 전체 구성도이다. EMTP 계통 시뮬레이션 데이터와 사용자 정의에 의한 시뮬레이션 데이터를 계전기 시뮬레이션 소프트웨어를 통하여 시뮬레이터 하드웨어에 전송하게 된다.

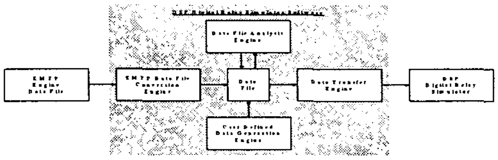


그림 6 시뮬레이터 전체 구성도
Fig. 6 Overall Structure Diagram of Simulator

그림 7은 시뮬레이터의 실행 화면이다. EMTP pl4파일을 사용자가 선택하면 좌측상단에 선택된 파일의 이름과 데이터 파일에 저장되어 있는 모선, 전류, 전압 등 데이터 구성성분을 ListBox 형식의 창으로 제공함으로써 데이터 파일의 분석이나 사용자 조작이 용이하다. 좌측 하단에는 선택된 파일만을 표시하여 우측 상단의 그래픽 창을 통하여 사용자가 선택한 데이터를 그림 형식으로 제공한다. 이는 사용자가 선택한 모든 데이터를 적절하게 그림형식으로 표현하며 사용자 정의 메뉴를 이용하여 다양한 각도로 그림형식의 데이터를 분석 할 수 있다.

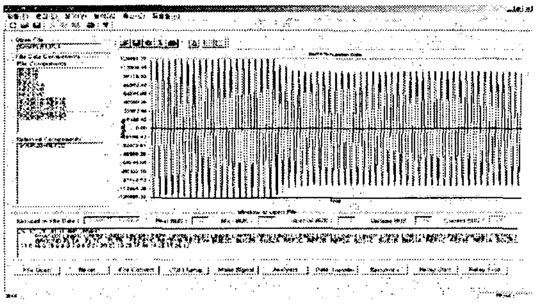


그림 7 시뮬레이터 소프트웨어 실행 화면
Fig. 7 Execution Screen of Simulator Software

2.2.1 EMTP 데이터 파일 변환 다이얼로그 박스

그림 8은 EMTP 데이터 파일 변환 다이얼로그 박스이다. EMTP pl4파일을 별도의 변환이나 편집 혹은 수정 없이 데이터를 변환하는 엔진으로, pl4파일을 일반적인 텍스트 형식의 파일로 변환할 수 있다. 또한 데이터 파일 변환 시 실제 계통상에서 사용하는 계전기의 CT, PT의 변성비와 계전기의 AD 변환기를 고려한 데이터 비를 입력하는 편집창을 포함하고 있다. 따라서 계통 변수 값이 실제 계통과 동일한 값을 가짐으로 대상이 되는 계전기의 CT 및 PT의 성능을 고려한 적절한 스케일링(scaling)이 가능하도록 하였다. 변환된 파일은 텍스트 형식임으로 일반적인 Windows 워드프로세서, 스프레드시트와 같은 일반적인 응용 프로그램에서 EMTP 데이터 파일의 내용을 식별하고 분석할 수 있다.

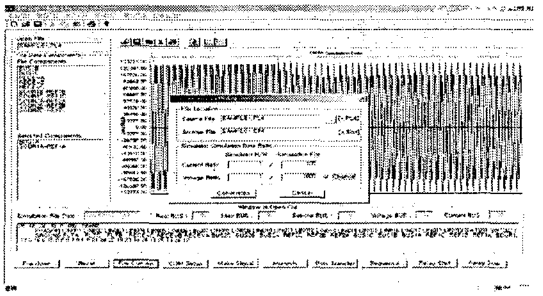


그림 8 EMTP 데이터 파일 변환 다이얼로그 박스
Fig. 8 Dialog Box of EMTP Data File Conversion

2.2.2 직렬포트 사용자 설정 다이얼로그 박스

그림 9는 사용자 정의에 의하여 직렬 통신 포트를 설정하는 다이얼로그 박스이다. 이는 시뮬레이터 하드웨어와 연결하기 위하여 기본 직렬 통신포트 설정 이외에 타 기기 혹은 컴퓨터와의 직렬 통신을 가능하게 해준다. 따라서 서로 연계할 수 있어 타 기기와 시스템과의 호환성을 유지하였으며, 시뮬레이터의 동작 상황을 외부에서도 감시, 확인 할 수 있다.

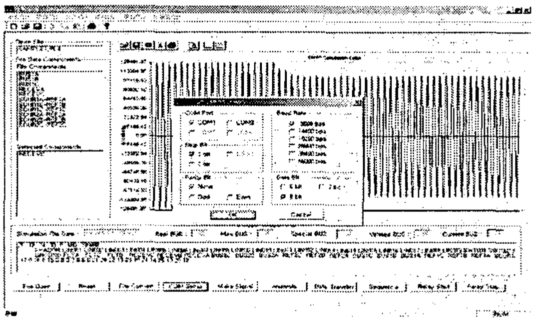


그림 9 직렬 통신 포트 설정 다이얼로그 박스
Fig. 9 Dialog Box of Serial Communication Port Setting

2.2.3 사용자 정의 파형 발생 다이얼로그 박스

그림 10은 사용자 정의 파형 발생 다이얼로그 박스이다. 이는 주파수와 샘플링 수, 주기 수를 사용자의 편의에 의하여 설정함으로서 3상 전류, 전압 성분에 대한 기본파로부터 제7차 고조파 성분까지 사용자의 정의로 파형을 발생시킬 수 있다. 또한 각 상별 위상을 조작할 수 있는 편집창을 설정하였으며, 사용자에 의하여 정의된 파형의 변화를 그래프 형식의 창을 통하여 실시간으로 확인할 수 있으며 사용자가 선택한 형식의 파일로 저장할 수 있다.

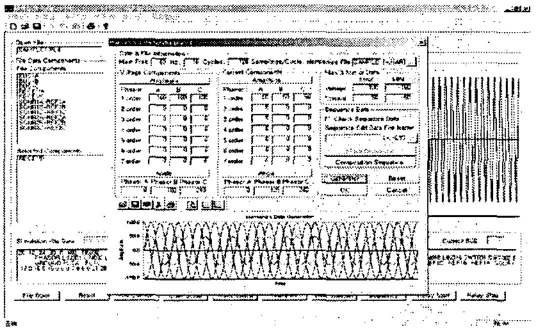


그림 10 사용자 정의 파형 발생 다이얼로그 박스
Fig. 10 Dialog Box of User Defined Waveform Generation

2.2.4 시퀀스 데이터 발생 다이얼로그 박스

그림 11은 시퀀스 데이터 발생 다이얼로그 박스이다. 이는 계전기의 성능을 테스트하기 위해 한주기의 특정 파형을 반복적으로 계전기에 투입하도록 해준다. 우측 가운데 부분에 위치한 Check Sequence Data의 check box를 설정함으로서 시퀀스 데이터 발생기능을 할 수 있다. 사용자 정의파형 발생 장치와 유사하게 다양한 변수와 변수의 조작으로 사용자가 원하는 파형을 발생할 수 있다. 또한 시퀀스 데이터 파형은 사용자 정의 파일 형식으로 저장할 수 있으며, 향후 시퀀스 시뮬레이션 데이터 파일을 편집할 수 있는 시퀀스 합성(Sequence Composition) 창을 통하여 사용자가 선택한 순서대로 시퀀스 데이터를 정리하거나 배치 할 수 있다.

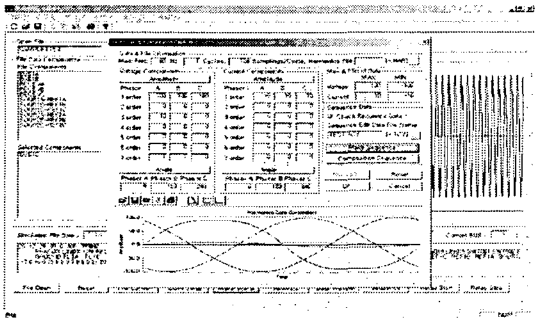


그림 11 시퀀스 데이터 발생 다이얼로그 박스
Fig. 11 Dialog Box of Sequence Data Generation

2.2.5 시퀀스 데이터 사용자 편집 다이얼로그 박스

그림 12는 시퀀스 데이터 사용자 정의 편집 다이얼로그 박스이다. 사용자가 원하는 순서대로 이미 작성된 시퀀스 파일의 순서와 배치를 정할 수 있으며 이는 정의된 순서대로 시뮬레이터 하드웨어에 데이터를 전송하게 된다. 시퀀스 데이터 파일은 사용자가 선택한 파일을 그래프 창을 통하여 사용자가 확인 후 시퀀스 리스트에 추가, 삭제, 저장이 가능하도록 하였다.

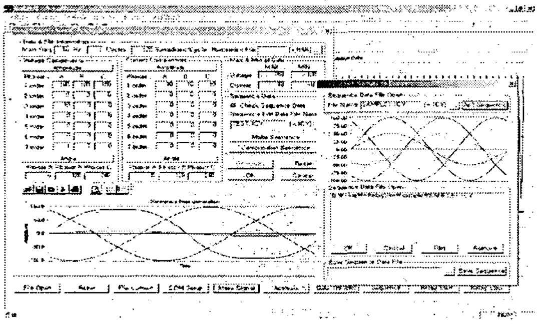


그림 12. 시퀀스 데이터 사용자 정의 편집 다이얼로그 박스
Fig. 12 Dialog Box of Edit Windows User Defined of Sequence Data

2.2.6 데이터 분석 다이얼로그 박스

그림 13은 데이터 분석 다이얼로그 박스이다. 데이터 분석 GUI환경은 사용자가 pl4파일을 선택하여 그 성분값을 선택함으로서 분석할 수 있다. 원 신호인 데이터 파일의 표현에 대하여 FFT(DFT) 주파수 분석, RMS값 계산, Angle 값 등이 그래프 형식의 창을 통하여 쉽게 분석할 수 있다. 그림 14는 데이터 파일을 분석하는 알고리즘이다.

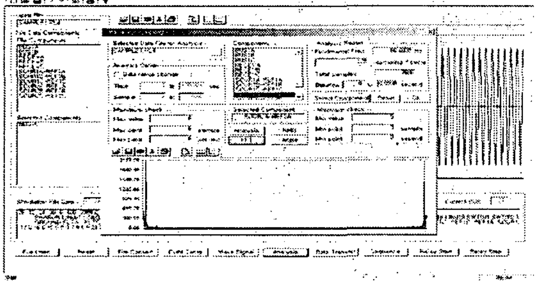


그림 13 데이터 분석 다이얼로그 박스
Fig. 13 Dialog Box of Data Analysis

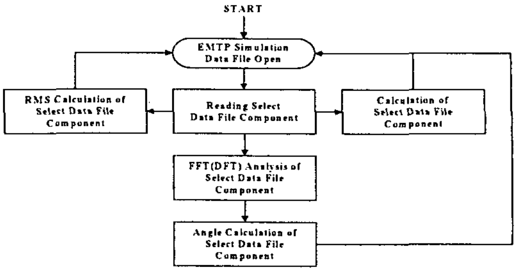


그림 14 데이터 파일 분석 알고리즘
Fig. 14 Algorithm of Data File Analysis

2.2.7 시뮬레이션 데이터 전송 다이얼로그 박스

그림 15는 시뮬레이션 데이터 전송 다이얼로그 박스이다. 이는 pl4파일의 변환 파일, 사용자 정의 파형 데이터 파일, 시퀀스 데이터 파일 등과 같은 계전기 시뮬레이터 소프트웨어에서 제공하는 모든 형식의 시뮬레이션 데이터 파일을 DSP 계전기 시뮬레이터 하드웨어에 전송할 수 있는 인터페이스이다. 사용자가 선택한 데이터는 컴퓨터와 계전기 시뮬레이터 하드웨어에 설치된 DB9(Serial Port)를 통하여 RS-232 통신으로 데이터를 계전기 시뮬레이터 하드웨어로 전송하게 된다.

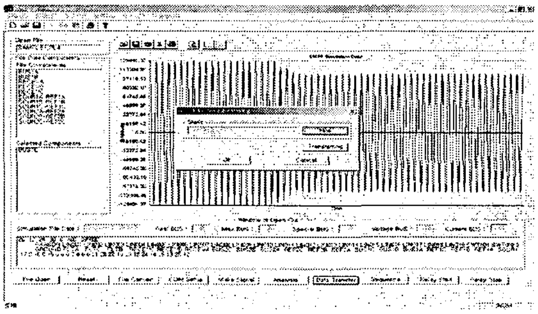


그림 15 데이터 전송 다이얼로그 박스
Fig. 15 Dialog Box of Data Transmit

3. 시험 및 성능평가

3.1 모델계통

그림 16은 본 시뮬레이터의 성능 평가를 위하여 데이터를 수집한 모델 계통의 단선도이다. 송전선은 ACSR의 데이터와 3상 2권선 45/60MVA, 154kV/22.9kV, Δ-Y 결선의 변압기를 이용하였다. 표 4는 선로, 전원 및 부하 데이터이다.

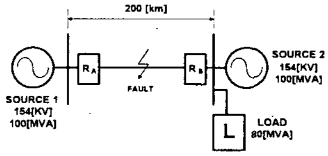


그림 16 모델계통 단선도
Fig. 16 One Line Diagram of Power System

표 4 선로, 전원 및 부하 데이터
Table 4 Line Constant, Source and Load Data

		영상분	정상분	역상분
선로정수	R [Ω/km]	0.3167	0.2430	0.2430
	L [Ω/km]	3.222	0.9236	0.9236
	C [μF/km]	0.00787	0.0126	0.0126
전원	전원용량 [MVA]	100		
부하	부하용량 [MVA]	80		

본 시뮬레이터에 대한 성능평가는 공인기관 시험규격이 없는 관계로 다음의 3가지 내용을 자체적으로 수행하였다. 첫째 EMTP Data 변환 성능이다. EMTP 데이터를 시뮬레이터에 맞는 데이터로 변환하는 성능으로 계전기의 CT, PT에 따라 적절하게 스케일링 하는 지의 여부이다. 둘째 사용자 데이터 생성 성능이다. 사용자의 요구사항에 맞는 데이터를 생성할 수 있는 지 샘플링 주파수 및 분해능 작업 성능을 평가하였다. 셋째 파형 복원 성능이다. 이는 EMTP 데이터 또는 사용자 데이터를 실제 데이터와 동일하게 출력할 수 있는 성능이다.

3.2 EMTP 시뮬레이션 신호

그림 17과 그림 18은 모델계통에서 전원으로부터 약 50%인 100km지점에서 고장저항 0.001Ω을 통하여 전압기준 위상각이 0°인 경우, A상 1선 지락 사고를 발생시켰을 경우의 EMTP 시뮬레이션 신호이다.

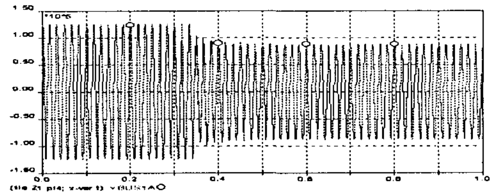


그림 17 A상 지락사고 전압파형(사고각 : 0°)
Fig. 17 Voltage Signal during A Phase to Ground Fault(Fault Inception Angle : 0°)

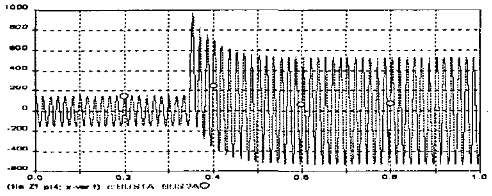


그림 18 A상 지락사고 전류파형(사고각 : 0°)
Fig. 18 Current Signal during A Phase to Ground Fault(Fault Inception Angle : 0°)

그림 19와 그림 20은 모델계통에서 전원으로부터 약 50%인 100km지점에서 고장저항 0.001Ω을 통하여 전압기준 위상각이 90°인 경우, A상 1선 지락 사고를 발생시켰을 경우의 EMTP 시뮬레이션 신호이다.

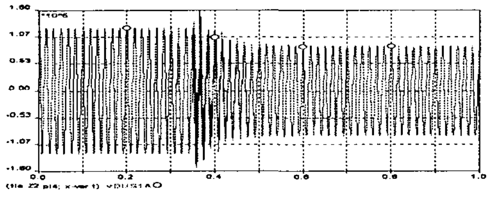


그림 19 A상 지락사고 전압파형(사고각 : 90°)
Fig. 19 Voltage Signal during A Phase to Ground Fault(Fault Inception Angle : 90°)

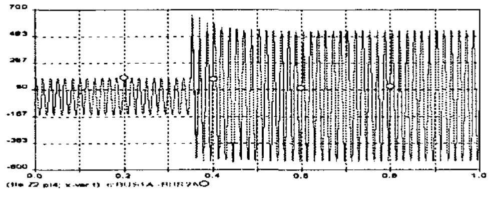


그림 20 A상 지락사고 전류파형(사고각 : 90°)
Fig. 20 Current Signal during A Phase to Ground Fault(Fault Inception Angle: 90°)

3.3 EMTP 신호의 변환

표 5는 그림 17과 그림 18에 해당되는 EMTP pl4 파일(128 S/C)을 시뮬레이터에 의하여 텍스트 형태로 변환된 결과로 샘플링 시간, 모선이름, 3상 전압・전류의 값이다. 표 6은 그림 19와 그림 20에 해당되는 EMTP pl4 파일(128 S/C)을 시뮬레이터에 의하여 텍스트 형태로 변환된 결과이다. 표 5와 표 6으로부터 리스트(또는 출력데이터) 파일과 비교한 결과 변환 시에 오차가 없는 것을 알 수 있다.

표 5 변환된 파일(A상 지락사고, 사고각 : 0°)
Table 5 Converted File (A Phase to Ground Fault, Fault Inception Angle:0°)

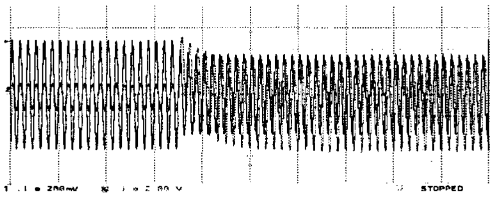
TIME	BUS1A	BUS1B	BUS1C	BUS1A -BUS2A	BUS1B -BUS2B	BUS1C -BUS2C
0.000000	124340.851563	-71282.664063	-53058.187500	149.051575	-90.365288	-58.686295
0.000130	124695.312500	-66166.023438	-58529.289063	149.773483	-84.374901	-65.398582
0.000260	124764.601563	-60897.980469	-63866.621094	150.137772	-78.182381	-71.955391
---<중간생략>---						
0.999545	86350.515625	-88152.257813	-33448.871094	-16.538246	-109.093948	-33.952267
0.999676	87222.671875	-83689.820313	-39312.082031	9.549259	-103.611435	-40.785694
0.999806	87884.734375	-79025.789063	-45080.593750	35.613766	-97.879333	-47.520882

표 6 변환된 파일(A상 지락사고, 사고각 : 90°)
Table 6 Converted File (A Phase to Ground Fault, Fault Inception Angle:90°)

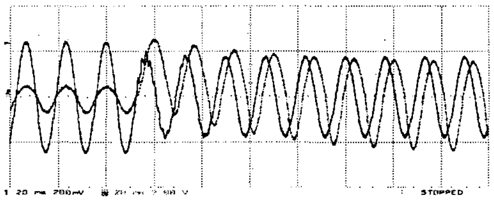
TIME	BUS1A	BUS1B	BUS1C	BUS1A -BUS2A	BUS1B -BUS2B	BUS1C -BUS2C
0.000000	124340.851563	-71282.664063	-53058.187500	149.051575	-90.365288	-58.686295
0.000130	124695.312500	-66166.023438	-58529.289063	149.773483	-84.374901	-65.398582
0.000260	124764.601563	-60897.980469	-63866.621094	150.137772	-78.182381	-71.955391
---<중간생략>---						
0.999545	86350.507813	-88152.257813	-33448.871094	-16.538681	-109.094139	-33.952457
0.999676	87222.671875	-83689.820313	-39312.082031	9.548827	-103.611626	-40.785889
0.999806	87884.734375	-79025.789063	-45080.593750	35.613335	-97.879524	-47.521072

3.4 DAC의 분해능에 맞춰 재생된 신호

변환된 신호들은 DAC의 분해능에 맞도록 스케일링한 후, 최종적으로 ASCII to HEX로 다시 변환되어 통신을 통해 시뮬레이터에 전송되어 결국 H/W에서 신호로 재생되게 된다. 그림 21은 A상 지락사고 사고각 0°의 경우 시뮬레이터 하드웨어로 전송하여 실제 Analog Output Port를 통해 출력되어진 값을 측정한 신호이다. 그림 21(a)는 전체신호이고, 그림 21(b)는 고장발생부근의 파형을 확대한 신호이다.



(a) 전체 신호
(a) Total Signals

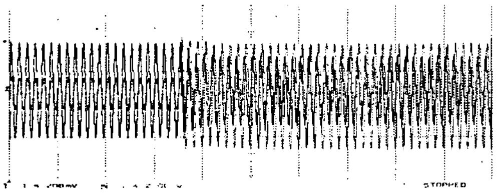


(b) 고장발생부근 확대 신호
(b) Enlarged Signal in Fault Inception Area

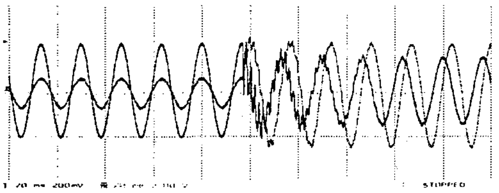
그림 21 오실로스코프에 의하여 캡처한 신호
Fig. 21 Captured Signals by Oscilloscope

그림 22는 A상 지락사고 사고각 90°의 경우 시뮬레이터 하드웨어로 전송하여 실제 Analog Output Port를 통해 출

력되어진 값을 측정한 신호이다. 그림 22(a)는 전체신호이고, 그림 22(b)는 고장발생부근의 파형을 확대한 신호이다. 그림 21과 그림 22의 신호에 대한 표 7의 시험항목으로부터 사용자가 원하는 규격(Resolution, Sample rate)의 파형으로 변환하여 출력시킬 수 있음을 확인할 수 있었다.



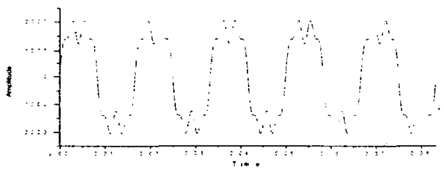
(a) 전체 파형
(a) Total Signals



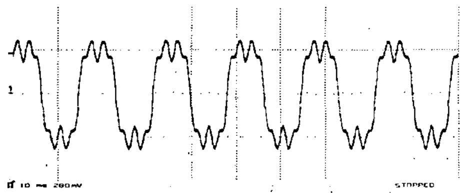
(b) 고장발생부근 확대 신호
(b) Enlarged Signal in Fault Inception Area
그림 22. 오실로스코프에 의하여 캡처한 신호
Fig. 22 Captured Signals by Oscilloscope

3.5 임의 파형의 재생과 변환 신호

그림 23(a)는 사용자가 정의(전압의 기본파 크기:2000, 3조파의 크기:500, 7조파의 크기:300)하여 생성한 임의 전압신호이다. 그림 23(b)는 사용자가 정의한 신호를 변환하여 시뮬레이터에 전송한 후, Analog Output Port를 통하여 출력되어진 값을 측정한 신호이다. 편의상 5주기만을 표시하였다.

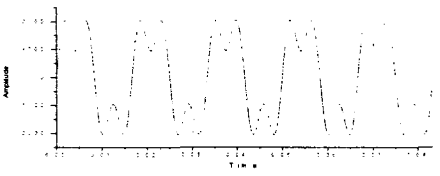


(a) 사용자 정의 전압 신호
(a) User Defined Voltage Signal

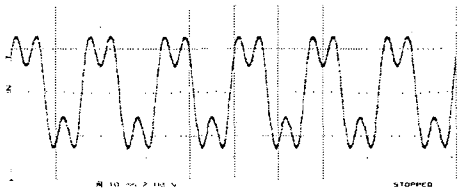


(b) 오실로스코프에 의하여 측정한 전압 신호
(b) Voltage Signal by Oscilloscope
그림 23 사용자 정의 전압 신호의 재생
Fig. 23 Generation of User Defined Voltage Signal

그림 24(a)는 사용자가 정의(전류의 기본파 크기:200, 3조파의 크기:100) 생성한 임의 전류신호이다. 그림 24(b)는 사용자가 정의한 신호를 변환하여 시뮬레이터에 전송한 후, Analog Output Port를 통하여 출력되어진 값을 측정한 신호로 5주기만을 나타내었다.



(a) 사용자 정의 전류 신호
(a) User Defined Current Signal



(b) 오실로스코프에 의하여 측정한 전류 신호
(b) Current Signal by Oscilloscope
그림 24 사용자 정의 전류 신호의 재생
Fig. 24 Generation of User Defined Current Signal

위에서 실험한 바와 같이 EMTP 데이터와 사용자 정의 데이터를 시뮬레이터에서 재생하여 그 성능 결과를 요약하면 표 7과 같다. 표 7로부터 평가항목에 대하여 만족한 결과를 얻었다.

표 7 평가 항목 및 시험 결과
Table 7 Evaluates Item and Test Result

평가항목	평가규격	시험규격	결과
1. Resolution	16Bit(per ch.)	16Bit(per ch.)	만족
2. Sample Rate	7000㎐(per ch.)	7680㎐(per ch.)	만족
3. Time Step	150㎲	130㎲	만족
4. Distortion(THD)	0.2%	0.2% 이하	만족
5. Gain Error	0.5%	0.5% 이하	만족
6. No. of Channel	16 channel	16 channel	만족
7. Analog Output	±10V Pk/30mA	±10V Pk/30mA	만족
8. digital Input	16	16	만족
9. digital Output	16	16	만족
10.Operating Temperature	10 - 40℃	0 - 50℃	만족

4. 결 론

본 논문에서의 DSP를 이용한 디지털 계전기 시뮬레이터에 대한 성능 시험의 결론은 다음과 같다. DSP 기반 시뮬레이터 하드웨어와 GUI형 소프트웨어를 구현함으로서 디지털 보호계전기의 개발과 성능 평가에 크게 기여할 수 있다. 저가형, 휴대용, 간이형으로 설계함으로서 계전기의 성능 평가에 용이하게 사용할 수 있다. 실 계통으로 수집된 데이터 및 EMTP 시뮬레이션 출력을 시험용 데이터 포맷에 맞은 변환 프로그램 개발하였다. 사용자가 정의하거나 조합한 임의 파형의 발생 기능을 내장함으로서 시험 시 다양한 계통의 상황을 미리 경험하게 하여 향후 복잡한 계통 고장현상에 대해서도 적절하게 대응할 수 있도록 시제품의 신뢰성 및 적응력을 향상 시켰다. PC에서의 GUI형 감시제어 프로그램과 시뮬레이터와의 상호 통신을 가능하게 하여 시뮬레이터 제어와 더불어 계통의 고장현상에 대한 전압과 전류에 따른 주파수분석, 위상각 및 실효치 계산 등 각종 현상분석 프로그램을 제공함으로써 디지털 계전기 개발에 효율성과 운영의 편이성을 증대시킬 수 있다.

참 고 문 헌

[1] IEEE Tutorial Course, "Advancements in Microprocessor Based Protection and Communication", Power System Relaying Committee of the IEEE Power Engineering Society, pp. 1-81, 1997.
[2] Alexander, R.L., "Intelligent electronic device (IED) techonology SCADA and 3Ø metering", Rural Electric Power Conference, 2002, pp. C6~C6_3, IEEE 2002.
[3] C.W. Park, M.C. Shin, J.H. Kim, "Fuzzy Logic-Based Relaying for Large Power Transformer Protection", *IEEE Trans. on PWRD.*, Vol.18, No.3, pp.718~724, July 2003. 5.
[4] M.A. Rahman, B. So, M.R. Zaman and M.A. Hoque, "Testing of Algorithms for a Stand-Alone Digital Relay for Power Transformer", *IEEE Trans. on PWRD.* Vol.13, No.2, pp. 374~385, April 1998.
[5] 박철원 외 1인, "전력용 변압기 보호용 시제품 IED 설계와 개선된 기법의 시험", 대한전기학회 논문지, Vol.55P, No.1, pp. 6~12, Mar 2006.
[6] 김정훈, 신중린, 이홍재외 5인, "전력계통 시뮬레이터의 기술 현황과 국내개발의 방법론 고찰", 대한전기학회 하계학술대회 논문집, pp. 529-533, 1993. 7.
[7] 차승태, 조강욱, "실시간 전력계통 해석용 시뮬레이터 기술", 대한전기학회 하계학술대회 논문집, pp. 1050~1052, 1998.7
[8] Enrico De Paola et al., "A Pc Based, Low Cost, Real-Time Simulator For Traction Application", EPE'97, Tronheim, pp. 4.483-4.486, 1997.
[9] 유명호, 민완기, "RTDS를 이용한 전력계통 고장현상 마스터 시스템 개발", EMTP Workshop, pp. 63-72, 1994. 12.
[10] Subcommitte of the IEEE power system relaying committee, Digital Simulator Performance Requirements for Relay Testing", *IEEE Trans. on PWRD* Vol. 13, No. 1, pp. 63-72, Jan. 1998.
[11] M. Oki et al., "Advanced Power System Analyzer", 1988 KIEE Annual Conference", pp. 38-42, 1988. 11.
[12] Kosuke Nojiri et al., "Modal Reduced Dynamic Equivalent Model For Analog Type Power System Simulator", *IEEE Trans. on PAS*, Vol. 12, No. 4, pp. 1518-1523, Nov., 1997.
[13] "Freja 300, 3 Phase Relay Testing", Robinson.
[14] R. Kuffel et al., "A Fully Digital Power System Simulator Operating Real Time", IEEE/KTH Stockholm Power Tech Conference, Stockholm, Sweden, pp. 49-54, June, 1995.
[15] 박철원 외, "DSP TMS320C32를 이용한 디지털 보호계전기 시험을 위한 시뮬레이터", 2004년도 대한전기학회 교육위원회 학술대회 논문집, pp. 120~122, July 2004.
[16] Texas Instruments, "TMS320C3x User's Guide", July, 1997.
[17] Charles Petzold, "Programming Windows-Fifth Edition", Microsoft Press, Dec. 1988.

저 자 소 개

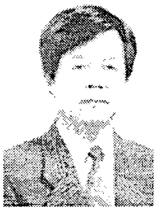
박 철 원 (朴 哲 圓)

1961년 8월 13일생. 1988년 성균관대학교 공과대학 전기공학과 졸업. 1996년 동 대학원 전기공학과 졸업(공박). 1989년~1993년 금성산전연구소 주임연구원. 1993년~1996년 프로컴시스템 기술연구소 선임연구원. 1993년~1997년 성균관대학교 전기전자 및 컴퓨터공학부 강사. 1997년~현재 (국립)원주대학 전기과 부교수.

Tel : 033-760-8425

Fax : 033-760-8420

E-mail : cwpark@wonju.ac.kr



신 명 철 (申 明 澈)

1947년 4월 3일생. 1970년 성균관대학교 전기공학과 졸업. 1978년 연세대학교 대학원 전기공학과 졸업(공박). 1975~1978년 충북대학교 전기공학과 조교수. 1982년~1983년 미국 코넬대 전기공학과 교환교수. 2000년~2001년 미국 펜실바니아 주립대 전기공학과 교환교수. 2005년 대한전기학회 회장. 1978년~현재 성균관대학교 정보통신공학부 교수. 성균관대학교 부총장.

Tel : 031-290-7103

Fax : 031-290-7103

E-mail : mcshin@yurim.skku.ac.kr

안 태 풍 (安 泰 豊)

인텍전기전자 기술이사