

# 기지국용 이중 대역 전치 왜곡 선형 전력 증폭기

## Dual-band Predistortion Linear Power Amplifier for Base-station Application

최 흥 재 · 정 용 채 · 김 철 동\*

Heung-Jae Choi · Yong-Chae Jeong · Chul-Dong Kim\*

### 요 약

본 논문은 다이플렉서를 이용하여 디지털 셀룰라 대역( $f_c=880$  MHz)과 IMT-2000 대역( $f_c=2,140$  MHz) 기지국에서 동시에 사용 가능한 이중 대역 전치 왜곡 선형 전력 증폭기(Predistortion Linear Power Amplifier: PD LPA)의 설계 방법을 제시하였다. 입·출력단에 사용된 다이플렉서는 결함 접지 구조(Defected Ground Structure: DGS)를 이용한 저역 통과 여파기와 높은 Q값을 갖는 캐패시터와 마이크로 스트립 스테리브를 이용한 고역 통과 여파기로 이루어져 있다. 입출력 반사 계수 특성을 좋게 하기 위하여 3 dB 하이브리드 결합기를 이용한 반사형 타입의 전치 왜곡 선형화기를 설계하였다. IS-95 CDMA 1FA 신호와 WCDMA 1FA 신호를 이용하여 각 대역에서 제작된 이중 대역 전치 왜곡 선형 전력 증폭기의 인접 채널 누설비(Adjacent Channel Leakage Ratio: ACLR) 개선 정도를 측정하여 880 MHz 대역에서 약 10 dB, 2,140 MHz 대역에서 약 9.36 dB 개선되었다.

### Abstract

This paper proposes a new concept about dual band predistortion linear power amplifier(PD LPA) using diplexer for digital cellular( $f_c=880$  MHz) and IMT-2000( $f_c=2,140$  MHz) base stations. The diplexer is composed of low pass filter having defected ground structure(DGS) microstrip line and high pass filter having high-Q lumped capacitors and distributed elements. The proposed predistorter adopts a reflection type intermodulation signal generator with 3 dB hybrid coupler for good reflection characteristic. For a forward link one carrier CDMA IS-95A 1FA and WCDMA 1FA signal, the proposed dual band PD LPA shows the adjacent channel leakage ratio(ACLR) improvement about 10 dB and 9.36 dB for digital cellular and IMT-2000 band, respectively.

Key words : Dual-band, Base-station, Predistortion, Power Amplifier

### I. 서 론

끊임없이 진화를 거듭하는 이동통신은 시간이 지날수록 우리의 사회생활에 있어서 더 많은 부분을 차지하고 있다. 과거의 이동통신은 주로 음성이나 텍스트와 같은 저용량의 데이터 교환에 국한되어 있었다. 하지만 사용자들의 다양한 요구를 만족시키기 위하여 최근에는 고화소의 디지털 카메라, MP3, TV

수신 등 여러 가지 기능들이 단말기에 더해지면서 고용량의 데이터를 송수신해야 하는 상황이 되었다. 그로 인해 기존의 음성 통신 외에 추가적으로 이러한 멀티미디어 정보를 포함하는 서비스를 제공하기 위해서 하나의 서비스 제공 업체가 이미 사용하고 있는 주파수 외에 서로 다른 주파수 대역을 사용하는 경우가 있다. 이 때 각각의 응용 사례에 맞는 장비를 개발하기 위해서는 많은 비용과 노력이 수반되기

전북대학교 정보통신공학과 및 반도체설계교육센터(IDECC WG, Dept. of Info. & Comm. Engineering, Chonbuk National University)

\*세원텔레텍(주)(Sewon Teletech, Inc.)

· 논문 번호 : 20060728-086

· 수정완료일자 : 2006년 10월 12일

때문에 최근에는 하나 이상의 주파수 대역을 다룰 수 있는 광대역/다중 모드/다중 대역 장비에 관한 연구가 활발하게 진행되고 있다. 하지만 엄격한 선형성 요구 조건으로 인하여 연구가 주로 단말기에 국한되어 있었다<sup>[1]~[3]</sup>.

이러한 선형성 문제를 극복하기 위한 해법으로 여러 가지 선형화 방식이 있다. 그 중 피드포워드 방식은 선형화 정도는 우수하나 회로가 복잡하고 많은 비용이 든다. 피드포워드 방식에 비해 선형화 정도가 상대적으로 작지만 비용이 저렴하고 회로 구현이 간단하기 때문에 전치 왜곡 선형화 기법에 대한 연구가 활발하게 이루어지고 있다<sup>[4]~[6]</sup>. 이러한 전치 왜곡 선형화 방법을 다중 대역 회로에 적용하면 뛰어난 선형성을 갖는 전력 증폭기를 설계할 수 있다.

본 논문에서는 이러한 개념들을 기반으로 이중 대역 전치 왜곡 선형 전력 증폭기를 설계하는 방법을 제시하였다. 수식과 벡터 다이어그램을 통해 이론적인 분석을 함으로 제안하는 구조의 타당성을 제시한 후, 제안된 이중 대역 전치 왜곡 선형 전력 증폭기를 구성하는 소자들의 제작 과정을 설명하였다. 최종적으로 제작된 전력 증폭기에 대하여 디지털 셀룰러 대역의 CDMA IS-95A 신호와 IMT-2000 대역의 WCDMA 신호를 이용하여 ACLR의 개선 정도를 살펴보고 있다.

## II. 이중 대역 전치 왜곡 선형 전력 증폭기의 동작 원리

### 2.1 전체 시스템 구성과 정성적인 벡터 해석

제안된 이중 대역 PD LPA는 그림 1에서 볼 수 있듯이 크게 입·출력단의 다이플렉서, 각 대역의 전치 왜곡 선형화기, 전력 증폭기의 세 부분으로 구성되어 있다. 입력 단으로 인가된 입력의 주파수 성분을 갖는 신호는 주파수 선택 소자인 다이플렉서에 의하여 두 경로로 분기된다. 각각 경로로 분기된 신호는 전치 왜곡 선형 전력 증폭기에 의해 선형 증폭되며 이 신호는 출력 단 다이플렉서에 의하여 하나의 경로로 결합된다.

주파수가  $f_1, f_2$ 와  $f_3, f_4$ 인 이중 대역 2-톤 신호가 입력 단자 A에 인가되면 입력 다이플렉서에 의하여 디

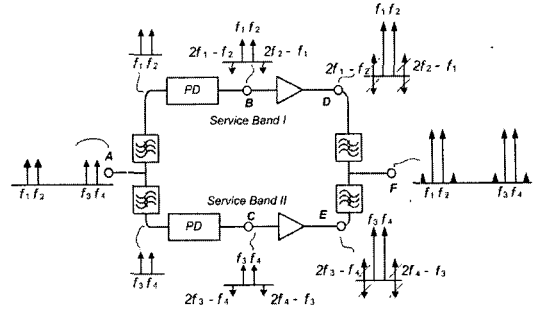


그림 1. 벡터 다이어그램을 이용한 이중 대역 PD LPA의 해석  
Fig. 1. Vector diagram analysis of the dual band PD LPA.

지털 셀룰러 경로와 IMT-2000 경로로 분기된다. 각 대역의 전치 왜곡 선형화기(Predistortion Linearizer: PD)는 전치 왜곡 신호를 발생시키며, 전치 왜곡 신호는 전력 증폭기의 비선형성에 의하여 D, E 지점에서 발생하는 혼변조 왜곡 성분을 상쇄시킨다. 출력 다이플렉서를 통하여 두 경로의 선형 증폭된 신호는 하나의 출력 단자 F로 합성된다.

### 2.2 수식을 통한 해석

일반적으로 전력 증폭기의 전달함수는 다음과 같이 멱급수로 표현이 가능하다.

$$y = a_0 + a_1x + a_2x^2 + a_3x^3 + a_4x^4 + a_5x^5 \dots \quad (1)$$

전력 증폭기의 비선형성을 나타내기에는 3차 항 만으로도 충분하므로, 식 (1)의 4차 항 이상의 항은 무시하기로 하였다. 여기에 동일한 진폭 A를 갖는 2-톤 신호가 인가될 때, 출력 성분에는 기본파 신호 외에 3차 혼변조 신호와 5차 혼변조 신호가 포함된다.

$$x = A \cos(\omega_1 t) + A \cos(\omega_2 t) \quad (2)$$

$$Fund = A a_1 + \left(\frac{9}{4}\right) A^3 a_3 + \left(\frac{25}{4}\right) A^5 a_5 \quad (3)$$

$$IM_3 = \left(\frac{3}{4}\right) A^3 a_3 + \left(\frac{25}{8}\right) A^5 a_5 \quad (4)$$

$$IM_5 = \left(\frac{5}{8}\right) A^5 a_5 \quad (5)$$

또한 전력 증폭기의 비선형성의 척도는 혼변조 왜곡(Intermodulation Distortion: IMD)으로 표현되며, 이는 혼변조 신호와 기본파 신호의 크기의 비로 나타

낼 수 있다.

$$IMD_3 = \left| \frac{IM_3}{Fund} \right| = \left| \frac{\left(\frac{3}{4}\right)A^3 a_3 + \left(\frac{25}{8}\right)A^5 a_5}{Aa_1 + \left(\frac{9}{4}\right)A^3 a_3 + \left(\frac{25}{4}\right)A^5 a_5} \right| \quad (6)$$

$$IMD_5 = \left| \frac{IM_5}{Fund} \right| = \left| \frac{\left(\frac{5}{8}\right)A^5 a_5}{Aa_1 + \left(\frac{9}{4}\right)A^3 a_3 + \left(\frac{25}{4}\right)A^5 a_5} \right| \quad (7)$$

3차 혼변조 왜곡 신호를 완전히 상쇄시키기 위한 전치 왜곡 신호의 진폭을  $B$ , 위상을  $\phi$ 라고 할 때 원래의 2-톤 입력 신호인 식 (2)의  $x$ 에 추가되어야 하는 전치 왜곡 신호 성분은 다음과 같이 표현할 수 있다.

$$x' = x + B \cos[(2\omega_1 - \omega_2)t + \phi_1] + B \cos[(2\omega_2 - \omega_1)t + \phi_2] \quad (8)$$

여기서 전치 왜곡 신호의 진폭  $B$ 는 식 (9)와 같이 나타낼 수 있다.

$$B = \left| \frac{\left(\frac{3}{4}\right)A^3 a_3 + \left(\frac{25}{8}\right)A^5 a_5}{a_1 + \left(\frac{9}{4}\right)A^2 a_3 + \left(\frac{25}{4}\right)A^4 a_5} \right| \quad (9)$$

같은 방식으로 5차 전치 왜곡 신호의 크기와 위상을 표현할 수도 있으므로, 대상 전력 증폭기의 전달 함수를 알게 된다면 선형화를 위한 전치 왜곡 신호의 정보를 수학적으로 예측할 수 있다.

### III. 이중 대역 전치 왜곡 선형 전력 증폭기의 설계

#### 3-1 전력 증폭기

이중 대역 PD LPA의 전력 증폭기 구성도를 그림 2에 나타냈다. 디지털 셀룰러 대역의 전력 증폭기는 MHL9236과  $V_{DS}=28\text{ V}$  and  $I_{DS}=750\text{ mA}$ 의 바이어스 조건으로 동작하는 MRF182 LDMOSFET으로 구성하였다. IMT-2000( $f_0=2,140\text{ MHz}$ ) 대역의 전력 증폭기는 GaAs MESFET 소자인 FLL357ME( $V_{DS}=10\text{ V}$ ,  $I_{DS}=620\text{ mA}$ )와 LDMOSFET 소자인 MRF21045( $V_{DS}=28\text{ V}$ ,  $I_{DS}=500\text{ mA}$ )로 구성하였다.

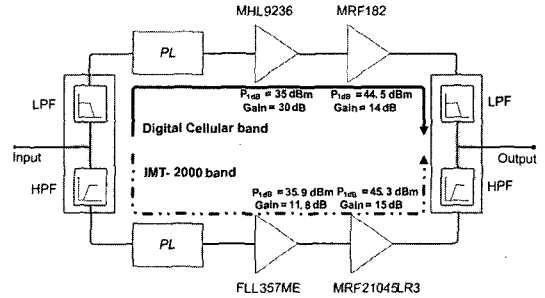


그림 2. 이중 대역 PD LPA의 전력 증폭기 구성  
Fig. 2. Power amplifier lineup of the dual band PD LPA.

측정된 디지털 셀룰러 대역 전력 증폭기의 이득과 출력 전력은 각각 44 dB와 44.5 dBm이고, IMT-2000 대역 전력 증폭기의 이득과 최대 출력은 각각 43.5 dB와 45.3 dBm이다. 제작된 각 대역의 전력 증폭기의 ACLR 특성을 측정된 후에 그 값을 기준으로 전치 왜곡 선형화기가 가져야 할 특성을 결정하였다.

#### 3-2 전치 왜곡 선형화기

본 논문에서 설계한 전치 왜곡 선형화기의 구조를 그림 3에 나타냈다. 회로는 지연 선로 경로와 혼변조 신호 생성 경로로 나뉘어진다. 지연 선로 경로에는 능동 소자가 없으므로, 순수한 2-톤 신호가 비선형 왜곡 없이 그대로 전달된다. 혼변조 신호 생성 경로는 3 dB 하이브리드 결합기와 자동 레벨 조정기(Automatic Level Controller: ALC), 혼변조 신호 생성기, 벡터 변조기, 그리고 신호 레벨을 맞추어 주기 위한 소신호 증폭기로 구성되어 있다. 여기서 자동 레벨 조정기는 기지국 증폭기의 전력 제어 효과를 고려하기 위하여 삽입하였다. 혼변조 신호 발생기는 3 dB 하이브리드 결합기와 50 Ω 전송 선로, 그리고 쇼트키 다이오드 HSMS282C로 구성되어 있으며, 입출력 반사 계수를 좋게 하기 위한 반사형 구조로 되어 있다. 혼변조 신호 생성 경로로 2-톤 신호가 인가되면 쇼트키 다이오드의 비선형 전달함수에 의하여 비선형 성분이 발생하고 벡터 모듈레이터를 거치는 동안 전력 증폭기에서 발생하게 될 혼변조 왜곡 신호에 최적화 되도록 크기와 위상이 조절된 후 지연 선로 경로의 순수한 2-톤 신호와 결합되어 전력 증폭기의 입력 단에 전치 왜곡 신호로써 인가된다.

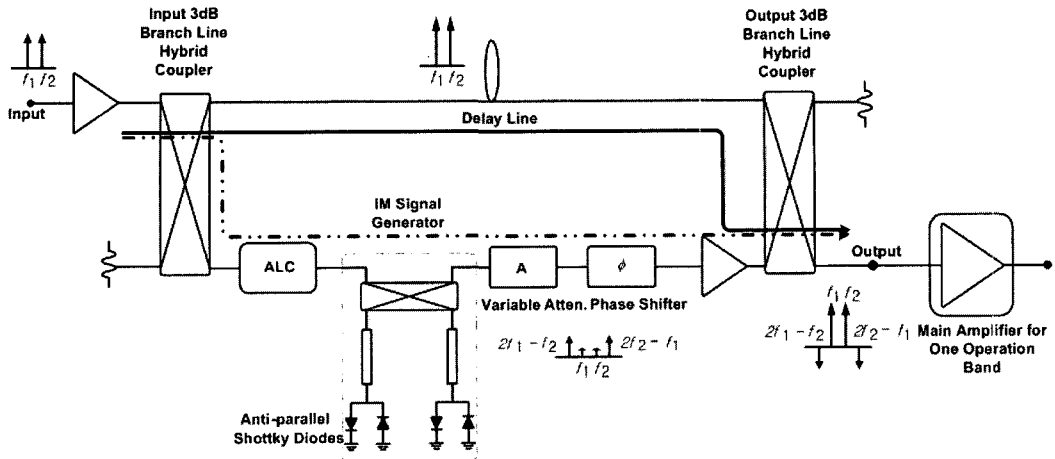


그림 3. 전치 왜곡 선형화기 블록 다이어그램  
Fig. 3. Block diagram of a proposed predistortion linearizer.

### 3-3 다이플렉서

이중 대역 전치 왜곡 선형 전력 증폭기에서 가장 기본적인 필수적인 동작을 하는 주파수 선택 소자인 다이플렉서는 저역 통과 여파기와 고역 통과 여파기로 구성되어 있다. 입력 단에 사용된 다이플렉서는 입력되는 신호를 주파수에 따라 두 개의 다른 경로로 분기해 주고, 출력 단에 사용된 다이플렉서는 두 경로의 신호를 하나의 경로로 결합해 준다.

광대역 윌킨슨 전력 분배기/합성기를 사용해도 이러한 이중 대역 동작이 가능하지만 두 개의 서로 다른 주파수 대역(디지털 셀룰러와 IMT-2000)의 신호를 다루게 되므로 입·출력 단에서 각각 3dB의 삽입 손실이 발생하고, 상대 주파수 신호를 감쇄시켜 주지 못한다는 단점이 있다. 이에 반해 다이플렉서는 각 경로에서 발생하는 삽입 손실만 존재하며, 각각 여파기에 의해 상대주파수 성분이 차단되므로 간섭에 의한 신호의 왜곡을 줄일 수 있다.

제안하는 논문의 응용 범위가 디지털 셀룰러 및 IMT-2000 기지국 송신 주파수에 맞춰져 있으므로 저역 통과 여파기는 869~894 MHz 신호를 전달하고 2,110~2,170 MHz 신호를 감쇄시켜야 하며, 고역 통과 여파기는 그 반대의 성질을 갖도록 하였다.

#### 3-3-1 저역 통과 여파기

저역 통과 여파기는 DGS 전송 선로의 형태로 구

현하였다. DGS 전송 선로는 하나 또는 그 이상의 특정 모양의 패턴을 전송 선로의 접지면에 식각함으로써 구현할 수 있다<sup>[7],[8]</sup>. 일반적인 전송 선로에서는 선로의 특성 임피던스가 증가할수록 선로 폭이 매우 좁아져야 한다. 그러나 DGS 전송 선로의 경우에는 접지면의 식각 패턴으로 인하여 추가적인 인덕턴스 성분이 발생하게 되고 그로 인해 동일한 특성 임피던스에 대하여 일반적인 전송 선로에 비해 선로의 폭이 훨씬 넓어진다. 이와 같이 넓어진 선로 폭은 등가적으로 캐패시턴스 성분이 증가한 것과 같고, 그로 인해 위상 정수가 증가하여 전파 지연 효과를 얻을 수 있다. 전파 지연 효과란 같은 물리적 길이에 대하여 전기각이 길게 느껴지는 효과로써 DGS 전송 선로를 사용함으로써 전체 회로의 크기를 줄일 수 있으며, 인덕터와 캐패시터 같은 집중소자를 사용하지 않으므로 비용 절감의 효과 또한 얻을 수 있다. 본문에서 사용한 PCB는 유전율 2.2, 두께 31 mil인 Rogers의 RT/Duroid 5880이다.

그림 4는 Ansoft의 HFSS v9.2.1을 이용한 DGS 저역 통과 전송 선로의 시뮬레이션 모델과 실제 크기, 그리고 시뮬레이션 결과와 측정 결과를 비교하여 나타낸 그림을 보여주고 있다. 디지털 셀룰러 대역에서 약 0.25 dB의 낮은 삽입 손실을 가지며 IMT-2000 대역에 대하여 약 32 dB의 감쇄 특성을 나타내고 있다. DGS 셀의 개수를 늘린다면 스킵 특성이 더 좋아질 수 있지만, 프로토타입으로써 제작했으므로

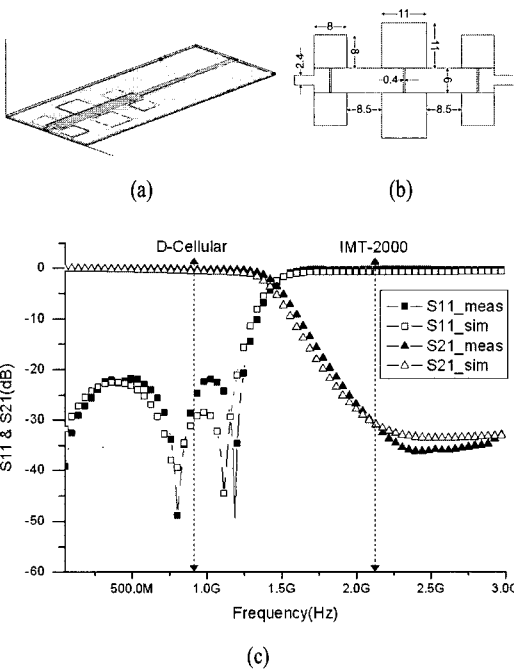


그림 4. (a) 저역 통과 여파기 시뮬레이션 모델, (b) DGS 셀의 크기(mm), (c) 시뮬레이션 및 측정 결과  
 Fig. 4. (a) Low pass filter HFSS simulation model, (b) Physical defects size [mm], (c) Low pass filter simulation and measurement result.

제안하는 구조의 이중 대역 PD LPA의 타당성을 검증하기에는 충분한 특성으로 판단된다.

### 3-3-2 고역 통과 여파기

고역 통과 여파기의 시뮬레이션 모델과 시뮬레이션 및 측정 결과가 그림 5에 나타나 있다. RF와 마이크로파 대역에서는 높은 Q값을 갖는 인덕터의 구현이 쉽지 않고, 값 또한 연속적으로 존재하지 않기 때문에 고역 통과 여파기는 마이크로스트립 단락 스텐브와 높은 Q값을 갖는 커패시터를 이용하여 구현하였다. HFSS는 R, L, C 소자에 대한 정확한 모델을 제공하지 않으므로 고역 통과 여파기는 Agilent社의 ADS 2003A를 이용하여 시뮬레이션 하였다. 그림 5 (b)에서 보면 고역 통과 여파기는 IMT-2000 대역에서 0.37 dB의 삽입 손실과 디지털 셀룰러 대역에 대하여 39 dB의 차단 특성을 보이고 있다.

### 3-3-3 다이플렉서

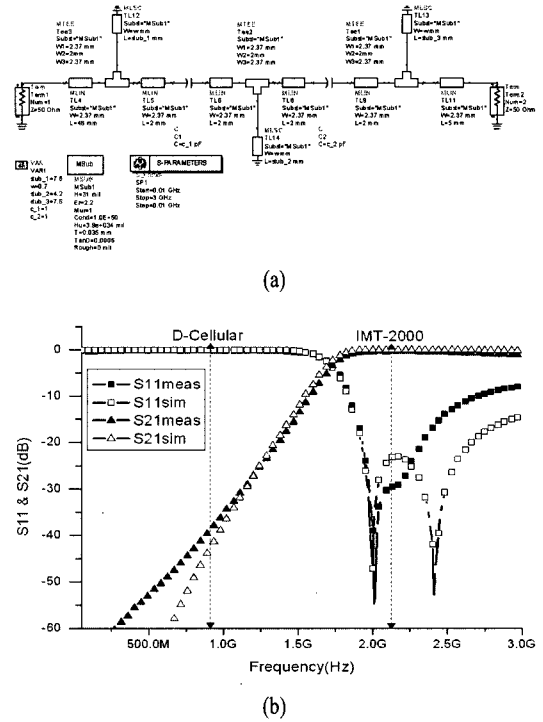


그림 5. (a) 고역 통과 여파기 시뮬레이션 모델, (b) 시뮬레이션 및 측정 결과  
 Fig. 5. (a) High pass filter ADS simulation model, (b) High pass filter simulation and measurement result.

앞에서 설계한 저역 통과 여파기와 고역 통과 여파기로 구현된 다이플렉서의 측정 결과를 그림 6에 나타냈다. 디지털 셀룰러 대역에서 0.27±0.01 dB, IMT-

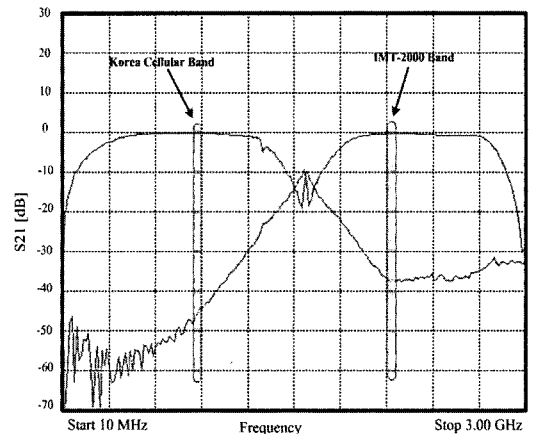


그림 6. 다이플렉서의 전달 특성  
 Fig. 6. Transmission characteristic of a diplexer.

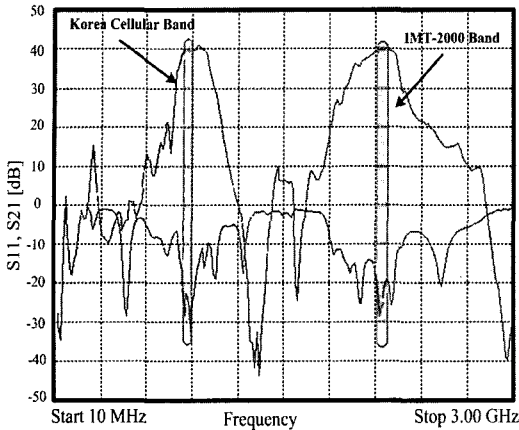


그림 7. 이중 대역 전치 왜곡 선형 전력 증폭기의 이득 특성  
Fig. 7. Dual band gain characteristic of dual band PD LPA.

2000 대역에서  $0.42 \pm 0.03$  dB의 삽입 손실을 나타내며, 저역 통과 경로와 고역 통과 경로 각각 상대 대역에 대하여 35 dB, 50 dB 이상의 격리도를 갖고 있다. 이는 30 W급의 전력 증폭기에 적용했을 때 상대 주파수 영역에 대한 특성 저하 효과가 나타나지 않기에 충분한 값이다.

#### IV. 측정 및 결과 분석

본 논문에서 제안한 이중 대역 전치 왜곡 선형 전력 증폭기의 타당성을 보이기 위해 전력 증폭기를 다이플렉서, 전치 왜곡 선형화와 연동하여 이중 대역 PD LPA를 구성하였다. 회로망 분석기로 이득을 측정한 결과 파형이 그림 7에 나타나 있으며, 두 대역에서 최대 반사 특성( $S_{11}$ )이  $-20$  dB 이상의 값을 가지며 이득을 갖는 것을 확인할 수 있었다.

그림 8에서 제시한 방법과 같이 두 대의 CDMA 신호 발생기를 이용하여 측정한 이중 대역 전치 왜곡 선형 전력 증폭기의 출력 스펙트럼을 그림 9와 그림 10에 나타냈다. CDMA IS-95 1FA 신호를 인가했을 때 디지털 셀룰러 대역의 중심 주파수에서 885 kHz 이격된 지점에서 약 10 dB의 ACLR 개선 효과를 얻었다. IMT-2000 대역에서 WCDMA 1FA(test mode 1, 64DPCH) 신호를 인가했을 때 2.7 MHz 이격된 지점에서 약 9.4 dB의 개선 효과를 얻었다.

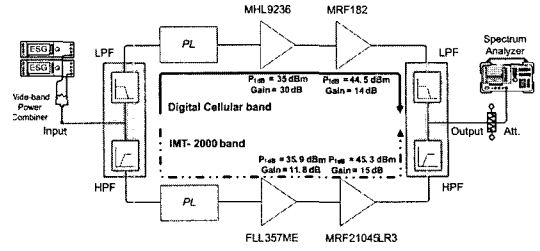


그림 8. ACLR 측정 장비 구성  
Fig. 8. Measurement setup.

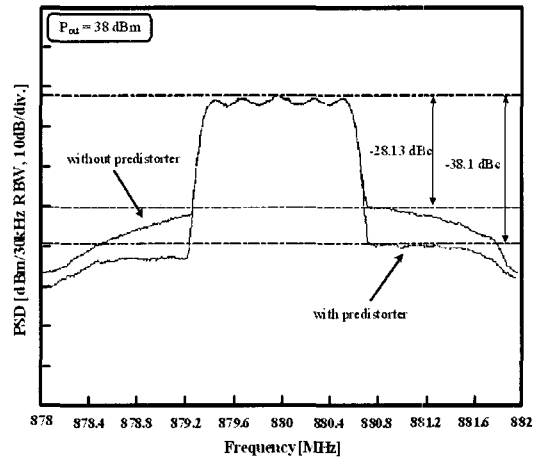


그림 9. 이중 대역 전치 왜곡 선형 전력 증폭기의 880 MHz 대역 ACLR 개선 특성  
Fig. 9. ACLR improvement of a proposed dual-band PD LPA for digital cellular band.

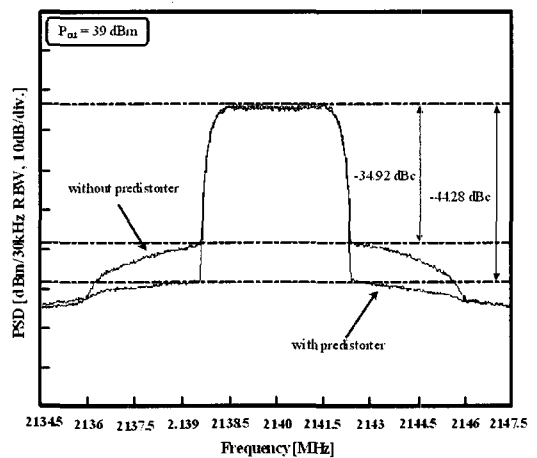


그림 10. 이중 대역 전치 왜곡 선형 전력 증폭기의 IMT-2000 대역 ACLR 개선 특성  
Fig. 10. ACLR improvement of a proposed dual-band PD LPA for IMT-2000 band.

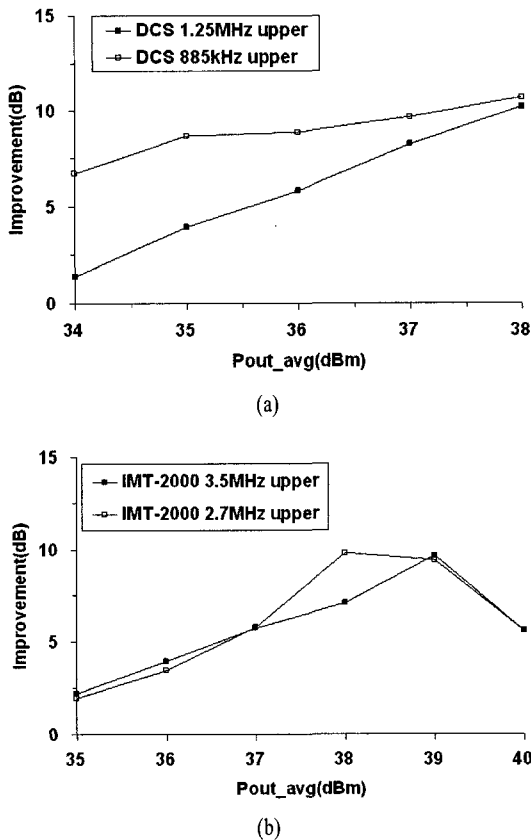


그림 11. (a) 디지털 셀룰러 대역의 출력 전력 레벨에 따른 개선 효과, (b) IMT-2000 대역의 출력 전력 레벨에 따른 개선 효과

Fig. 11. ACLR improvement through output dynamic range at (a) digital cellular band, (b) IMT-2000 band.

그림 11은 출력 전력 레벨을 변화시켜가며 ACLR 개선 정도를 나타낸 그림이다. 그림 11(a)에서 볼 수 있듯이 디지털 셀룰러 대역에서는 5 dB 출력 레벨에 대하여 10.7~6.71 dB의 개선 효과를 얻었다. IMT-2000 대역에서는 9.78~1.95 dB의 개선 효과를 얻을 수 있었다. 출력 전력 레벨이 작아질수록 개선량이 작아지는 이유는 전력 증폭기 자체에서 발생하는 비선형 성분이 작기 때문이다.

## V. 결 론

하나의 선형 RF 전력 증폭기를 이용하여 디지털 셀룰러 및 IMT-2000 대역을 동시에 수용할 수 있게 하기 위해, 본 논문에서 다이플렉서를 이용한 새로

운 구조의 이중 대역 전치 왜곡 선형 전력 증폭기를 제시하였다. 제시하는 방법의 타당성을 입증하기 위하여 각각의 대역에서 전력 증폭기를 제작하고, 전력 증폭기에 최적화된 전치 왜곡 선형화기를 제작하였다. 그리고 이 두 대역을 결합시킬 수 있는 주파수 선택 소자인 새로운 구조의 다이플렉서의 설계 방법을 논의하였다. 각 대역에서 CDMA IS-95와 WCDMA 1FA ACLR 개선 정도는 각각 약 10 dB, 9.4 dB로 측정되어 선형성이 우수함을 알 수 있다.

제안된 방식의 이중 대역 전치 왜곡 선형 증폭기는 전치 왜곡 선형화 방식과 다이플렉서를 사용하기 때문에 설계가 쉽다는 장점뿐만 아니라 다이플렉서의 삽입 손실이 낮아 대전력 증폭기에도 적용이 가능하다. 또한, 안테나 수의 감소로 인한 케이블과 같은 수반되는 부품 수의 감소, 그로 인한 저비용 구현이 가능하다는 등 여러 가지 장점이 있다.

## 참 고 문 헌

- [1] Youn Sub, Noh, Chul Soon Park, "PCS/W-CDMA dual-band MMIC power amplifier with a newly proposed linearizing bias circuit", *IEEE Journal of Solid-State Circuits*, vol. 37, no. 9, Sep. 2002.
- [2] K. Kunihiro, S. Yamanouchi, T. Miyazaki, Y. Aoki, K. Ikuina, T. Ohtsuka, and H. Hida, "A diplexer-matching dual-band power amplifier LTCC module for IEEE 802.11a/b/g wireless LANs", *IEEE Radio Frequency Integrated Circuits Symposium Digest*, pp. 303-306, Jun. 2004.
- [3] A. Adar, J. DeMoura, H. Balshem, and J. Lott, "A high efficiency single chain GaAs MESFET MMIC dual-band power amplifier for GSM/DCS handsets", *IEEE Gallium Arsenide Integrated Circuit Symposium Digest*, pp. 69-72, Nov. 1998.
- [4] Young Kim, Ik-Soo Chang, and Yong-Chae Jeong, "An analog predistortion linearizer design", *Microwave Journal*, vol. 48, no. 2, pp. 118-226, Feb. 2005.
- [5] Yong-Chae Jeong, Sang-Young Yun, "Design of a predistortive high power amplifier using carrier complex power series analysis", *Microwave Journal*,

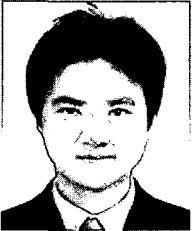
vol. 45, no. 4, pp. 92-102, Apr. 2002.

- [6] Jeonghyeon Cha, Jaehyok Yi, Jangheon Kim, and Bumman Kim, "Optimum design of a predistortion RF power amplifier for multicarrier WCDMA applications", *IEEE Transactions on Microwave Theory and Techniques*, vol. 52, no. 2, pp. 655-663, Feb. 2004.
- [7] Chul-Su Kim, Jun-Seok Park, Dal Ahn, and Jong-Sik Lim, "A novel 1-D periodic defected ground

structure for planar circuits", *IEEE Microwave and Wireless Components Letters*, vol. 10, pp. 131-133, Apr. 2000.

- [8] Yong-Chae Jeong, Si-Gyun Jeong, Jong-Sik Lim, and Chul-Dong Kim, "Amplifier design using a  $\lambda/4$  high impedance bias line with a defected ground structure(DGS)", *Microwave Journal*, vol. 47, no. 4, pp. 80-92, Apr. 2004.

최 흥 재



2004년 2월: 전북대학교 전자공학과 (공학사)  
 2006년 2월: 전북대학교 정보통신공학과 (공학석사)  
 2006년 2월~현재: 전북대학교 정보통신공학과 박사과정  
 [주 관심분야] Wideband Amplifier, High Efficiency Amplifier, Linearizer

High Efficiency Amplifier, Linearizer

김 철 동



1971년 2월: 서울대학교 전자공학과 (공학사)  
 1985년 5월: 미국 Wisconsin-Madison 전기공학과 (공학박사)  
 1985년~1990년: 미국 AT&T Bell Labs. MTS  
 1990년 2월~1997년 11월: 삼성전자 정보통신사업본부 상무이사

1997년 3월~현재: 세원텔레텍(주) 대표이사  
 [주 관심분야] 선형증폭기 설계, 초고주파 회로설계, 이동통신시스템 기술

정 용 채



1989년 2월: 서강대학교 전자공학과 (공학사)  
 1991년 2월: 서강대학교 전자공학과 (공학석사)  
 1996년 8월: 서강대학교 전자공학과 (공학박사)  
 1991년 2월~1998년 2월: 삼성전자 정보통신본부 선임연구원

1998년 3월~현재: 전북대학교 전자정보공학부 부교수 및 IDEC WG 참여교수

[주 관심분야] RF 및 Microwave 회로 해석 및 설계