

# 넓은 면 결합 Suspended Substrate Stripline을 이용한 직렬 커패시터의 구현

## The Realization of Series Capacitor Using Broadside Coupled Suspended Substrate Stripline(BCSSS)

김 인 선

In-Seon Kim

### 요 약

본 논문에서는 직렬 커패시터를 넓은 면 결합 SSS로 구현하는 새로운 이론이 제안되었다. 제안된 이론은 기 모드 해석 방법만이 적용되었기 때문에 비교적 단순하지만 선로의 프링징 전자장 영향에 의한 유효 선로 폭과 선로 끝 효과를 고려함으로써 신뢰할 만한 결과를 제공한다. 이상적인 집중 소자 커패시터와 결합 선로 커패시터의 특성을 비교, 분석하기 위해 시뮬레이션 결과가 제시되었다. 또한 제안한 이론을 근거로 하여 커패시터브 갭 결합 선로 대역 통과 필터가 설계 및 제작되었고, 그 결과로부터 이론의 타당성이 검증되었다.

### Abstract

In this paper, a novel theory of realizing the series capacitor with broadside coupled suspended substrate stripline (BCSSS) is proposed. The proposed theory is relatively simple because the method of odd mode analysis is only applied: However, this theory supplies reliable result by considering the line effective width and end effect caused by the fringing field. The simulation results are presented to compare and analyze the characteristics of the ideal lumped capacitor and the coupled line capacitor. Also, the capacitive gap coupled line band-pass filter based on the proposed theory are designed and fabricated. The results prove successfully the validity of the proposed theory.

Key words : Broadside Coupled Suspended Substrate Stripline(BCSSS), Odd Mode Method, Fringing Field, End Effect

### I. 서 론

집중 소자 필터를 인쇄 회로 기판(PCB) 분포 소자로 변환하여 구현할 경우에 병렬 소자는 단락 또는 개방 스텐브를 이용하여 쉽게 구현할 수 있다. 그러나 직렬 소자의 구현은 많은 제약성이 따른다. 예를 들어 끝이 단락된 스텐브를 이용하여 직렬 인덕터를 실현할 경우 실제로 선로 끝을 단락한 직렬 선로를 구현하는 것은 매우 어렵다. 그러므로 상대적으로 접지면과의 결합이 적게 발생하는 높은 임피던스를

갖는(선로 폭이 매우 좁은) 선로를 근사적으로 사용한다. 또한 직렬 커패시터는 갭(gap) 또는 끝이 개방된 결합 선로 등으로 구현하는 방법을 일반적으로 사용한다. 그러나 갭을 이용하는 방법은 선로의 갭을 조절하여 구현할 수 있는 커패시터 값이 매우 한정적이어서 필터와 같은 소자 설계 시 협대역에는 어느 정도 적용 가능하나 강한 결합을 요구하는 광대역에는 적용이 불가하고, 결합 선로를 이용한 방법도 기판의 동일면에 패턴을 형성시킨 마이크로스트립 구조는 강한 결합을 얻기 어려울 뿐 아니라 손

실이 크다. 그러므로 강한 결합과 저 손실을 얻기 위해 일반적으로 유전체로 채워진 스트립 형태로 구성된 넓은 면(broadside) 결합 선로나 오프셋(offset) 결합 선로 구조를 이용하게 된다. 이 경우 우, 기 모드 방법을 이용하여 결합 선로 치수를 구할 수 있는 방법은 이미 널리 알려져 있다. 그러나 이와 같은 형태도 스트립 구조상 제작 후 특성의 개선을 위한 튜닝 작업이 불가할 뿐 아니라 표면 장착 소자(SMD) 형태로 제작되지 않고는 단면 제작을 요하는 HMIC와 같은 시스템 구성에 적용하기 난해하다. 그러므로 용도상 전술한 문제를 극복하기 위한 방편으로 경우에 따라 저손실 비 균질(non-homogeneous) 매질인 suspended substrate stripline(SSS) 구조의 끝이 개방된 넓은 면 결합 선로를 이용하는 몇 가지 방법이 사용된다<sup>[1]-[3]</sup>. 그러나 SSS와 같은 비 균질 매질에서 넓은 면 결합 선로의 물리적 치수를 구하는 기존의 방법은 복잡한 해석을 필요로 하거나<sup>[1]</sup>, 근사적인 식을 사용함으로써 소자 설계 후 상당한 특성의 적정화 과정을 필요로 하거나<sup>[2]</sup> 또는 제한적으로 주어진 유전율이나 특정 계수만을 이용해야 하는<sup>[3]</sup> 어려움을 갖는다. 본 연구에서는 SSS 구조의 넓은 면 결합 선로 회로에서 기 모드(odd mode) 방법만을 이용해 복잡한 해석 과정 없이 원하는 집중 소자 커패시터를 등가화 할 수 있는 새로운 수식을 제안하였다. 이때 선로의 프링징 전자장(fringing field)에 의한 유효 선로 폭(effective width)과 선로 끝 효과(end effect)를 수식에 고려함으로써 근사식의 정확도를 조금이나마 개선시키려 하였다.

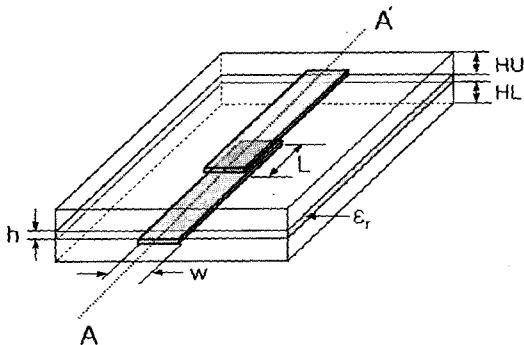


그림 1. 넓은 면 결합 SSS를 이용한 직렬 커패시터  
Fig. 1. The series capacitor using BCSSS.

그림 1은 본 연구에서 직렬 커패시터로 구현하려는 비 균질 매질의 SSS 구조 넓은 면 결합 선로의 구성을 보여준다. 이 구조(SSS)는 대부분의 전자파가 공기를 매질로 전파하도록 하기 위해 5 mil 또는 10 mil의 매우 얇은 기판을 사용하여 유전체에 의한 손실을 최소화함으로써 저손실 특성을 얻을 수 있는 장점을 갖는다. HU, HL은 각각 기판으로부터 위, 아래 하우징 도체면까지 높이로서 공기로 채워진 공간이며,  $w$ 는 선로의 폭,  $L$ 은 결합되는 선로의 겹쳐진 길이를 나타낸다. 이  $w$ 와  $L$ 을 이용하여 아래면의 선로와 윗면의 선로가 서로 마주 보는 면적을 조절함으로써 커패시터 값을 변화시킬 수 있다. 그러나 만약  $w$ 를 과도하게 설정하면 급전 선로와 결합 선로의 갑작스런 불연속에 의해 반사 특성이 나빠질 수 있고,  $L$ 을 길게 설정하면 선로 길이에 의해 고주파(또는 의사 응답) 특성이 낮은 주파수 쪽에 발생할 수 있어 대역이 심각하게 제한될 수 있다. 그러므로 상기 구조를 적용하기 원하는 소자의 주파수 대역에서 집중 소자 커패시턴스와 가장 근사한 특성을 제공하는 최적의  $w$ 와  $L$ 을 구하는 것이 본 연구의 요지이다.

## II. SSS 구조 넓은 면 결합 선로를 이용한 커패시터의 구현

### 2-1 기 모드를 이용한 선로의 해석

일반적으로 널리 알려진 바와 같이 대칭 구조의 회로에서 결합 선로의 해석은 우, 기 모드 방법을 적용함으로써 쉽게 이루어진다. 그러나 본 연구에서는 기 모드 방법만을 사용하여 주어진 직렬 커패시터를 그림 1과 같은 형태로 구현하고자 한다. 기 모드의 경우, 매우 얇은 기판의 중간 면에 전계면(electric wall)이 형성된다. 전송 선로에서 커버 면보다 전계면이 상대적으로 훨씬 가까이 위치하기 때문에 대부분의 전자계는 전송 선로와 전계면 사이에서 전파된다. 그러므로 기 모드에서 그림 1의 구조는 그림 2에서 보여주는 끝이 개방된 마이크로스트립 선로와 같은 구조로 가정할 수 있다. 여기서 화살표는 선로 폭 방향의 끝과 개방 선로의 길이 방향 끝에서 발생하는 프링징 전자계를 나타낸다.

식 (1)은 마이크로스트립 선로의 특성 임피던스

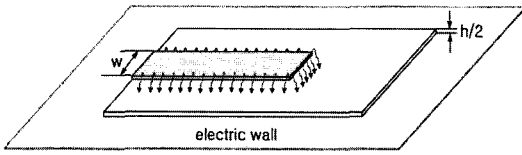


그림 2. 그림 1의 기 모드 여기  
Fig. 2. Odd-mode excitation of Fig. 1.

계산식이다<sup>[4]</sup>. 이하의 식에서  $H$ 는 그림 1의 기판 두께의 절반( $h/2$ )을 의미한다.

$$Z_0 = \frac{\eta_0}{2\sqrt{2}\sqrt{\epsilon_r+1}} \ln \left( 1 + \frac{4H}{w'} \left[ \frac{14+8/\epsilon_r}{11} \frac{4H}{w'} + \sqrt{\left( \frac{14+8/\epsilon_r}{11} \right)^2 \left( \frac{4H}{w'} \right)^2 + \frac{1+1/\epsilon_r}{2} \pi^2} \right] \right) \quad (1)$$

$w/h \leq 1.0$ 의 경우,

$$\epsilon_{eff} = \frac{\epsilon_r+1}{2} + \frac{\epsilon_r-1}{2} \left[ \left( 1 + \frac{12H}{w} \right)^{-0.5} + 0.04 \left( 1 - \frac{w}{H} \right)^2 \right] \quad (2)$$

$w/h \geq 1.0$  경우,

$$\epsilon_{eff} = \frac{\epsilon_r+1}{2} + \frac{\epsilon_r-1}{2} \left( 1 + \frac{12H}{w} \right)^{-0.5} \quad (3)$$

그림 2에서 선로 폭 방향의 측면 끝(edge)의 프린징 전자장에 의한 유효 선로 폭(effective width:  $\Delta w$ )을 고려한 선로 폭  $w'$ 은 다음과 같이 계산된다.

$$\frac{\Delta w}{t} = \frac{1.0}{\pi} \left( \sqrt{\left( t/H \right)^2 + \left( \frac{1/\pi}{w/t+1.1} \right)^2} \right)$$

$$\Delta w' = \Delta w \left( \frac{1+1/\epsilon_r}{2} \right)$$

$$w' = w + \Delta w' \quad (4)$$

한편 개방 선로 끝의 프린징 전자장에 의해 그림 3과 같이 실제 길이보다  $\Delta L$  만큼의 길이에 의한 영향을 주기 때문에 선로 길이를 결정하는데 있어 선로 끝 효과(end effect)를 고려함으로써 좀 더 정확한 결과를 얻을 수 있다.

$\Delta L$ 은 식 (5)로부터 근사적으로 구해진다<sup>[4]</sup>. 이 식에서도  $H$ 는 실제 기판 두께의 절반( $h/2$ )에 해당된다.

$$\frac{\Delta L}{H} = \left( \frac{\xi_1 \xi_3 \xi_5}{\xi_4} \right) \quad (5)$$

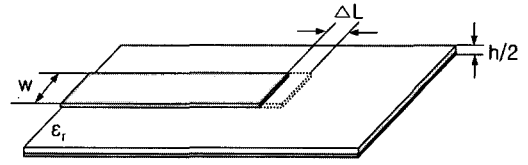


그림 3. 프린징 필드에 의한 선로 끝 효과  
Fig. 3. The end effect caused by fringing field.

여기서,  $\xi_1 \sim \xi_5$ 는 다음과 같이 구해진다.

$$\xi_1 = 0.434907 \left( \frac{\epsilon_{eff}^{0.81} - 0.26}{\epsilon_{eff}^{0.81} - 0.189} \right) \cdot \left( \frac{(w'/H)^{0.8544} + 0.236}{(w'/H)^{0.8544} + 0.87} \right)$$

$$\xi_2 = 1 + \frac{(w'/H)^{0.371}}{2.358\epsilon_r + 1}$$

$$\xi_3 = 1.0 + \frac{0.5247 \tan^{-1}(0.084(w'/H)^{1.9413}/\xi_2)}{\epsilon_{eff}^{0.9236}} \quad (6)$$

$$\xi_4 = 1.0 + 0.0377 \tan^{-1}(0.067(w'/H)^{1.456}) \cdot (6.0 - 5.0e^{0.036(1.0-\epsilon_r)})$$

$$\xi_5 = 1.0 - 0.218e^{-7.5w'/H}$$

또한, 선로 끝의 프린징 전자장( $C_f$ )과 유효 유전율에 의해  $\Delta L$ 은 다음과 같은 관계식으로도 구해진다<sup>[5]</sup>.

$$\Delta L \approx \frac{1}{\epsilon_{eff}} (v_0 Z_0) C_f \quad (7)$$

식 (2) 또는 식 (3)에서 구해진  $\epsilon_{eff}$ 와 식 (5)에서 구해진  $\Delta L$ 은 이미 알고 있는 변수이므로 식 (7)을 이용하여  $C_f$ 를 식 (8)과 같이 구할 수 있다.

$$C_f \approx \frac{\Delta L \epsilon_{eff}}{v_0 Z_0} \quad (8)$$

식 (8)의  $C_f$ 는 그림 4에서 의미하는 바를 보여준다. 전술하였듯이 그림 4와 같은 매우 얇은 두께의 기판을 사용한 SSS 구조 넓은 면 결합 선로에서 대부분의 전자장은 기판 위, 아래의 선로 사이로 전송되는데 우 모드의 경우 두 선로 사이의 커패시턴스는 존재하지 않고, 기 모드일 경우만 선로간의 커패시턴스를 갖게 된다.

그러므로 두 기판 사이에 존재하는 전체 커패시턴스는 프린징 커패시턴스와 기 모드 커패시턴스에

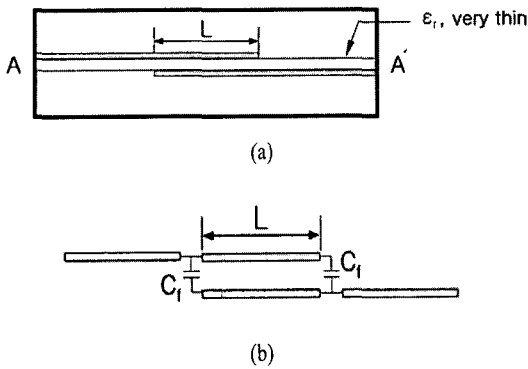


그림 4. (a) 그림 1 A-A'의 단면, (b) 등가 회로  
Fig. 4. (a) The cross section of Fig. 1 A-A', (b) the equivalent circuit.

의해 식 (9)로 구해질 수 있다<sup>[3]</sup>.

$$C_t = 2C_f + \frac{C_{oo}L}{2} \quad (9)$$

여기서,  $C_{oo}$ 는 단위 길이 당 기 모드 커패시턴스로서 식 (10)과 같다.

$$C_{oo} = \frac{\sqrt{\epsilon_{effo}}}{cZ_{oo}} \quad (10)$$

여기서, 기 모드 유효 유전율( $\epsilon_{effo}$ )은  $H=h/2$ 일 때 식 (2)와 식 (3)으로부터 구해진다. 또한 기 모드 임피던스( $Z_{oo}$ )는  $H$ 가  $h/2$ 일 때 식 (11)로 구해진다<sup>[2]</sup>.

$$Z_{oo} = \frac{\eta_0}{\sqrt{\epsilon_{effo}}} \left( \frac{w}{H} + 1.393 + 0.667 \left( \frac{w}{H} + 1.444 \right) \right)^{-1} \quad (11)$$

식 (8)과 식 (10)으로부터  $C_f$ 와  $C_{oo}$ 를 각각 구하고, 구현하고자 하는 전체 커패시턴스  $C_t$ 는 이미 알고 있는 변수이므로 식 (9)를 변형하면 다음과 같이 구하고자 하는 최종적인 결합 선로의 길이를 얻을 수 있다.

$$L = 2 \left( \frac{C_t - 2C_f}{C_{oo}} \right) \quad (12)$$

### 2-2 집중 소자와 SSS 구조 넓은 면 결합 선로 커패시터의 특성 비교

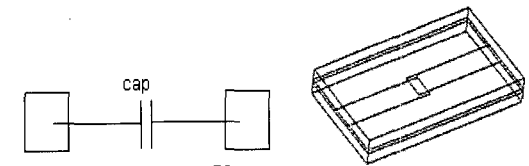
이상적인 집중 소자 커패시터와 앞 절에서 구한 수식을 이용하여 그림 1과 같은 구조의 결합 선로를

구성하고, 회로 시뮬레이션과 EM 시뮬레이션을 각각 수행하여 특성을 비교하였다. EM 시뮬레이션에 유전율 2.5, 기판 두께 0.254 mm(10 mil) 기판을 사용하였고, 기판과 위·아래 하우징 경계면이 1 mm 이격된 SSS 구조를 적용하였으며 편의상 모든 결합 선로의 특성 임피던스는 50 Ω(2.94247 mm)을 갖도록 하였다. 표 1은 예제로서 0.5 pF~3 pF에 해당하는 이상적인 집중 소자 값을 앞서 유도한 수식에 적용하여 SSS 구조의 넓은 면 결합 선로로 변환하였을 경우의 선로 길이를 계산한 것이다.

그림 5는 표 1을 이용한 시뮬레이션 방법을 보여준다. 여기서 집중 소자 커패시터의 특성은 이상적인 경우를 가정한 것으로 (a)와 같이 Serenade를 이용한 회로 시뮬레이션을 수행하였고, 결합 선로는 (b)와 같이 SSS 구조를 HFSS를 이용하여 EM 시뮬레이션을 수행하였다.

그림 6은 그림 5에 의한 회로 시뮬레이션 결과와 EM 시뮬레이션 결과를 겹쳐 그린 것이다.

그림 6을 살펴보면  $S_{21}$ 은 모든 결과에서 상당히 넓은 범위에 걸쳐 이상적인 커패시터 값과 일치함을



(a) 이상적인 회로: Serenade (b) 결합 회로: HFSS  
(a) Ideal circuit: Serenade (b) Coupled circuit: HFSS

그림 5. 시뮬레이션 방법  
Fig. 5. The simulation method.

표 1. 계산된 결합 선로 길이  
Table 1. Length of calculated coupled line.

Capacitor[pF]	결합 선로 길이, L[mm]
0.5	1.4310
1.0	3.2266
1.5	5.0213
2.0	6.8160
2.5	8.6106
3.0	10.4040

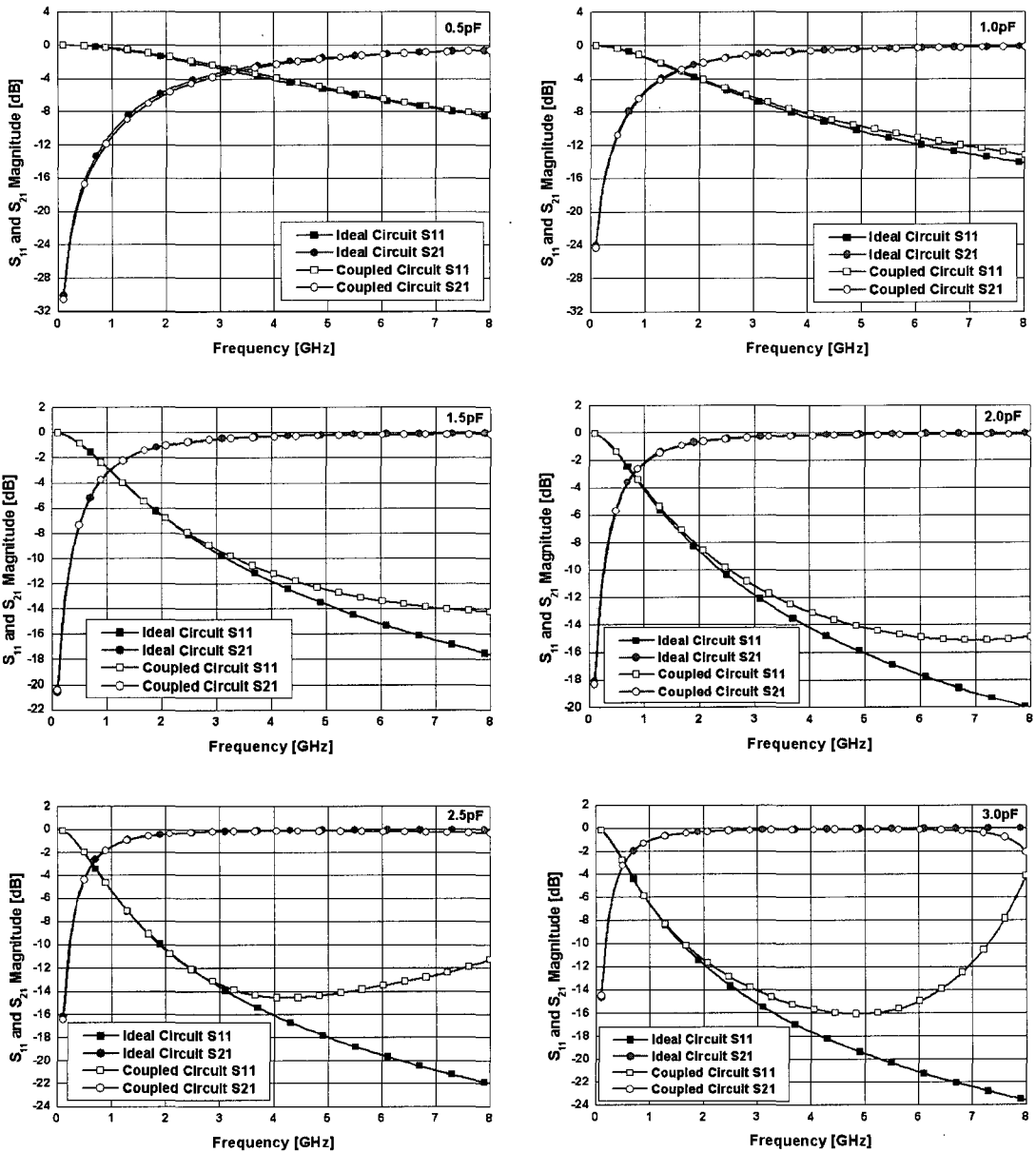


그림 6. 이상적인 커패시터와 결합 선로 커패시터의 비교  
 Fig. 6. The comparison between ideal capacitor and coupled line capacitor.

확인할 수 있다. S<sub>11</sub>은 결합되는 선로의 길이가 짧은 낮은 커패시터 값의 경우, 선로 길이에 의한 공진 특성이 높은 주파수에서 발생되기 때문에 반사 특성도 높은 주파수 대역까지 비교적 근사한다. 반면에 커패시터 값이 점점 커져서 결합되는 선로의 길이가 길어지면 선로에 의한 공진 특성이 점진적으로 낮은 주파수에서 발생하므로 상기 그림에서와 같이 이상

적인 커패시터 값으로부터 벗어남으로서 사용 대역이 제한됨을 짐작할 수 있다. 그러므로 본 이론에 의해 구해진 SSS 구조 결합 선로 커패시터는 비교적 낮은 커패시턴스를 갖는 경우 넓은 주파수 대역까지 사용하기 적당한 구조임을 알 수 있다.

표 2는 본 연구와 계산 접근 방법이 유사한 참고 문헌 [3]의 설계 예에서 제시된 커패시터의 결합 선

표 2. 제안한 방법과 참고문헌 [3]으로 구해진 결과  
Table 2. The obtained results from proposed method and reference [3].

C[pF]	참고문헌 [3] L[mm]	제안 방법 L[mm]	편차율[%]
0.1890	0.75946	0.7834	3.15
0.0721	0.17272	0.1850	7.11
0.0531	0.082296	0.0878	6.69

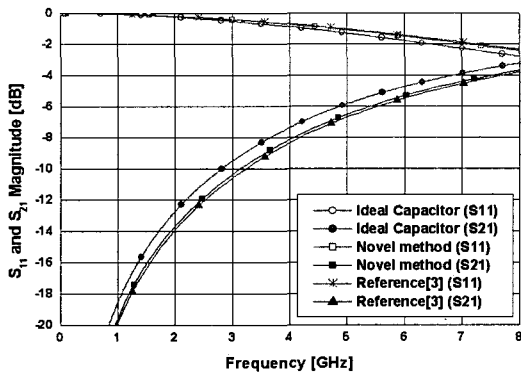


그림 7. 표 2의 0.1890 pF의 시뮬레이션 결과  
Fig. 7. The simulation result of 0.189 pF in Table 2.

로의 길이와 본 논문의 계산방법에 의해 구해진 결합 선로의 길이를 비교한 결과이다.

두 방법간에 결합 선로 길이가 매우 작은 범위의 편차를 갖고 구해진다. 두 결과 사이의 특성을 고찰하기 위해 참고문헌 [3]에 제시된 조건 즉,  $\epsilon_r=2.2$ ,  $h=5$  mil,  $w=1.143$  mm,  $HU=HL=0.381$  mm을 적용한 시뮬레이션을 수행하였다.

그림 7은 표 2에서 0.1890 pF의 값을 갖는 이상적인 집중 소자 커패시터 시뮬레이션(Serenade)과 제안 방법에 의해 구해진, 그리고 참고문헌 [3]에서 제시된 결합 선로를 EM 시뮬레이션(HFSS)한 결과를 비교한 것이다. 제안방법, 참고문헌 [3]의 방법이 모두 이상적인 커패시터 값과 약간 차이를 갖지만 제안한 방법이 참고문헌 [3]의 방법에 비해 좀 더 이상적인 커패시터 값에 근사함을 확인할 수 있다. 이상과 같이 개별소자 커패시터의 시뮬레이션 결과(그림 6)와 기존 논문 결과의 비교(그림 7)에 의해 제안한 방법의 타당성을 간접적으로 확인할 수 있다.

### III. 시뮬레이션 및 제작

앞 장에서 소자 시뮬레이션 비교를 통해 이상적인 집중 소자 커패시터를 결합 선로 커패시터로 변환하는 제안 수식이 잘 일치함을 확인하였다. 본 장에서는 상기 이론을 적용한 필터를 설계, 제작하여 제안 수식이 타당함을 실제 검증하고자 한다. 설계하려는 필터의 규격은, 통과 대역 리플 0.1 dB를 갖는 3단 체비세프 필터이고, 통과 대역이 4 GHz~5 GHz인 커패시티브 갭 결합 선로 대역 통과 필터이며<sup>[6]</sup>, 위·아래 하우징과 기판간의 거리가 각각 1 mm인 SSS 구조로 구성하였다. 필터의 시뮬레이션과 제작은 2-2절에서 사용한 동일한 기판을 사용하였다. 이상의 설계 규격에 의한 소자값과 이 소자값을 앞서 제안한 이론을 근거로 구한 결합 선로와 전송 선로 공진기로 변환한 SSS 구조 분포 소자의 물리적 치수는 표 3에 나타내었다. 이때 전송 선로의 임피던스는 50 Ω으로 하였기 때문에 모두 2.9425 mm의 폭을 갖는다. 표에 기입하지 않은 나머지 소자값은 대칭적으로 동일한 값을 갖는다. 이 값은 HFSS를 이용한 EM 시뮬레이션을 수행하면서 약간의 적정화 과정을 취한 최종적인 값이다.

그림 8은 시뮬레이션 결과를 근거로 제작한 기판과 하우징 조립도이다. 위쪽 그림은 각각 기판의 상·하 양면 패턴을 보여준다. 양 측면의 짧은 전송 선로는 급전 선로이고 나머지 선로는 공진 선로로서 일부분씩 겹치는 구간을 갖는다. 그림 8의 아래 그림은 기판을 하우징에 장착한 필터의 실물 사진을 보여준다. 제작된 필터의 실제 크기는 커넥터 길이를 제외하고 29.4(W)×80.7(L)×10.5(H) mm이다. 우측 그림의 위 커버에 패인 홈은 기판으로부터 1 mm 떨어지도록 제작되었고, 또한 기판 밑면으로부터 하우

표 3. 대역 통과 필터의 설계 소자값  
Table 3. The design element values of band-pass filter.

구분	커패시터1	공진기1	커패시터2	공진기2
소자값	0.6297 pF	132.02°	0.256 pF	144.42°
물리적 길이	1.9948 mm	23.7548 mm	0.7534 mm	25.092 mm

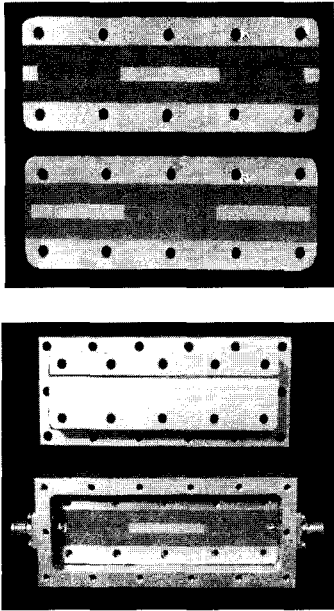


그림 8. 제작된 대역 통과 필터( $N=3$ )  
Fig. 8. The fabricated band-pass filter( $N=3$ ).

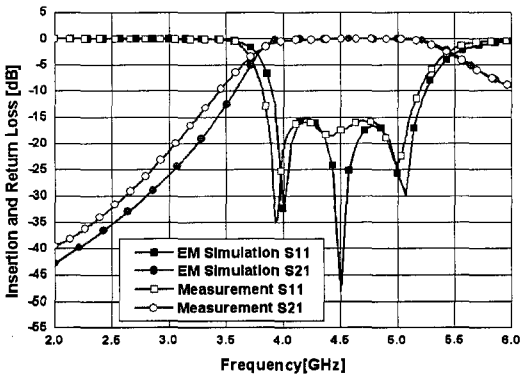


그림 9. 시뮬레이션과 측정 결과  
Fig. 9. The simulated and measured results.

징 바닥면까지 1 mm의 이격 거리를 갖도록 홈을 제작하여 SSS 구조를 형성하였다.

그림 9는 EM 시뮬레이션 결과와 실측 결과를 동시에 보여준다.

실측 결과에서 아래쪽 차단 특성이 시뮬레이션 특성에 비해 완만해지고, 반사 특성이 낮은 주파수로 약간 이동되었음을 볼 수 있다. 이는 기판 패턴 식각 공정에서 매우 작은 결합 길이(1.9948 mm, 0.7534 mm)에 대한 아주 정교한 제작이 요구되나 실

제 그렇지 못했음에 의한 원인으로 판단된다. 그럼에도 불구하고 두 특성이 비교적 잘 일치하는 것으로부터 상기 제안한 이론의 타당성을 검증할 수 있다.

#### IV. 결 론

본 연구에서는 SSS 구조에서 직렬 커패시터를 대체하기 위한 넓은 면 결합 선로를 기 모드 방법만을 이용해 구할 수 있는 새로운 근사식을 제안하였다. 기존의 방법은 매우 복잡한 해석이나, 근사식으로부터 결합 선로의 치수를 구한 후 설계에서 상당한 적정화 과정을 요한다. 반면에 본 연구에서 제안한 수식은 단순한 계산 프로그램에 의해 구해지지만, 수식에 선로의 프린징 전자장 영향에 의한 유효 선로 폭과 선로 끝 효과를 적용함으로써 비교적 정확한 결과값을 제공한다. 0.5 pF~3 pF의 이상적인 집중 소자 커패시터와 제안한 이론으로 구해진 SSS 구조 결합 선로 커패시터의 시뮬레이션을 비교하여 소자 특성이 비교적 잘 일치함을 볼 수 있었다. 또한 기존 논문에서 주어진 값과 제안한 방법에 의한 결과를 비교하여 그 근사성으로부터 타당성을 간접적으로 검증하였고, 제안한 이론의 적용에 의해 설계된 SSS 구조 커패시티브 겹 결합 선로 대역 통과 필터로부터 이론과 실측 결과가 잘 일치함을 확인하였다.

#### 참 고 문 헌

- [1] Ingo E. Losch, Johannes A. G. Malherbe, "Design procedure for inhomogeneous coupled line section", *IEEE Transaction on Microwave Theory and Techniques*, vol. MTT-36, no. 7, pp. 1186-1190, Jul. 1988.
- [2] Christopher Ian Mobbs, John David Rhodes, "A generalized chebyshev suspended substrate stripline bandpass filters", *IEEE Transaction on Microwave Theory and Techniques*, vol. MTT-31, no. 5, pp. 397-402, May 1983.
- [3] Rick Sturdivant, "A capacitively coupled BPF design using a suspended substrate stripline", *Micro-wave Journal*, pp. 71-75, 1993.
- [4] Brian C. Wadell, *Transmission Line Design Handbook*, Artech House, pp. 94-95, 328-329, 2000.

[5] Andrew Farrar, A. T. Adams, "Computation of lumped microstrip capacities by matrix methods-rectangular section", *IEEE Transaction on Microwave Theory and Techniques*, pp. 495-497, May 1971.

[6] George L. Matthaei, Leo Young, and E. M. T Jones, *Microwave Filters, Impedance-Matching Networks, and Coupling Structures*, Artech House, pp 440-450, 1980.

김 인 선



1995년 2월: 순천향대학교 전자공학  
학과 (공학사)

1997년 2월: 순천향대학교 전자공학  
학과 (공학석사)

2005년 8월: 순천향대학교 전자공학  
학과 (공학박사)

1997년 2월~현재: 국방과학연구소

선임연구원

[주 관심분야] 고주파 수동 소자 및 시스템 설계