

SrTiO₃ 바리스터의 전기적 등가회로

강대하[†] · 노일수^{*}

(원고접수일 : 2006년 7월 24일, 심사완료일 : 2006년 10월 10일)

Electric equivalent circuit of SrTiO₃-based varistor

Dae-Ha Kang[†] · Il-Soo Roh^{*}

Abstract : In this study capacitance and dielectric loss factor were measured with low-voltage signal and the simulation of equivalent circuits for the data was conducted. As the result it was shown that the equivalent circuit model considered the grain-boundary structure with semiconducting layer, dielectric layer and depletion layer was well approximated with the observed data. Various parameters were determined by a optimum curve-fitting method and could be used to analyze the characteristics of varistor. It also seems that the proposed equivalent circuit model will be adopted for other BL type varistors.

Key words : Grain boundary(입계), Semiconducting layer(반도전층), Dielectric layer(유전층), Depletion layer(공핍층), Curve-fitting method(커브피팅법)

1. 서 론

SrTiO₃ 는 바리스터 특성 및 입계층 캐패시터 (Grain Boundary Layer Capacitor) 특성을 나타내는 중요한 전자 세라믹스 재료이다⁽¹⁾⁻⁽⁵⁾.

바리스터에 있어서 비선형 전기적 특성은 적당한 산화물의 도핑(doping) 및 열처리를 통하여 입계(GB: Grain Boundary)를 적절히 형성시킴으로써 발생한다⁽⁶⁾. 이러한 전자 세라믹스 재료의 바리스터 특성은 역병렬 제너 다이오드에 가까운 전압-전류 특성과 유사하지만 훨씬 더 큰 전류용량과 에너지 조절능력을 가진다. 이러한 특성을 가진 바리

스터는 얇은 절연성 산화물 장벽(barrier)이 도전성 결정립을 둘러싸고 있는 구조를 가지며 표준 세라믹스 소결기법⁽⁷⁾에 의해 생산된다. 바리스터 작용의 발현을 설명하는 도전기구로서는 공간전하 제한전류(Space Charge Limited Current)설, 터널링설 및 이중쇼트키 장벽설을 들 수 있다. 공간전하 제한전류설은 Matsuoka⁽⁷⁾에 의해 제안된 것으로서, 바리스터에 있어서 비직선성의 기원은 입계에 형성된 고저항의 석출층에 있다고 하는 설이다. 그러나, 이러한 석출층은 매우 얇고 고저항으로 되지 않음이 판명되었으며⁽⁸⁾, 석출층 자체에서 비직선성의 기원을 구하는 것은 부정되고 있다.

[†] 책임저자(부경대학교 전기제어공학부), E-mail: daeha@pknu.ac.kr, Tel: 051)620-1432

^{*} 부경대학교 대학원 박사과정

터널링설은 Levinson^[9]에 의해 제안된 것으로서 결정립을 분리하는 계층층(intergranular layer)을 전류가 통과하는 터널링(tunneling)의 메카니즘이다. 이중쇼트키 장벽설은 반도체의 전기적 특성을 해석할 때 상용되는 에너지밴드를 사용하여 바리스터의 비직선성을 설명하는 것으로서 현재에는 거의 이 기구를 적용하고 있다^[4],(8)-(11)]. 전자 세라믹스 재료로서 구성되어 있는 바리스터는 하나의 유전체로 볼 수 있다. 그러나, 유전체 이론은 일반적으로 대부분 선형계에 대하여만 전개되어 있어서 항복영역(switched region)에서의 금속-산화물 바리스터를 다루는 데에는 응용할 수 없다.

만약, 항복전압(switched voltage)보다 훨씬 낮은 인가전압에 국한한다면 일차적 근사화에 대하여는 바리스터가 오음성이라 할 수 있다^[12]. 이러한 제한조건을 고려하면 선형응답이론^[13]을 이용하여 금속-산화물 바리스터의 주파수응답 및 유전손실 메카니즘을 분석할 수 있다. 이와 같은 유전이론을 바탕으로 바리스터의 등가회로^[14]가 제안되었으며 현재에도 널리 이용되고 있다^[15]. 그러나, 이 등가회로를 구성하고 있는 소자들(저항 및 정전용량)은 주파수 의존성이며, 이러한 소자의 값은 일반적인 유전이론만으로는 결정할 수 없다.

본 연구에서는 이러한 문제점을 보완하기 위하여 입계영역에 있어서 공핍층(depletion layer), 반도체층(semiconducting layer) 및 유전층(dielectric layer)을 고려한 등가회로를 제안하여 시뮬레이션을 행하였다. 또한 시판중의 SrTiO₃계 바리스터에 대하여 정전용량 및 유전손실(tan δ)을 측정하여 이 등가회로에 적용함으로써 바리스터 물질의 특성을 나타내는 회로정수를 구하였다.

2. 바리스터의 물리적 동작특성과 전위장벽

2.1 바리스터의 물리적 동작특성

기능면에서 바리스터는 서로 반대방향으로 연결된 제너 다이오드와 등가이며, 전압 서어지로부터 보호하려는 회로와 병렬로 사용한다. 정상상태에서

는 바리스터의 항복전압 이하의 전압이 인가되며, 누설전류만을 통과시킨다. 인가전압이 항복전압을 초과할 때 바리스터는 매우 높은 도전성을 나타내며 도통하기에 이른다. 전압이 정상으로 돌아올 때 바리스터는 다시 절연성을 회복한다. 이러한 바리스터의 특성은 가역적이다. 전항복영역(pre-switch region)에서는 저항성이며, 누설전류는 온도의존성이다. 항복전압 이상에서는 두 가지 특징을 나타낸다. 그 하나는 고도의 비선형이며, 다른 하나는 최상위 전압에서 다시 저항성을 갖는 고전류영역을 나타낸다는 사실이다. Fig. 1은 바리스터의 전형적인 전압-전류특성을 나타낸다.

바리스터의 비선형특성은 전류 I와 전압 V의 관계로서 다음 식으로 나타낸다.

$$I \propto V^{\alpha} \tag{1}$$

여기서, α는 비선형계수로서, 큰 것은 80에 이른다. α=1이 오음성 저항체에 해당되며, α가 클 경우 바리스터로서의 성능이 우수한 것으로 되어 있다. 바리스터는 주로 전압의 안정화, 접점의 소호, 전자회로의 서어지흡수, 전력계통의 뇌해 대책 등에 사용된다. 일반적으로 전압안정화의 용도에는 α가 크고, 부하에 대하여 안정한 것이 사용되며, 서어지흡수 용도에는 α가 크고 서어지 내량이 큰 것이 사용된다.

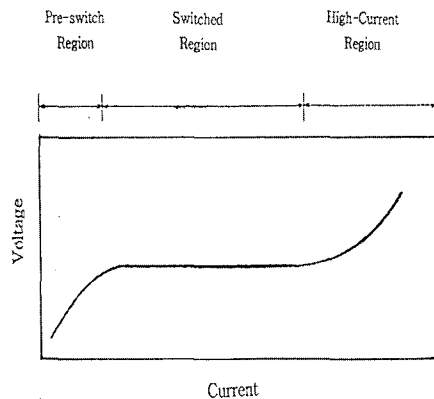


Fig. 1 A typical V-I characteristics of the varistor

바리스터는 그 기능에 따라 BaTiO₃와 같이 소결

체와 전극 계면의 비오염성을 이용한 배리어(barrier)형과 SiC, ZnO, SrTiO₃ 와 같이 소결체의 입계(grain boundary)가 갖는 비오염성을 이용한 BL(boundary layer)구조형으로 구분된다.

배리어형 바리스터는 세라믹 반도체의 표면의 비오염성과 전극의 오염성 저항을 조합함으로써 비대칭 바리스터를 얻을 수 있지만 전압의 비선형 특성에 기여하는 배리어층이 극히 얇기 때문에 서어지 내량이 비교적 적고, 바리스터 특성을 얻을 수 있는 전압범위도 적은 결점이 있다.

BL구조형은 세라믹 내부 입계전압의 비직선성을 이용하고 있다. 이러한 구조의 바리스터는 전압-전류특성이 대칭이며, 입계가 소결체 내부에서 망목상으로 퍼져 있으므로 높은 서어지내량을 나타내고, 입계 및 입자의 특성을 제어함으로써 이중의 바리스터 전압을 얻을 수 있다^{(8),(11)}.

2.2 전항복영역(pre-switch region)에서의 전위장벽

본 연구의 주제는 소신호 응답에 대한 것으로서 전압(V)-전류(I)특성의 전항복영역에 해당된다. 바리스터 동작의 기본개념은 V-I특성이 입계에서의 전위장벽에 의해 좌우된다는 것이다. 이 전위장벽의 기원은 두개의 반도체입자(semiconducting grain)를 입계 물질(grain boundary materials)로 구성된 계층층과 함께 결합함으로써 형성되는 입계(grain boundary)를 고려한 것이다⁽¹⁶⁾. 반도체 세라믹스의 특징은 단결정 반도체와 달리 필연적으로 결정과 결정간의 입계가 존재하고 있다는 점이며, 이 입계는 전기적으로 활성이므로 바리스터의 전기적 특성을 크게 지배하고 있다. 즉, 입계에는 결정의 주기성이 결여되어 있으며, 상전이(phase transition), 격자결합의 밀집, 불순물 원소의 존재 및 이상(異相)의 형성등 결정립(grain)내에서와는 다른 상황에 있으며⁽⁸⁾, 전자적으로도 계면준위가 형성된다. 입계를 구성하는 물질은 이상과 같이 결합이나 도펀트(dopant)등을 포함하고 있어서 밴드갭 에너지대의 전자상태(electronic states)를 갖는다. 따라서 입계는 반도체입자-경계-반도체입자의 구성으로 가정된다⁽¹¹⁾. 열역학적 평형을 위해 전자들은 깁스(Gibbs)의 전자당 자유에

너지가 입계 전체적으로 같아질 때까지 이동한다. 이와 같이 입계로 유입된 전자들은 결함과 도펀트에 의해 트랩(trap)되어 페르미준위를 국부적으로 증가시키며, 이러한 현상은 페르미준위가 입계 전체적으로 같아질 때까지 계속된다. 열역학적 평형상태에서는 트랩상태를 점유하고 있는 전자에 의해 얻어지는 화학적 에너지 즉, 구속에너지(binding energy)가 결정립의 내부로부터 입계로 전자를 이동시키는데 요하는 정전에너지와 같다.

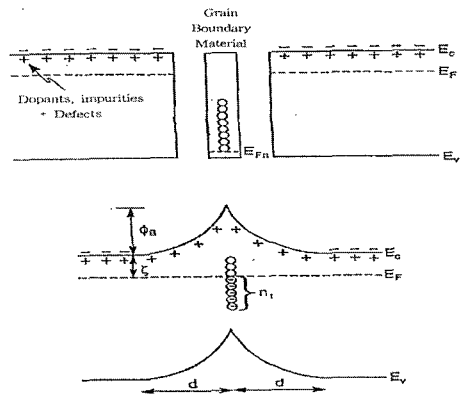


Fig. 2 The band diagram of the grain boundary

이와 같은 평형상태에서는 트랩된 전자들이 경계에서 부전하의 막으로 작용하며, 경계의 양쪽에 정으로 대전되어 있는 도너 사이트(donor site)층을 남기게 된다. 따라서 이러한 결과는 그 경계지역에 정전계를 유발하여 전위장벽 즉, 이중쇼트키 장벽을 초래한다. Fig. 2는 이상과 같은 입계층에 대한 밴드 다이어그램⁽¹⁶⁾을 나타낸다.

2.3 등가회로 시뮬레이션을 위한 바리스터 미세구조의 회로소자화

전절에서 설명한 바와 같이 바리스터의 미세구조는 결정립과 이것을 둘러싸고 있는 입계의 매트릭스로 되어있다. 바리스터의 주 구성요소인 결정립은 도전율이 높으므로 소신호응답의 경우에는 인가 전압의 대부분이 입계에 걸리게 된다. 바리스터 재료는 세라믹스로서 그 유전율은 매우 크다⁽¹⁴⁾. 또한, 밴드모델에서 설명한 바와 같이 반도체성 결정

립과 입계로 구성되어 있는 것으로 간주할 수 있다. 바리스터를 하나의 등가회로로 취급할 경우는 저저항의 결정립, 입계의 반도체성, 유전성 및 고저항의 공핍층을 고려대상으로 해야 한다. 따라서 본 연구에서는 이러한 고려사항을 다음과 같이 회로 소자화 하였다.

- 1) 결정립 : 저저항 R_g 로서 입계와 직렬로 연결됨
- 2) 반도체층 : 저저항 R_S 및 캐패시턴스 C_S 의 병렬로 간주함
- 3) 유전층 : 콘덕턴스 G_D 및 캐패시턴스 C_D 의 병렬로 간주함
- 4) 공핍층 : 고저항 R_B 및 캐패시턴스 C_B 의 병렬로 간주함

여기서, R_g, R_S, C_S, R_B, C_B 는 주파수 의존성이 없으나 G_D 와 C_D 는 유전완화현상에 의하여 다음과 같은 주파수 의존성을 갖는다. 유전체의 캐패시턴스 C_D^* 는 유전율 ϵ^* 에 대하여 다음과 같은 관계식을 갖는다.

$$C_D^* = \frac{S}{t} \cdot \epsilon^* \tag{2}$$

단, S : 전극면적 t : 유전체의 두께

한편 복소유전율의 경험식^[17]은 식 (3)으로 주어진다.

$$\epsilon^* = \epsilon' - j\epsilon'' = \epsilon_\infty + \frac{\Delta\epsilon}{1+(j\omega\tau)^\beta} \tag{3}$$

단, ϵ_∞ : 고주파($\omega \rightarrow \infty$)시의 유전율(광학적 유전율)

$\Delta\epsilon$: 유전완화강도

τ : 영구 쌍극자의 완화시간

β : 완화시간폭을 나타내는 파라미터

따라서 식(3)에서 ϵ_∞ 을 무시하고 식(2)에 대입하면, C_D^* 는 다음과 같이 쓸 수 있다.

$$C_D^* = \frac{S}{t} \cdot \frac{\Delta\epsilon}{1+(j\omega\tau)^\beta} = \frac{\Delta C}{1+(j\omega\tau)^\beta}$$

$$= C' - jC'' \tag{4}$$

단, $\Delta C = \frac{S}{t} \cdot \Delta\epsilon$, C' : C_D^* 의 실수부

C'' : C_D^* 의 허수부

등가회로를 위하여 C_D^* 를 어드미턴스 Y_D 로 변환하면,

$$\begin{aligned} Y_D &= j\omega C_D^* = \omega C' + j\omega C'' \\ &= G_D + j\omega C_D \end{aligned} \tag{5}$$

단, $\omega = 2\pi f$, f : 주파수.

$$G_D = \omega C'', C_D = C'$$

로 주어진다. 이 식은 콘덕턴스 G_D 와 캐패시턴스 C_D 가 병렬로 연결됨을 의미하며, 주파수 의존성이다.

이상과 같이 소자화된 요소들을 조합하여 등가회로를 구성하였으며 이러한 등가회로의 합성 어드미턴스

$$Y = G + j\omega C \tag{6}$$

및 유전손실계수

$$\tan\delta = \frac{G}{\omega C} \tag{7}$$

를 구하여 C 및 $\tan\delta$ 의 윤곽을 주파수 변화에 대하여 조사하였다. 이 때, 캐패시턴스 및 유전손실은 서로 종속적인 관계이므로 동일주파수에 대하여 동시조사가 필요하다. 본 연구에서는 실제 데이터에 대한 커브피팅(curve-fitting)법을 이용하여 시뮬레이션을 행하였다.

3. 실험 및 등가회로 시뮬레이션

3.1 실험

본 연구에서 사용된 SrTiO₃ 바리스터는 상용 링(ring) 바리스터로서 일본 다이오 유덴(Daiyo

Yuden)사에 의해 마이크로 모터용으로 제작된 것이다. 시료로 사용된 이 링 바리스터는 한쪽 표면에 3극 및 5극의 은전극이 설치된 것으로서 각각 특성이 다른 2종류를 선택하였다. Table 1은 실험에 사용된 링 바리스터의 특성을 나타낸 것이며, Fig. 3은 형상 및 치수를 나타낸 것이다. 이 링 바리스터는 전극 구조상 주로 전극이 설치된 쪽의 표면상태가 바리스터 특성에 영향을 미칠 것으로 생각된다. 따라서, 주사전자현미경(SEM)에 의하여 시료의 표면에 대한 미세구조를 관찰하였다. 캐패시턴스와 유전손실은 LF 임피던스 아날라이저(Hewlett packard, 4192A)에 의하여 측정하였으며, 주파수범위는 10(kHz)~10(MHz)로 하였다.

Table 1 Characteristics of SrTiO₃ -based varistors

전극 수	3 극		5 극	
	바리스터 전압 V ₁₀	4.0 ~ 6.6	13.0~ 18.4	4.0 ~ 6.6
비선형 계수	2.5 이상	2.5 이상	2.5 이상	2.5 이상
시료 구분	SR3F-1	SR3H-1	SR5F-1	SR5H-1
	SR3F-2	SR3H-2	SR5F-2	SR5H-2
	SR3F-3	SR3H-3	SR5F-3	SR5H-3

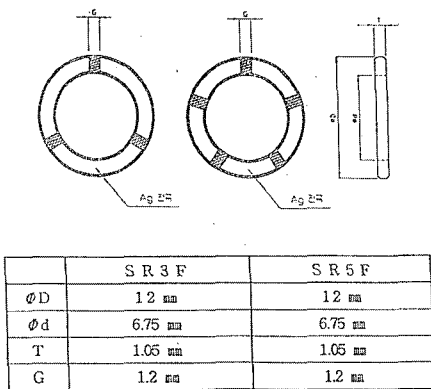


Fig. 3 Dimension of the ring varistors

3.2 실험결과

Fig. 4는 시료표면에 대한 SEM 사진의 일예를

나타낸 것이다. 그림에서 알 수 있는 바와 같이 결정립과 입계를 확실히 구분할 수 있다. Fig. 5~Fig. 8은 3극 및 5극의 바리스터에 대한 캐패시턴스 및 유전손실의 주파수변화를 도시한 것으로서 특성의 분포를 알아보기 위하여 같은 종류의 3개의 시료에 대한 특성을 함께 도시한 것이다. 같은 종류의 시료일지라도 데이터가 완전 일치하지 않음은 미세구조의 불균일성을 반영하고 있는 것이라 할 수 있다. 캐패시턴스는 주파수변화와 함께 급속한 분산적 감소현상을 나타내며 유전손실 tan δ는 피크(peak)현상을 수반한다.

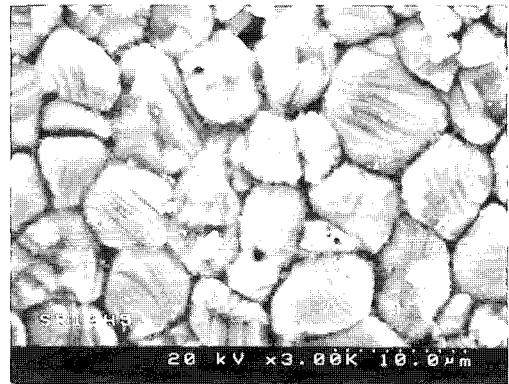


Fig. 4 SEM photograph on the surface of sample SR5H

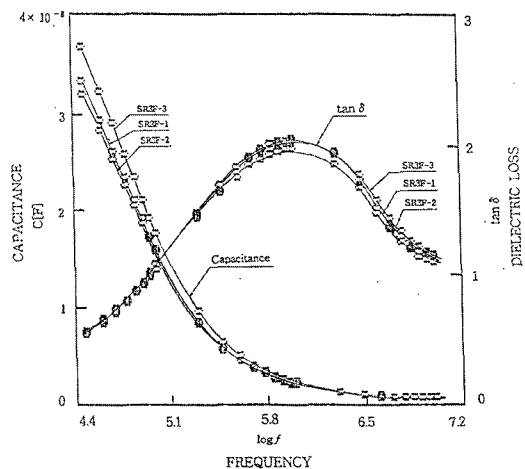


Fig. 5 The frequency characteristics of capacitance and tan δ for samples SR3F-1~3

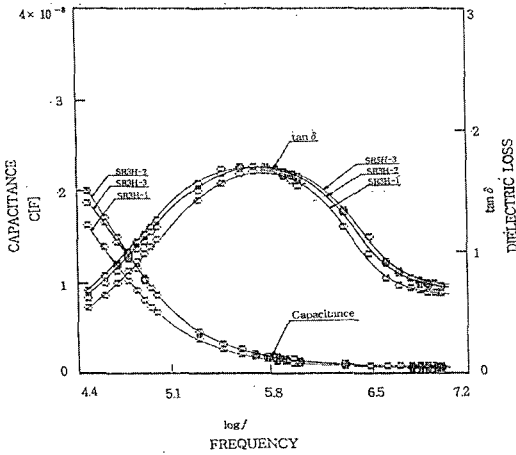


Fig. 6 The frequency characteristics of capacitance and tanδ for samples SR3H-1~3

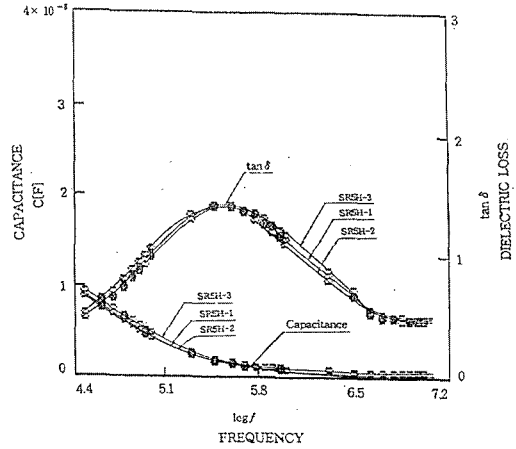


Fig. 8 The frequency characteristics of capacitance and tanδ for samples SR5H-1~3

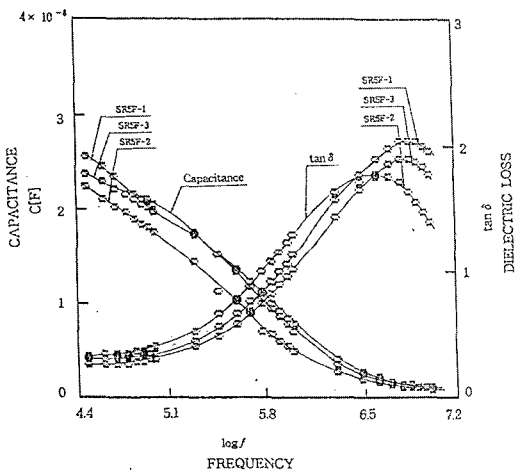


Fig. 7 The frequency characteristics of capacitance and tanδ for samples SR5F-1~3

이러한 tanδ의 피크현상은 ZnO바리스터에서도 발견되며^[14], 이것은 다음 식에 의한 등가 병렬저항의 주파수의존성에 대한 직접적인 결과를 갖는다.

$$R_p = \frac{1}{\omega C \cdot \tan \delta} \quad (8)$$

Smith^[18]에 의하면, tanδ의 피크는 불균일한 도전율분포, 이온분극과정 및 전자호핑(electronic hopping) 등에 의해 발생할 수 있다.

3.3 바리스터의 유전특성에 대한 등가회로 시뮬레이션

이상의 실험결과로부터 얻어진 정전용량 및 손실정수의 데이터들을 바탕으로 등가회로에 대한 시뮬레이션을 행하고 그 회로정수를 구하여 바리스터 특성과의 관련성을 검토하기로 한다. 각 모델회로에 대한 시뮬레이션 방법은 커브피팅법에 의해 행하여졌으며 이를 위한 블록다이아그램은 Fig. 9와 같다.

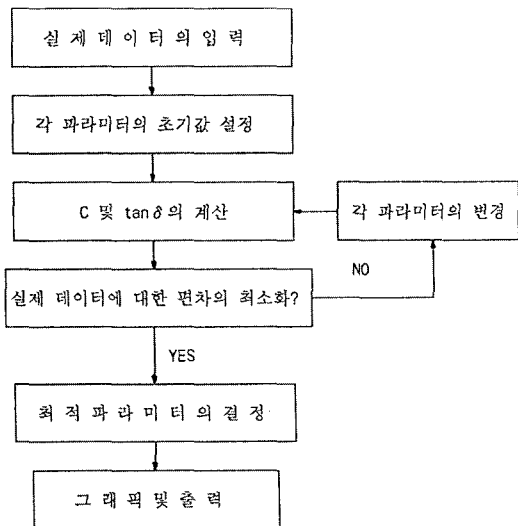


Fig. 9 Block diagram of the program for the curve-fitting

앞서 2장에서 소자화한 정수들로 구성된 등가회로에 대하여 4가지의 대표적 시뮬레이션 결과를 우선 제시하기로 하며, 그 밖의 다른 조합에 대하여는 실제의 경우와 전혀 일치하지 않았으므로 생략한다.

(1) 모델1 : 바리스터를 결정립과 전기쌍극자를 가진 입계의 조합으로 볼 경우

이 경우의 등가회로는 Fig. 10(a)와 같으며 Levinson⁽¹²⁾이 제안한 등가회로 모델과 유사하다. G_D 및 C_D 는 식(4) 및 (5)에 의하여 구해지며 R_g 는 결정립의 저항이다. 이 등가회로의 합성어드미턴스 및 유전손실계수는 다음 식으로 주어진다.

$$Y_A = \frac{1}{\frac{1}{G_D + j\omega C_D} + R_g} = G + j\omega C \quad (9)$$

$$\tan\delta = \frac{G}{\omega C} \quad (10)$$

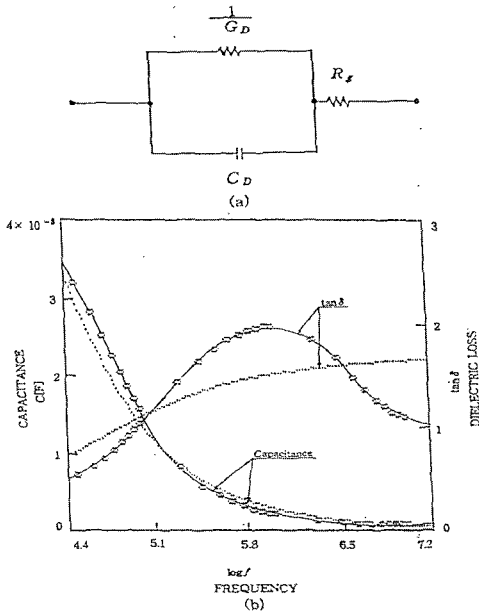


Fig. 10 The equivalent circuit (a) and the curve-fitting result (b) of the sample SR3F-2 for model 1; o : observed value , dotted line : calculated value

Fig. 10(b)의 점선은 이 등가회로에 대한 캐패시턴스 C 및 유전손실계수 $\tan\delta$ 의 주파수변화를 나타내며, G_D , C_D 및 R_g 는 커브피팅에 의하여 결정된다. 이 경우 주파수변화에 대한 캐패시턴스 변화는 실제 데이터와 거의 일치하나 유전손실계수 $\tan\delta$ 는 고주파영역에서 포화특성을 나타내며 실제의 데이터와 전혀 일치하지 않는다.

(2) 모델2 : 바리스터를 유전층, 공핍층 및 결정립의 직렬조합으로 볼 경우

이 경우의 등가회로는 Fig. 11(a)와 같으며, 합성 어드미턴스 및 유전손실계수는 다음 식으로 주어진다.

$$Y = \frac{1}{\frac{2}{G_D + j\omega C_D} + \frac{2}{\frac{1}{R_B} + j\omega C_B} + R_g} = G + j\omega C \quad (11)$$

$$\tan\delta = \frac{G}{\omega C} \quad (12)$$

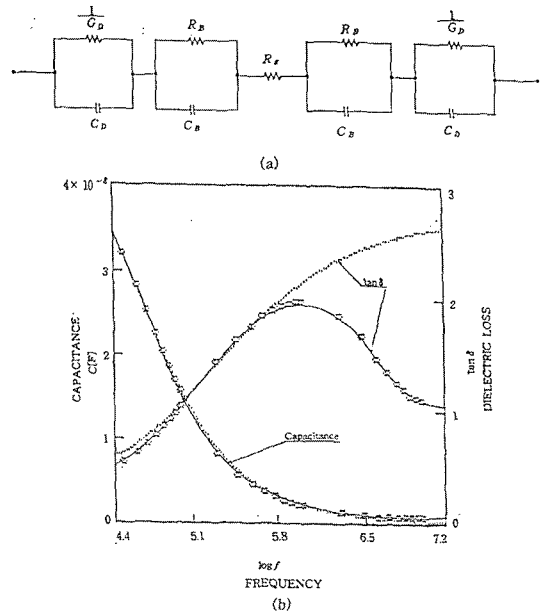


Fig. 11 The equivalent circuit (a) and the curve-fitting result (b) of the sample SR3F-2 for model 2; o : observed value, dotted line: calculated value

이 등가회로에 대한 캐패시턴스 C 및 유전손실 계수 $\tan\delta$ 의 주파수변화는 Fig. 11(b)의 점선과 같으며, 캐패시턴스 C 는 측정치와 잘 일치하고 있으나, 유전손실계수 $\tan\delta$ 는 고주파영역에서 포화 현상을 보이고 있다.

(3) 모델3 : 바리스터를 반도체층, 공핍층 및 결정립의 직렬조합으로 볼 경우

이 경우의 등가회로는 Fig.12(a)와 같으며 합성어드미턴스 및 유전손실계수는 다음 식으로 주어진다.

$$Y_{BS} = \frac{1}{\frac{2}{\frac{1}{R_S + j\omega C_S} + \frac{1}{R_B + j\omega C_B}} + R_g} = G_{BS} + j\omega C_{BS} \quad (13)$$

$$\tan\delta = \frac{G_{BS}}{\omega C_{BS}} \quad (14)$$

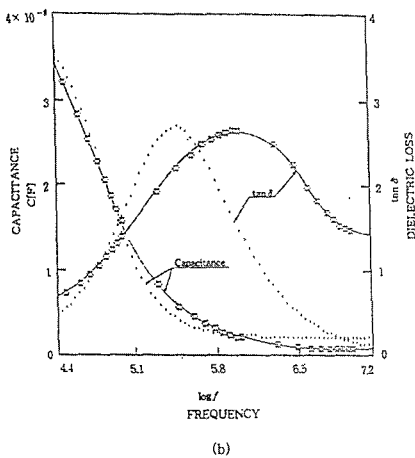
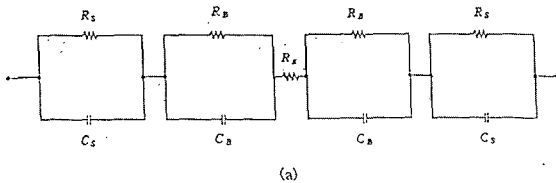


Fig. 12 The equivalent circuit (a) and the curve-fitting result (b) of the sample SR3F-2 for model 3; o: observed value, dotted line: calculated value

이 등가회로에 대한 캐패시턴스 C_{BS} 및 유전손실 계수 $\tan\delta$ 의 주파수변화는 Fig. 12(b)의 점선과 같으며, 실제의 데이터와 유사한 유풓을 나타내나, 저주파 및 고주파영역에서 잘 일치하지 않는다.

(4) 모델4: 바리스터를 반도체층, 유전층, 공핍층 및 결정립의 직렬조합으로 볼 경우

이 경우의 등가회로는 Fig.13(a)와 같으며, 합성어드미턴스 및 유전손실계수는 다음 식으로 주어진다.

$$Y = \frac{1}{\frac{2}{\frac{1}{R_S + j\omega C_S} + \frac{2}{G_D + j\omega C_D} + \frac{1}{R_B + j\omega C_B}} + R_g} = \frac{1}{\frac{2}{G_D + j\omega C_D} + \frac{1}{G_{BS} + j\omega C_{BS}}} = G + j\omega C \quad (15)$$

$$\tan\delta = \frac{G}{\omega C} \quad (16)$$

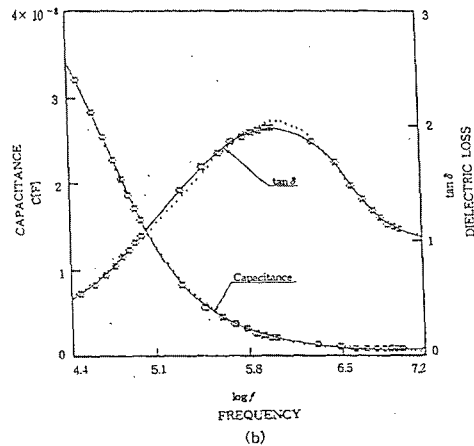
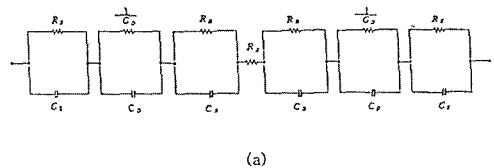


Fig. 11 The equivalent circuit(a) and the curve-fitting result(b) of the sample SR3F-2 for model 4. o: observed value dotted line: calculated value

이 등가회로에 대한 캐패시턴스 C 및 유전손실 계수 $\tan\delta$ 의 주파수 변화는 Fig. 13(b)의 점선과 같으며, 실제의 데이터와 매우 잘 일치함을 알 수 있다.

이상의 시뮬레이션 결과에 의하면 전향복영역의 소신호응답시 바리스터의 미세구조는 결정립, 반도체 전층, 유전층 및 공핍층으로 구성되어 있는 것으로 볼 수 있다. 그러므로 이 시뮬레이션의 결과에 따라 실제의 데이터에 Fig. 13(a)의 등가회로를 적용하여 각종 파라미터를 결정하였다. 이 커브피팅에 의해 결정된 각 파라미터를 식 (15)에 대입하면 바리스터의 컨덕턴스 G를 구할 수 있다. 그러므로 바리스터의 저항 R은 G의 역수를 취함으로써 주파수 함수로 표현할 수 있다. Fig. 14는 시료 SR3F-2에 대한 바리스터 저항 R의 주파수변화를 나타낸 것이며, 저항값이 주파수의 증가에 따라 감소함을 보여주고 있다. 이것은 ZnO바리스터에 대한 저항값의 실측치^[14]와 그 윤곽이 거의 같다.

그러므로 본 연구에서 제안한 등가회로가 ZnO 등의 입계형 바리스터에 적용될 수 있을 것으로 생각된다.

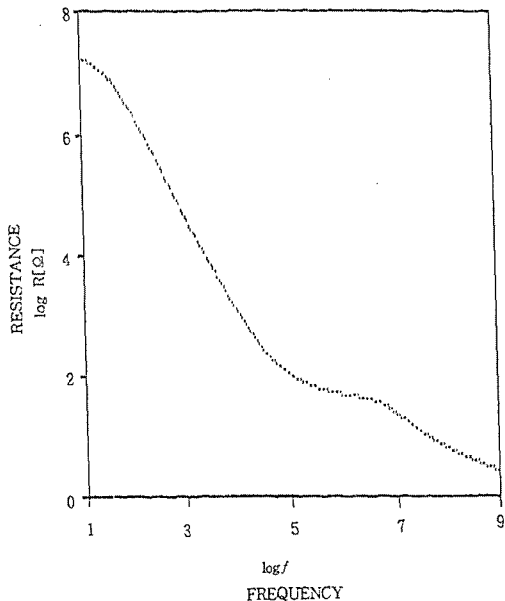


Fig. 14 The frequency characteristics of resistance for the sample SR3F-2

Fig. 15 ~ Fig. 18은 각 시료군의 대표적 시료에 대한 측정치와 커브피팅 결과를 나타낸 것으로서 커브피팅 결과가 모두 실측치와 아주 잘 일치함을 알 수 있다.

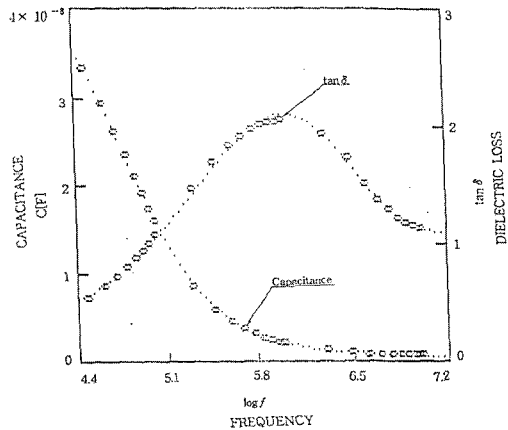


Fig. 15 The curve-fitting result for the frequency characteristics of capacitance and $\tan\delta$ in sample SR3F-1; o: observed value, dotted line: calculated value

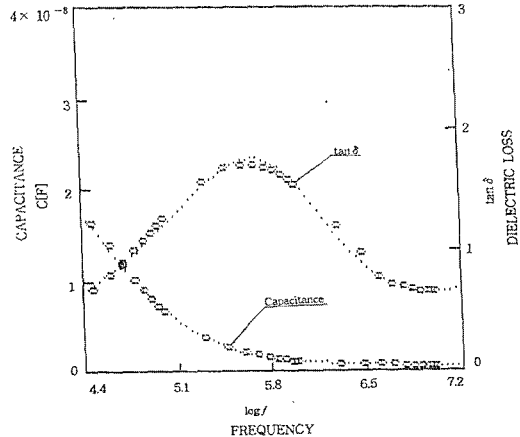


Fig. 16 The curve-fitting result for the frequency characteristics of capacitance and $\tan\delta$ in sample SR3H-1; o: observed value, dotted line: calculated value

3.4 바리스터의 특성과 등가회로 파라미터

Fig. 13(a)의 등가회로에 대한 커브피팅 파라미터는 R_S, C_S, R_B, C_B 및 R_g 외에 G_D 및 C_D 에 포함되어 있는 $\Delta C, \beta, \tau$ 를 포함하여 8가지가 된다. 이 파라미터 중 G_D 및 C_D 는 주파수 의존성이다.

τ 는 유전완화 시간으로서 완화주파수 $f_m = 1/2\pi\tau$ 의 관계가 있으므로 f_m 을 파라미터로 하였다.

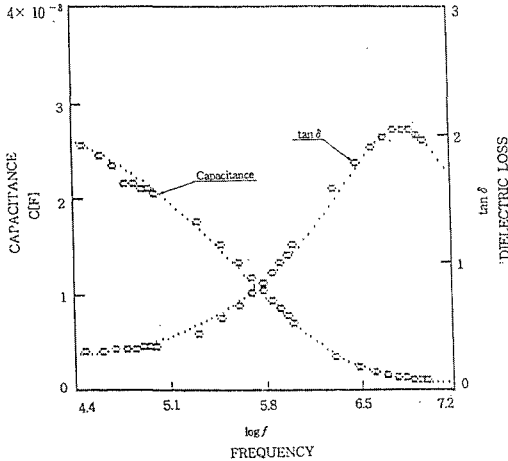


Fig. 17 The curve-fitting result for the frequency characteristics of capacitance and $\tan\delta$ in sample SR5F-1; o: observed value, dotted line: alculated value

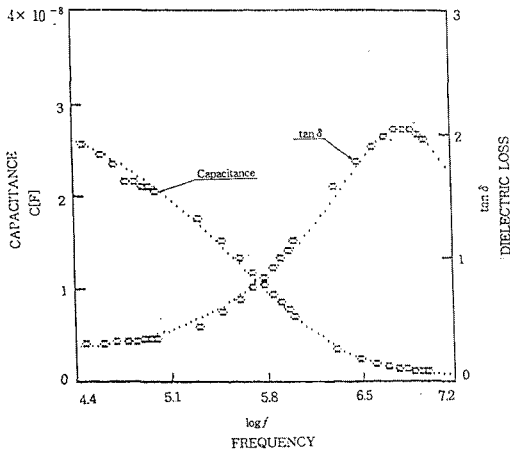


Fig. 17 The curve-fitting result for the frequency characteristics of capacitance and $\tan\delta$ in samole SR5H-1; o: observed value, dotted line: calculated value

Table 2 및 Table 3은 커브피팅 결과에 의해 결정된 각종 파라미터를 정리한 것이다. Table 1, Table 2 및 Table 3으로 부터 알 수 있는 바와 같이 바리스터 전압이 클 수록 ΔC , C_S , C_B 의 값이 작고, 반면에 R_S , R_B 의 값은 큰 것으로 나

타났다. 이와 같은 사실은 바리스터전압이 클 수록 반도체층, 유전층 및 공핍층의 폭 즉, 입계층의 폭이 더욱 넓음을 의미한다. ΔC 의 값은 쌍극자에 의한 유전특성을 좌우한다. 이 시뮬레이션의 결과에 의하면 저주파영역의 캐패시턴스값이 큰 시료일수록 ΔC 의 값이 큰 것으로 나타났다. 실험결과로부터 캐패시턴스의 값이 큰 시료일수록 바리스터 전압이 작다는 사실을 감안하면, 유전층의 쌍극자에 의한 유전특성이 바리스터 특성에 크게 영향을 미친다는 것을 알 수 있다. β 는 유전손실 피크의 폭을 결정하는 지수로서 바리스터 특성에는 영향을 주지 않는 것으로 나타났다. 유전완화 주파수 f_m 은 본 측정주파수 범위보다 작은 값으로 나타났으며, 이것은 ΔC 값의 영향이 저주파영역에서 크게 작용함을 의미하며, 유전체의 구성물질에 따라 다르다. Table 2 및 Table 3에 의하면 시료 SR3F와 SR5F 및 SR3H와 SR5H의 유전완화 주파수 f_m 이 각각 거의 같은 값을 나타내고 있어, 같은 유전층으로 구성되어 있을 것으로 생각된다.

Table 2 Parameters determined by the curve-fitting method

parameters	SR3F	SR3H
ΔC [F/m]	0.688	2.16608×10^{-7}
β	4.2045×10^{-7}	0.5823
f_m [Hz]	8794	5861
C_S [F/m]	4.677×10^{-9}	3.313×10^{-9}
C_B [F/m]	1.6127×10^{-7}	1.3183×10^{-7}
R_S [Ω]	6	19
R_B [Ω]	684	326599
R_g [Ω]	7.56×10^{-5}	6.34×10^{-5}

Table 3 Parameters determined by the curve-fitting method

parameters	SR5F	SR5H
ΔC [F/m]	3.27173×10^{-7}	1.09353×10^{-7}
β	0.4429	0.4989
f_m [Hz]	9253	5855
C_S [F/m]	4.8512×10^{-9}	2.3549×10^{-9}
C_B [F/m]	1.507×10^{-7}	4.9551×10^{-8}
R_S [Ω]	4	46
R_B [Ω]	918	1.1571×10^7
R_g [Ω]	7.686×10^{-5}	6.8657×10^{-5}

결정립의 저항 R_g 는 매우 작은 값으로 나타났으며 이것은 결정립 자체가 도체임을 의미한다.

4. 결 론

본 연구에서는 SrTiO₃ 바리스타의 캐패시턴스 및 유전손실계수를 주파수 변화로 측정하여 이들의 데이터를 바탕으로 바리스타의 등가회로 모델에 대한 시뮬레이션을 행하였다. 그 결과 바리스타의 입계층 구조로서 반도체층, 유전층, 공핍층을 고려한 등가회로 모델이 실제 데이터와 잘 일치하는 것으로 나타났다. 이 등가회로의 각종 파라미터는 최적 커브피팅 방법으로써 결정하였으며, 바리스타의 바리스타전압 및 비선형계수를 분석할 수 있는 자료로 이용할 수 있다. 또한 이 등가회로 모델은 ZnO 바리스타 등의 입계형 바리스타에도 적용할 수 있을 것으로 생각된다.

참고문헌

- [1] P. E. C. Frenken, M. P. A. Vieggers and A. P. Gehring, "Microstructure of SrTiO₃ Boundary Layer Capacitor Materials", J. Am. Ceram. Soc. Vol. 64, pp. 687~690, 1981.
- [2] Masayuki Fujimoto and W. David Kingery, "Microstructures of SrTiO₃ Internal Boundary Layer Capacitors During and After Processing and Resultant Electrical Properties", J. Am. Ceram. Soc., Vol. 68, pp. 169~173, 1985.
- [3] T. R. N. Kutty, Sam Philip, "Low voltage varistors based on SrTiO₃ Ceramics", Materials Science and Engineering, B33, pp. 58~66, 1994.
- [4] Bryan D. Huey, Dawn A. Bonnell, "Nanoscale variation in electric potential at oxide bicrystal and polycrystal interfaces", Solid State Ionics, Vol. 131, pp. 51~60, 1999.
- [5] Saso Sturm, Aleksander Recnik, and Miran Ceh, "Newcleation and growth of planar faults in SrO-excess SrTiO₃", Journal of European Ceramic Society, Vol. 21, pp. 2141~2144, 2000.
- [6] V. Ravikumar, R. P. Rodringes and V. P. Dravid, "An investigation of acceptor-doped grain boundaries in SrTiO₃", J. Phys. D:Appl. Phys. Vol. 29, pp. 1799~1806, 1996.
- [7] M. Matsoka, "Nonohmic Properties of Zinc Oxide Ceramics", Jpn. j. Appl. Phys. Vol. 10, No. 6, pp. 736~746, 1971.
- [8] 向江和郎, "バリスタの導電機構", エレクトロニク・セラミクス, '89 5月号 バリスタ特輯, pp. 19~25, 1989.
- [9] G. D. Mahan, Lionel. M. Levinson and H. R. Philipp, "Theory of conduction in ZnO varistors", J. appl. Phys. Vol. 54, No. 4, pp. 2799~2812, 1979.
- [10] P. L. Hower and T. K. Gupta, "A barrier model for ZnO varistors", J. Appl. Phys. Vol. 50, No. 7, pp. 4847~4855, 1979.
- [11] David R. Clake, "Varistors Ceramics", J. Am. Ceram. Soc., Vol. 82, No. 3, pp. 485~502, 1999.
- [12] Lionel. M. Levinson and H. R. Philipp, "The physics of metal oxide varistors", J. Appl. Phys., Vol. 46, No. 2, pp. 1332~1340, 1975.
- [13] August Chelkovski : Delectric Physics, Elsevier Scientific Publishing Company, Amsterdam, 1980.
- [14] Lionel. M. Levinson and H. R. Philipp, "ac properties of metal-oxide varistors", J. Appl. Phys., Vol. 47, No. 3, pp. 1117~ 1122, 1976.

- [15] S. A. Pinaro et al., "Effect of Cr_2O_3 on the electrical properties of multicomponent ZnO varistors at the pre-breakdown region", *J. Mater. Sci.*, Vol. 30, pp. 133~141, 1995.
- [16] G. E. Pike, "Semiconducting Polycrystalline Ceramics", *Materials Science and Technology*, Vol. 11, pp. 731~754, 1994.
- [17] S. Havriliak and S. Negami, "A Complex Plane Analysis of a -dispersion in Some Polymer Systems", *J. Polym. Sci.-C*, Vol. 14, pp. 99~117 1966.
- [18] D. M. Smith: *Oxides and oxide Films*, edited by J. W. Diggle (Deker, New York), Vol.2, pp. 95, 1973.

저 자 소 개



강대하 (강대하)

1948년 12월 17일생, 1975년 부산대학교 전기공학과 졸업, 1980년 부산대학교 대학원 전기공학과 졸업(공학석사), 1990년 인하대학교 대학원 전기공학과 졸업(공학박사), 1975~1980, 한국전력 부산전력관리처, 1980~현재, 부경대학교 전기제어공학부 교수. 1987~1988, 일본이화학연구소 초청연구원, 2004~2005 동경이과대학 객원교수.
E-mail : daeha@pknu.ac.kr



노일수 (노일수)

1973년 2월 25일생, 1999년 부경대학교 전기공학과 졸업, 2001년 부경대학교 대학원 전기공학과 졸업(공학석사), 2006년 현재 부경대학교 대학원 박사과정, 2006. 3~현재, 부산정보대학 자동차기계열학부 겸임교수.
E-mail : isroh72@naver.com