

온도변화에 따른 LDMOS의 전류변동 억제에 관한 연구

전중성†

(원고접수일 : 2006년 5월 16일, 심사완료일 : 2006년 8월 18일)

A Study of Suppression Current for LDMOS under Variation of Temperature

Joong-Sung Jeon†

Abstract : In this paper, the power amplifier using active bias circuits for LDMOS(Lateral Diffused Metal Oxide Semiconductor) MRF-21180 is designed and fabricated. According to change the temperature, the gate voltage of LDMOS is controlled by the fabricated active bias circuits, which is made of PNP transistor to suppress drain current. The driving amplifier using MRF-21125 and MRF-21060 is made to drive the LDMOS MRF-21180 power amplifier.

The variation of current consumption in the fabricated 60 watt power amplifier has an excellent characteristics of less than 0.1 A, whereas a passive biasing circuit dissipates more than 0.5 A. The implemented power amplifier has the gain over 9 dB, the gain flatness of less than ± 0.1 dB and input and output return loss of less than -6 dB over the frequency range 2.11~2.17 GHz. The DC operation point of this power amplifier at temperature variation 0 °C to 60 °C is fixed by active bias circuit.

Key words : Active biasing circuit(능동 바이어스 회로), Suppression current (전류변동 억제), RF power amplifier (초고주파 전력증폭기), LDMOS(Lateral Diffused Metal Oxide Semiconductor), ZTC(Zero Temperature Coefficient)

1. 서 론

바이어스(Bias) 회로는 트랜지스터(Transistor)와 다이오드(Diode)에 적절한 동작점 설정을 위하여 전압과 전류를 인가하는데 사용한다. 바이어스 회로는 구성된 소자에 의해 수동 바이어스(Passive bias)회로와 능동 바이어스(Active bias) 회로로 구분되는데 수동 바이어스 회로는 트랜지스터나 다이오드 등의 능동소자를 사용하지 않

고, 수동소자만으로 필요한 전압과 전류를 FET에 공급하는 회로를 말한다. 수동 바이어스 회로는 간단하게 구현되지만 온도에 따라 동작점이 바뀌는 단점을 가지고 있다. 반면 능동 바이어스 회로는 공급되는 전원이 다소 변하거나 온도 변화와 같은 주위의 환경이 변하더라도 일정한 전압과 전류를 소자에 공급할 수 있도록 트랜지스터나 다이오드 등과 같은 능동 소자를 사용하여 구성한 회로를 말하며 정전압 회로와 정전류 회로로 세분화된다^{(1),(2)}.

† 책임저자(한국해양대학교 부설 산업기술연구소), E-mail : jsjeon@mail.hhu.ac.kr, Tel : 051)410-4788

전력증폭기를 설계하고 제작하기 위해서는 전력 증폭 트랜지스터(Power transistor)에 적절한 DC 바이어스를 통하여 전원을 공급하는 것이 필요하다. 하지만 높은 출력을 갖는 고출력 전력증폭기의 경우 전력증폭 트랜지스터에서 높은 열이 발생하여 DC 바이어스 전압이 변화된다^{[3],[4]}.

능동 바이어스로는 다이오드 또는 온도센서를 사용하는 방법과 증폭기와 같은 소자를 미리 형태로 구성하는 방법들이 있다. 하지만 다이오드를 사용하면 전압 변화 범위가 한정적이고, 온도 센서 또는 미리 형태는 구성이 복잡하며, 비용이 많이 소요된다.

본 논문에서는 초고주파 전력증폭기용 LDMOS MRF-21180 소자에서 발생한 열로 인해 변화되는 전력증폭기의 바이어스 전압을 PNP 트랜지스터를 사용하여 저가의 능동 바이어스 회로를 구현하여 전력증폭기의 소모 전류 변화량을 최소화 하였다.

2. 능동 바이어스회로

2.1 LDMOS의 특성

RF 전력증폭기의 선형적 동작을 위해서는 전력 트랜지스터가 사용 되어져야 하기 때문에 선형성이 우수하고, 고출력을 가지는 LDMOS(Lateral Diffused Metal Oxide Semiconductor) 소자를 많이 사용하고 있다^[5].

본 논문에서 사용된 LDMOS MRF-21180의 경우 그림 1에서 알 수 있듯이 $V_{DS}=28\text{ V}$, $I_{DS}=1500\text{ mA}$ 에서 동작하도록 설계하였을 때 상호변조왜곡(IMD: Inter-modulation distortion) 특성은 약 -35 dBc 이하임을 알 수 있다.

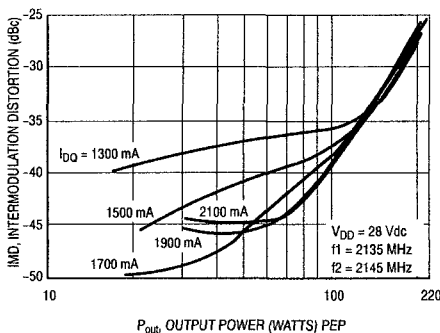


Fig. 1 Intermodulation distortion versus output power

그러나 전력증폭기는 출력전력을 제외한 나머지 공급전력을 열로 소모하기 때문에 동작으로 인해 높은 열이 발생한다. 이렇게 발생한 열은 LDMOS 소자의 직류 특성을 변화시키므로 LDMOS 소자의 열 특성을 고려하여 전력증폭기를 설계하여야 한다^[6].

본 논문에서 사용한 LDMOS MRF-21180 소자의 열 특성을 분석하기 위하여 FET 비선형 모델을 이용하여 시뮬레이션 하였다.

온도 변화에 따른 MRF-21180 소자의 게이트 전압(V_{gs})에 대한 드레인 전압(V_{ds})의 특성을 시뮬레이션한 결과를 그림 2에 나타내었으며, AB급 동작 바이어스시($V_{gs}:3.8\text{ V}$ 기준) 온도가 각각 $25\text{ }^{\circ}\text{C}$ 와 $180\text{ }^{\circ}\text{C}$ 일때, I_{ds} 는 각각 1.012 A 와 3.044 A 로 온도가 상승함에 따라 전류소모가 증가함을 알 수 있다.

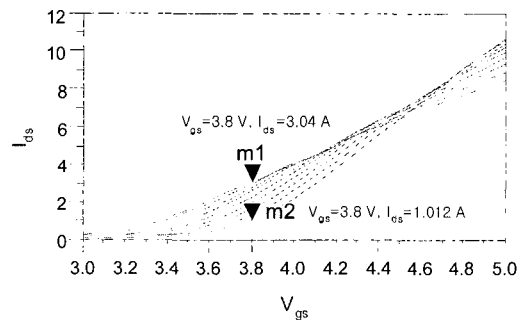


Fig. 2 Drain current versus gate voltage for temperature

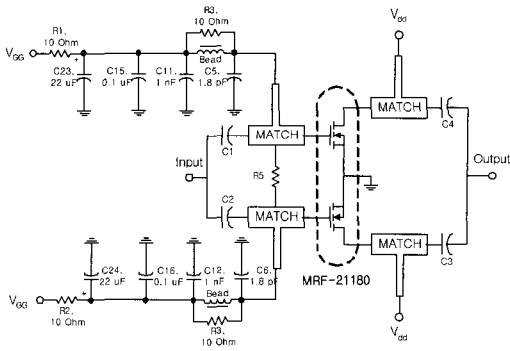
ZTC(Zero temperature coefficient)점에서의 드레인 전류를 기준으로, 이하의 드레인 전류에서는 온도가 증가함에 따라 전류량이 증가하는 양의 온도 계수를 가지고, 이상의 드레인 전류에서는 음의 온도 계수를 가지고 있어, 주어진 게이트 전압에서 온도 상승에 따른 소자의 파괴를 막을 수 있다^[7].

온도에 따른 안정적인 전류를 공급하기 위해 게이트 전압은 온도 계수를 상쇄시킬 수 있도록 온도에 대해 선형적으로 공급되어야 한다. 만약 증폭기를 ZTC에 바이어스하여 사용한다면 별도의 온도 보상회로는 필요가 없지만, RF 동작에 사용되는 AB 급 증폭기 바이어스 점은 ZTC 보다 훨씬 아래

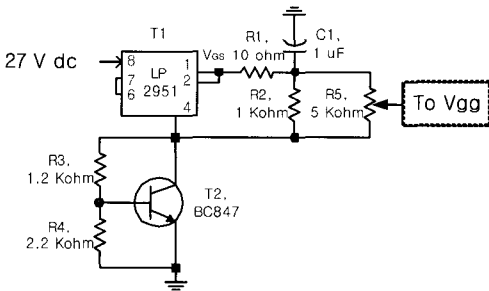
에 위치하게 되어 온도 보상이 필요하게 된다.

2.2 능동 바이어스 회로 설계

초고주파 전력 증폭기의 동작은 선형성 및 효율, 이득간의 절충점에서 이루어 져야 하는데 이 절충점은 드레인 전류가 최적 값이 되어야만 가능하다. 하지만 온도범위(0~60°C), 공급전압, 바이어스 전압의 변화(± 5%)와 같은 요소들로 인해 바이어스 점이 변화한다. 이러한 현상을 억제하기 위해서 본 논문에서는 그림 3 (b)와 같이 PNP 트랜지스터를 사용하여 고주파 전력증폭 소자인 LDMOS 트랜지스터가 정해진 전류의 최소변화를 가지는 능동 바이어스 회로를 설계하였다.



(a) A passive bias circuit



(b) An active bias circuit

Fig. 3 A bias circuit of the MRF-21180 amplifier

그림 3 (a)의 수동 바이어스(Passive bias) 회로는 트랜지스터나 다이오드 등의 능동소자를 사용하지 않고, 수동 소자인 저항과 커패시터들로 필요한 전압과 전류를 LDMOS에 분배되도록 회로를

구성하였다.

한편 그림 3 (b)의 능동 바이어스(Active bias) 회로는 PNP 트랜지스터를 사용하여 LDMOS 바이어스 전압의 조절로 회로의 전압강하 및 전력손실을 가능한 줄이고 온도 안정성을 고려하여 설계하였다.

이 회로에서 LP2951은 정전압 트랜지스터로 입력전압 5~28V_{dc}일 때 출력전압 5V_{dc}이고, 20 ppm/°C의 아주 작은 온도계수를 가지고 있어 온도 변화에 따라 출력전압의 변화가 작아 기준전압(V_{ref})으로 사용하기 적합하다. 또한 C₁를 사용하여 LP2951의 발진을 막고 R₁과 저역통과 필터(Low pass filter)를 구성하여 안정적인 직류 전압을 공급하도록 하였다.

일반적으로 LDMOS 소자는 온도상승에 의해 드레인 전류가 증가하는데 이러한 드레인 전류의 변화는 초고주파 신호의 전력 증폭시 신호의 왜곡 현상을 발생시킨다. 그림 4와 같이 BC847 PNP 트랜지스터를 사용하여 온도 변화에 따른 LDMOS의 게이트 전압을 조절함으로써 드레인 전류의 변화를 억제하였다.

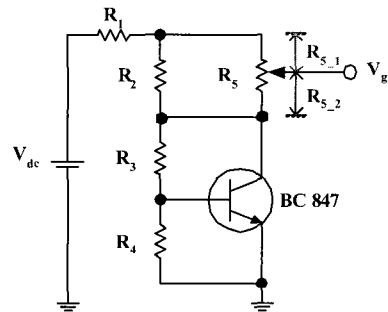


Fig. 4 Temperature compensation circuit

LDMOS의 게이트 바이어스 전압은 가변저항(R₅)에 의해 분배된 레귤레이터의 출력전압과 식(1)과 같이 표현되어지는 트랜지스터의 콜렉터-에미터 전압 V_{CE}과의 합과 같다.

$$V_{ce} = \left(1 + \frac{R_1}{R_4}\right) \times V_{BE} \tag{1}$$

따라서 LDMOS의 게이트 바이어스 전압은 식(2)

와 같이 표현되어 진다.

$$V_G = \frac{R_{5,2}}{R_{5,1} + R_{5,2}} V_{ref} + \left(1 + \frac{R_3}{R_4}\right) \times V_{BE} \quad (2)$$

여기서 $R_{5,1}$ 과 $R_{5,2}$ 는 가변저항기의 저항 값으로 $R_{5,2}$ 는 게이트 바이어스 저항 값이다.

상온(25 ℃)에서 일정한 드레인 전류를 흐르도록 바이어스 전압을 고정하면, 온도 변화에 따른 드레인 전류의 변화는 트랜지스터의 베이스-에미터간 전압(V_{BE})의 온도계수에 의해 보상되어 진다. 베이스-에미터간 전압(V_{BE})는 $-2.5 \text{ mV}/\text{℃}$ 의 온도계수를 가지고 있다.

그러므로 온도 보상은 가변저항과 LDMOS 임계 전압의 제조상의 퍼짐과는 독립적이고, 기준전압 ($V_{ref}=0$)의 변화가 없을 경우 $dV_G=dV_{ce}$ 가 된다.

설계된 바이어스 회로의 타당성을 입증하기 위해 P-Spice를 사용하여 회로를 상온(25℃)에서 LDMOS가 바이어스 되도록 분배전압을 저항(R_5)을 변화시켜 시뮬레이션한 결과 그림 5와 같이 나타났으며 바이어스 전압이 4V 일 때, 저항값은 $R_{5,1}=600 \Omega$, $R_{5,2}=4.4 \text{ k}\Omega$ 이 최적임을 알 수 있다.

주어진 분배전압에서 온도를 -20 ℃ 에서 80 ℃ 까지 변화시켰을 때 시뮬레이션 한 결과는 그림 6과 같이 나타났으며, 온도가 증가함에 따라 BC847 트랜지스터의 베이스-에미터 전압이 떨어져 LDMOS의 게이트 바이어스 전압이 조절되는 것을 알 수 있다. 이 때, 최저온도(-20 ℃)와 최대온도(80 ℃)에서 각각 4.025 V , 3.96 V 이며 온도계수는 약 $-0.65 \text{ mV}/\text{℃}$ 로 온도상승으로 인한 LDMOS의 전류변화를 억제할 수 있음을 알 수 있다.

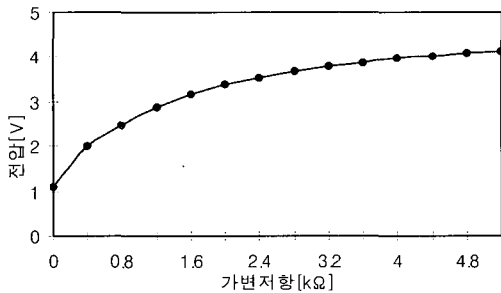


Fig. 5 The simulation results of variation of variable resistor

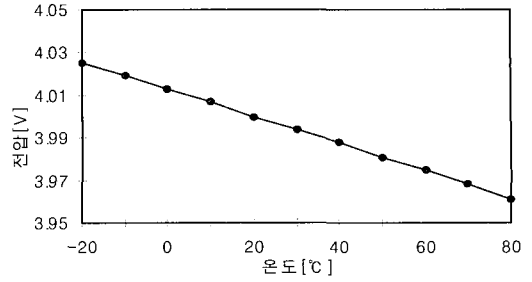
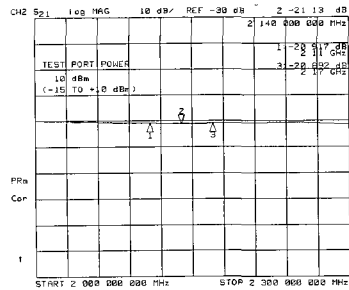
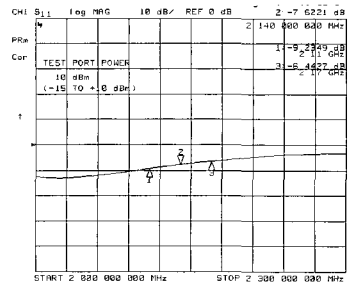


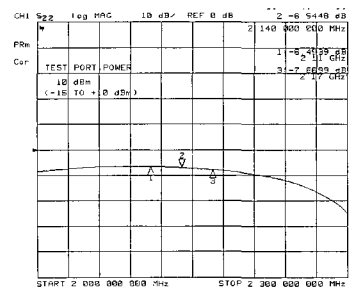
Fig. 6 The simulation results of variation of temperature



(a) The characteristics of gain



(b) The input return loss



(c) The output return loss

Fig. 7 The gain and return loss characteristics of MRF-21180

제작된 전력 증폭기에 전압 27 V, 전류 2.23 A 를 인가하고 10 dBm의 신호를 입력하여 회로망 분석기를 이용하여 이득 및 정합특성을 측정한 결과 그림 7과 같이 2.11 ~ 2.17 GHz 대역에서 9 dB 이상(측정시 30 dB 감쇠기 부가)의 이득과 -6 dB 이하의 입력 및 출력 반사손실이 나타났다.

3. 특성 측정 및 평가

능동 바이어스가 적용된 MRF-21180 전력증폭기는 그림 8과 같다. 그림9와 같이 구성된 구동증폭기는 그림 10에 나타낸 바와 주파수 대역 2.11~2.17 GHz에서 출력이 9.67 Watt 일 때 상호변조왜곡 특성은 -34 dBc 이하인 구동증폭기는 MRF-21180 전력증폭기를 구동하기 위해 사용되었다.

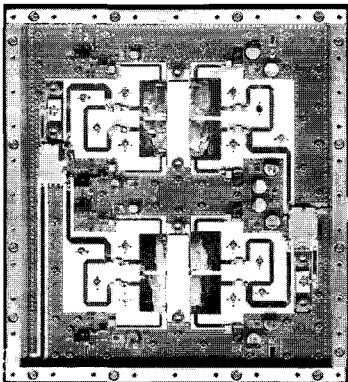


Fig. 8 Photograph of the fabricated MRF-21180 amplifier

그림 11은 초고주파 신호 발생기의 출력레벨을 -3 dBm으로 하고, 구동증폭기를 거쳐 MRF-21180 사용한 전력증폭기에 $V_{gs}=3.63$ V, $V_{ds}=27$ V를 인가하였을 때 2.14 GHz 주파수 대역에서 출력이 60 Watt 일 때 상호변조왜곡(IMD₃) 특성을 나타내었다.

출력 전력이 60 Watt인 MRF-21180 전력증폭기를 그림 3에서 기술한 수동 및 능동 바이어스를 사용하여 제작하여 시간에 따른 온도 변화와 전류

량의 변화를 그림 12과 그림 13에 나타내었다. 수동 바이어스의 경우 온도가 올라감에 따라 드레인 전류가 증가함을 알 수 있다. 이 문제를 해결하기 위하여 트랜지스터의 베이스-에미터 전압(V_{BE})이 온도에 따라 감소하는 특성을 이용하여 온도가 증가함에 따라 게이트 전압을 낮추는 능동 바이어스를 만들었다. 능동바이어스를 사용하여 제작된 전력증폭기의 온도가 0 ~ 60 °C까지 변할 때, 전류량의 변화가 0.1 A 이하인 결과를 얻었다.

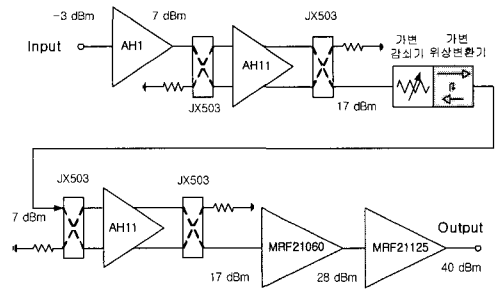


Fig. 9 Blockdiagram of the driving amplifier

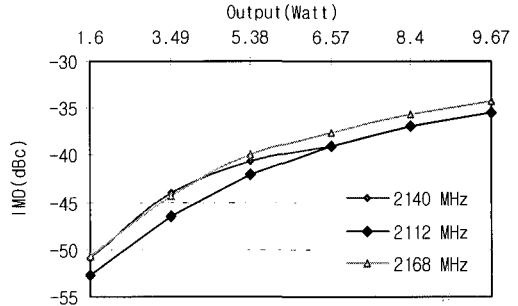


Fig. 10 IMD₃ characteristics of the driving amplifier

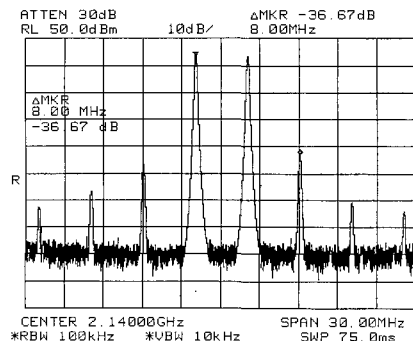


Fig. 11 IMD₃ characteristics of MRF-21180 amplifier

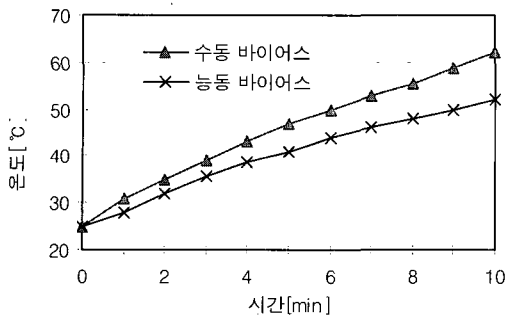


Fig. 12 A variation of temperature versus time in the fabricated MRF-21180 amplifier.

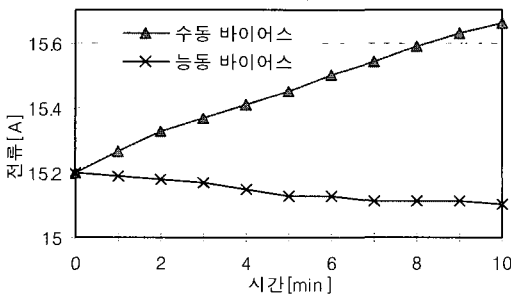


Fig. 13 A current consumption of the fabricated MRF-21180 amplifier.

4. 결 론

본 논문에서는 LDMOS MRF-21180 소자를 사용하여 2.11 ~ 2.17 GHz 주파수 대역의 전력 증폭기를 설계 및 제작하였으며, 온도 변화에 따른 소모 전류 변화를 측정 한 후, LDMOS 소자의 게이트 전압을 조절하여 소모 전류 변화를 최소화하는 능동 바이어스 회로를 구현 하였다.

초고주파 신호 발생기에서 -3.8 dBm의 입력 신호를 초고주파 전력 증폭기에 입력하여 출력 신호의 전력과 시간의 흐름에 따른 온도 변화, 소모 전류의 변화를 측정하였다. 그 결과 출력 전력은 2.11 ~ 2.17 GHz 주파수 대역에서 60 Watt의 출력 전력을 나타냈으며, 시간이 지나감에 따라 수동 바이어스 회로는 소모 전류의 변화가 0.5 A로 높은 반면, 능동 바이어스 회로의 소모 전류의 변화는 0.1 A로 낮게 나타났다.

그러므로 본 논문에서 제작된 초고주파 전력 증폭기용 능동 바이어스 회로는 온도에 의한 드레인 전류의 변화를 조절하는데 효과적임을 알 수 있다.

참고문헌

- [1] Paul R. Gray, Robert G. Meyer, "Analysis and Design of Analog Integrated Circuits", John Wiley & Sons, pp. 333-346, 1993.
- [2] K. E. Kuijk, "A Precision Reference Voltage Source," IEEE Journal of Solid-State Circuits, Vol. SC-6, pp. 222-226, 1973.
- [3] John L.B. Walker, "High Power GaAs FET Amplifier", Artech House, pp. 315-351, 1993.
- [4] S. Cripps, RF Power Amplifiers for Wireless Communications, Boston, MA, Artech House, pp. 179-218, 1991.
- [5] J. Rice, "LDMOS Linearity And Reliability," Microwave Journal, Technical Feature, 1999.
- [6] W. R. Curtice, et al, "A new dynamic electro thermal nonlinear model for silicon RF LDMOS FETS,"IEEE MTT-S, 1999.
- [7] Olivier Lembeye, Jean-Christophe Nanan, "Effect of Temperature on High-Power RF LDMOS Transistors," Applied Microwave & Wireless, pp. 36-43, Aug. 2002.

저 자 소 개



전중성 (田重成)

1961년생. 1997년 한국해양대학교 전자통신공학과(석사). 2000년 한국해양대학교 전자통신공학과(공학박사). 2000년-현재 한국해양대학교 부설 산업기술연구소 전임연구원