

가변 특성이 우수한 실리콘 기판을 사용한 BST 박막형 가변 커패시터

BST Thin Film Variable Capacitor with High Tunability on Silicon Wafer

김기병 · 윤태순 · 이종철 · 김란영* · 김현석* · 김호기*

Ki-Byoung Kim · Tae-Soon Yun · Jong-Chul Lee · Ran-Young Kim* ·
Hyun-Suk Kim* · Ho-Gi Kim*

요 약

본 논문에서는 고가의 단결정 기판 대신에 저가의 실리콘 기판을 이용한 인터디지털 구조의 BaSrTiO₃(BST) 박막 가변 커패시터를 제안하였다. 저가의 실리콘 기판 위의 BST 박막은 PLD 장비를 이용하여 증착하였으며, 제작된 가변 커패시터는 4 GHz까지 측정되었다. 또한 최대 인가 전압은 50 V이며, 5 kV/cm 조건에서 약 30 % 정도의 가변율을 얻는다. 저가의 실리콘 기판 위에 BST 박막을 증착, 커패시터를 구현함으로써 BST 박막을 이용한 가변 소자들을 집적화할 수 있는 가능성을 보였다.

Abstract

In this paper, BaSrTiO₃(BST) thin film tunable interdigital capacitor using low cost silicon substrate instead of expensive single-crystalline substrate is presented. The tunable capacitor in which BST thin film is deposited by PLD has operation frequency and applied bias up to 4 GHz and 50 V, respectively. The maximum tunability in capacitance is found to be 30 %, for an applied field of 5 kV/cm at a bias of 50 V. Therefore, it has been shown that the BST microwave tunable capacitor can be integrated onto Si substrate.

Key words : BaSrTiO₃, Thin Film, Tunable Capacitor, Interdigital Capacitor

I. 서 론

무선 데이터 통신기술은 1990년대 이후로 시장의 수요에 의해 빠르게 그리고 널리 발전되어 왔다. 하지만 2000년대에 들어서면서 무선 통신에서는 제한된 주파수 대역의 수요가 포화됨으로써 좀 더 넓은, 그리고 보다 높은 주파수 대역에서의 기술 개발이 요구되어오고 있으나, 기술상의 한계로 그 필요를 모두 해결하지 못하고 있다. 무선 통신 부품들은 이 시장의 요구에 따라 기술의 다변화가 이루어지고 있

는데, 이에 미세 가공 기술인 MEMS(MicroElectro Mechanical System) 기술과 유전체의 가변 특성을 이용한 강유전체 박막 기술들이 RF 부품 기술에 접목 되기 시작했다. 특히 그 중에서도 강유전체 박막 기술을 이용한 가변 소자들은 2000년대에 들어서면서 미국, 스웨덴 등지에서 기술 및 제품 개발에 박차를 가하고 있다.

강유전체는 1960년 이후로 마이크로파 부품뿐만 아니라 DRAM(dynamic random access memories) 분야에 응용되었다^[1]. 특히, Barium Strontium Titanate,

*본 연구는 광운대학교 2003년도 연구년 및 정보통신부의 대학정보통신 연구센터(ITRC) 육성 지원사업(광운대학교 RFIC 센터)의 지원으로 수행되었습니다.

광운대학교 ITRC RFIC 연구센터(RFIC Research and Education Center, Kwangwoon University)

*한국과학기술원 재료공학과(Dept. of Material Sci. and Eng., KAIST)

· 논문 번호 : 20041124-152

· 수정완료일자 : 2005년 2월 21일

$\text{Ba}_{1-x}\text{Sr}_x\text{TiO}_3$ (BST)는 높은 유전율과 상대적으로 낮은 loss tangent, 전압에 따른 유전율 변화와 같은 특성을 지니고 있어 마이크로파 가변 소자 연구에 적절하다. 더구나, 마이크로파 가변 소자로 사용되고 있는 Varacter와 비교하면 junction noise를 발생치 않는 등 높은 주파수 대역에서 사용 가능하다는 장점을 갖고 있어 위상천이기, 여파기, 발진기, 위상 어레이 안테나, 선형 증폭기 등 BST 박막을 이용한 소자들이 발표되었다^{[3]~[6]}. 발표된 논문들은 강유전체의 상대 유전율(ϵ_r : relative dielectric constant)이 주파수 및 위상 특성에 인가된 dc 전계에 의해 비선형적으로 응답하는 특성들을 이용한 것들이다. 따라서 가변율, 즉 tunability는 다음과 같이 정리할 수 있다.

$$\text{tunability} = \frac{\epsilon_{r,\max}}{\epsilon_{r,\min}} \quad \text{or} \quad \frac{C_{\max} - C_{\min}}{C_{\max}} \times 100(\%) \quad (1)$$

여기에서 $\epsilon_{r,\max}$, $\epsilon_{r,\min}$, C_{\max} , 그리고 C_{\min} 은 각각 인가된 전압이 0 V 및 가장 높이 인가된 전압에서의 비유전율과 캐패시턴스 값이다.

마이크로파 가변 소자는 높은 가변 특성과 그에 따른 낮은 loss tangent를 보유해야 하지만 실질적으로 BST 박막에서 가변 특성과 loss tangent는 서로 trade-off 관계에 있다. 따라서 높은 가변 특성을 보유하고 낮은 loss tangent를 갖기 위해 MgO, LAO, Sapphire 등과 같은 고가의 단결정 기판을 사용하며^[7], BST 박막에 doping 효과를 첨부하여 높은 가변 특성과 낮은 loss tangent를 확보하였다^[8]. 하지만 단결정 기판은 높은 가격과 집적화하기 어렵다는 단점을 갖고 있다. 또한 보편화되어 있는 실리콘 기판 공정에 집적화하기 힘들다. 이에 본 논문에서는 서로 다른 고유저항값을 갖는 실리콘($\rho=2,000, 10,000$) 기판 위에 BST 박막을 증착하고, 비교적 낮은 주파수 대역(~1 GHz)에서 널리 사용되는 MIM(metal-insulator-metal) 형태의 capacitor를 구현하는^{[9],[10]} 대신 평면형 interdigital capacitor를 구현함으로써 초고주파 대역에서 동작하는 동시에 높은 가변 특성과 저단가, 높은 재현성 및 Si를 기반으로 한 IC와 집적화 할 수 있는 가능성을 제안한다.

II. BST 박막 공정 및 전극 형성

본 논문에서는 (100) n-type 고유저항 2 K, 10 K의

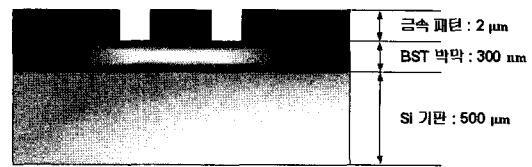


그림 1. 제안된 구조의 단면도

Fig. 1. Cross section of the suggested structure.

500 μm 두께 실리콘 기판 위에 300 nm 두께의 BST ($\text{Ba}_{0.5}\text{Sr}_{0.5}\text{TiO}_3$) 박막을 증착하기 위해 PLD(pulsed laser deposition) 장비를 이용하였다. 증착 조건으로는 substrate temperature와 oxygen ambient pressure가 각각 650°C와 100 mTorr이다. 또한 laser ablation은 2 J/cm²의 lasing power가, KrF excimer source($\lambda = 248$ nm)를 이용한 4 Hz의 repetition rate이 인가되었다. BST 박막 상부에는 Interdigital capacitor의 구조와 전압을 인가하기 위해 상부 전극을 증착하였다. 위 과정을 그림 1의 단면도에 나타내었다.

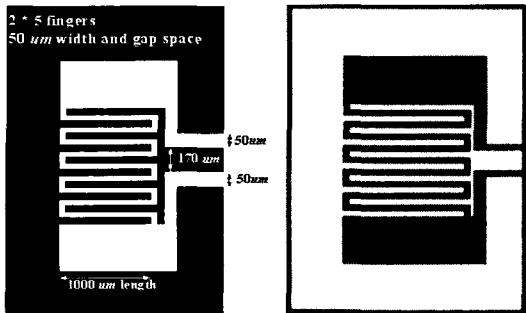
제안된 회로를 구성하기 위해 DC-Sputtering 방법을 이용하여 BST 박막 위에 2 μm 의 Au를 증착, 평면형 interdigital capacitor(IDC)를 형성하였다. BST 박막과 Pt 전극(200 nm)의 접착성을 높이기 위해 얇은 막의 Ti(25 nm)를 증착층으로 사용하였으며 전극은 Ti+Pt+Au의 순으로 형성되며 Au를 주전극으로 사용하였다.

III. RF 특성 측정

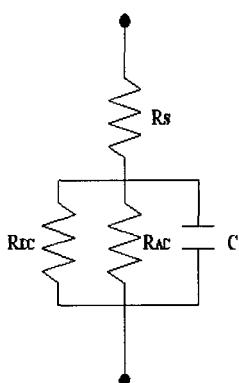
마이크로파 특성을 측정하기 위하여 준비된 두 시편에 각각 전압 레벨을 달리하여 BST IDC의 1-port S-parameter를 측정하였다. 평면형 interdigital capacitor를 Cascade사의 Cascade Microtech probe station과 GGB Industries사의 40A GSG Picoprobes를 이용하여 측정하였다. 또한 Agilent사의 8510C VNA(Vector Network Analyzer)를 이용하여 S-parameter를 측정하였다.

그림 2에는 IDC 소자의 기하학적 구조를 나타내었다. 그림 2(a)는 IDC의 모양을 나타내었으며 그림 2(b)는 등가회로를 나타내었다.

Interdigital Capacitor의 구조는 Coplanar Waveguide (CPW) 구조의 입력으로 신호선의 너비는 170 μm , 신호선의 접지간의 간격은 50 μm 이다. 또한 각



(a) Interdigital capacitor 구조와 실물 사진
(a) Structure of interdigital capacitor and real image

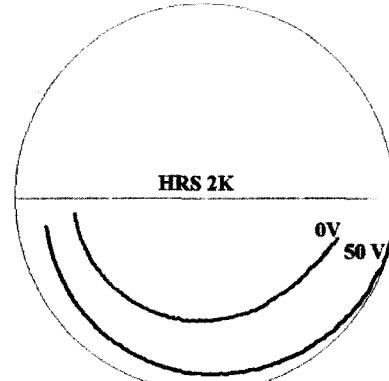


(b) Interdigital capacitor 등가회로
(b) Equivalent circuit of interdigital capacitor

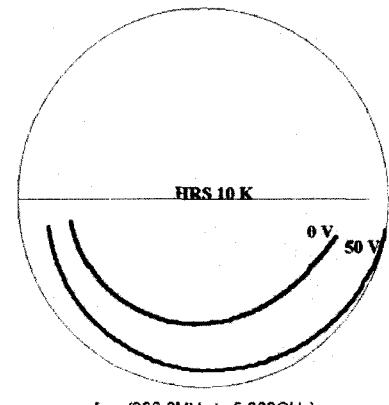
그림 2. BST interdigital capacitor 구조와 실물 사진 및 등가회로

Fig. 2. Structure and equivalent circuit for the BST interdigital capacitor.

interdigital의 간격은 finger 너비 $50 \mu m$, finger와 finger 사이의 간격 $50 \mu m$, 그리고 finger의 길이 $1,000 \mu m$ 이다. 등가모델에서 R_s 는 전극에서 발생하는 저항성분으로 전극으로 사용된 Ti, Pt, Au의 도전율에 의해 나타낸다^[11]. 자유공간과 이동 전자들에 의한 누설된 손실은 R_{DC} 로 표현할 수 있으며, R_{AC} 는 박막의 유전체 손실에 의한 것이다. C 는 유전체 손실을 갖는 BST capacitor의 캐패시턴스를 의미한다. 캐패시턴스 C 와 Q -factor는 입력 임피던스, 즉 측정된 S_{11} 의 값으로부터 계산할 수 있다. 측정된 S_{11} 을 그림 3에 나타내었다. 측정된 IDC의 SRF(Self-Resonance Frequency)는 약 5.68 GHz 로 측정되었으나 그림 3에는 표시하지 않았다. 또한 그림 3으로부터 식 (2)를 이용하여 그림 4의 캐패시턴스 변화를 유도 할 수 있다.



(a) HRS 2 k



(b) HRS 10 k

그림 3. BST IDC의 주파수와 입력 전압에 따른 S_{11} 측정 결과

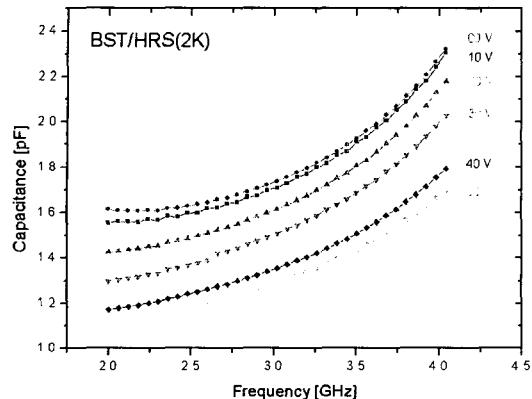
Fig. 3. Measurement results of S_{11} as a function of frequency for the BST IDC with various applied bias level.

$$Z = r - iX_C = r - j/\omega C, Q = X_C/r \quad (2)$$

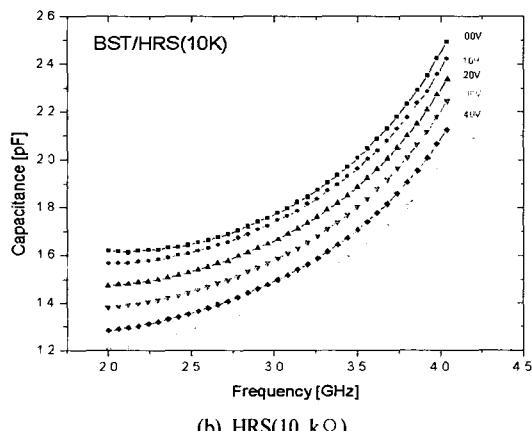
위 식에서 r 은 입력 임피던스의 실수부를, X_C 는 허수부를 의미한다. 또한 ω 는 각함수를 나타낸다.

그림 4는 BST IDC에서 인가된 전압에 따른 캐패시턴스의 변화를 나타낸 것이다. 그림 4(a)와 (b)는 실리콘 기판의 고유 저항값이 각각 $2 \text{ k}\Omega$ 과 $10 \text{ k}\Omega$ 인 경우이다.

그림 4로부터 주파수가 증가함에 따라 리액턴스의 감소로 인해 캐패시턴스가 증가함을 볼 수 있다. 또한, 주파수가 증가함에 따라 비유전율이 증가함으로 캐패시턴스가 증가한다^[8]. 그림 4에서 캐패시턴



(a) HRS(2 k Ω)



(b) HRS(10 k Ω)

그림 4. BST IDC의 주파수와 입력 전압에 따른 캐페시턴스 측정 결과

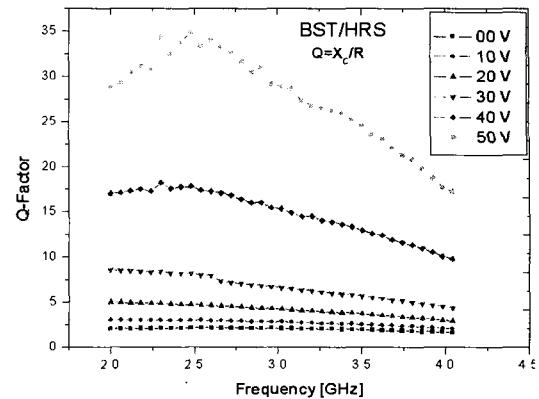
Fig. 4. Measurement results of capacitance as a function of frequency for the BST IDC with various applied bias level.

스의 변화는 측정 대역인 2~4 GHz에서 (a) 0 V 인가시 1.616 pF~2.324 pF까지, 50 V 인가시 1.116 pF~1.701 pF까지, (b) 0 V 인가시 1.621 pF~2.5 pF까지, 50 V 인가시 1.19 pF~1.98 pF까지 각각 변화하는 것을 볼 수 있다.

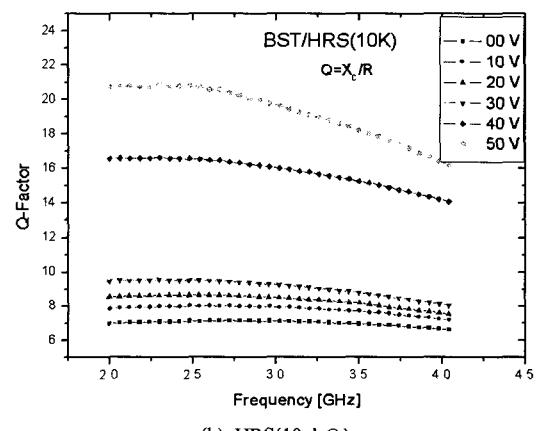
Q -Factor는 집중소자 (L, C)에서 손실을 나타내는 하나의 파라미터이며, 소자의 특성을 판가름하는 중요한 요소이다. 따라서, BST IDC의 Q -factor는 다음과 같이 근사화할 수 있다^{[11],[12]}.

$$\frac{1}{Q} = \frac{1}{Q_{conductor}} + \frac{1}{Q_{dielectric(BST)}} + \frac{1}{Q_{Silicon}}, Q = 1/\tan \delta \quad (3)$$

측정된 S-parameter들로부터 식 (2)와 식 (3)을 이



(a) HRS(2 k Ω)



(b) HRS(10 k Ω)

그림 5. 주파수와 인가된 전압에 따른 Q -factor의 변화

Fig. 5. Variation of Q -factors as functions of frequency and applied bias voltage.

용해 계산된 Q -factor를 그림 5에 나타내었으며, 그림 5는 인가된 DC 전압과 주파수에 따른 Q -factor 값을 나타낸다.

계산된 결과로부터 주파수가 증가함에 따라 Q -factor는 감소하는 것을 볼 수 있으며, 전압이 증가함에 따라 Q -factor는 증가한다. 즉 이는 전압이 증가함에 따라 loss tangent이 감소하고, 주파수가 증가함에 따라 loss tangent은 증가하는 것을 식 (3)에 의해 유추할 수 있다. 또한 실리콘 기판의 자체 손실 값, 낮은 비저항 값으로 상대적으로 낮은 Q -factor 값을 보인다^[11]. 따라서 높은 비저항값을 갖는 기판을 사용한다면 기판 손실을 줄일 수 있고 그에 따라 Q -factor의 값을 높일 수 있다는 것을 본 논문에서 확인할 수 있다.

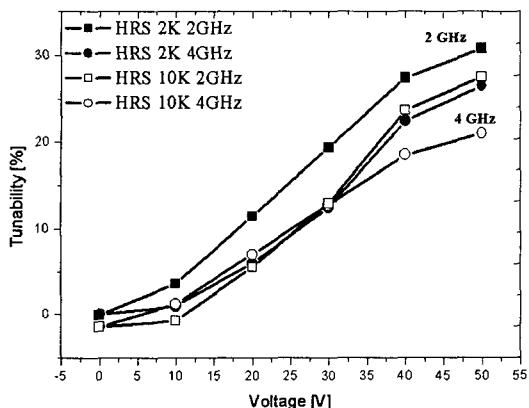


그림 6. BST IDC의 전압과 주파수에 따른 가변 특성
Fig. 6. Tunable characteristic of the BST IDC as functions of applied bias and frequency.

그림 6은 제작된 BST Interdigital Capacitor로부터 외부에서 인가된 전압과 주파수별 가변 특성을 나타내었다.

그림 6으로부터 중심 주파수 2 GHz, 4 GHz에서의 가변 특성이 50 V 인가시 비저항 2 kΩ인 경우 각각 30.8 %, 26.5 %, 10 kΩ인 경우 각각 26.6 %, 20.8 %인 것을 확인할 수 있다.

마지막으로 본 논문에서의 측정 결과 값을 표 1에 요약하였다.

$$\text{Tunability (\%)} = \frac{C_{\max} - C_{\min}}{C_{\max}} \times 100$$

FOM(figure of merit)의 결과 제작된 BST IDC는 고유저항이 2 kΩ인 기판보다 고유저항이 10 kΩ인 기판의 소자 특성이 더 우수한 것으로 확인되었다.

표 1. BST 캐퍼시터의 측정 데이터

Table 1. Measurement data for the BST capacitor.

	비저항 2 kΩ 실리콘 기판				비저항 10 kΩ 실리콘 기판			
	2 GHz		4 GHz		2 GHz		4 GHz	
Applied voltage	0 V	50 V	0 V	50 V	0 V	50 V	0 V	50 V
Capacitance [pF]	1.616	1.116	2.324	1.701	1.621	1.19	2.5	1.98
Q-factor	2.091	28.1	1.624	17.262	7	6.6	20.7	16.2
Tunability	30.8		26.8		26.6		20.8	
FOM	64.4		43.036		186.2		430.56	

$$\text{FOM(Figure of Merit)} = Q\text{-factor} * \text{Tunability}$$

IV. 결 론

Interdigital 구조를 갖는 BST 가변 캐퍼시터를 실리콘 기판 위에 제작하였다. 비록, 실리콘 기판의 낮은 비저항성으로 캐퍼시터의 *Q*-factor가 낮아 탁월한 특성을 얻진 못하였지만, 기존의 고가격의 단결정 기판 사용의 단점인 집적화 문제를 해결할 수 있는 가능성을 제시하였으며, 가변 특성은 2 kΩ의 비저항 값을 갖는 기판에서는 2 GHz에서 30 %, 4 GHz에서 26 %를 얻었고, 10 kΩ의 비저항 값을 갖는 기판에서는 2 GHz에서 26.6 %, 4 GHz에서 20.8 %를 얻었다. 또한 낮은 *Q*-factor의 개선을 위해 높은 비저항 값을 갖는 실리콘 기판을 사용하거나, buffer 층을 추가하는 등에 관한 연구가 진행되어야 하리라 판단된다.

참 고 문 헌

- [1] S. N. Das, "Quality of a ferroelectric material", *IEEE Trans., Microwave Theory Tech.*, vol. 12, pp. 440-445, Jul. 1964.
- [2] A. Tombak, J. P. Maria, F. Ayguavives, Z. Jin, G. T. Stauf, A. I. Kingon, and A. Mortazawi, "Tunable barium strontium titanate thin film capacitors for RF and microwave application", *IEEE Microwave and Wireless Component Lett.*, vol. 12, no. 1, pp. 3-5, Jan. 2002.
- [3] D. Kim, Y. Choi, M. G. Allen, J. S. Kenney, and D. Kiesling, "A wide-bandwidth reflection-type

- phase shifter at S-band using coated substrate", *IEEE Trans., Microwave Theory Tech.*, vol. 50, no. 12, pp. 2903-2909, Dec. 2002.
- [4] K. B. Kim, T. S. Yun, I. D. Kim, M. H. Lim, H. G. Kim, J. C. Lee, J. H. Kim, B. Lee, and N. Y. Kim, "Design of tunable band-pass filters and phase shifters using BST thin film", *Proc. 2002 European Microwave Conf.(EuMC)*, vol. 1, pp. 211-214, Sep. 2002.
- [5] F. A. Miranda, R. R. Romanofsky, F. W. VanKeuls, C. H. Mueller, R. E. Treece, and T. V. Rivkin, "Thin films multilayer conductor/ferroelectric tunable microwave components for communication application", *Integrated Ferroelectronics*, vol. 1, pp. 231-246, 1997.
- [6] Y. Zhao, R. York, B. Noren, D. Kimball, L. E. Larson, and P. M. Asbeck, "Linearity improvement of a doherty amplifier using a BaSrTiO₃ phase shifter", *WAMI Conference*, 2004.
- [7] Y. Liu, A. S. Nagra, E. G. Erker, T. R. Taylor, J. Speck, and R. A. York, "BaSrTiO₃ interdigitated capacitors for distributed phase shifter applications", *IEEE Microwave and Guided Wave Letters*, vol. 10, no. 11, pp. 448-450, Nov. 2000.
- [8] K. B. Kim, T. S. Yun, H. S. Kim, R. Y. Kim, H. G. Kim, and J. C. Lee, "An interdigital BST capacitor with high tunability and low loss tangent", *Proc. 2004 European Microwave Conf.(EuMC)*, vol. 1, pp. 161-164, Oct. 2004.
- [9] A. Tombak, J. P. Maria, F. T. Ayguavives, Z. Jin, G. T. Stauf, A. I. Kingon, and A. Mortazawi, "Voltage-Controlled RF filters employing thin-film barium-strontium-titanate tunable capacitors", *IEEE Trans., Microwave Theory Tech.*, vol. 51, no. 2, Feb. 2003.
- [10] H. S. Kim, M. H. Lim, H. G. Kim, and I. D. Kim, "Characterization of Ni-Doped BST thin films on LSCO buffer layers prepared by pulsed laser deposition", *Electrochem. Solid State Lett.*, vol. 7, pp. J1-J4, Jul. 2004.
- [11] K. C. Gupta, R. Garg, I. Bahl, and P. Bhartia, *Microstrip Lines and Slotlines*, 2nd Edition, Artech House: Boston-London, pp. 32-33, 1996.
- [12] B. Acikel, *High Performance Barium Strontium Titanate Varactor Technology for Low Cost Circuit Applications*, Ph.D. Dissertation, Dept. Electrical & Computer Eng., UC Santa Barbara, Santa Barbara, California, USA, 2002.

김 기 병



2000년 2월: 순천향대학교 정보통신공학과 (공학사)
2002년 2월: 광운대학교 전파공학과 (공학석사)
2002년 3월~현재: 광운대학교 전파공학과 박사과정
[주 관심분야] Ferroelectric tunable device, millimeter-wave device, RF-MEMS

윤 태 순



2000년 2월: 국민대학교 전자공학과 (공학사)
2002년 2월: 광운대학교 전파공학과 (공학석사)
2002년 3월~현재: 광운대학교 전파공학과 박사과정
[주 관심분야] Millimeter-wave device, RF-MEMS, ferroelectric tunable device,

이 종 철



1983년 2월: 한양대학교 전자공학과 (공학사)
1985년 2월: 한양대학교 전자공학과 (공학석사)
1989년 12년: 미국 Arizona State Univ. 전자공학 (공학석사)
1994년 5월: 미국 Texas A&M Univ. 전자공학 (공학박사)
1998년 4월: 광운대학교 전파공학과 조교수
2002년 4월~현재: 광운대학교 전파공학과 부교수 및 ITRC 과제 수행 책임자
[주 관심분야] 초고주파 및 광전자 공학, RF-MEMS, 밀리미터파 능동 및 수동 소자

김 현 석



2001년 2월: 고려대학교 금속재료 공학과 (공학사)
2003년 2월: 한국과학기술원 재료 공학과 (공학석사)
2003년 3월~현재: 한국과학기술원 신소재공학과 박사과정
[주 관심분야] 초고주파 동조 회로, Si 집적 회로

김 란 영



2002년 2월: 한국과학기술원 재료 공학과 (공학사)
2004년 2월: 한국과학기술원 재료 공학과 (공학석사)
2004년 3월~현재: 한국과학기술원 신소재공학과 박사과정
[주 관심분야] chalcogenid alloy계 이온전도체를 이용한 R(Resistance)-RAM응용

김 호 기



1968년 2월: 한양대학교 요업공학과 (공학사)
1974년 2월: 독일 Erlangen Univ. (공학석사)
1980년 2월: 독일 Erlangen univ. (공학박사)
1981년~1983년: Firmengruppe Roederstein 연구개발본부장
1983년: KAIST 재료공학과 부교수
1989년~현재: KAIST 재료공학과 정교수
[주 관심분야] Ferroelectic Device, Electro-Ceramics, RF-MEMS