

사파이어 기판을 사용한 AlGaN/GaN 고 전자이동도 트랜지스터의 정전기 방전 효과

論 文
54C-3-3

Electrostatic Discharge Effects on AlGaN/GaN High Electron Mobility Transistor on Sapphire Substrate.

崔榮奐[†] · 河珉宇^{*} · 李承哲^{**} · 韓民九^{***}
(Young-Hwan Choi · Min-Woo Ha · Seung-Chul Lee · Min-Koo Han)

Abstract - It has been reported that the failure phenomenon and variation of electrical characteristic due to the effect of electrostatic discharge(ESD) in silicon devices. But we had less reports about the phenomenon due to the ESD in the compound semiconductors. So there are a lot of difficulty to the phenomenon analysis and to select the protection method of main circuits or the devices. It has not been reported that the relation between the ESD stress and GaN devices, which is remarkable to apply the operation in high temperature and high voltage due to the superior material characteristic. We studied that the characteristic variation of the AlGaN/GaN HEMT current, the leakage current, the transconductance(gm) and the failure phenomenon of device due to the ESD stress. We have applied the ESD stress by transmission line pulse(TLP) method, which is widely used in ESD stress experiments, and observed the variation of the electrical characteristic before and after applying the ESD stress. The on-current trended to increase after applying the ESD stress. The leakage current and transconductance were changed slightly. The failure point of device was mainly located in middle and edge sides of the gate, was considered the increase of temperature due to a leakage current. The GaN devices have poor thermal characteristic due to usage of the sapphire substrate, so it have been shown to easily fail at low voltage compared to the conventional GaAs devices.

Key Words : gallium nitride, electrostatic discharge, high electron mobility transistor, transmission line pulse

1. 서 론

GaN(갈륨나이트라이드)는 3.4 eV 이상의 넓은 밴드-갭 특성을 갖기 때문에 고온, 고전력, 고주파수, 고전압 부분의 응용분야의 소자 제작에 적합한 물질로 최근 각광을 받고 있다. GaN를 이용한 소자로는 주로 쇼키 다이오드와 HEMT(고 전자 이동도 트랜지스터)에 대한 연구가 주를 이루고 있으며 많은 그룹에서 널리 제작하고 있다. 소자의 개발이 활발히 진척되어감에 따라 소자의 특성도 나날이 개선되고 있으며 개발이 어느 정도 안정화 단계에 들어가고 있다. 최근에는 소자의 특성을 개선하는 노력과 함께 이제는 소자의 신뢰성에 관련된 연구들이 활발하게 진행되고 있다. 반도체의 신뢰성을 위협하는 여러 요인들 중, 우리가 일상에서 쉽게 접하는 정전기는 전기 소자에 심각한 소자 특성의 변화를 일으키고 소자 파괴의 원인이 된다고 알려져 있다. 본 연구의 목적은 GaN HEMT를 제작하고 정전기를 다양한 방법으로 인가하여 정전기 스트레스 하에서의 AlGaN(알루미늄 갈륨 나

이트라이드)/GaN HEMT 소자들의 특성의 변화와 파괴 현상을 확인하고 분석하는 것이다. 기존 실리콘 소자들에 대한 정전기 효과 분석을 위해 널리 사용되고 있는 TLP(전송 회선 펄스 테스트) 장비로 정전기를 발생시켜 제작된 소자에 인가하였다. 정전기 인가 전/후의 소자 특성을 측정 장비를 이용하여 측정하였고 특성의 변화를 분석하였다.

2. 본 론

그림 1은 정전기 효과를 연구하기 위해서 제작된 소자의 단면도이다.

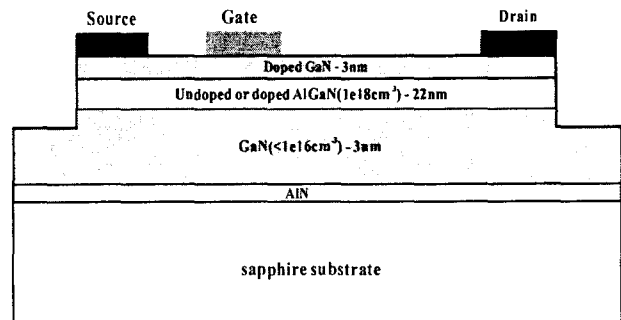


그림.1.정전기 실험에 사용된 소자의 단면도
Fig. 1. The cross sectional view of the device for ESD experiment

[†] 교신저자 正會員 : 서울대학교 電氣工學部 工學碩士課程
E-mail : wink7@emailb.snu.ac.kr

^{*} 正會員 : 서울대학교 電氣工學部 工學博士課程

^{**} 正會員 : 서울대학교 電氣工學部 工學博士課程

^{***} 正會員 : 서울대학교 電氣學科部 教授 · 工學博士

接受日字 : 2004年 11月 15日

最終完了 : 2005年 2月 13日

먼저 사파이어 기판 위에 격자의 불일치를 최소화하는 역할의 AlN를 성장시킨 후, 불순물이 거의 포함되지 않은 준절연 GaN층을 3 μm 성장시켰다. 그리고 22 nm의 AlGaIn와 5x10¹⁸ cm⁻³ 정도의 고농도의 불순물이 포함된 GaN의 순서로 성장시켰다. 기판 구조에 따른 소자의 정전기 특성을 알아보기 위하여 AlGaIn를 1x10¹⁸cm⁻³로 도핑 시킨 것과 도핑 시키지 않은 것으로 나누었으며, AlGaIn의 Al함유량은 30 %이다. Rapid temperature annealing 장비를 이용해서 840 °C에서 30초의 어닐링작업으로 옴릭 접합을 형성하였다.

실험은 다양한 경로로 정전기가 소자에 인가될 때 소자에 미치는 영향을 알아보기 위해 조건을 세 가지로 설정하였다. 실험 1에서는 소스와 게이트를 접지한 상태에서 드레인에 정전기를 인가했고(그림2-A), 실험 2에서는 소스는 전극을 연결하지 않은 채 게이트만 접지한 상태에서 드레인에 정전기를 인가했다(그림2-B). 실험 3에서는 소스와 드레인을 접지한 상태에서 게이트 부분에 정전기를 인가했다(그림2-C). 각 설정마다 전압을 낮은 전압에서 높은 전압으로 스트레스를 주었고, 정전기 인가 전후에 소자의 특성을 측정함으로써 소자가 정전기에 의해 어떤 특성 변화를 보이는 지를 확인하였다.

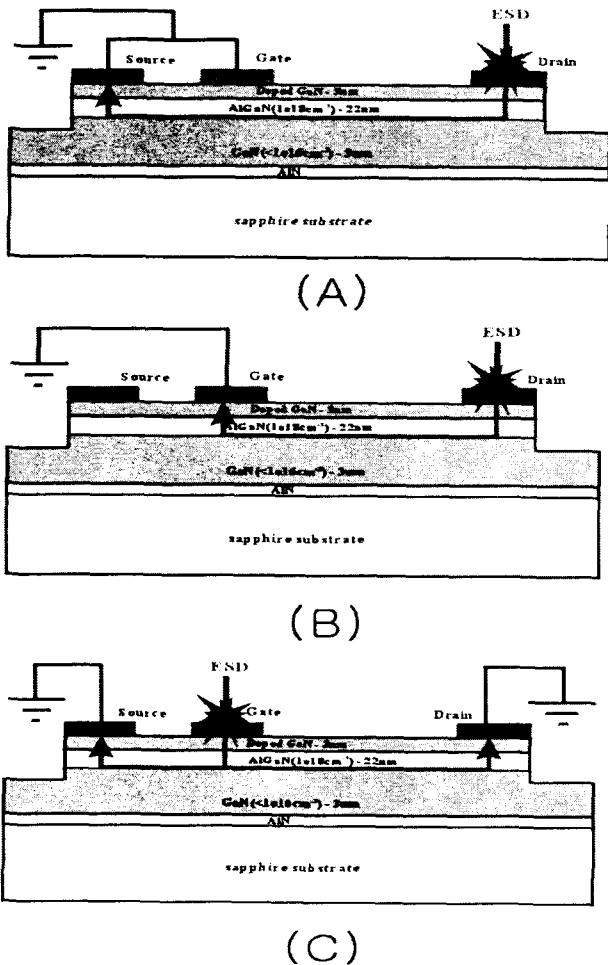


그림.2.정전기가 인가되는 다양한 실험 설정
Fig. 2. The various experiment setting of applying the ESD stress

정전기를 인가하기 전에 제작된 각 소자들의 특성은 다음과 같다. 도핑된 기판의 경우 드레인의 전류가 1 mA/mm일 때 정의한 문턱 전압은 -4.4 V이고 온 동작시의 전류 크기는 28 mA이며 g_{m,max}와 누설전류의 값은 각각 8.1 mS 와 57.2 μA이다. 도핑되지 않은 기판의 경우는 문턱 전압의 크기가 -4.3 V, 온 동작시의 전류 크기가 28 mA, g_{m,max}와 누설전류의 값은 각각 8.3 mS 와 13.6 μA이다.

실험 1의 경우는 게이트와 소스가 접지되어 있는 상태에서 드레인에 정전기가 가해지기 때문에 소자는 정전기가 가해지는 상황에서 온 동작 모드에 있다. 따라서 정전기는 소자가 전류를 흘릴 수 있는 만큼 드레인에서 소스로 2DEG(2 dimensional electron gas)를 통해서 빠져나가게 된다. 정전기 인가 전후의 측정 결과 온 전류의 크기는 정전기의 전압이 증가함에 따라 증가하는 경향을 보였고 누설전류의 크기는 무시할만한 수준이었다. 실험 결과는 그림 3에 나타나 있다.

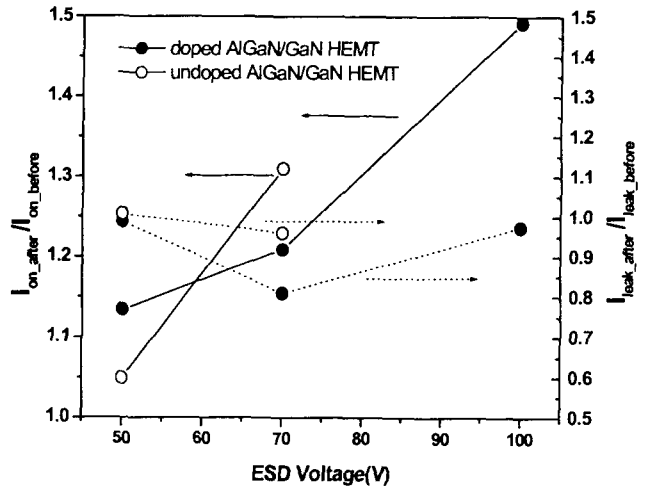


그림.3. 실험 1의 설정에서의 정전기에 의한 온 전류와 누설 전류 특성의 변화

Fig. 3. The variation of on current and leakage current due to the ESD stress in experiment 1

실험 1과 같은 상황에서는 전류가 드레인에서 소스를 통해서 쉽게 빠져 나가지만 정전기는 많은 양의 전류를 동반하기 때문에 소스와 드레인 전극은 각 전극의 옴릭 접합에 존재하는 저항에 의해 상당한 열이 발생한다. 또한 정전기 인가 시 높은 전압에 의해 강한 전계가 발생하기 때문에 순간적으로 높은 열에 녹은 금속들이 전계와 전류의 흐름에 의해 이동하게 되는 현상이 발생한다. 이러한 현상은 GaAs(갈륨아시나이드) HEMT 소자에서의 정전기 효과에 대한 논문에서 보고된 바가 있는데 동일한 구조를 지닌 본 소자에서도 비슷한 현상이 발생하였으리라 생각할 수 있다. 이 현상으로 소스와 드레인 사이의 간격이 줄어들어 효과가 발생하여 온 전류의 크기는 증가하게 된다. 또한 높은 열에 의한 옴릭 접합의 변화도 영향을 줄 것으로 생각된다. 소자에 가해지는 정전기의 전압이 커져 게이트와 드레인 사이의 항복 전압을 넘게 되면 소스로 흐르는 전류는 게이트 쪽으로 흐르게 되고 역방향으로 흐르는 전류에 의해 게이트와 옴릭 접합의 금속이 파괴되

는 현상이 발생한다.

도핑되지 않은 기판에 제작된 소자의 경우 소스와 드레인의 금속 접합에서의 저항이 1.25 ohm-mm이고, 도핑된 기판에 제작된 소자의 경우에는 0.92 ohm-mm로 도핑된 기판에 제작된 경우가 도핑되지 않은 기판에 제작된 경우에 비해 금속 접합의 저항이 작았다. 금속과 반도체의 접합 저항은 순간적으로 많은 전류가 흐르는 정전기의 인가 시 많은 양의 열을 발생하게 되고 이로 인해 소자의 특성이 변화한다. 그림 3에서 보듯이 실험 결과에서도 도핑되지 않은 경우의 기판을 사용한 경우가 도핑된 기판을 사용한 경우보다 정전기에 의한 소자의 전기적 특성 변화가 크게 측정되었고 낮은 정전기에 소자가 파괴되는 현상이 발견되었다.

실험 2의 경우엔 드레인이 게이트 보다 전위가 높기 때문에 정전기는 드레인과 게이트 사이의 쇼키 접합을 역 방향으로 가하는 경우가 된다. 정전기는 쇼키 접합의 장벽을 넘어서 전달되어야 하기 때문에 쇼키 접합이 항복 현상을 일으켜 역 방향 전류가 증가하는 시점 전까지는 반대편으로 전도되지 못해 소자 특성의 변화는 크게 보이지 않는다. 하지만 쇼키 접합이 항복 현상을 일으켜 전류가 흐르게 되는 경우 접합을 넘어가는 전류에 의해서 발생하는 열이 상당하고 그 때 흐르는 전류의 양도 많기 때문에 소자의 특성이 급속히 변하고 파괴되는 양상을 보이게 되는데 본 실험에서는 70 V 이하의 전압에서 모든 소자들이 파괴되었다. 이는 100 V 정도까지 소자가 파괴되지 않았던 실험 1의 경우와는 대조적인 결과였다. 온 전류는 19.1 mA에서 22 mA로 증가하였으며 누설전류의 값도 120 μ A에서 85 μ A로 감소하는 경향을 보였다.

실험 3에서는 드레인과 소스가 접지되어 있기 때문에 정전기는 게이트에서 소스와 드레인으로 쇼키 접합의 순방향으로 빠져 나가게 된다. 일반적으로 정전기를 바이패스 시키기 위해서 다이오드를 많이 이용하고 있다. 순방향으로 동작하는 경우는 다이오드에 많은 스트레스를 주지 않고 정전기를 바이패스 시킬 수 있지만 다이오드의 용량을 초과할 때에는 다이오드 자체가 파괴되는 현상이 발생한다. GaN의 드레인과 게이트에 형성되는 쇼키 다이오드의 경우는 접합 면적이 매우 작고 물질의 불성숙 때문에 쇼키 특성이 충분히 좋은 특성을 나타내지 못하고 낮은 전류 용량을 보여준다. 따라서 정전기는 순방향 다이오드 방향으로 쉽게 빠져 나가지만 곧바로 낮은 전류 용량에 의해서 소자의 한계점에 도달하게 되어 파괴되며 또한 한계 용량의 전에서도 정전기가 쇼키 접합의 접합 장벽과 높은 저항의 음의 장벽을 지나면서 높은 열을 발생시키기 때문에 소자의 특성이 변화하게 된다. 그림 4에서 보듯이 온 전류와 $g_{m,max}$ 값은 거의 변하지 않았지만 게이트 누설 전류의 값이 150 μ A에서 43 μ A로 많은 변화를 보였다.

소자가 어느 정도의 정전기 전압에 의해서 파괴되는지를 확인하기 위하여 하나의 소자에 점차적으로 높은 전압의 정전기를 가하여 전압과 전류의 특성을 알아보았다. 그림 5에서 보듯이 정전기의 전압이 증가할수록 TLP 측정 전류도 증가하게 되는데 일정한 전압에 도달하게 되면 전압의 크기가 낮아지고 많은 양의 전류가 흐르게 되는 스냅-백 현상이 발생하게 된다. 이는 정전기에 의해 게이트와 소스, 드레인 사이의 전극들이 이동하여 쇼트 현상이 발생하기 때문이다. 스냅-백 현상이 발생하는 전압에서 전극의 파괴 현상이 발생하

는 것을 육안으로 확인할 수 있었다.

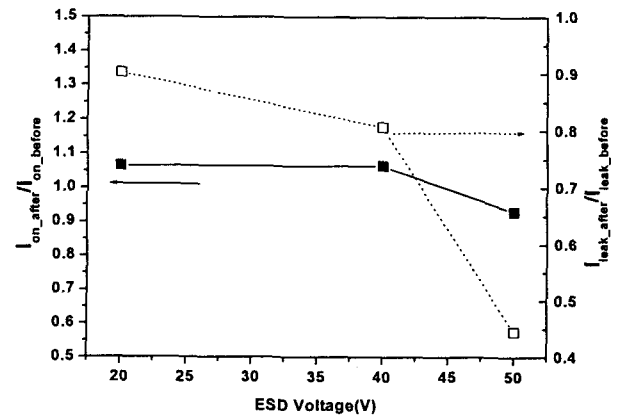


그림. 4. 실험 3 설정에서의 정전기에 의한 온 전류와 누설 전류의 변화

Fig. 4. The variation of on current and leakage current due to the ESD stress in experiment 3

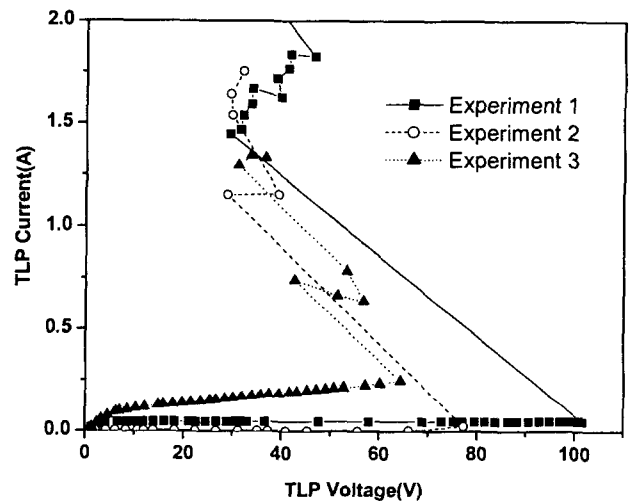


그림. 5. 각 실험 설정에서의 순차적으로 증가하는 정전기의 연속 인가시의 소자에 인가되는 전압과 전류

Fig. 5. The voltage and current by the ESD stress in each experiment

실험 1에서는 정전기 전류가 드레인에서 소스로 2DEG를 통해서 지나가기 때문에 초반에 전류가 빠르게 증가하지만 어느 정도 유지되는 걸 볼 수 있다. 많은 양의 전류가 2DEG를 통해서 빠져 나갈 수 있기 때문에 100 V 이상의 높은 정전기 전압까지 스냅-백 현상이 발생하지 않고 전압과 전류가 증가하는 것을 볼 수 있지만 100 V 이상의 전압이 가해지는 경우에는 게이트와 드레인 사이의 항복 전압보다 높아지기 때문에 두 전극 사이에서 항복 현상이 발생하고 이를 통해서 많은 전류가 흘러 전극이 파괴되는 현상을 볼 수가 있었다. 실험 2에서는 게이트와 드레인 사이의 쇼키 접합의 역방향을 통해서 정전기의 전류가 흐르기 때문에 스냅-백 현상이 발생하는 지점까지는 TLP 전류의 양이 증가하지 않고 유지되는

것을 볼 수 있다. 따라서 소자가 파괴되기 전까지는 정전기가 효과적으로 막아지기 때문에 소자의 특성의 변화가 적게 되고 소자 또한 온전히 보존된다. 하지만 항복 현상이 발생하는 시점에서는 역방향으로 전류가 흐르게 되어 게이트와 드레인 사이의 다이오드에 심각한 스트레스를 가하게 되고 또한 그 때 흐르는 전류의 크기도 매우 크기 때문에 실험 1 보다는 훨씬 낮은 전압에서 소자가 파괴되는 현상이 발생하였다. 실험 3에서는 정전기가 쇼키 접합의 순방향을 통해서 지나가기 때문에 전압이 증가할수록 TLP 전류가 빠르게 증가하고 따라서 낮은 전압에서도 많은 전류가 흐르게 된다. 따라서 전류의 급격한 증가에 따른 쇼키 접합의 스트레스로 세 가지의 경우에서 가장 낮은 전압인 60 V에서 소자가 파괴되었다. 결과적으로 세 가지의 경우에 모두 100 V 이하의 정전기 전압에서 소자가 파괴되었고 이러한 결과는 기존의 GaAs 등의 화합물 반도체 보다 AlGaIn/GaN 소자들이 정전기에 취약한 특성을 보인다는 것을 의미한다.

그림 6은 정전기에 의해 소자가 파괴된 사진이다. 대부분의 소자들이 게이트의 양 끝 쪽 부분과 중앙부분에서 금속의 파괴 현상이 발생하였다. 금속의 파괴는 정전기에 의해 발생하는 열이 원인이 된다. 게이트의 양 끝이 파괴되는 경우는 게이트의 양 끝 쪽에서 메사 형성 중에 식각에 의한 접합 장벽의 변화로 인해 누설 전류가 많이 발생하기 때문에 정전기가 다른 부분보다 많이 흐르게 되고 다른 부분에 비해서 쉽게 파괴되는 것으로 생각되어진다. 가운데 부분의 경우는 열 분포 수치해석을 통해서 알아 본 결과 온 동작 시에는 게이트의 가운데 부분에 가장 온도가 높게 측정이 되는 것으로 확인하였는데 정전기가 지나갈 때 가장 많이 열이 물리기 때문에 파괴 현상이 다른 곳 보다 먼저 발생하는 것으로 보인다.

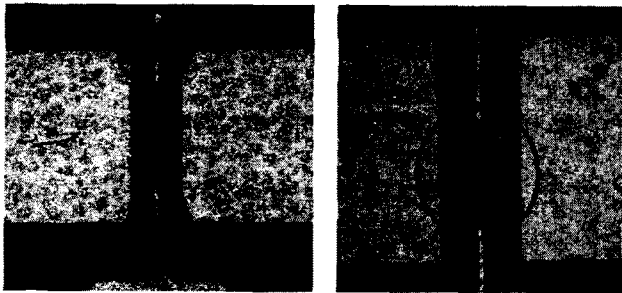


그림. 6. 정전기에 의한 소자 파괴
Fig. 6. Failure of HEMTs caused by ESD stress

3. 결 론

정전기에 의한 AlGaIn/GaN HEMT의 소자 특성의 변화와 파괴 현상을 관찰하고 분석하였다. TLP 장비를 이용하여 제작된 소자에 정전기를 가하였고 정전기를 가하기 전과 후의 전기적 특성을 측정함으로써 소자의 특성 변화를 알아보았다. 실험 결과 정전기를 가한 이후에 온 전류의 값은 증가하는 경향을 보였는데 정전기가 가해지는 순간에 발생하는 많은 열과 전계에 의한 금속의 이동 현상에 의해서 전극 사이가 좁아진 영향으로 생각된다. 또한 누설 전류의 양은 감소하고 $g_{m,max}$ 의 값은 약간 변화하는 특성을 보였다. 이러한 소

자 특성의 변화 또한 정전기가 가해진 이후에 회로의 동작점을 변화시켜 오동작을 유발할 수 있어 심각한 문제를 발생시킬 수 있다. 그리고 정전기 전압을 순차적으로 증가시킴으로써 소자가 파괴되는 전압점을 확인하였고, 소자가 정전기에 매우 취약한 특성을 지님을 확인하였다. 그리고 소자의 주된 파괴 부분이 열과 누설전류의 분포에 의해서 게이트의 양 끝쪽과 중앙 부분에 발생한다는 것을 관찰할 수가 있었다.

참 고 문 헌

- [1] S. J. Pearton, F. R. Ren, A. P. Zhang and K. P. Lee: *Materials Science and Engineering R30* (2000) 55.
- [2] K. Bock: *Proc. Electric Over Stress (EOS)/Electro-Static Discharge (ESD) Symp.* (1997) 1A.1.1.
- [3] K. Zanden, D. M. M.-P. Schreurs, R. Menozzi and M. Borgarino: *IEEE Trans. on Electron Devices* 46 (1999) 1570.
- [4] G. Meneghesso, S. Podda and M. Vanzi: *Microelectron. Reliabil.* 41 (2001) 1609.
- [5] J. E. Barth, K. Verhaege, L. G. Henry and J. Richner: *IEEE Trans. Packaging Manufact. Technol. Part C* 24 Issue:2 (2001) 99.
- [6] J. Park, S. C. Park, M. W. Shin and C. C. Lee: *Proc. Electronic Components and Technology Conference* (2002) 617.

저 자 소 개



최영환(崔榮煥)

2004년, 서울대학교 전기컴퓨터공학부
학사
2004년-현재, 서울대학교
전기컴퓨터공학부 석사과정



하민우(河珉宇)

2001년, 한국과학기술원 전기 및 전자공학부 학사
2001년-현재, 서울대학교 전기공학부 석사 통합과정



이 승 철(李 承 哲)

2000년, 서울대학교 전기공학부 학사
2002년, 서울대학교 전기공학부 공학석사
2002년-현재, 서울대학교 전기공학부 공학박
사과정



한 민 구(韓 民 九)

1979년, Johns Hopkins Univ. 전기공학부 공
학박사, U.S.A
1979-1984, professor, State Univ. of New
York at Buffalo, U.S.A
1984년-현재, 서울대학교 전기공학부 교수
2002년-현재, 서울대학교 공과대학 학장