

전광섬유형 2×32 스피리터 제작과 이를 이용한 Ethernet PON 시스템의 상향통신채널 성능평가

Up-stream Channel Performance of Ethernet PON System Using 2×32 Splitter

장진현¹, 김준환², 신동호³, ¹한국정보통신기술대학, ²(주)크로스웍스, ³(주)에스엘테크놀로지
Jin-Hyeon Chang¹, Jun-Hwan Kim², Dong-Ho Shin³,
¹Korea Info. & Comm. Polytechnic College, ²Crossworks. Inc, ³SLTechnology. Inc

Abstract

All-optical fiber-type 2×32 splitters for an Ethernet PON (passive optical network) were fabricated by using a FBT (fiber biconical tapered) process and the performance of the splitters was tested in upstream transmission of the EPON system. The 2×32 splitters was obtained by cascading 1×4 splitters fabricated by a conventional FBT process and showed -18 dB of insertion loss with 1.5 dB uniformity of output power at each channel and -0.1 dB of polarization dependent loss. The insertion loss variation was below 0.1 dB at the temperature range of -40°C to 80°C. For upstream channel transmission test in the EPON system were a Zig board and a burst mode receiver.

Zenko-made optical module was used for the burst mode receiver by adding functions of serializer/deserializer and clock data recovery, a Virtex II pro20 chipset and Vitesse VSC7123 were used in the Zig board for characterizing the burst mode and in the clock data recovery chipset, respectively. Startup acquisition lock time and data acquisition lock time were measured to be 670ns and 400ns, respectively, in the upstream channel transmission of the EPON system adapting the 2×32 splitter fabricated in this work.

Keywords

Ethernet PON, Optical fiber Splitter, Burst mode Receiver

I. 서 론

근래의 네트워크 분야에서는 방송과 통신을 융합하여 광대역 서비스 제공이 가능한 시스템 연구 개발이 진행되고 있다. 이와 같은 시장 상황에 맞는 초고속 멀티미디어 서비스를 지원하여 사업자의 요구를 충족시킬 수 있는 대안으로 광 통신기술을 가입자망에 적용한 EPON (Ethernet Passive Optical Network) 기술이 주목을 받고 있다. 그런데 EPON은 중앙국사에 위치한 OLT(Optical Line Terminal)와 가입자 측에 위치한 다수의 ONU (Optical Network Unit)로 구성된다. 그리고 OLT와 ONU 사이에는 광수동소자인 스피리터가 위치하며 최대 32 분기가 가능하다. OLT의 하향 광신호는 스피리터에 의해 분할되어 다수의 ONU로 전달이 되며 ONU의 상향 광신호는 스피리터에 의해 결합되어 OLT로 전달이 되는 전형적인 점대다중점 트리구조이다. EPON은 가입자 하향으로 1Gbps의 전송 대역을 제공하며, 상향으로는 32 개까지의 ONU를 통해 800Mbps의 대역을 제공할 수 있다[1]. 핵심요소기술로는 응용 칩셋, 버스트모드 광 트랜시버, 광스피리터가 있으며 본 논문에서는 전광섬유형 2×32 스피리터를 제작하고 실제 EPON 시스템에 적용하여 상향통신채널을 시험하기 위해 버스트모드 광 수신기와 버스트모드 특성측정을 위한 별도의 지그보드를 제작한다. 먼저 광 스피리터의 제작방법으로는 평판도파로 기술(PLC)을 이용한 제품과 광섬유 용융인장 방법에 의한 전광섬유형 제품이 있다. 기존 PON 시스템의 시험에는 8분기 이상의 다분기에 적합한 PLC형이 주로 사용되었으나 본 논문에서는 단일 공정에 의해 제작된 1×4 전광섬유형 스피리터를 다단 접속하여 2×32 스피리터를 제작하여 기존 PLC제품에 비해 삽입손실과

온도특성이 우수함을 보인다. 버스트모드 광수신기는 상용 광수신기에 클럭데이터 복구기, 직병렬변환기 등의 회로를 추가하여 구현하며, 클럭 데이터 복구를 위해 Vitesse사의 VSC7123를 이용한다. ONU에서 송신한 데이터가 2×32 스프리터를 통하여 전달되어 OLT에 수신된 상향통신채널의 버스트모드 특성을 계측하기 위해 Virtex II pro20 칩셋을 사용하여 별도의 지그를 제작한다. 이에 본 논문에서는 2장에서 단일공정에 의해 제작된 1×4 스프리터를 기반으로 전광섬유형 2×32 스프리터 제작과 특성에 대해 논의하고 3장에서 실제 2×32 스프리터가 적용된 EPON 시스템의 상향채널통신 평가를 위한 버스트모드 광트랜시버와 지그 제작에 대해 논의하며 4장에 결론을 맺는다.

II. 전광섬유형 2×32 스프리터 제작

그림 1과 같은 E-PON 시스템에서는 상/하향 광신호 파장으로 1490nm와 1310nm를 사용 한다.

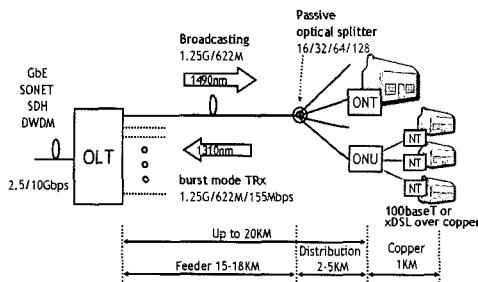


그림 1. EPON 시스템의 구성

따라서 두 파장에 대해서 동일한 분기 값을 갖는 스프리터를 필요로 하며, 상 하향 파장에 무관한 스프리터를 전광섬유형으로 제작하기 위해서는 Y형 분기 구조를 갖는 PLC형 스프리터와는 달리 별도로 제작 공정을 추가로 거쳐야 하며 대표적으로는 두 광섬유의 반경을 다르게 해주는 예인장 방법이 널리 사용되고 있다 [2].

1. 1×4 광스프리터의 제작원리

전광섬유형 스프리터의 제작은 인접한 두 광섬유간의 커플링 특성을 이용한다. 이러한 전광섬유형 구조를 결합모드로 해석을 하면, 그림 2에서와 같이 두 파이버 K와 S에서 진행방향에 따른 광섬유의 기본모드의 크기는 다음 식과 같은 결합방정식으로 나타낼 수 있다 [2],[3].

$$\frac{da_k}{dz} + iba_k = -i \sum a_s C_{KS} \quad (1)$$

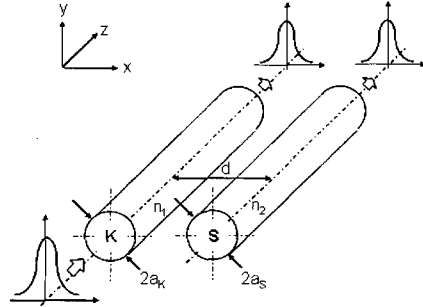


그림 2. 전광섬유형 스프리터의 결합현상

여기서 \$a_k\$, \$a_s\$는 광섬유 K와 S의 기본모드 진폭이며, \$C_{KS}\$는 두 광섬유 모드들간의 결합계수이다. 동일한 광섬유의 경우는 \$C_{KS} = C_{SK}\$가 되어 광섬유간의 결합계수를 나타내면 다음 식 (2)와 같이 표시할 수 있다[3].

$$C_{KS} = C_{SK} = \sqrt{\frac{2}{a^2}} \frac{(\Delta_1 \Delta_2)^{1/4}}{(V_1 V_2)^{3/2}} \cdot \frac{U_1 U_2 K_0(W_1 d/a)}{K_1(W_1) K_1(W_2)} = \frac{(2\Delta)^{1/2} U^2 K_0(Wd/a)}{a V^3 K_1^2(W)} \quad (2)$$

굴절률과 코어반경등 광섬유 파라미터가 다른 경우는 다음 식과 같이 일반적인 형태로 표시 할 수 있다[3].

$$C_{KS} = \sqrt{2\Delta_s} \frac{U_1 U_2}{a_K V_K} \frac{K_0(W_S d/a_K)}{K_1(W_1) K_1(W_2)} \times \left(\frac{W_K K_0(W_S) I_1(\overline{W}_K) + W_S K_0(W_S) I_0(\overline{W}_K)}{W_K + U_S} \right) \quad (3)$$

여기서, \$I\$는 변형베셀함수이고, \$\overline{W}_i = W_i a_s / a_k\$이다. 그림 3은 단일공정 1×4 광스프리터의 구조를 나타내며 이때 출력되는 광 전력은 다음 식(4)와 같이 표현할 수 있다[2].

$$P_1(z) = 1/4 [1 + 2 \cos(2C_s z) \cos(2C_u z) + \cos^2(2C_s z)] P_1(0) \quad (4-a)$$

$$P_2(z) = P_3(z) = 1/4 P_1(0) \sin^2(2C_s z) \quad (4-b)$$

$$P_4(z) = 1/4[1 - 2\cos(2C_s z)\cos(2C_w z) + \cos^2(2C_s z)]P_1(0) \quad (4-c)$$

여기서 $P(0)$ 는 1번 광섬유로 입력된 광 파워이고, C_s 는 인접한 광섬유 (광섬유 1 과 2, 광섬유 1과 3) 와의 강한 결합계수이고 C_w 는 대각선에 위치한 광섬유 (광섬유 1 과 4) 와의 약한 결합계수이다. 동일한 광섬유에서 C_s 는 식(3) 에서의 C_{KS} 와 동일하다.

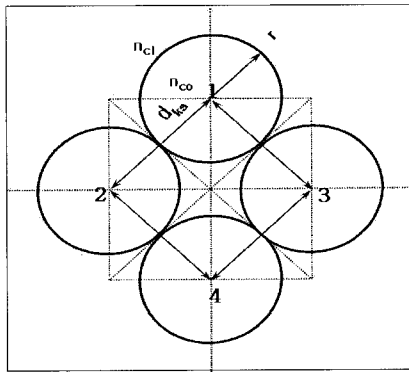


그림 3. 1×4 스피리터의 구조설계

그림 4에 1×4 스피리터 제작을 위한 결합길이에 대한 광 전력을 나타내었으며 실제 일정한 결합길이에서 4개의 광섬유에 동일한 광전력이 출력되는 조건이 있음을 확인할 수 있다.

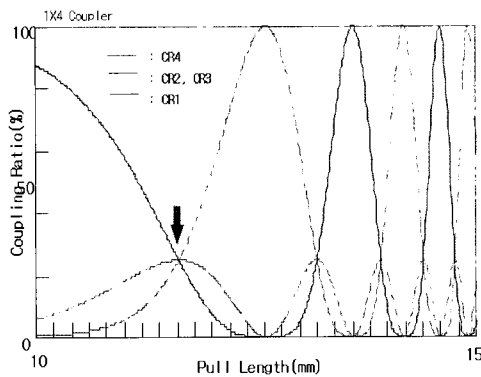


그림 4. 1×4 스피리터의 결합조건 설계

2. 1×4 광 스피리터의 제작특성

단일 용융인장공정으로 1×4 스피리터를 제작하기 위해서 광섬유 커플러 제조 장비인 FCPW 2000을 사용하였으며 광섬유간의 tension을 고려한 회전지그가 별도로 제작되었다. 광섬유를 용융인장 후 온/습도에 영향을

받지 않도록 패키지 하였으며 그림5에 백색광원과 광스펙트럼 분석기를 이용하여 파장의존특성을 측정하여 나타내었다. 제작된 파장무의존형 1×4 스피리터는

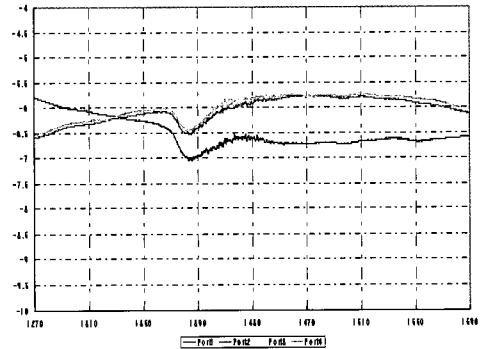


그림 5. 1×4 스피리터의 파장의존특성

1310nm와 1550nm 파장의 ±40nm 대역에 대해서 삽입손실 7.2 dB이하, Uniformity 1.2dB 이하였다.

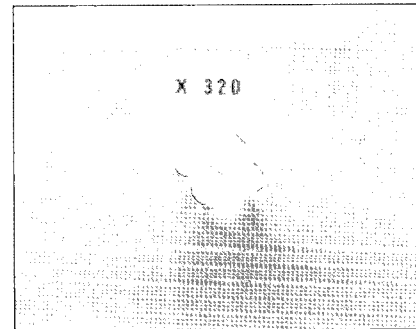


그림 6. 1×4 스피리터의 결합부 단면사진

제작 후 결합영역에서의 광섬유 용융형상을 확인하기 위하여 결합부를 절단하여 확대한 사진을 그림 6에 나타내었다. 이때 4가닥의 광섬유가 그림3의 구조설계와 같이 정사각형 모양 안에서 서로 맞물려 용융 인장되었음을 알 수 있고 다른 형상에서는 원하는 결합비가 출력되지 않았다 [4].

3. 다단접속에 의한 2×32 제작

단일 용융인장 공정으로 제작된 1×4 스피리터를 다단 접속하여 그림 7과 같이 2×32 스피리터를 제작하였으며 이를 위해 1×4 스피리터 10개와 2×2 스피리터 1개를 사용하였다. 이는 기존에 1×2 스피리터를 기준으로 제작하였을때 소요되는 31개의 단위 스피리터에 비해 삽입손실과 작업 공정에서 획기적인 방법이며 특

히 제품크기면에서 PLC형 제품과 경쟁할 수 있다.

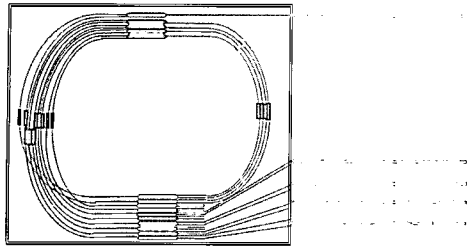


그림 7. 다단접속에 의한 2x32 제작

제작된 2x32 스피리터의 삽입손실과 파장의존특성 측정하여 표 1과 그림 8에 나타내었다.

표 1. 2x32 스피리터 삽입손실과 균일도

	Port1	Port2	Port3	Port4	Port5	Port6	Port7	Port8
1310nm	-15.32	-16.18	-16.65	-15.35	-16.23	-17.16	-16.89	-16.30
1550nm	-16.15	-15.64	-16.40	-16.89	-15.28	-15.50	-17.28	-17.14
	Port9	Port10	Port11	Port12	Port13	Port14	Port15	Port16
1310nm	-16.92	-17.04	-16.13	-16.23	-16.04	-16.06	-16.93	-16.70
1550nm	-17.06	-17.19	-16.75	-16.99	-16.17	-16.45	-17.19	-17.72
IV.	Port17	Port18	Port19	Port20	Port21	Port22	Port23	Port24
1310nm	-17.40	-16.70	-15.90	-17.36	-15.65	-15.64	-15.94	-15.84
1550nm	-17.45	-16.91	-16.56	-17.53	-16.13	-15.94	-15.68	-16.56
	Port25	Port26	Port27	Port28	Port29	Port30	Port31	Port32
1310nm	-16.23	-15.79	-16.08	-15.94	-16.42	-15.69	-15.34	-17.20
1550nm	-17.03	-16.42	-17.11	-16.19	-17.19	-16.14	-16.54	-17.25
Uniformity	1.48							

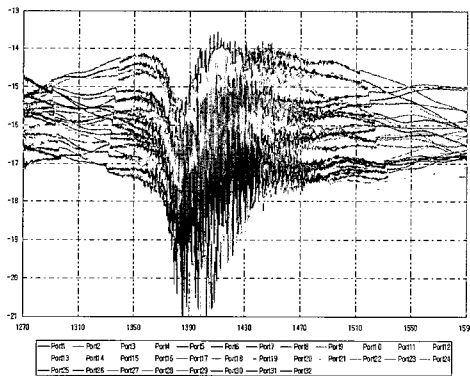


그림 8. 2x32 스피리터의 파장의존특성

표 1은 1550nm와 1310nm FP 광원을 이용하여 측정한 결과이며 이때 EPON의 상하향 파장인 1310nm와 1550nm 두 파장대역에 대하여 동등한 결합 비를 나타낼 수 있다. 삽입손실이 최대 -17.72dB 이내에서 유지됨을 알 수 있으며 이는 버스트모드 광수신기의 리미팅 앰프를 설계시 고려될 중요 요소이다.

-40 - 80°C 에서 온도 환경시험을 실시 하였으며 그림 9와 같이 삽입손실 변동량은 ±0.1dB 이하에서 유지됨을 확인 할 수 있었다.

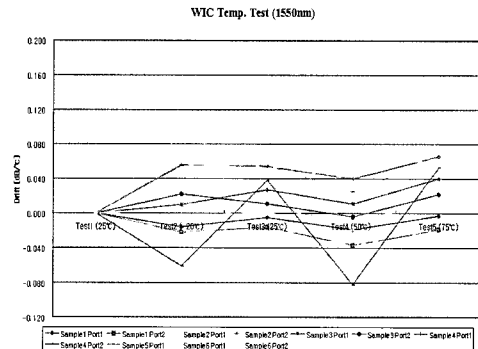


그림 9. 온도 신뢰성 테스트

III. EPON 상향채널통신 시험

OLT로부터 ONU 들이 위치하는 거리가 서로 다르기 때문에 ONU에서 상향전송 되는 이더넷 프레임들에 대해 "0"과 "1"을 구분하는 decision level을 서로 다르게 세팅해 주어 파워 다이내믹스 문제를 해결해 주고, 이더넷 프레임의 오버헤드 내에서 클럭을 추출할 수 있는 버스트모드 수신기가 필요하다[5]. 또한 일반 계측기로는 버스트모드 특성을 측정할 수 없으므로 2x32 스피리터를 통해 들어온 광수신기에서의 버스트모드 특성관찰을 위해 지그보드를 제작하였다.

1. 버스트모드 광수신기 제작원리

버스트모드 광수신기 구조는 그림 10과 같다[6].

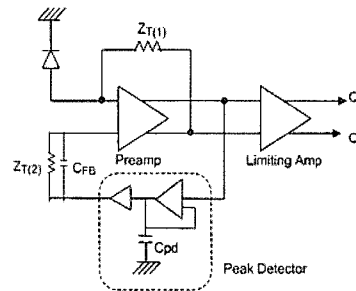


그림 10. 버스트모드 광수신기 구조

버스트모드 광수신기는 크게 프리앰프, 리미팅앰프, 그리고 피크 검출기로 구성된다. 칩두치 검출기는 입력 데이터로부터 1,2 비트 이내에서 칩두치를 찾아내어 한 이더넷 프레임의 스트림이 끝날 때까지 그 값을 일정하게 유지해 주는 역할을 하며, 리미팅 앰프는 이득을 매우 크게 만들어 아날로그 신호와 같은 데이터 신호를 디지털로 변환해 주는 역할을 한다. 버스트모드 광수신기는 버스트모드 송신기에 비하여 복잡하고 예민한 특성을 갖고, 두 가지 특성을 만족해야 한다[5]-[9]. 첫 번째로 리미팅 앰프 특성이며 이때 리미팅 앰프의 AGC는 최대 26dB의 광전력 차를 보상할 수 있어야 한다. 이는 표 1과 같이 제작된 2×32 스프리터의 삽입손실은 최대 18dB의 광전력의 손실을 갖고, OLT와 각 ONU를 연결하는 광섬유의 길이를 최대 20km로 계산하면 총 단일모드 광섬유손실은 최대 8dB 발생할 수 있다. 따라서 OLT로 수신되는 광신호의 전력들은 ONU에서 송신한 광신호에 비해 광스프리터와 광섬유 손실을 합한 값인 26dB의 차이를 보이기 때문이다. 두 번째로 클럭 데이터 복구 특성은 CDR(Clock Data Recovery) 칩셋의 특성을 말하며, 클럭 데이터 복구는 EPON에서 매우 중요한 요소로 작용한다. 클럭 데이터 복구에 걸리는 시간을 최소화 해야 원하는 상향대역폭과 QoS 를 얻을 수 있다. 사용자에게 제공하는 상향 대역폭은 다음 식 (5)과 같이 나타낼 수 있다[10].

$$P_{through} = \left(1 - \frac{n \times t_{phy}}{Q}\right) \times 1000 \quad (5)$$

n은 ONU의 개수이며 Q는 상향대역폭을 연산할 때 쓰이는 기준시간인 타임 쿼타이다. 물리계층 셋업시간 (t_{phy})은 다음 식(6)과 같다.

$$t_{phy} = t_{ld} + t_{ldd} + t_{AGC} + t_{CDR} \quad (6)$$

t_{ld} 는 LD 셋업시간, t_{ac} 는 AGC 회로 셋업 시간이며 클럭 데이터 복구시간 (t_{CDR}) 이 대부분을 차지하고 나머지 항의 영향은 미비하다. 따라서 클럭 데이터 복구 칩셋은 물리계층의 가장 핵심이 되는 부분이며 수 μs 이하여야 상용화가 가능하다[10],[11].

2. 버스트모드 측정용 지그보드

버스트모드 광수신기는 상용 광수신기인 Zenko사 광모듈에 클럭데이터 복구기, 직병렬변환기 기능을 추가로 구성하여 제작하였으며 버스트모드 특성 측정용 지그는 디지털회로와 더불어 마이크로프로세서를 필요로 하므로 Xilinx사에서 판매하는 FPGA (File Programmable Gate Array)인 Virtex II Pro 20 칩셋을 이용하여 구성 하였다. 제작된 OLT용 버스트모드 광수신기와 측정용 지그보드를 그림 11에 나타내었다.

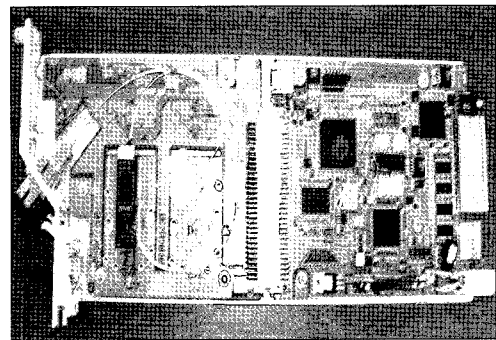


그림 11. 제작된 광모듈 보드와 지그보드

버스트모드 특성의 전체 시험도는 그림12와 같이 OLT 1대와 ONU 32대를 2×32 스프리터를 이용하여 구성 하였다. OLT 광 모듈 보드는 2×32 스프리터의 한쪽 입력에 연결하고 ONU 광모듈 보드는 출력에 연결된다. 시험이 이루어지는 데이터 교환 절차를 살펴보면 먼저 OLT 지그 내의 다중접제어 MAC에서 생성된 국부 타이머에서 발생된 정보는 이더넷 프레임에 담겨 하향 광채널을 통해 ONU 1에서 32에 보내지며 각 ONU는 이더넷 프레임을 해석(Parsing)하여 OLT의 국부 타이머 정보를 얻게 된다. 추출된 국부 타이머 정보는 ONU 32개의 타임 슬롯과 레이저 ON/OFF 동기를 맞추어 상향통신채널을 유지시킬 수 있게 한다. 약 30 ~ 40 ns의 해상도를 갖고 동기화된 ONU들은 각기 지그에서 만들어진 이더넷 프레임을 발생시켜 서로 다른 시간에 레이저 다이오드를 켜고 타임 슬롯을 열어 발생시킨 이더넷 프레임 상향 전송하게 된다. 클럭데이터 복구를 위해 OLT측 수신부와 ONU측 수신부는 모두 Vitesse사의 VSC7123칩셋을 사용하였다.

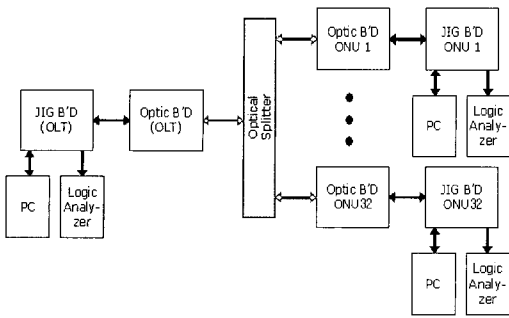


그림 12. 지그 보드를 이용한 상향채널통신의 버스트모드 특성 시험도

그림 13의 파형들은 첫 번째 및 두 번째 파형은 OLT 측의 10B 부호오류 신호와 수신 프레임을 표현하는 신호이며, 세 번째, 네 번째, 다섯 번째 신호는 각각 첫 번째 ONU의 송신 상황을 나타내며, 나머지 3 개의 신호는 각각 두 번째 ONU의 송신상황을 보인다. 두 ONU는 하향채널에 의해 동기화 되어 있으므로 해당 ONU들의 레이저 다이오드 ON/OFF 시간과 타임 슬롯은 서로 겹치지 않는 것을 볼 수 있다. 시험결과는 그림 13에 표시된 것과 같이 400 ns의 데이터포착 고정시간을 보인다. 따라서, Vitesse사의 VSC7123은 Ethernet PON의 표준인 IEEE 802.3ah의 1000 BASE PX10-D 스펙인 400 ns를 준수하는 성능을 보인다.

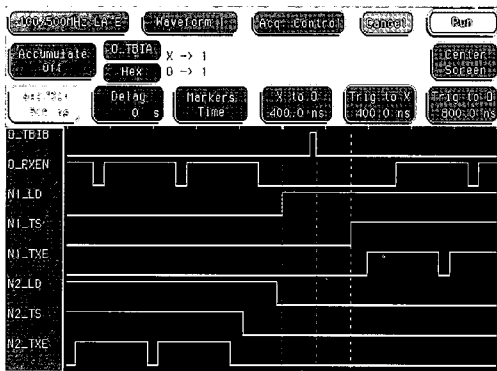


그림13.상향채널통신 버스트모드 특성시험

IV. 결론

본 논문은 EPON 시스템에 성공적으로 적용될 수 있는 전광섬유형 2×32 스플리터를 제작하였고 그 결과 삽입손실 18dB이내이고 편광의손실이 0.1dB이하였으며 Uniformity가 1.5dB 이내였다. 또한 -40 ~ 80℃에

서 온도 환경시험 결과 삽입손실 변동량은 ±0.1dB 이내로 PLC 제품에 비해 경쟁력 있는 스플리터를 제작하였다. 또한 실제 EPON 시스템에 적용하여 상향채널통신을 구성하여 성능을 평가하기 위하여 버스트모드 광수신기를 구현 하였다. 버스트 모드 광수신기는 기존의 상용 제품인 Zenko사 광모듈에 클럭 데이터 복구기, 직병렬변환기 기능을 추가로 구성하여 버스트모드 기능을 하도록 구현하였으며, EPON의 상향채널 광전송환경인 버스트모드 특성을 계측하기 위해 Virtex II pro20 칩셋을 이용하여 지그를 제작하였다. 버스트 모드 클럭 데이터 복구 특성은 Vitesse사의 VSC7123의 클럭 데이터 복구기를 사용하여 그 기능 및 성능을 시험 하였고 개시 포착 고정시간은 670 ns로 우수한 성능을 나타내었다. 데이터포착 고정시간이 400 ns 이내로 IEEE 802.3ah의 표준안을 만족시켰다. 결과적으로 전광섬유형 2×32 스플리터를 통해 전달된 광신호가 제작된 버스트모드 광수신기로 잘 동작함을 알 수 있었고 특성 측정 결과 IEEE 802.3ah 표준에 부합하는 특성을 보였다.

[참고 문헌]

- [1] Frost & Sullivan, *US Wireline local loop equipment market Report*, pp.5448-5454,2002.
- [2] K. Okamoto, *Fundamentals of Optical Waveguides*, Acardmic Press, pp. 323 - 339, 2000.
- [3] 장진현, 신동호, "파장무의존형 광섬유 결합기의 제작 및 특성", 한국전기전자학회 논문지 제2권 2호, pp. 13 -19, 1998.
- [4] 신동호, 장진현, "단일용착된 1×4 파장무존형 광섬유 커플러의 제작 및 특성", 제13회 Photonics Conference 2004, 한국통신학회, pp. 40, 2004.
- [5] R. G. Swartz, and Y. Ota, "Integrated adaptive threshold burst mode receivers for optical data analysis," *Int. J. High Speed Electronics*, vol. 1, no. 3-4, pp. 222-243, 1990
- [6] Y. Ota et. al., " DC 1Gbps burst mode compatible rx for optical bus applications," *J. Lightwave*, vol. 10, no. 2 pp. 244-249, 1992.
- [7] M. Nakamura, N. Ishihara, and Y. Akazawa, "Instantaneous response, adjustment free, 156 Mbit/s limiting IC for burst-mode optical transmission," *Electronics Letters*, vol. 33, no. 2, pp. 151 -152, 1996.

- [8] K. S. Fukada, "A burst-mode packet receiver with bit-rate-discriminating circuit for transmission system," *IEEE Lasers and Electro-Optics Society 12th Annual Conferences*, vol. 2, pp. 595 - 596, 1999.
- [9] M. Nakamura, N. Ishihara, and Y. Akazawa, "A 156-Mb/s CMOS optical receiver for burst mode transmission," *IEEE Journal of Solid-State Circuits*, vol. 33, no. 8, pp. 1179 -1187, 1998.
- [10] M. Banu, and A. E. Dunlop, "A 660Mb/s CMOS lock recovery circuit with instantaneous locking for data and burst mode transmission," *Int. Solid State Circuits Conference Digest of technical Papers*, pp. 102 - 103, 1993.
- [11] A. Yoshida, T. Taya, N. Yamaoka, S. Matsumoto, and T. Yokoyama, "A data recovery circuit for burst using 440 MHz CMOS direct phase controlled VCO," *Symposium on VLSI Circuits, Digest of Technical Papers*, pp. 120 - 121, 1996.

Biography



장 진 현

2005년 현재 한국정보통신 기능대학 광
통신설비과 전임강사
<주관심분야> 광소자 패키지 모델링,
<이메일> jhchang@icpc.ac.kr



김 준 환

2000년 건국대학교 대학원
전자공학과 졸업 (공학박사)
2000년 - 2003년 삼성전자 종합기술연
구원 전문연구원
2005년 현재 (주)크로스웍스 기술이사

<주관심분야> Ethernet PON 시스템 광모듈 칩셋 개발
<이메일> jhkim@crossworks.co.kr



신 동 호

1992년 - 2002년 전자부품종합기술원
책임연구
2005년 현재 (주)에스엘테크놀러지 대표
이사

<주관심분야> 광통신 수동부품 및 광모듈 개발
<이메일> dhshin@slt.co.kr