한국항행학회 논문지 제 9 권 제 2 호 2005년 12월

적응형 바이어스 기법을 이용한 와이브로용 고효율 도허티 전력증폭기 설계

Design of High Efficiency Doherty Power Amplifier Using Adaptive Bias Technique for Wibro Applications

오정균*, 최재홍*, 구경헌*

Chung-Gyun Oh*, Jae-Hong Choi* and Kyung-Heon Koo*

요 약

본 논문에는 2.3GHz대역의 주파수를 이용해 초고속 인터넷 서비스를 제공하는 와이브로용 고효율 도허티 전력 증폭기를 설계 및 제작하였다. 도허티 전력증폭기의 효율 향상을 위해 포락선 검파기를 이용하여 입력신호의 크기에 따라 게이트 전압을 조정하여 도허티 증폭기의 전력효율을 개선시키는 방법을 구현하였다. 측정결과, 적응형 바이어스를 적용한 도허티 증폭기는 측정시 입력 신호를 25.6dBm으로 했을 때 P1dB에서 출력전력 34.0dBm과 36.6%의 PAE를 가진다. 이것은 동일 입력레벨에서 AB급 증폭기와 비교해서 출력전력에서 1dB, 효율에서 7.6%의 개선을 보였다.

Abstract

In this paper, the high efficiency Doherty power amplifier using adaptive bias technique has been designed and realized for 2.3GHz Wibro applications. The RF performances of the Doherty power amplifier using adaptive bias technique have been compared with those of a class AB amplifier alone, and conventional Doherty amplifier. The Maximum PAE of designed Doherty power amplifier with adaptive bias technique has been 36.6% at 34.0dBm output power. The proposed Doherty power amplifier showed an improvement 1dB at output power and 7.6% PAE than a class AB amplifier alone.

Key words : Doherty power amplifier, Adaptive bias, PAE

I. 서 론

무선 통신 시스템의 중요한 부분을 차지하고 있는 전력 증폭기의 성능 향상에 대한 연구가 끊임없이 진행되고 있다. 이러한 연구는 주로 전력 증폭기의 성능을 나타내는 출력전력, 선형성, PAE(Power Added Efficiency)등을 향상시키는 데 집중되고 있으며, 이를 위해 다양한 방법이 시도되고 있다[1],[2]. 일반적으로 기지국 및 중계기 시스템은 단말기와는 달리 DC 전력 공급이 풍부하기 때문에 효율은 떨어지더라도 요구되는 높은 선형성을 얻기 위한 설계기법들이 이용되어 왔다. 그러나 증폭기의 전력레벨 증가 및 소형화에 따른 열 문제로 인해 최근에는 증폭기의 고선형성 뿐만 아니라 고효율 특성도 점차 중요한 특성 항목이 되어가고 있다.

* 인천대학교 전자공학과(Dept. of Electronics Engineering University of Incheon)
· 제1저자 (First Author) : 오정균
· 접수일자 : 2005년 11월 21일

전력증폭기의 선형성과 전력효율의 관계를 개선하기 위해 제안된 다양한 방법들 중에서 현재 가장 주목받고 있는 것이 도허티 전력증폭기이다. 이 기법은 다른 방식에 비해 불필요한 회로가 없어 비교적 구조가 간단하고 부하 임피던스 변조를 이용하여 높은 효율개선 효과를 볼 수 있다. 최근 도허티 전력 증폭기 설계기법에 대한 많은 연구들이 진행되고 있으며, 특히 바이어스 제어된 도허티 전력증폭기는 입력 전력의 넓은 변화 범위에 대해서 고효율의 성능을 가능하게 한다[3]-[6].

본 논문에서는 2.3GHz대역의 주파수를 이용해 초고속 인터넷 서비스를 제공하는 와이브로용 고효율 도허티 전력 증폭기를 설계 및 제작하였다. 도허티전력증폭기의 효율 및 선형성 향상을 위해 포락선 검파기를 이용하여 입력신호의 크기에 따라 게이트 전압을 조정하여 도허티 증폭기의 전력효율을 개선시키는 방법을 구현하였다.

Ⅱ. 적응형 바이어스를 이용한 도허티 전력 증폭기 설계

2-1 도허티 전력 증폭기 이론

도허티 증폭기는 효율을 개선하기 위해서 W.H. 도허티에 의해 1936년에 보고되었다[7]. 이 증폭기는 주 증폭기와 보조 증폭기로 구성되어 있고 고효율을 유지하기 위해서 저출력에서는 주 증폭기만 동작하고 고출력에서는 두 증폭기가 병행해서 동작하게 한다. 증폭기의 요구 특성에 따라서 두 증폭기의 비를 다르게 할 수 도 있는데, 이 때 발생되는 문제점인 임피던스 정합문제와 전력결합문제를 부하변조(load modulation)기법으로 해결한다[7]. 도허티 증폭기는 각기 다른 바이어스의 두 증폭기를 사용하는데 주 증폭기를 A급 또는 AB급으로 설계하면, 보조 증폭기는 B급 또는 C급으로 설계한다. 도허티 증폭기의 동작원리의 핵심은 앞서 언급한 바와 같이 부하 임피던스 변조 기법을 이용하는 것이며, 그 원리는 그림 1의 간소화된 도허티 증폭기의 출력부 회로를 이용하여 설명될 수 있으며 또한, 식 (1),(2)를 통해 설명될 수 있다.

$$Z_1' = \frac{V_o}{I_1'} = \frac{R_o}{2}\left(\frac{I_1' + I_2}{I_1'}\right), 0 \le I_2 \le I_1' \quad (1)$$

$$Z_1 = \frac{R_o^2}{Z_1'} = \frac{2R_o}{1 + I_2/I_1'} = \frac{2R_o}{1+\alpha}, 0 \le \alpha \le 1 \quad (2)$$

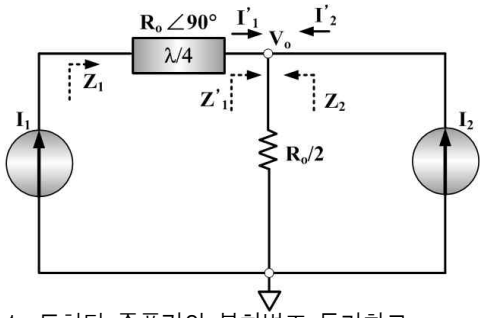

그림 1. 도허티 증폭기의 부하변조 등가회로
Fig. 1.The load modulation equivalent circuit of Doherty amplifier.

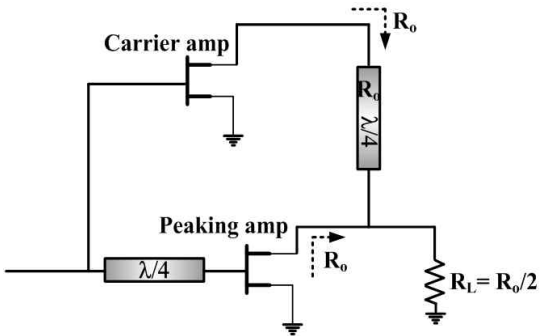

그림 2. 도허티 전력 증폭기의 구조
Fig. 2. Doherty power amplifier topology.

그림 1에서 전류원 I1과 I2 는 각각 주 증폭기와 보조 증폭기를 의미한다. 식 (2)에서 전류원 I2가 0부터 I1'까지 변함에 따라 전류원 I1에서 본 부하 임피던스는 2RO에서 RO로 변화됨을 알 수 있다. 다시 말하면, 보조 증폭기가 차단되었을 때 주 증폭기의 부하 임피던스는 2RO가 되고 두 증폭기 모두 개방되면 RO가 되며, 그 중간 출력에서는 중간 값의 부하 임피던스를 가지게 된다. 보조 증폭기의 동작 변화로 인한 이득의 변화는 이러한 부하 임피던스 변조를 통해 입력단에서 생기는 전력 분배기의 손실을 고려하여 보상된다. 따라서 증폭기 전체 이득은 일정하게 유지되면서, 동시에 출력 단에서 비대칭적인 전력 결합이 이루어질 수 있다[8]. 부하 임피던스 변조기법을 초고주파 도허티 전력증폭기에 실제로 적용한 구조를 그림 2에 나타내었다. 전류원 I1과 I2

는 각각 완전 정합된 주 증폭기와 보조 증폭기로 대치되었다. 이 증폭기의 입력은 전력 분배기와 각 증폭기의 입력 정합회로로 구성되어 있고 출력단의 위상 차이를 보상하기 위해서 Ro[Ω]의 특성 임피던스를 갖는 지연선로가 첨가되어 있다. 출력단에는 이 소자들이 최대 출력일 때에 Ro[Ω]의 정합회로가 첨가되어 있다[9].

2-2 바이어스 적응제어 회로 설계

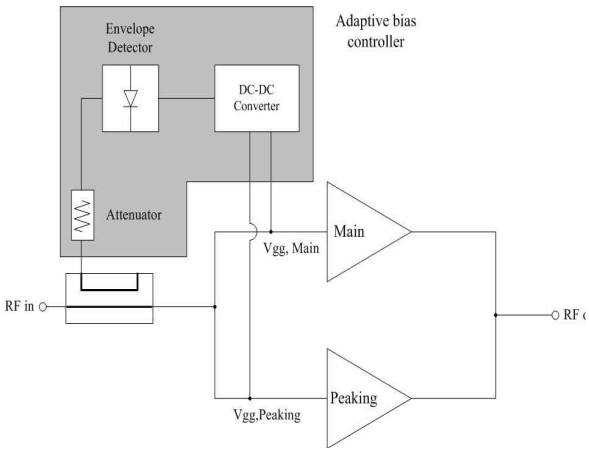

그림 3 적응형 바이어스회로를 갖는 도허티 증폭기 블록도

Fig. 3. Block diagram for Doherty amplifier with adaptive bias circuit.

바이어스 제어된 도허티 증폭기는 증폭기 자체의 효율을 높이기 위한 기법으로, 변화하는 전력레벨에 따라 도허티 증폭기의 바이어스가 고효율 특성을 가지도록 적응 제어된다. 도허티 증폭기는 기본적으로 두 개의 증폭기가 요구되기 때문에 여러 가지 바이어스 적응제어 방식이 적용될 수 있다. 본 논문에서는 효율 성능 개선량과 바이어스 제어 회로의 구현 복잡성 등을 고려하여 주 증폭기와 보조 증폭기의 게이트 전압을 제어하였으며, 바이어스 제어된 도허티 증폭기에 대한 시뮬레이션을 위해 Freescale사의 MRF281 LDMOSFET 디바이스 모델을 사용하였다. 이 소자 모델은 34dBm의 P1dB를 가지도록 정합되었으며, 본 논문에서는 도허티 전력증폭기에 AD8313 포락선 검파기와 LM6172 선형증폭기를 추

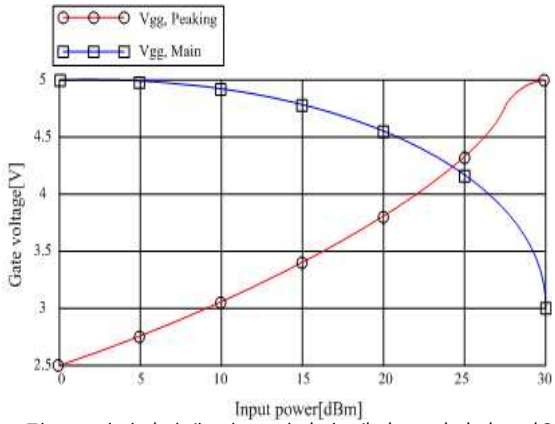

그림 4. 입력전력에 따른 최적의 게이트 바이어스전압

Fig. 4. Optimum gate bias voltage for input power.

가하여 보조증폭기에 적정 바이어스가 인가되도록 설계하였다.

시뮬레이션 결과, 주 증폭기의 게이트 전압은, 입력 전력이 0~30dBm의 변화에 따라 2.5V~5V 사이의 증가되는 형태의 전압곡선에서 효율, 출력전력, 선형성의 최적의 특성을 보인다. 또한, 보조 증폭기의 경우, 입력 전력이 0~30dBm의 변화에 따라 5V에서 3V까지 감소되는 전압의 변화율을 보일 때, 가장 최적의 상태를 나타내었다. 각각의 입력 전력에 따른 최적의 게이트 전압을 그림 4에서 보여주고 있다.

Ⅲ. 제작 및 측정결과

Ⅱ장의 도허티 증폭기이론과 모의실험에 의한 설계를 바탕으로 적응형 바이어스 회로가 부가된 와이브로용 도허티 전력증폭기를 제작하였으며, 실험을 통해 전력부가효율(PAE), 최대출력 등을 일반적인 AB급 증폭기, 도허티 증폭기와 비교하였다. 제작한 도허티 전력 증폭기는 Freescale사의 4W MRF 281 LDMOSFET를 사용하여 유전율 3.48이고 유전체 두께 1.016mm인 테플론 기판위에 실장 하였다.

3-1 일반적인 도허티 전력 증폭기 제작

제작한 도허티 전력 증폭기의 바이어스는 주,보조

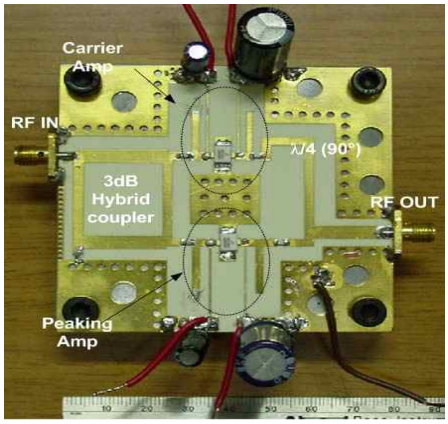

그림 5. 제작된 도허티 전력 증폭기
Fig. 5. Fabricated Doherty power amplifier.

증폭기의 Vgs를 각각 4.2V(AB급), 3.2V(C급)를 인가하였다. 그림 5는 도허티 전력 증폭기의 설계한 회로의 실제 제작한 회로를 보이고 있다. 그림 6은 도허티 전력증폭기에 2-톤 인가시 IMD 측정결과를 보여주고 있다. 측정결과 IMD3는 -22.8dBc임을 알 수 있다.

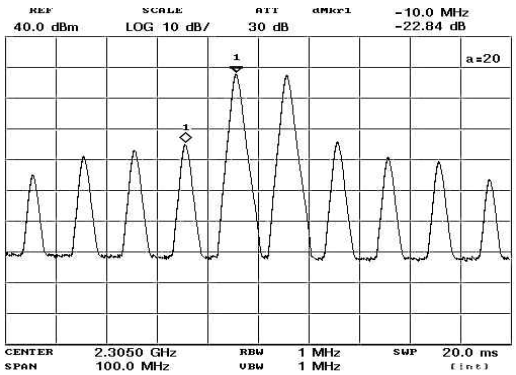

그림 6. 도허티 전력 증폭기의 IMD3
Fig. 6. IMD3 of Doherty power amplifier.

3-2 적응형 바이어스 회로가 부가된 도허티 전력증폭기 제작

그림 7은 적응형 바이어스가 부가된 증폭기의 제작한 회로를 보여주고 있다. 적응형 바이어스 회로를 부가하여 증폭기의 입력신호에 따라 Vgs의 크기를 자동적으로 변화하게 하여, DC 전력의 소모를

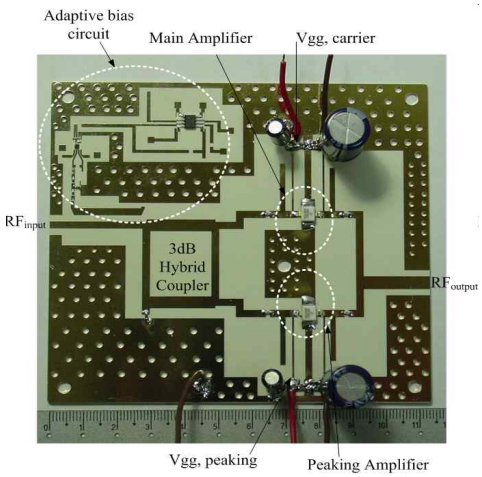

그림 7. 적응형 바이어스회로가 부가된 제작된 도허티 증폭기
Fig. 7. Fabricated Doherty amplifier with adaptive bias circuit.

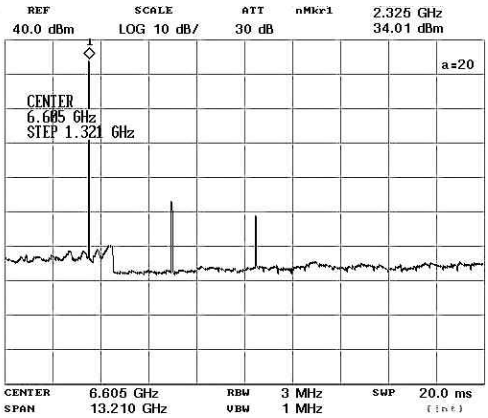

그림 8. 적응형 바이어스 회로가 부가된 도허티 증폭기의 출력 스펙트럼
Fig. 8. Output spectrum of Doherty power amplifier with adaptive bias circuit.

줄임으로써 전력 효율을 증가시킬 수 있다. 그림 7에서 도허티 전력증폭기의 주 증폭기 게이트 전압 제어회로는 입력전력에 따라 차동 증폭되어 Vgg,carrier의 입력 전압은 4.23~3.84V 로 가변되며, 보조 증폭기의 게이트 전압 제어 회로는 입력 전력이 증가함에 따라 2.45~3.20V 로 증가하여 Vgg,peaking의 입력 전압에 인가된다.

그림 8은 1-톤 입력시 출력 스펙트럼을 보여주고 있다. 입력 신호를 24dBm으로 했을 때 출력 전력은 중심 주파수에서는 34dBm, 2차 고조파는 -41dBc, 3차 고조파는 -47.2dBc가 측정되었다. 그림

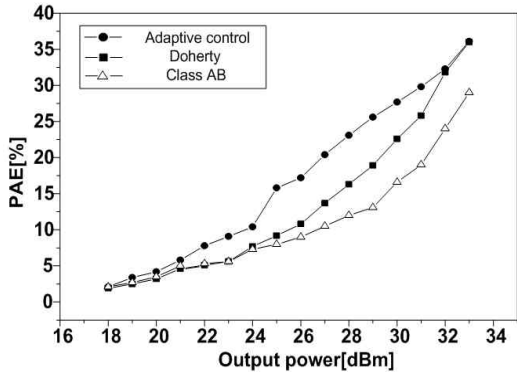

그림 9. 제작된 증폭기들의 PAE 측정결과
Fig. 9. Measured PAEs of fabricated amplifiers.

9는 AB급 증폭기와 도허티 전력증폭기, 적응형 바이어스 회로가 추가된 도허티 전력증폭기의 출력 전력에 따른 효율을 측정한 그림이다.

표 1은 제작 및 측정된 세 종류의 증폭기의 효율을 비교하여 개선된 비율을 나타낸 것이다. AB급 전력증폭기에 비해 도허티 전력증폭기가 높은 효율을 보이며, 적응형 바이어스에 의해 효율이 상당히 개선됨을 볼 수 있다. 표에서 측정 항목 중 뒤의 방식의 개선도를 %로 표시했다.

표 2는 2.3 GHz에서 AB급과 기존 도허티 전력 증폭기에 적응형 바이어스를 추가한 도허티 전력증폭기의 측정된 출력전력, 전력이득 그리고 PAE의 측정 결과에 대한 비교이다. 표 2에서 알 수 있듯이, 적응형 바이어스를 적용한 도허티 증폭기는 측정시 입력 신호를 25.6dBm으로 했을 때 P1dB에서의 출력 전력 34.0dBm과 36.6%의 PAE를 가진다. 이것은 동일 입력레벨에서 AB급 증폭기와 비교해서 출력전력에서 1dB, 효율에서 7.6%의 개선을 보였다.

Ⅳ. 결 론

본 논문에서는 2.3GHz 대역의 주파수를 이용해 초고속 인터넷 서비스를 제공하는 와이브로용 도허티 전력 증폭기를 설계 및 제작하였다. 도허티 전력증폭기의 효율 및 선형성 향상을 위해 포락선 검파기를 이용하여 입력신호의 크기에 따라 게이트 전압을 조정하여 도허티 증폭기의 전력효율을 개선시키는 방법을 구현하였다.

표 1. AB급, 도허티, 적응형 바이어스가 부가된 전력증폭기들의 효율 비교치
Table 1. Comparison of efficiency for AB class, Doherty, and Doherty amplifier with adaptive bias circuit.

측정항목	출력 (18~33dBm)	출력 (23~33dBm)
AB급 vs Doherty	17.3%	25.4%
Doherty vs Doherty with Adaptive	39.4%	35.9%
AB vs Doherty with Adaptive	62%	69%

표 2. AB급, 도허티, 적응형 바이어스가 부가된 전력증폭기들의 측정결과 비교치
Table 2. Comparison of experimental results for AB class, Doherty, and Doherty amplifier with adaptive bias circuit.

측정항목	PAE (%)	Gain (dB)	Pout (dBm)
AB급	29	10.4	33.03
Doherty	36	10.1	33.25
Doherty with Adaptive	36.6	9.35	34.01

측정결과, 적응형 바이어스를 적용한 도허티 증폭기는 측정시 입력 신호를 25.6dBm으로 했을 때 P1dB에서의 출력 전력 34.0dBm과 36.6%의 PAE를 가진다. 이것은 동일 입력레벨에서 AB급 증폭기와 비교해서 출력전력에서 1dB, 효율에서 7.6%의 개선을 보였다.

제작한 도허티 전력 증폭기를 와이브로 중계기 전력 증폭기에 적절히 사용한다면 기지국 및 중계기 시스템의 효율성을 향상 시킬 수 있을 것으로 판단되며, 아울러 다른 주파수의 전력 증폭기에도 적용 가능하리라 예상된다.

감사의 글

본 연구중 일부는 산업자원부, 한국산업기술 평가원 지정 지역협력연구센터인 인천대학교 멀티미디

어 연구센터의 지원으로 수행되었음.

참 고 문 헌

[1] Steve C. Cripps, *RF Power Amplifier for Wireless Communications.* Artech House, 1999.

[2] F. H. Raab, et al, "Power amplifiers and transmitters for RF and microwave," I*EEE Trans. Microwave Theory Tech.,* vol. 50, no. 3, pp. 814-826, March 2002.

[3] M. Iwamoto, et al., "An extended Doherty amplifier with high efficiency over a wide power range", *IEEE Trans. Microwave Theory Tech.,* vol. 49, no. 12, pp. 2472-2479, Dec. 2001.

[4] Y. Yang, J. Cha, B. Shin, and B. Kim, "A microwave doherty amplifier employing envelope tracking technique for high efficiency and linearity," *IEEE Microwave and Wireless Components Letters,* vol. 13, no. 9, pp. 370-372, September 2000.

[5] S. Bousnina, and F. M. Ghannouchi, "Analysis and experimental study of an L-Band new topology Doherty amplifier," *2001 IEEE MTT-S Int. Microwave Symp. Dig.*, vol 2, pp. 935-938, May 2001.

[6] 이상만, 서철헌,"PBG구조를 이용한 고선형성 Doherty 전력증폭기 구현에 관한 연구,"대한전자공학회 논문지 제42권 TC편 제2호, pp 81-86, Feb. 2005.

[7] W. H Doherty, "A new high efficiency power amplifier for modulated waves," *Proc. IRE*, vol. 24, no. 9, pp. 1163-1182, Sep. 1936.

[8] F. H. Raab, "Efficiency of Doherty RF power amplifier systems," *IEEE transactions on Broadcasting*, vol BC-33, no. 3, September 1987.

[9] Y. Yang, J. Yi, Y. Y. Woo, and B. Kim, "Optimum design for linearity and efficiency of a microwave Doherty amplifier using a new load matching technique," *Microwave Journal*, pp. 20-36, December 2001.

오 정 균 (吳正均)

1988년 : 서울산업대학교 전자공학과 공학사
1990년 : 중앙대학교 대학원 전자공학과 공학석사
2001년 3월~현재 : 인천대학교 대학원 전자공학과 박사수료
2001년 3월~현재 : 한국정보통신기능대학 이동통신과 교수
관심분야 : 마이크로파 송수신모듈 설계, 전력증폭기 선형화 및 고효율 증폭기 설계

최 재 홍 (崔在洪)

2004년 : 인천대학교 전자공학과 공학사
2004년 3월~현재 : 인천대학교 대학원 전자공학과 석사과정
관심분야 : 마이크로파회로 및 전력증폭기 설계

구 경 헌 (具京憲)

1981년 : 서울대학교 전자공학과 공학사
1983년 : 서울대학교 대학원 전자공학과 대학원
1991년 : 서울대학교 대학원 전자공학과 공학박사
1999년~2000년 : UC San Diego 방문학자
2001년~2002년 : 대한전자공학회 마이크로파 및 전파 연구회 위원장
2003년~현재 : 한국항행학회 학술이사, 국제이사
1987년~현재 : 인천대학교 전자공학과 교수
관심분야 : 마이크로파 회로 및 모듈 설계, 전력증폭기선형화