

논문 2005-42TE-3-9

# 페이딩 채널에서 LDPC 부호화 OFDM에 대한 연구

(Study on Low Density Parity Check Coded OFDM on Fading channel)

강 희 훈\*, 이 영 종\*\*, 한 완 옥\*\*

(Hee-Hoon. Kang, Young-Jong Lee, and Won-Ok Han)

## 요 약

본 논문에서는 페이딩 채널 환경하에서 OFDM의 BER 성능을 개선시키기 위해서 LDPC 부호화된 OFDM 시스템을 제안한다. LDPC 부호는 Sum-Product 알고리즘이나 Belief Propagation 알고리즘으로 알려진 확률적인 전파(Propagation) 알고리즘에 의해서 복호된다. LDPC 부호가 OFDM 시스템에 적용될 때 복호 알고리즘을 수행함에 있어서 복호 횟수를 거듭할수록 성능이 개선된다. 이동통신 시스템에서는, 높은 대역 효율을 요구하므로 다중레벨 변조가 사용된다. 그러나 다중레벨 변조를 갖는 OFDM에 LDPC 부호를 어떠한 방식으로 적용할 것인지에 대해서 명료하지 못하다. 따라서 본 논문에서는 MPSK를 사용한 LDPC Coded OFDM 시스템에 대한 복호 알고리즘에 대해서 언급한다. AWGN 채널 환경과 레일리 페이딩 채널 환경에서의 시뮬레이션 결과는 작은 반복 횟수에 대해서 좋은 BER 성능을 나타낸다.

## Abstract

To improve the BER of OFDM on a fading channel, a low-density parity check coded OFDM system is proposed in this paper. LDPC codes are decoded with Sum-Product or Belief Propagation Algorithm known by probability propagation algorithm. When LDPC codes are applied to OFDM system, the BER performance is dependant on the iteration number of decoding. To improve the spectral efficiency, multi-level modulations are used in mobile communication system. But, It is not clear how to decode LDPC code used in OFDM with multi-level modulations. In the paper, a decoding algorithm is described for LDPC coded OFDM with MPSK. When use the proposed decoding algorithm, we get the good BER for AWGN and a Fading Channel. Simulation results show that the proposed decoding algorithm is confirmed LDPC coded OFDM with MPSK.

**Keywords :** LDPC 부호기/복호기, OFDM, 페이딩 채널, Sum-Product or Belief Propagation Algorithm

## I. 서 론

미래의 이동통신 시스템에서, 양질의 통신 서비스를 제공하기 위해서는 높은 데이터 전송율이 요구된다. 하나의 넓은 신호 대역을 많은 협대역 부채널로 나누어 정보를 동시에 전송하는 OFDM 기법은 심볼간 간섭(ISI : InterSymbol Interference)을 야기하는 다중경로 페이딩 환경에서 높은 정보 전송율을 성취할 수 있는 변조방식이다. OFDM내의 ISI 현상은 보호 간격(Guard

Interval)을 부가함으로써 제거할 수 있다. 다중경로에서, 몇몇 OFDM 부반송파는 깊은 페이딩에 의해서 상실될 수도 있다. 많은 부반송파들이 오류없이 검파될찌라도 전반적인 BER은 작은 크기를 같은 다수의 부반송파에 영향을 받게 된다. 이러한 영향을 피하기 위해서, 순방향 오류정정 기법은 필수적이다. 기존의 많은 오류정정 부호들이 OFDM에 적용되어 연구되어 왔다<sup>[1]</sup>.

최근, LDPC 부호는 부호 이론 분야에서 많은 연구가 진행되어 왔다. LDPC 부호는 1962년 Gallager에 의해서 처음 제안되었다<sup>[3][4]</sup>. LDPC 부호는 터보 부호와 같은 복호 복잡도에 대해서 샤논의 한계에 근접한다. LDPC 부호가 BPSK와 8PSK에 적용되었고 가우시안 채널에 대해서 성능이 평가되었다<sup>[5]</sup>. LDPC 부호의 성능은 블록 페이딩 채널 상에서 평가되어 왔으며 LDPC 부호는 긴 패킷 길이에서 길쌈 부호기들에 비해서 큰 부호이득을 나타내었다<sup>[6]</sup>. 다중 경로 환경에서 LDPC 부호로 부

\* 정회원, 여주대학 방송정보통신과  
(Dept. of Broadcasting & Information, Comm. at Yeojoo Institues of Tech.)

\*\* 정회원, 여주대학 전자과  
(Dept. of Electronics at Yeojoo Institues of Tech.)

※ 본 논문은 2003년도 여주대학 교내연구비 지원하에 연구되었음.

접수일자: 2005년2월14일, 수정완료일: 2005년9월1일

호화한 경우 OFDM의 BER은 개선됨을 보였다<sup>[2]</sup>.

이동 통신 시스템에서, 높은 대역 효율이 요구되며 따라서 다중레벨 변조 방식이 선호된다. 그러나, 다중레벨 변조를 갖는 OFDM 시스템에 LDPC 부호를 적용하는 방법에 대해서 명료하지 못하다.

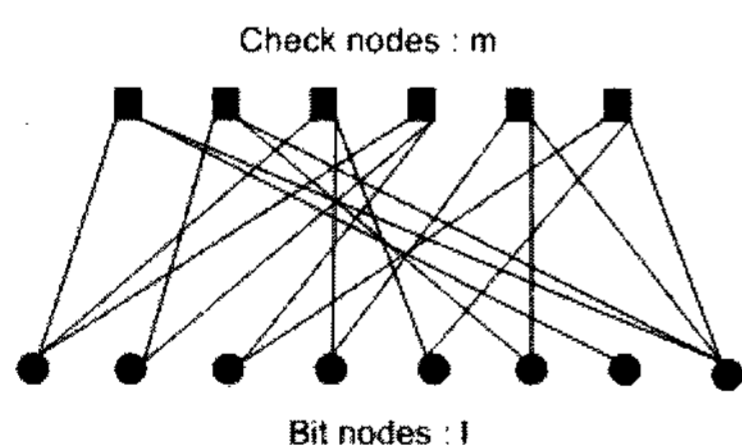
본 논문에서는, MPSK를 갖는 LDPC COFDM 시스템에 대한 복호 알고리즘을 설명한다. 시뮬레이션 결과로부터, LDPC COFDM 시스템이 가우시안 채널과 레일리 페이딩 채널에서 작은 반복 복호횟수에서 좋은 BER 성능을 나타낸다.

## II. 제안한 시스템

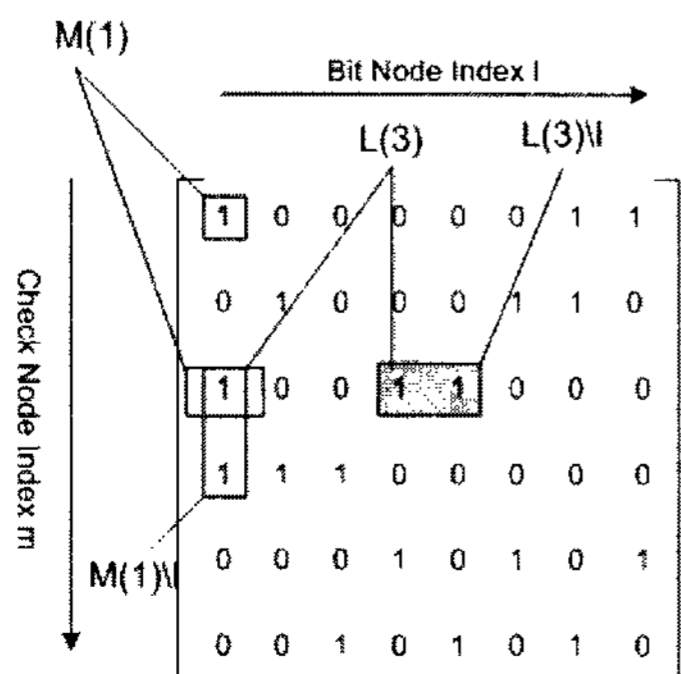
### 1. LDPC CODE

LDPC 부호와 반복 복호 알고리즘은 Gallager에 의해서 1962년에 제안되었다<sup>[3][4]</sup>. LDPC 부호가 좋은 성능을 가지지만 대략 30여년동안 연구가 진행되지 못했다. 그러나 최근, LDPC 부호는 샤논의 한계 성능에 근접하는 좋은 오류 정정 부호로 인식되었다. LDPC 부호는 블록 길이에 비해서 매우 적은 행의 1의 수와 열의 1의 수를 갖는 Sparse Parity Check Code에 의해서 정의된다. 이러한 LDPC 부호는 규칙적 LDPC와 불규칙적 LDPC 부호의 두 종류로 분류된다. 규칙적 LDPC 부호는 행과 열내의 가중치(Weight)가 일정하고 불규칙적 LDPC 부호는 일정하지 않다.

LDPC 부호는  $K=N-M$ 이고 부호율  $K/N > 1 - M/N$ 인 ( $N$ ,



(a)



(b)

그림 1. Factor Graph와 Sum-Product 알고리즘의 개념  
Fig. 1. Factor Graph and Sum-Product Algorithm.

K) LDPC로써  $M \times N$  패리티 체크 행렬  $H$ 에 의해서 정의된다.  $H$ 가 Full Rank가 아닌 경우에, LDPC 부호의 성능은 악화된다. 이와 같이, 패리티 체크 행렬  $H$ 를 구성할 때 행렬의 모든 열은 선형 독립적이어야 한다. LDPC 부호의 복호 알고리즘으로 Sum-Product 알고리즘이나 Belief Propagation 알고리즘이 사용된다<sup>[4][7]</sup>. LDPC 부호는 터보부호보다 좋은 성능을 보이는데 그 이유는 LDPC 부호의 높은 확률을 최소 거리가 부호의 길이에 비례해서 증가하기 때문이다. 이와 같은 특성은 매우 적은 프레임 오류 확률을 요구하는 높은 비트율 전송에 바람직하다.

LDPC 부호는 Factor Graph에 의해서 표현되는데 이는 비트 노드와 체크 노드로 구성된다. 그림 1(a)는 Factor Graph의 예를 나타내었다. 각 비트 노드는 각 패리티 체크 행렬의 행에 부합하고 각 체크 노드는 패리티 체크 행렬의 열에 부합한다. 이는 패리티 체크 방정식을 표현되는데 비트 노드와 체크 노드사이의 가장 자리는 체크 노드에 의해서 표현되는 패리티 체크 방정식에 참여하는 필요충분조건이다.

### 2. SUM-PRODUCT ALGORITHM

그림 1(b)의 Sum-Product 알고리즘의 개념을 설명한다.  $M(l)$ 은 비트 노드에 연결된 체크 노드의 집합을 나타낸다. 즉, 패리티 체크 행렬의  $l$ 번째 행내의 1들의 위치를 나타낸다.  $L(m)$ 은  $m$ 번째 패리티 체크 방정식에 참여하는 비트들의 집합을 나타낸다. 즉 패리티 체크 행렬의  $m$ 번째 열내의 1의 위치이다.  $L(m) \setminus l$ 은  $l$ 번째 비트를 갖는 집합  $L(m)$ 을 나타내고  $M(l) \setminus m$ 은  $m$ 번째 체크를 갖는 집합  $M(l)$ 을 나타낸다.  $i = 0, 1$ 인  $q_l^i \rightarrow m$ 은 비트 노드  $l$ 이 체크 노드  $m$ 으로 전달하는 확률 정보  $P(x_l=i)$ 를 나타낸다.  $r_m^i \rightarrow l$ 은  $m$ 번째 체크 노드가  $i$ 인  $l$ 번째 비트에 대해서 모인 확률 정보를 나타낸다. 즉  $r_m^i \rightarrow l$ 은 다른 비트에 대한 확률이  $q_l^i \rightarrow m$ 로 표현될 때  $m$ 번째 패리티 체크 방정식으로부터  $x_l = i$ 에 대한 가능확률 정보이다. 그러므로,  $r_m^i \rightarrow l$ 은  $m$ 번째 체크 노드로부터  $l$ 번째 비트 노드에 대한 extrinsic 정보로 고려될 수 있다. 비트에 대한 사후적 확률은 이 비트와 연결된 체크 노드로부터의 모든 사후적 정보를 모음으로써 계산되는데 이는 다음의 반복적인 Belief Propagation 절차에 의해서 얻어진다.

2진 부호에 대해서, Sum-Product 알고리즘은 Log Domain에서 효율적으로 수행될 수 있으며 이는 Log-Likelihood Rate(LLR)에 의해서 등가적으로 특정

지어지는 확률이다<sup>[4][7]</sup>.

$$\begin{aligned} L(r_{m \rightarrow l}) &\triangleq \log \frac{r_{m \rightarrow l}^1}{r_{m \rightarrow l}^0}, \\ L(q_{l \rightarrow m}) &\triangleq \log \frac{q_{l \rightarrow m}^1}{q_{l \rightarrow m}^0}, \\ L(p_l) &\triangleq \log \frac{p_l^1}{p_l^0}, \\ L(q_l) &\triangleq \log \frac{q_l^1}{q_l^0} \end{aligned} \quad (1)$$

$p_l^i$  은  $l$  번째 비트가  $i$  일 확률을 나타낸다.

i. 초기화

각 비트 노드  $l$  는 사전적 LLR  $L(p_l)$  이 할당된다. BPSK를 갖는 Memoryless 가우시안 채널상의 등확률적인 입력의 경우 식(2)과 같다.

$$\begin{aligned} L(p_l) &= \ln \frac{P(y_l|x_l=+1)}{P(y_l|x_l=-1)} \\ &= \frac{2}{\sigma^2} y_l \end{aligned} \quad (2)$$

여기서  $x, y$  는 전송된 비트와 수신된 비트를 나타내고  $\sigma^2$  은 잡음의 분산을 나타낸다. 매 위치  $(m,l)$  에 대해서  $H_{ml}$  이 패리티 체크 행렬  $H$  내의  $m$  번째 열과  $l$  번째 행의 요소를 나타내는  $H_{ml}=1$  과  $L(r_{m \rightarrow l})$  과  $L(q_{l \rightarrow m})$  은 다음과 같이 초기화된다.

$$\begin{aligned} L(q_{l \rightarrow m}) &= L(p_l) \\ L(r_{m \rightarrow l}) &= 0 \end{aligned} \quad (3)$$

L1. 체크노드에 의한 비트정보(Checks to bits)

각 체크 노드  $m$  은 유입하는 모든 정보  $L(q_{l \rightarrow m})$  을 수집하고 체크 노드  $m$  에 연결된 모든 다른 비트들로부터 정보에 기초한 비트  $l$  은 belief는 갱신된다.

$$L(r_{m \rightarrow l}) = 2 \tanh^{-1} \left( \prod_{l' \in L(m) \setminus l} \tanh(L(q_{l' \rightarrow m})/2) \right) \quad (4)$$

L2. 체크노드에 전달되는 비트정보(Bits to checks)

각 비트 노드  $l$  은 이 비트 노드와 연결된 모든 체크 노드에 확률을 전달한다.

$$L(q_{l \rightarrow m}) = L(p_l) + \sum_{m' \in M(l) \setminus m} L(r_{m' \rightarrow l}) \quad (5)$$

L3. 반복복호 정지 기준(Check stop criterion)

복호기는 비트  $l$  에 연결된 모든 체크 노드들로부터의 정보를 더함으로써 비트  $l$  에 대한 전체적인 사후적 확률을 얻을 수 있다

$$L(q_l) = L(p_l) + \sum_{m \in M(l)} L(r_{m \rightarrow l}) \quad (6)$$

$L(p_l)$  에 대해서 경판정(Hard Decision)이 만들어지고 결과적인 복호 입력 벡터  $\bar{x}$  는 패리티 체크 행렬  $H$  에 대해서 체크된다. 만약  $H\bar{x} = 0$  이면 복호기는 정지하고  $\bar{x}$  를 출력한다. 그렇지 않으면 단계 L1-L3를 반복한다. Sum-Product 알고리즘은 최대 반복횟수를 설정한다. 만약 반복횟수가 최대 반복 횟수가 되면  $\bar{x}$  를 출력한다.

3. LDPC CODED OFDM

(1) LDPC 부호 생성

본 논문에서의 LDPC 부호 생성은 [3]에서 제안한 방식을 적용한다. 패리티 체크 행렬은 세 개의 부행렬로 나뉘어 있고 각각은 각 행에 하나의 1를 포함한다. 이들 부행렬의 첫 번째 행렬은 내림순차의 1를 포함하고 있다. 즉  $l$  번째 열은 행  $(i-1)k+1$  에서  $ik$  까지 1를 포함한다. 여기서  $k$  는 열가중치(row weight)이다. 다른 부행렬은 첫 번째 행렬의 행 permutation이다. 2번째와 3번째 부행렬의 permutation은 독립적으로 선택된다.

(2) 시스템 모델

다중 경로 환경에서, OFDM의 몇몇 부반송파는 깊은 페이딩에 의해서 손실될 수 있다. 그러므로, 이러한 경우, 많은 오류들이 연속적인 부 반송파에 대해서 고정되고 시간과 주파수 영역에서 2차원 오류들이 발생할 것으로 예측된다. 이러한 이유가 LDPC 부호화를 OFDM에 적용하는 이유이며 2차원 오류들을 보상한다.

그림 2은 LDPC-COFDM의 시스템 모델을 나타낸다.

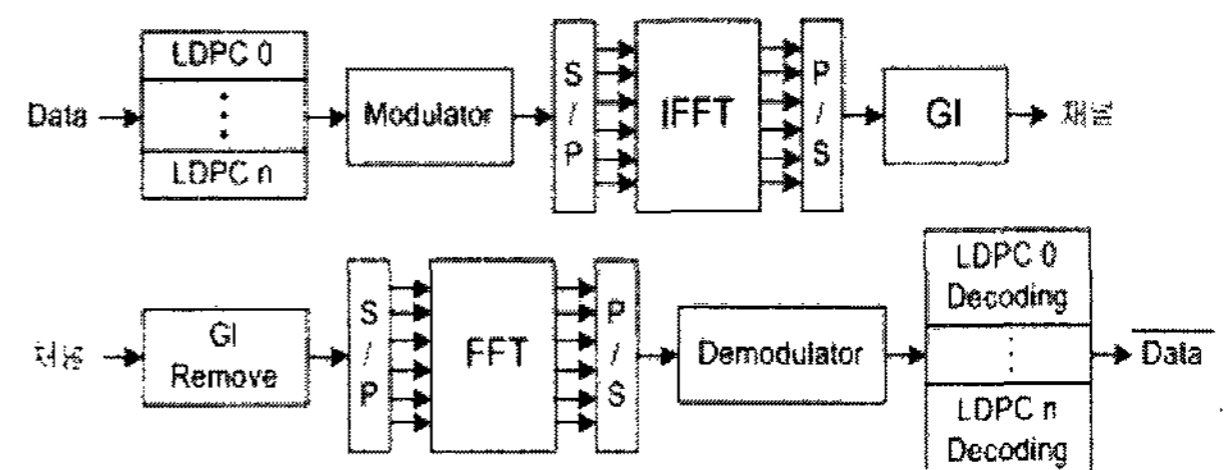


그림 2. 시스템 모델  
Fig. 2. System Model.

송신기에서, 정보 비트들은 LDPC 부호로 부호화되고 변조기에서 변조된다. 직병렬 변환을 거친 후에 OFDM 부채널 변조는 IFFT를 사용함으로써 구현되고 OFDM 시스템내에서 2차원 오류를 보상하기 위해서 몇몇 OFDM 심볼들에 할당된다. 주파수 선택적 페이딩 채널에서, ISI의 영향을 제거하기 위해서 보호 간격(GI : Guard Interval)가 삽입된다. 수신기에서는, 주파수 선택적 페이딩 채널에 대해서, 보호 간격이 제거된다. 직병렬 변환 후, OFDM 부채널 변조는 FFT에 의해서 구현된다. FFT에 의해서 발생된 수신된 OFDM 심볼은 복조기에서 복조된다. 복조된 비트들은 LDPC 부호 블록에서 복호되어 정보비트를 복원한다.

### (3) MPSK에 대한 제안 알고리즘

제안한 시스템의 복호 알고리즘은 Sum-Product 알고리즘에 기초한다. 수신기 신호에 대한 초기 가능성은 다음과 초기화된다. 다음과 같이 s번째 수신된 심볼의 t번째 비트들에 부합하는 초기 가능성은 정의한다.

$$\begin{aligned}
 L(p_{s,t}^1) &= \ln \frac{P(x_t = 1 | y_s)}{P(x_t = 0 | y_s)} \\
 &\approx \ln \frac{P(y_s | x_t = 1)}{P(y_s | x_t = 0)} \\
 &\approx \ln \frac{\sum_{j \in \{j_{t,1}\}} \exp \left[ -\frac{(y_{s,I} - x_{I,j})^2 + (y_{s,Q} - x_{Q,j})^2}{2\sigma^2} \right]}{\sum_{j \in \{j_{t,0}\}} \exp \left[ -\frac{(y_{s,I} - x_{I,j})^2 + (y_{s,Q} - x_{Q,j})^2}{2\sigma^2} \right]} \\
 &\approx \frac{1}{2\sigma^2} \left[ \min_{j \in \{j_{t,1}\}} \left[ |y_{s,I} - x_{I,j}|^2 + |y_{s,Q} - x_{Q,j}|^2 \right] \right] \\
 &\quad - \frac{1}{2\sigma^2} \left[ \min_{j \in \{j_{t,0}\}} \left[ |y_{s,I} - x_{I,j}|^2 + |y_{s,Q} - x_{Q,j}|^2 \right] \right] \quad (7)
 \end{aligned}$$

여기서  $x_t$ 과  $y_s$ 는 1번째 전송된 비트와 s번째 수신된 심볼을 나타내고  $J_{t,i}$ 는 t번째 비트가 I인 MPSK 심볼을 나타낸다.

제안한 시스템에서는 그레이 매핑을 갖는 MPSK를 사용한다. QPSK에 대해서, 수신된 신호의 초기 가능성은 다음과 같이 초기화된다.

$$L(p_l^1) = \begin{cases} L(p_{s,1}^1) & (l = 2s - 1) \\ L(p_{s,2}^1) & (l = 2s) \end{cases} \quad (8)$$

8PSK에 대해서, 수신된 신호의 초기 가능성은 다음과 같이 초기화된다.

$$L(p_l^1) = \begin{cases} L(p_{s,1}^1) & (l = 3s - 2) \\ L(p_{s,2}^1) & (l = 3s - 1) \\ L(p_{s,3}^1) & (l = 3s) \end{cases} \quad (9)$$

이와 같이 초기화를 정의 한 후에 BPSK와 동일한 과정 L1-L3의 복호를 수행한다.

## III. 시뮬레이션 결과

본 장은 컴퓨터 시뮬레이션의 결과를 언급한다. 표1에 시뮬레이션 파라미터를 나타낸다. 본 논문의 시뮬레이션에 사용된 다중 경로 조건은 두 경로를 갖는 Rayleigh 페이딩으로 지연 간격은 0.125 usec(5개의 샘플)입니다. 행 가중치 3과 (1080, 525) LDPC 코드를 사용하고 100번의 최대 반복 횟수를 설정한 것을 사용하였다.

그림 3은 AWGN 채널상에서 복호 알고리즘에 다양한 반복횟수에 대한 LDPC-COFDM의 BER 성능을 나타낸다. 반복 횟수가 증가함에 따라, LDPC-COFDM의 BER이 개선됨을 알 수 있다. 또한, LDPC-COFDM의 BER은 100회에 수렴함을 알 수 있다.

이는 반복횟수를 증가시킬지라도 100의 반복회수에서 정정되지 않는 오류는 100회 이상에서도 정정되지 않기 때문이다. 그림 4는 선택 주파수 페이딩 채널상에서 복호 알고리즘내 다양한 반복회수에 대해서 LDPC COFDM의 BER를 나타낸다. AWGN 채널에 실행과 비교해서, 유사한 동향을 볼 수 있다. 반복 횟수가 증가함에 따라, LDPC-COFDM의 BER도 개선된다. 그림 6은 AWGN와 선택 주파수 페이딩 채널 양쪽 모두에 LDPC-COFDM 시스템의 복호 알고리즘에 반복 회수의 평균을 나타낸다.  $E_b/N_0$ 가 증가함에 따라, 반복 횟수의 평균은 더 적게 된다. AWGN 채널에 반복 횟수의 평균은  $E_b/N_0 = 1.1$  dB 에서 62이고  $E_b/N_0 = 3.1$  dB에서 5이다. 선택 주파수 채널에 반복의 평균 수는  $E_b/N_0 = 3.1$  dB 에서 66이고  $E_b/N_0 = 4.5$  dB 에서 7이다. 이처럼, 때  $E_b/N_0$ 가 작지 않을때 반복 횟수의 평균은 AWGN와 선택 주파수 페이딩 채널 양쪽 모두에 적습니다. 그림 8은 가우시언 채널에서 (1080, 525) LDPC 부호화된 OFDM에 대해서 BPSK I-Q 부호화된 QPSK와 8PSK를 갖는 LDPC-COFDM의 BER를 나타낸다. IQ의 코드화된 경우에 있어서, 2개의 LDPC 부호기와 복호기가 사용되었다.

각각의 부호기로부터 LDPC 부호화된 비트들은 각각 I 채널과 Q 채널에 사상되고 QPSK 심볼로 전송된다.

수신기에서 복조된 QPSK 심볼의 수신 정보들은 독립하여 그에 해당하는 복호기들에 의하여 복호된다.

그림 5에서는 AWGN 채널상에서 BPSK를 갖는 Turbo 부호화된 OFDM (TCOFDM) 시스템의 BER를 나타낸다. 크기 512의 인터리버와 부호율  $R = 1/2$ 의 Turbo 부호를 사용하였다. Log-MAP 알고리즘을 TCOFDM 시스템의 복호 알고리즘으로 사용하고 반복 횟수를 8회로 설정하였다. 본 논문에서 I-Q 부호화된 LDPC-COFDM의 BER은 거의 BPSK와 시스템과 동일하고 QPSK를 갖는 LDPC-COFDM의 BER은 동일한  $E_b/N_0$ 에서 BPSK를 갖는 시스템보다 더 좋은 것을 알 수 있다. 또한 8PSK를 갖는 LDPC-COFDM의 BER은 BPSK를 갖는 시스템에 대해서 대략 1.3 dB 정도가 좋지 못함을 알 수 있다. IQ-PSK를 갖는 LDPC-COFDM을 위한 알고리즘이 정확하게 작용하는 것을 확인할 수 있으며  $E_b/N_0$ 가 2.5 dB보다 적은 경우, LDPC-COFDM의 BER은 TCOFDM보다 좋지 못하며 2.5dB

보다 큰 경우의 LDPC-COFDM의 BER은 TCOFDM보다 BER 성능이 우수함을 알 수 있다.

이처럼,  $E_b/N_0$ 가 작지 않을 경우, LDPC-COFDM는 TCOFDM보다 적은 반복횟수에 대해서 더 좋은 BER 성능을 나타낸다.

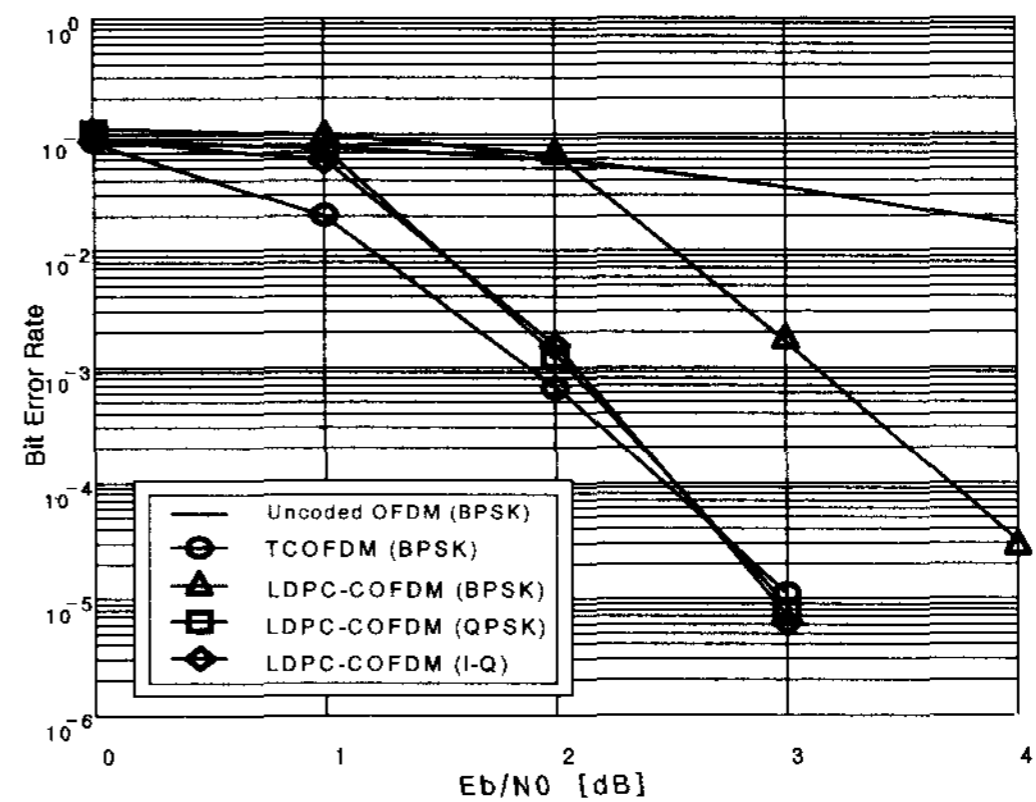


그림 5. 가우시언 채널에서 각 변조방식의 BER 성능  
Fig. 5. BER of both the LDPC-COFDM with BPSK, I-Q coded, QPSK, and TCOFDM with BPSK on an AWGN channel.

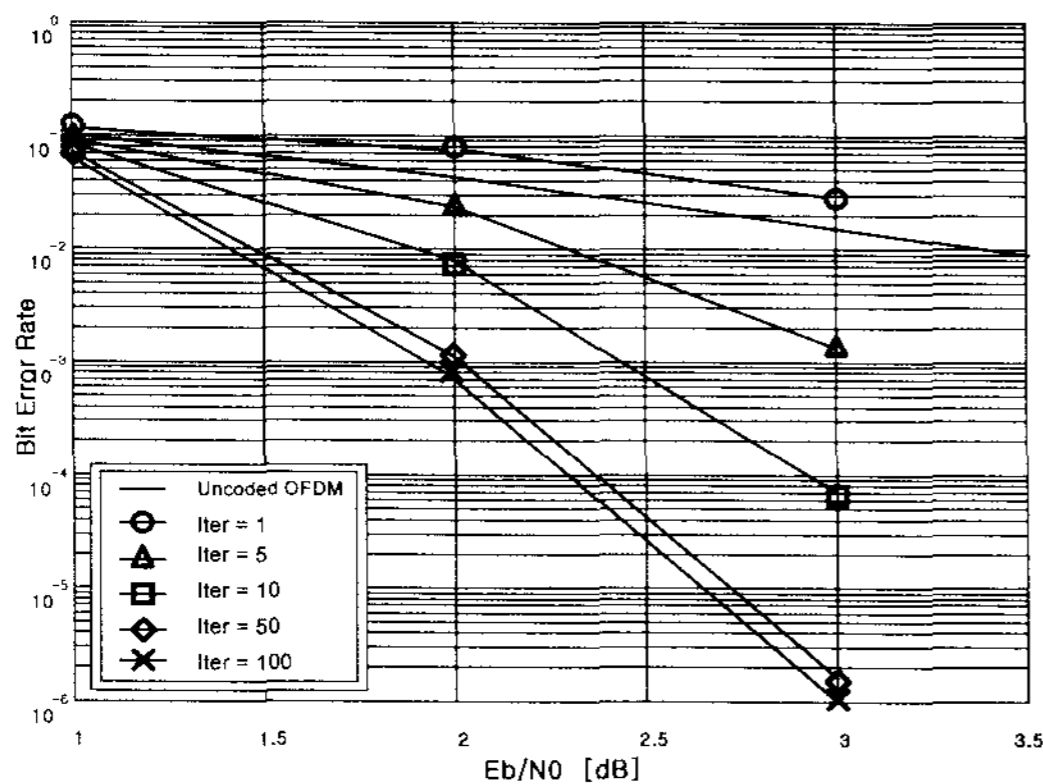


그림 3. 여러 반복 횟수에 대한 가우시언 채널에서의 BER 성능  
Fig. 3. BER on an AWGN channel for various number of iterations.

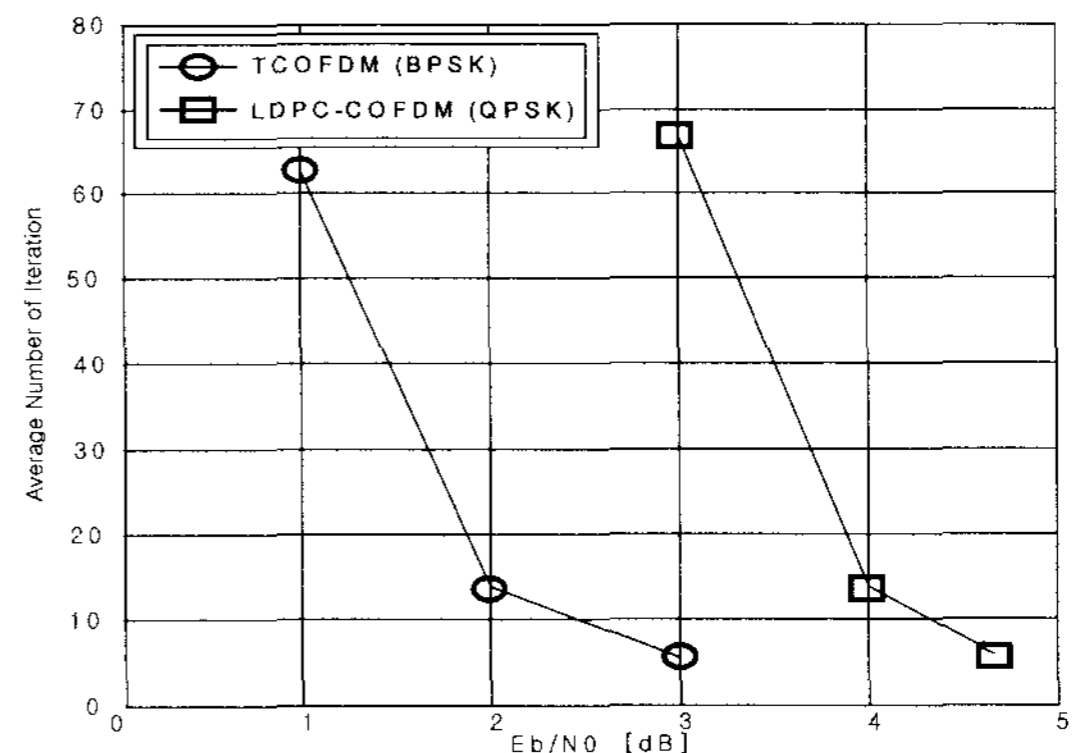


그림 6. 가우시언 채널과 주파수 선택 페이딩 채널에서의 평균 반복 횟수  
Fig. 6. Average number of iteration 5 on both an AWGN and a Frequency-Selective fading channel.

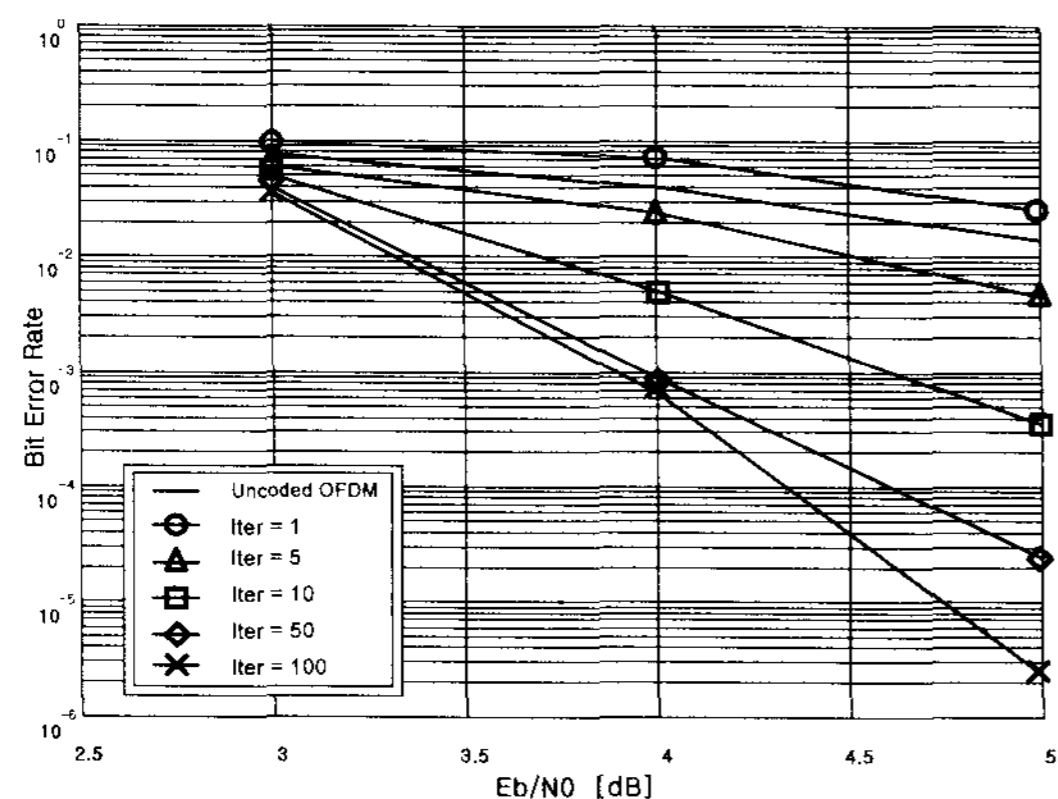


그림 4. 여러 반복 횟수에 대한 주파수 선택 채널에서의 BER 성능  
Fig. 4. BER on an Frequency-Selective channel for various number of iterations.

표 1. 시뮬레이션 파라미터  
Table 1. Simulation Parameters.

변조	BPSK, QPSK
증폭기	선형
부반송파 수	64
FFT Point 수	512
대역폭	40MHz
보호 간격	0.25 usec
채널 모델	가우시언, 페이딩 채널
최대 도플러 주파수	80Hz
다중 경로 환경	동일 전력의 2개의 경로
지연 간격	0.125 usec



#### IV. 결 론

본 논문에서는 LDPC COFDM 시스템들의 성능을 평가하였다. 제안한 LDPC-COFDM 시스템들이 AWGN과 주파수 선택적(Frequency-Selective) 페이딩 채널들 양쪽 모두에 소수의 반복들과 좋은 버스트 울 성능을 나타내었다.  $E_b/N_0 > 2.5$  [dB]일 때, BPSK을 사용한 (1080, 525) LDPC-COFDM가 AWGN에서 BPSK을 사용한 TCOFDM보다 더 좋은 BER 성능을 보였으며  $E_b/N_0 < 5.25$  dB일 때, LDPC-COFDM가 나쁜 BER 성능을 나타내었다. QPSK를 사용한 LDPC COFDM의 BER 성능이 동일한  $E_b/N_0$  값에서 BPSK 시스템보다 좋은 성능을 나타내었다.

본 논문에서 BPSK/QPSK를 사용한 LDPC-COFDM 시스템들에 대해서 복호 알고리즘을 제안하였고 타당성이 있음을 보였다.

#### 참 고 문 헌

- [1] H. Futaki and T. Ohtsuki, "Low-density parity-check (LDPC) coded OFDM systems," IEEE VTC 2001 fall, vol. I, pp. 82~86, Oct. 2001.
- [2] C. Berrou and A. Glavieux, "Near optimum error correcting coding and decoding: Turbo-codes," IEEE Trans. comm., vol. 44, no. 10, pp. 1261~1271 Oct. 1996.
- [3] R. G. Gallager, "Low density parity check codes," IRE Trans. Inform. Theory, vol. IT-8, pp. 21~28X, Jan. 1962.
- [4] R. G. Gallager, Low Density Parity Check Codes, no. 21 in Research Monograph Series. Cambridge, MA: MIT Press, 1963
- [5] T. Wadayama, "A coded modulation scheme based on low density parity check codes," The 23rd SITA 2000, pp. 379~382, Oct. 2000.
- [6] M. Chiani, A. Conti and A. Ventura, "Evaluation of low-density parity check codes over block fading channels," IEEE. ICC'2000, vol.3, pp. 1183~1187, 2000.
- [7] D. I. C. MacKay and R. M. Neal, "Near Shannon limit performance of low density parity check codes," Electron. Lett., vol. 32, no. 18, pp. 1645-1646, Aug. 1996.
- [8] D. I. C. MacKay, "Good error-correcting codes based on very sparse matrices," IEEE Trans. Inform. Theory, vol. 45, pp. 399~431, Mar.1999.
- [9] F. R. Kschischang, B. J. Frey and H. A. Loeliger, "Factor graphs and the sum-product algorithm," IEEE. Trans. Inform. Theory, vol.47, no. 2, pp. 498~519, Feb. 2001.

- [10] Y. Kou, S. Lin and M. P. C. Fossorier, "Low density parity check codes: construction based on finite geometries," IEEE GLOBECOM '2000, vol.2, pp. 825-829, 2000.
- [11] D. Hosil, E. Svensson and D. Arnold, "High-rate low-density parity check codes: construction and application," 2nd International Symposium on Turbo Codes, pp. 447-450, 2000.
- [12] J. Hou, P. H. Siegel, and L. B. Milstein, "Performance analysis and code optimization of low density parity-check codes on Rayleigh fading channels," IEEE JSAC, vol. 19, no.5, pp. 924- 934, May. 2001.

#### 저 자 소 개



강 희 훈(정회원)

1997년 서울 산업대학교

전기공학과(공학사)

1999년 광운대학교 대학원

전자공학과(공학석사)

2003년 광운대학교 대학원

전자공학과(공학박사)

2002년~현재 여주대학 정보통신과 교수

<주관심분야 : Modem, Channel Coding, FPGA>



한 완 옥(정회원)

1985년 광운대학교 전자공학과  
(공학사)

1987년 광운대학교 대학원

전자공학과 (공학석사)

1995년 광운대학교 대학원

전자공학과(공학 박사)

1995년~현재 여주대학 전자과 교수

<주관심분야 : uProcessor, DSP, Filter >



이 영 종(정회원)

1980년 광운대학교 응용전자  
공학과졸업 (공학사)

1984년 광운대학교 대학원 전자  
재료공학과 (공학석사)

1990년 광운대학교 대학원 전자  
재료공학과 (공학 박사)

1993년~현재 여주대학 전자과 교수

<주관심분야 : Semiconductor, ASIC>