

논문 2005-42TE-3-2

PLC에서의 임피던스 저하 개선에 관한 연구

(A study on the improvement of impedance decline in PLC)

최 태 섭*, 안 인 수**

(Choi Tae-seop and Ahn In-soo)

요 약

본 논문에서는 전력선 통신 시스템에서 낮은 임피던스에 의한 에러율의 저하를 개선하기 위하여 제안한 D급 증폭 회로를 사용한 구동 회로를 적용하였다. 전력선 모뎀에 사용되는 전압 구동 회로와 전류 구동 회로를 제작하고, 본 논문에서 제안한 D급 증폭 회로를 이용한 구동 회로와 비교하여 실험을 하였다. 실험 결과 본 논문에서 설계한 구동 회로가 다른 구동 회로보다 급격하게 임피던스 변화하는 전력선 채널에 대하여 성능이 우수함을 보였다.

Abstract

In this paper, we used class D amplification circuit to improve the decline of error rate caused by low impedance in the Power Line Communication. We manufactured voltage drive circuit and current drive circuit that are driven circuit of power line modem on the present and made a comparison experiment with driver circuit that uses class D amplifier proposed in this paper. As a result of Experiment, We showed that it has great superiority over other existing drive circuits at rapid impedance change in power line channel .

Keywords : PLC, Current Drive Circuit, Voltage Drive Circuit, Class D Amplification Circuit

I. 서 론

전력선 통신(PLC: Power Line Communication)은 전력을 공급하는 전력선을 매개체로 음성과 데이터를 수백㎑~수십 MHz 이상의 고주파 신호에 실어 통신을 하는 기술이다. 현재 지구상의 극소수 지역을 제외하고는 전력선이 통과하지 않는 지역은 사실상 없다고 할 수 있는데, 이미 깔려있는 이 전력선을 이용하여 통신이 가능해질 경우 서버는 더 이상 개별적으로 전용선을 설치하거나 혹은 통신용 무선 어댑터 등을 사용할 필요가 없어지는 것이다. 그래서 PLC는 시스템을 구축

함에 있어서 새로운 배선을 하기 위한 시간과 비용을 절약할 수 있는 것이 장점이다. 그러나 PLC는 전력선을 매체로 통신을 하기 때문에 통신용 케이블이나 광섬유를 이용한 데이터 전송에 비해 전송용량이 떨어진다. 원인으로는 높은 부하와 간섭 현상, 잡음, 가변하는 임피던스와 신호 감쇄 등이 있다^[1-2]. 그중에서도 전력선에 연결된 수많은 전자 제품들의 상호 작용으로 인하여 급격한 임피던스 변화를 일으키고, 잡음을 발생시키는 특수한 환경 등이 신호의 전송을 매우 어렵게 한다^[3].

가정에서의 자동시스템은 디지털 가전제품, 조명, 난방 등 평상시 동작을 주로 하는 시스템과 방범 장비, 화재 경보 등의 비상시 동작을 주로 하는 시스템이 있다. 비상시 동작을 하는 시스템의 경우 열악한 채널 환경에서도 정상 동작을 하여야 하므로 신호의 구동 회

* 정회원, 부천대학 전자과
(Electronics of Bucheon College)

** 정회원, 경인여자대학 컴퓨터정보학부
(School of Computer Information, Kyungin College)
접수일자: 2005년6월8일, 수정완료일: 2005년9월7일

로의 설계가 매우 중요하다^[4-5]. 비상시 동작을 주로 하는 시스템은 데이터양이 많지 않아 저속 전력선 통신이 사용되는 데, 저속 전력선 통신은 대부분 대역 확산 방식과 위상 변조 방식이 사용된다.^[6-7] 이런 통신 방식은 정보가 신호의 크기가 없고, 신호의 위상 변화에 있으므로 본 논문에서는 D급 증폭기를 이용하여 저임피던스 채널 환경에서의 전력선 통신에서도 신호의 감쇠를 줄여 원활한 통신이 되도록 하였다.

본 논문에서는 PLC 시스템에 기존에서 개발되어 사용되고 있는 구동 회로인 전압 구동 회로와 전류 구동 회로를 적용하여 설계한 D급 구동회로를 구현하였다. 그리고 본 논문에서 제안한 D급 증폭기를 적용하여 전압 구동 회로와 전류 구동 회로와 비교 실험하였다.

II. 구동 회로 설계

2.1 구동회로(Drive Circuit)

디지털 통신은 아날로그 통신에 비해 잡음에 의해서 신호가 왜곡되더라도 복원이 용이하다. 그러나 디지털 통신이라도 실제 채널을 통해 신호를 전달할 때에는 아날로그 신호를 이용한다. 그래서 아날로그 전단부 회로를 통해 디지털 신호를 아날로그 신호로 바꾸어서 전송한다. 송신부(Tx)는 디지털-아날로그 변환기(D/A Converter), 대역 통과 필터(Band Pass Filter), 라인 드라이버(Line Driver) 즉, 구동 회로(Drive Circuit)로 이루어져 있고, 수신부(Rx)는 대역 통과 필터, 자동 이득 제어기(Automatic Gain Controller), 아날로그-디지털 변환기(A/D Converter)로 이루어져 있다^[8-9].

본 논문에서는 아날로그 전단부 회로 중 구동 회로에 대해 연구하고, 여러 가지 구동 회로를 비교 실험하였다. 아날로그 전단부의 구동 회로는 전압 구동 방식과 전류 구동 방식으로 나눌 수 있다. 전압 구동 방식은 일정한 부하에서 일정한 출력 전압이 공급되어 부하 임피던스와 채널의 임피던스의 변화로 인해 신호의 감쇠가 심하다. 따라서 임피던스의 변화에 맞는 이득을 설정해야 하는데 전력선 채널의 경우 임피던스의 변화를 예측할 수 없으므로 그 이득의 설정이 어렵다. 반면에 전류 구동 방식은 임피던스의 변화에 따라 출력 전류가 바뀌어 흐르기 때문에 임피던스의 변화에 따른 신호의 감쇠가 적고 전압 구동 방식에 비해 회로

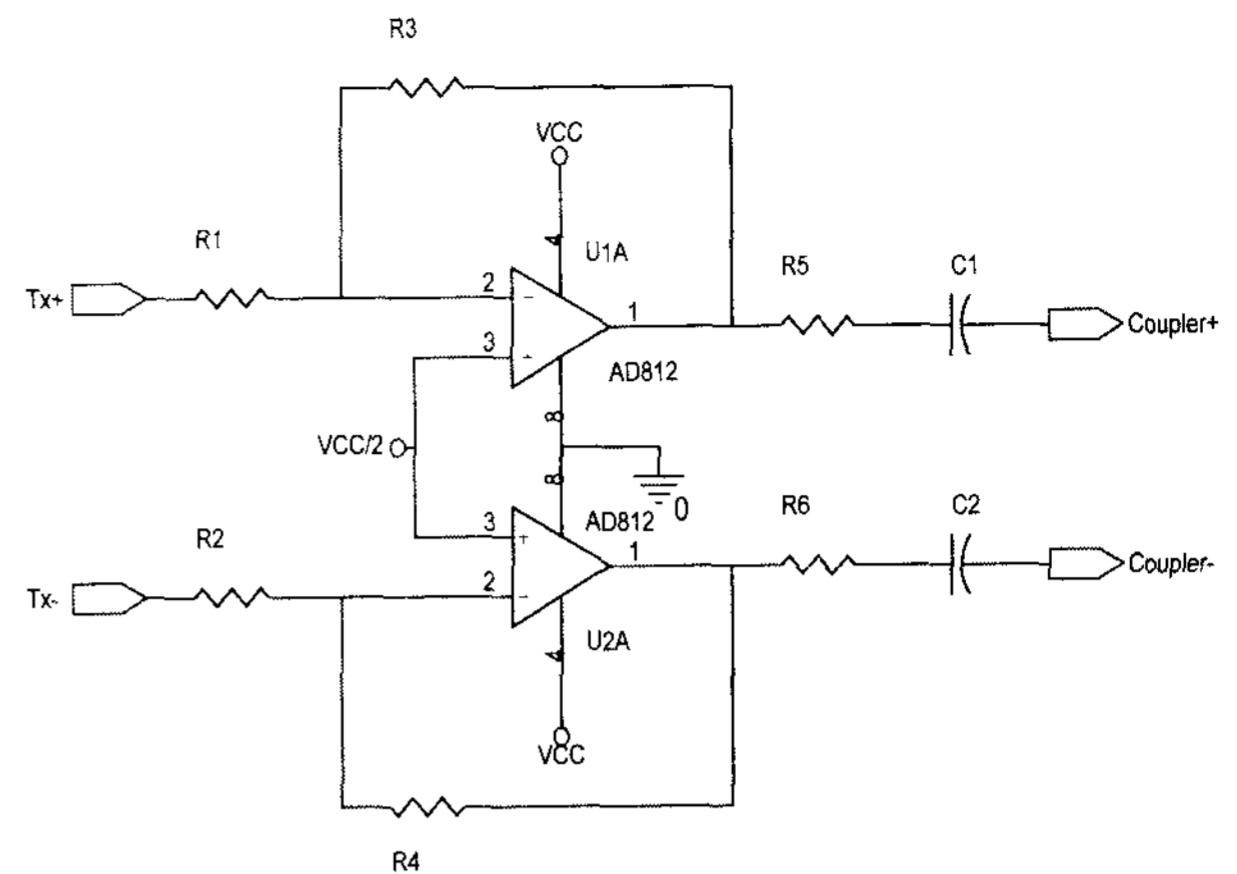


그림 1. 전압 구동 방식 회로
Fig. 1. Voltage Drive Circuit.

구현이 쉽다^[10-11].

그림 1은 전압 구동 방식 회로이다. Dual OP-Amp로 구성되어 있는 Inverting Differential Amplifier이다. 저항 $R_1=R_2$ 이고, 저항 $R_3=R_4$ 라면 차동 증폭기의 이득은 식(3)과 같다^[12].

$$V_{in} = V_{Tx+} - V_{Tx-} \quad (1)$$

$$V_{out} = V_{Coupler+} - V_{Coupler-} \quad (2)$$

$$V_{out} = -\frac{R_3}{R_1} \cdot V_{in} \quad (3)$$

하나의 전원을 사용하기 위해 연산 증폭기의 비반전 입력에는 공급 전원의 절반을 저항으로 분배하여 연결하였다.

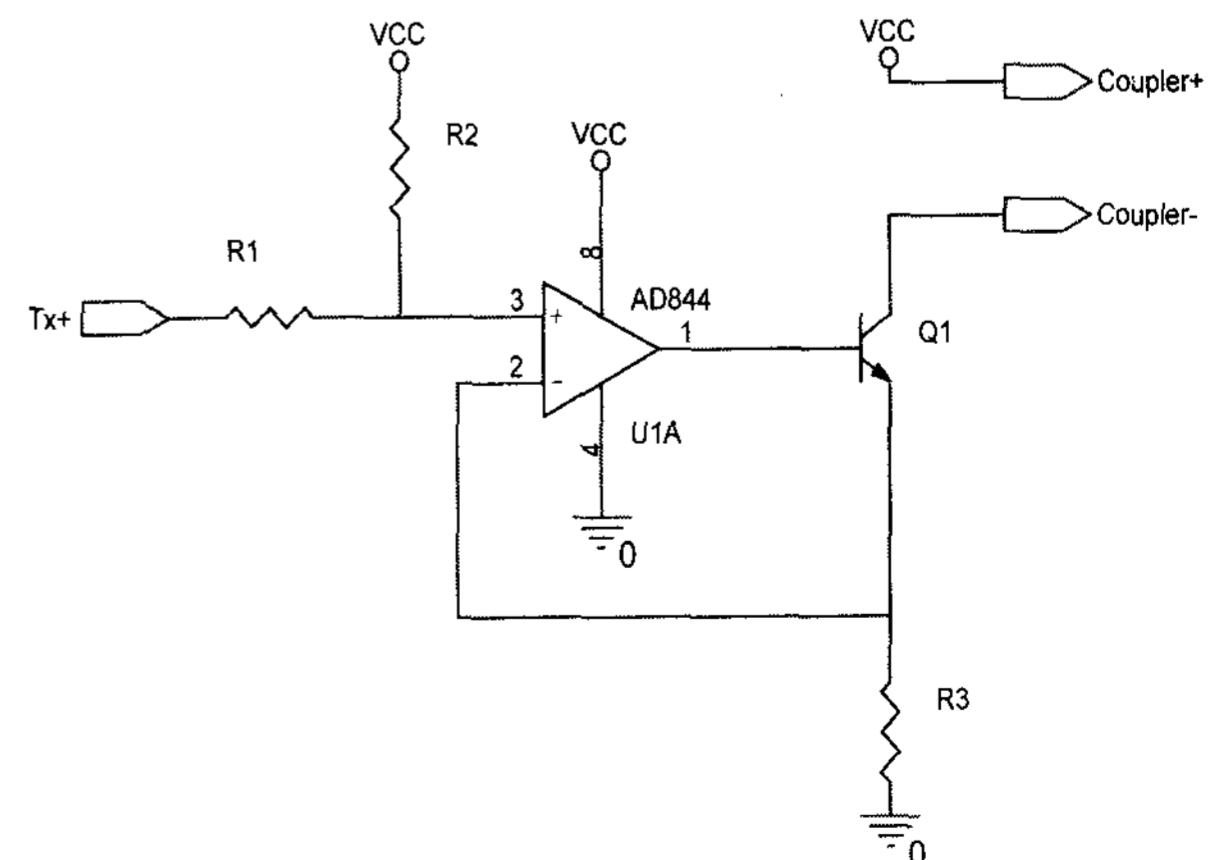


그림 2. 전류 구동 방식 회로
Fig. 2. Current Drive Circuit.

표 1. 부하에 따른 전류와 전압 구동방식 비교
Table 1. Output Voltage Comparison of Current and Voltage Drive Circuit by Load.

부하	전압 구동 회로 출력	전류 구동 회로 출력
10Ω	3.78 [V]	4.38 [V]
22Ω	6.43 [V]	8.75 [V]
50Ω	9.8 [V]	12.22 [V]

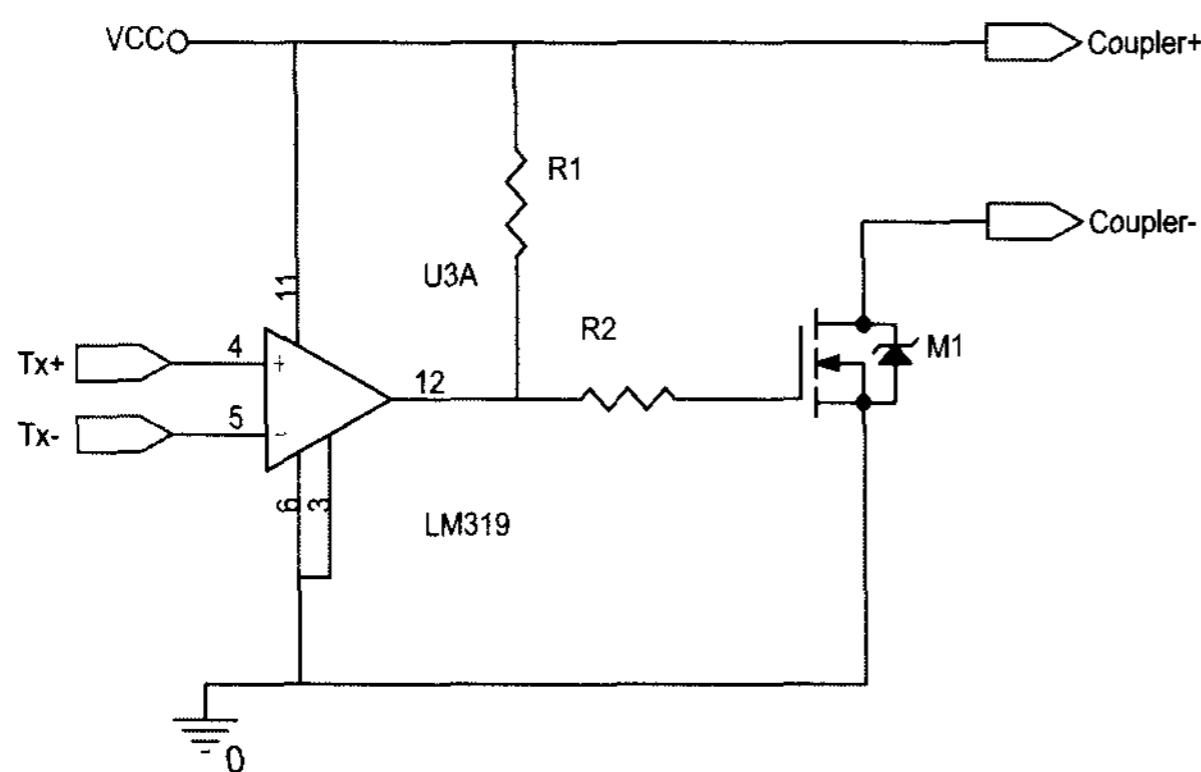


그림 3. 스위칭 소자를 이용한 구동 회로
Fig. 3. Drive Circuit using the switching device.

그림 2는 연산 증폭기(Operational Amplifier)와 바이폴라 접합 트랜지스터(Bipolar Junction Transistor)를 연결하여 구성한 전류 구동 방식 회로이다. OP-Amp의 비반전 단자와 반전 단자의 전위는 같으므로, 입력 전압이 일정하면 출력전류는 부하에 상관없이 항상 일정하다. 그리고 하나의 전원을 사용하기 위하여 입력 전압에 오프셋 전압(Offset Voltage)을 갖도록 하였다. 저항 R3에 걸리는 전압은 연산 증폭기의 비반전 단자와 반전 단자의 전위차가 0이기 때문에 항상 비반전 단자와 같다^[4].

표 1은 직류 5[V]를 입력했을 때의 전류 구동방식과 전압 구동 방식을 적용한 증폭회로에서 각 부하에 대해서 비교 실험한 결과이다. 전류구동방식이 전압구동 방식에 비해서 출력의 전압이 높은 것을 알 수 있다. 따라서 전류구동 방식의 회로를 적용하는 것이 전력선 채널에 적합하다.

전압구동방식과 전류구동방식을 비교하면 전류구동 방식이 구동 성능이나 회로구현에서 우수하나 송신 신호가 없을 때에도 회로에 전류가 흐러 소비전력이 크다는 단점이 있다. 또 채널의 임피던스가 설정한 저항 보다 낮으면 출력이 낮아져 통신에 어려움이 있다. 그

래서 그림 3의 스위칭 소자를 이용하여 소비전력을 최소화시키며 출력이 큰 전류 구동 회로를 설계하였다.

그림 3의 회로는 출력전압이 커서 원활한 통신이 가능하였지만 다음의 문제점으로 개선이 필요하였다. Gate 구동의 턴온과 턴오프 시간이 길어 스위칭 속도가 느려졌고, 그 결과 스위칭 전력손실이 커져 소자에서 열을 소모하지 못하였다.

2.2 D급 증폭 회로(Class D Amplification Circuit)

그림 4는 D급 증폭기를 이용한 구동회로이다. 그림 4의 D급 증폭기를 이용한 구동회로는 채널의 임피던스가 커져도 출력전압이 VCC를 넘지 않고 전류구동방식 이므로 신호의 감쇠가 적으며, 스위칭 소자를 사용하여 동작점의 위치를 바꾸었으므로 소비전력이 적은 장점을 가지고 있다. 하지만 D급 증폭기도 스위칭 전력 손

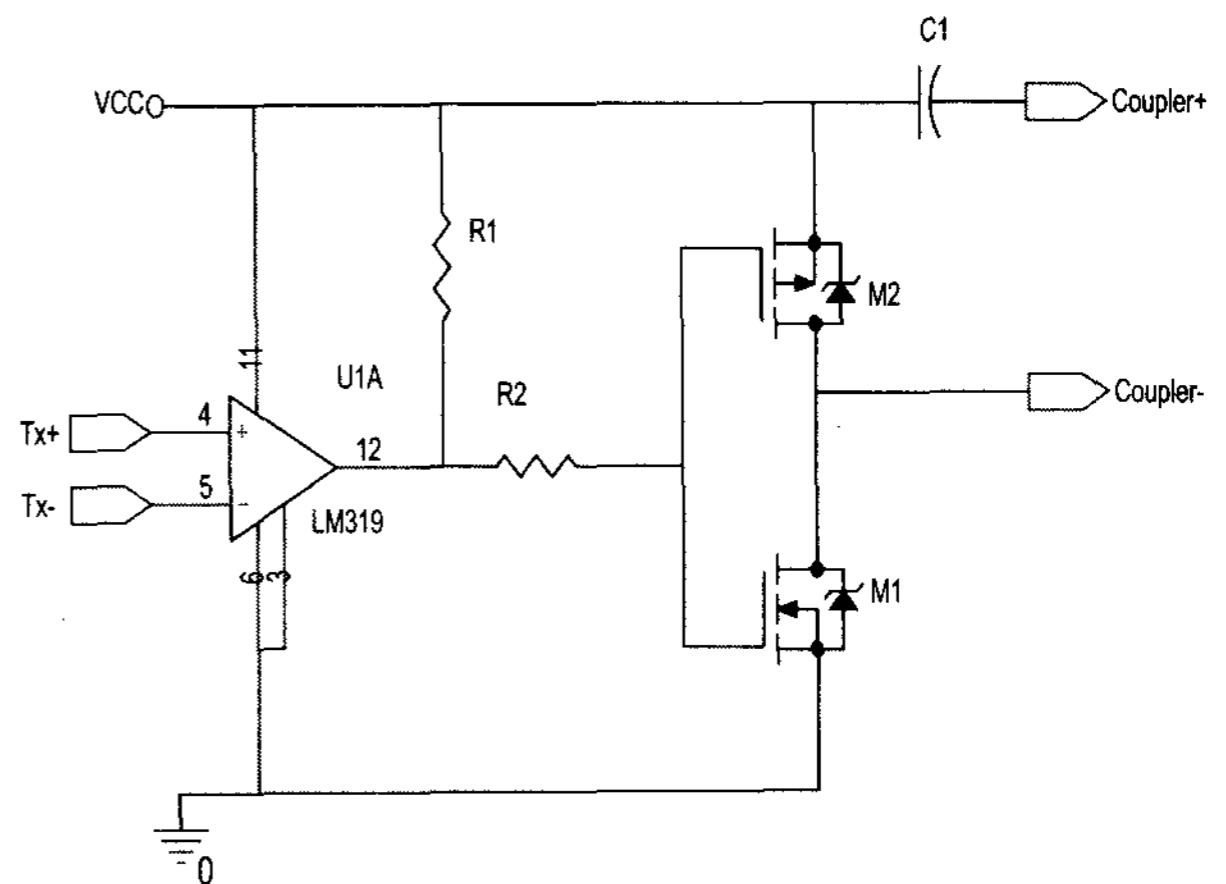


그림 4. D급 증폭기를 이용한 구동회로
Fig. 4. The Drive Circuit using the Class D Amplifier.

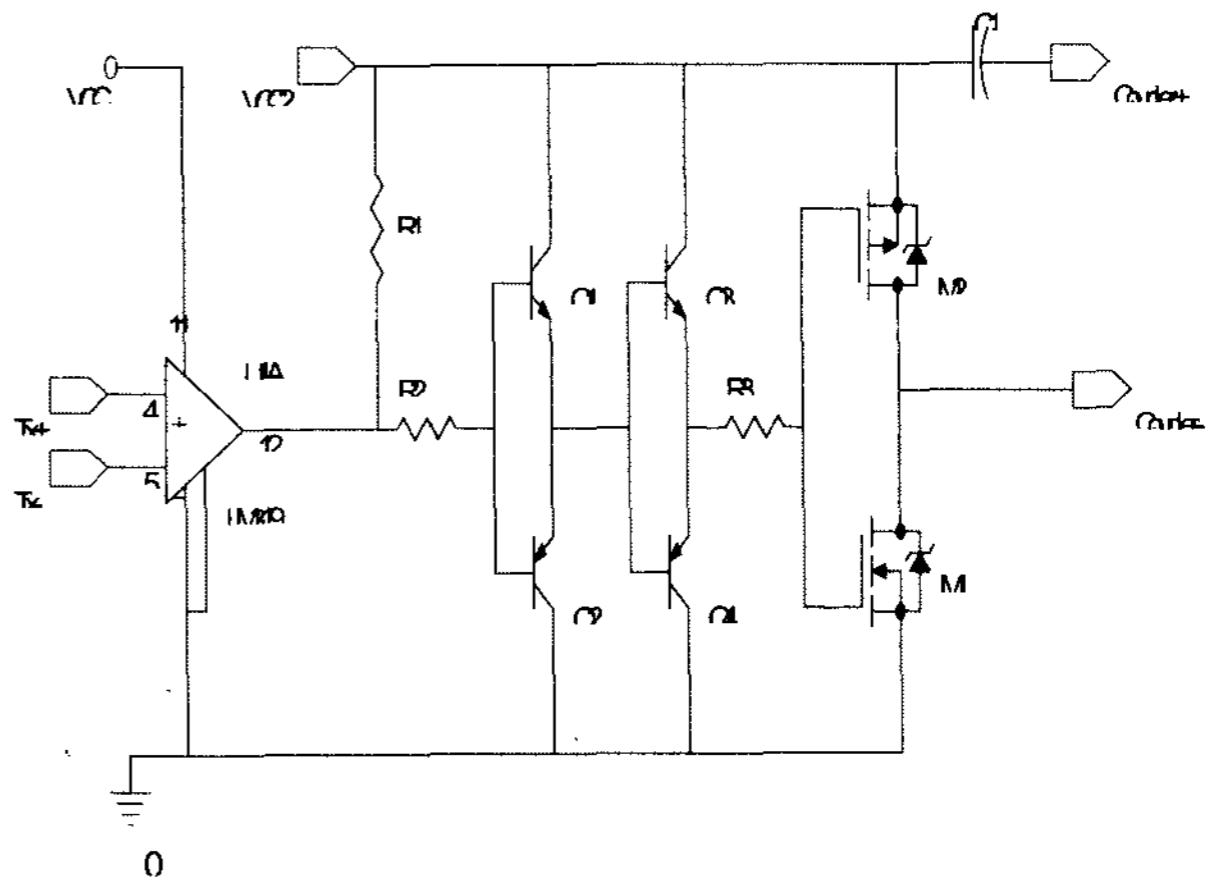


그림 5. 제안한 D급 증폭기를 이용한 구동 회로
Fig. 5. The Drive Circuit using the proposed Class D Amplifier.

실에 의해 큰 열이 발생하였다. 수신할 때 송신신호가 없으므로 M2는 항상 ON 상태이므로 수신 시 모뎀의 임피던스가 작아서 원활한 통신을 할 수 없었다.

따라서 그림 5와 같이 D급 증폭기의 Totempole을 이용한 구동 회로를 설계하였다. 제안된 D급 증폭 회로는 전류 구동 방식으로 신호의 감쇠가 적으면서 채널의 임피던스가 변하더라도 출력 전압의 첨두치가 공급 전원으로 고정된다. 트랜지스터의 동작점의 위치를 활성영역에서 포화 영역과 차단 영역으로 바꾸었으므로 전력 소비가 적다^[5]. 수신 시 모뎀의 임피던스가 작아지는 문제를 해결하는 방법으로 모뎀에서 나오는 신호를 이용하였다. 모뎀의 1번 핀에서 나오는 이 신호는 신호를 송신할 때는 High이고 신호를 송신하지 않을 때는 Low인 신호이다. 구동회로의 전원을 이 신호를 이용하여 단락과 개방을 하면 송신하는 시간외에는 모뎀의 임피던스를 크게 할 수 있다.

III. 비교 실험

비교 실험을 위하여 같은 전력선 모뎀의 출력을 전압 구동회로, 전류 구동회로와 제안한 D급 증폭회로에 연결하였다. 낮은 임피던스 환경에서의 특성을 비교하기 위한 각 구동 회로의 출력 단에 저항 부하 5[Ω]와 10[Ω]를 사용하였다. 입력 전압은 10[V]이고 입력 주파수는 400[kHz]이다.

표 2는 부하를 5[Ω]과 10[Ω]으로 하여 각 구동 회로의 출력 전압을 보여준다. 표 1에서 보듯이 5[Ω]과 10[Ω] 저항 부하에 대해서 전압 구동 회로와 전류 구동 회로보다 제안한 D급 증폭 회로의 신호 감쇠가 가장 작은 것을 보여 준다. 이것은 부하 임피던스가 낮을 때나 거리가 멀 때 아날로그 전단부의 구동 회로로써 제안한 D급 증폭 회로를 사용하는 것이 가장 효과적이라는 것을 보여준다. 5[Ω]의 저항 부하를 출력 단에 연결

표 2. 저임피던스에서의 출력 전압 비교
Table 2. Output Voltage Comparison by Low impedance.

부하	전압 구동 회로 출력	전류 구동 회로 출력	제안한 D급 증폭 회로 출력
5[Ω]	2.26 [V]	3.28 [V]	7.75 [V]
10[Ω]	3.99 [V]	6.43 [V]	9.44 [V]

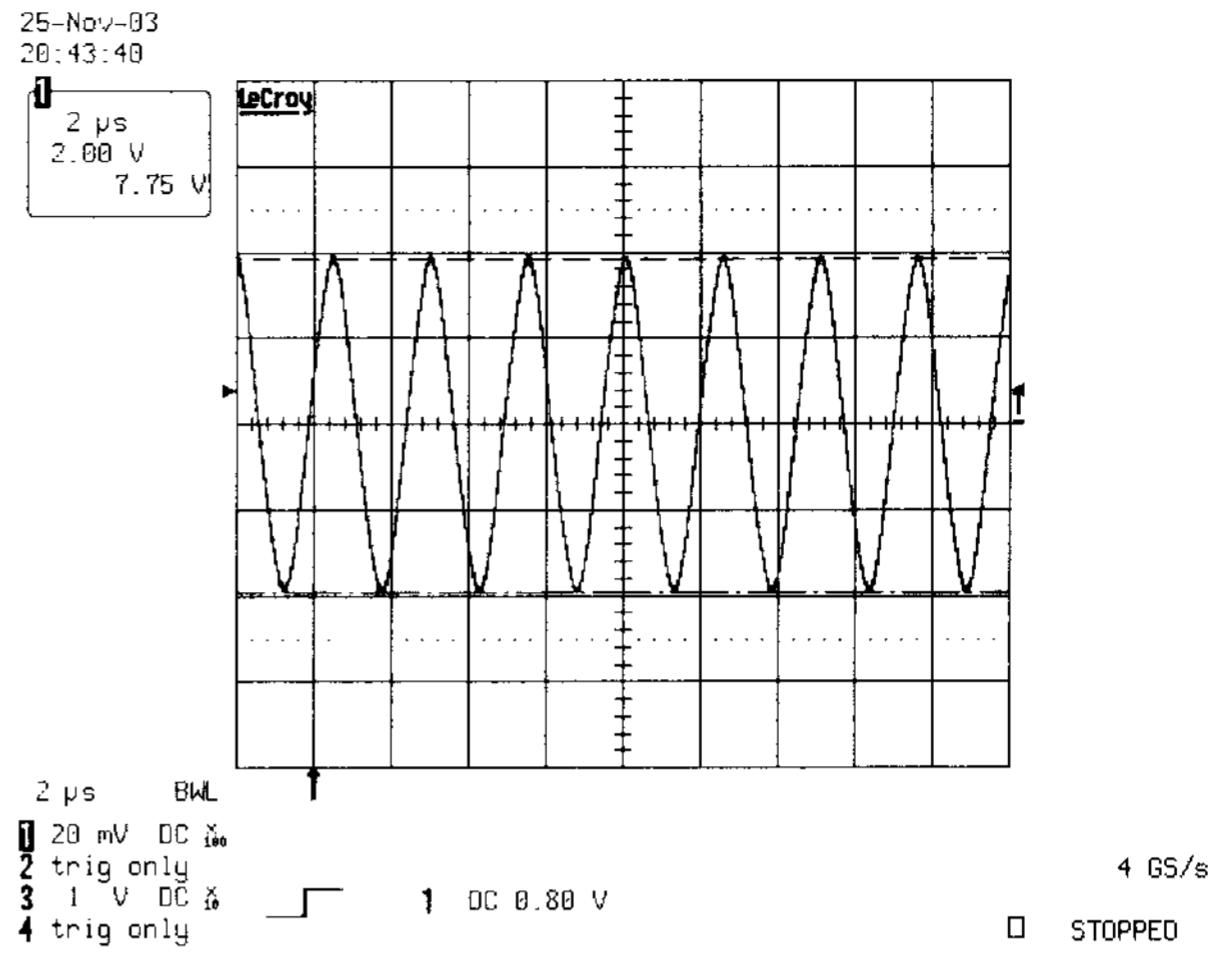


그림 6. 제안한 D급 증폭기를 이용한 구동 회로의 출력 파형(5[Ω] 부하)

Fig. 6. Output waveform of the Drive Circuit using the proposed Class D Amplifier (5[Ω] Load).

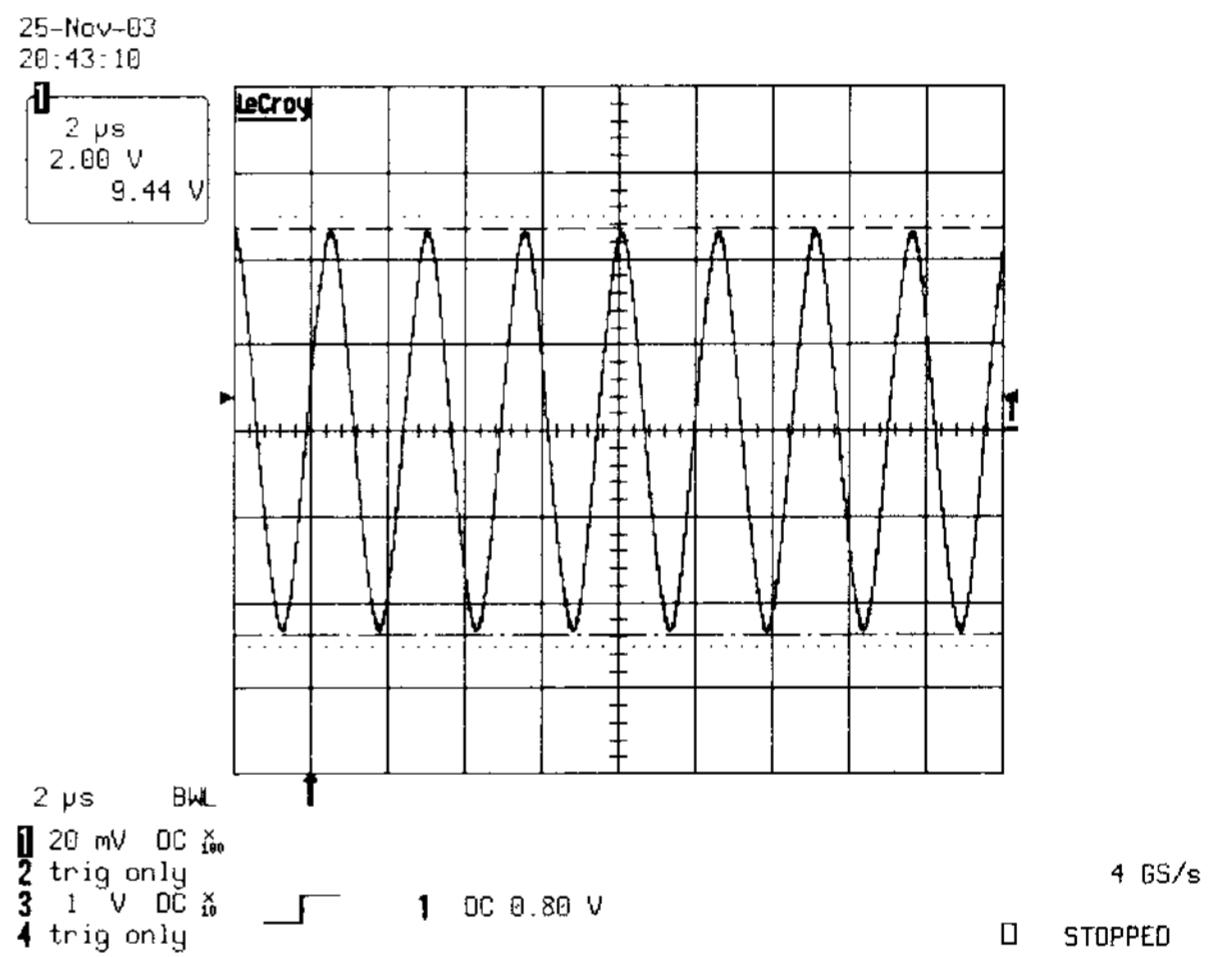


그림 7. 제안한 D급 증폭기를 이용한 구동 회로의 출력 파형(10[Ω] 부하)

Fig. 7. Output waveform of the Drive Circuit using the proposed Class D Amplifier (10[Ω] Load).

했을 때, 그림 6과 7은 본 논문에서 제안한 구동 회로의 부하가 각각 5[Ω]과 10[Ω]일 때의 출력 파형을 나타낸 것이다.

V. 결 론

PLC에서의 전송 매체의 특성상 데이터 양은 일반적으로 적은 편이다. 이런 전력선 통신은 평상 시 뿐만 아니라 화재와 같은 비상시에 낮은 임피던스에 의한 채널에러율을 줄여 정상동작을 가능하게 하여야 한다. 그래서 본 논문에서는 PLC 채널에서 낮은 임피던스에 의한 에러율의 저하를 개선하기 위하여 본 논문에서

제안한 D급 증폭 회로를 사용한 구동 회로를 적용하였다. 이러한 저속 전력선 통신을 하는 모뎀은 화재와 방범 등의 비상시에 동작하는 시스템에 많이 사용되며, 이런 시스템은 열악한 채널 환경에서도 반드시 정상 동작을 하여야만 사고를 예방할 수 있다. 본 논문에서는 PLC 채널의 통신을 어렵게 하는 전력선의 임피던스 저하에 대하여 전압구동회로와 전류 구동회로를 구성하여 시스템을 구현하였고 이 구동회로와 본 논문에서 제안한 D급 증폭기 구동회로로 구성한 시스템과 비교하여 제안한 D급 증폭기를 이용한 구동회로의 성능이 우수함을 보였다.

참 고 문 헌

- [1] H. Philipps, "Development of a statistical Model for Power Line Communication Channel," ISPLC2000, pp. 153-160, April 2000.
- [2] M.Zimmermann and K. Jrgen Hring, "Coding and Modulation for Power Line Channel in the High Frequency Range." ISPLC'99, pp. 45-51, March 1999.
- [3] H. C. Ferreira, H. M. Frove, O. Hooijen, and A. J. Han Vinck, "Power Line Communication: Overview," IEEE 4th AFRICON'96, Stellenbosch, vol. 2, pp. 558-563, Sept. 1996.
- [4] 김기두, 이종성, "전력선 통신(PLC) 기술 개요," 대한전자공학회지, The Magazine of the IEEK 2001, v.028, n.011, pp.62-72, pp. 1016-9288, 2001.
- [5] 최우혁, "전력선 통신에 대한 정책동향," 정보통신부.
- [6] <http://www.keyintelecom.com>
- [7] <http://www.planetsys.co.kr>
- [8] 추승호, "전력선 모뎀의 아날로그 전단부 설계에 관한 연구," 서울대학교, 2001.
- [9] Ian Glover, Peter Grant, "Digital Communication".
- [10] 김일수, "전력선 모뎀의 Analog Front End 최적 설계에 관한 연구," 국민대학교, 2002.
- [11] 정보통신부, "100kHz~1MHz 대역용 전력선 통신 필터 개발에 관한 연구", 2001.
- [12] Donald L. Schilling, Charles Belove 저, "Electric Circuits discrete and integrated".

저자소개



최 태 섭(정회원)
1992년 국민대학교 전자공학과
학사 졸업.
1995년 국민대학교 전자공학과
석사 졸업.
2002년 국민대학교 전자공학과
박사 졸업.
2003년~2004년 (주)휴먼엘텍 부설연구소
책임연구원,
2004년 8월~현재 부천대학 전자과 실기실습
전임강사
<주관심분야 : 통신, 전력전자, 마이크로프로세
서>



안 인 수(정회원)
1992년 국민대학교 전자공학과
학사 졸업.
1994년 국민대학교 전자공학과
석사 졸업.
2002년 국민대학교 전자공학과
박사 졸업.
2003년~현재 경인여자대학 컴퓨터정보학부
조교수
<주관심분야 : 통신, 암호, 신호처리>