

변압기를 이용한 HBML 인버터의 스위칭소자 저감

李熙昌^{*}, 李相勳^{**}, 宋成根^{***}, 曹洙億^{****}, 朴晟濬[†], 李萬炯[§]

Reducing Switching Device of the HBML Inverter using the Transformers

H.C Lee, S.H. Lee, S.G. Song, S.E. Cho, S.J. Park, and M.H Lee

요 약

본 연구에서는 H-Bridge 인버터와 변압기 조합에 의한 다중레벨 인버터로 구성함에 있어 스위칭 소자수를 저감하기 위해 각 H-Bridge 인버터의 한 암을 공통으로 사용할 수 있는 전력회로를 제안한다. 또한 각 인버터에 연결된 변압기의 이용률을 동일하게 할 수 있는 스위칭 방식의 제안으로 각 변압기의 용량을 동일하게 하였다. 제안된 전력회로 및 제어신호의 타당성을 입증하기 위해 프로토타입 인버터에 대하여 실험을 행하였다.

ABSTRACT

In this paper, we proposed the electric circuit using one common arm of H-Bridge Inverters to reduce the number of switching component in multi-level PWM inverter combined with H-Bridge Inverters and Transformers. and we proposed the switching method that can be same rate of usage at each transformer. Also, we tested the proposed prototype inverter to clarify the proposed electric circuit and reasonableness of control signal.

Key Words : common arm, H-Bridge Inverter, multi-level PWM inverter

1. 서 론

인버터의 출력 파형에는 기본파 성분 외에 고조파 성분이 함유되어 있어 전자유도 장애, 각종 계전기들의 오동작, 전동기 소음 및 토크 맥동 등의 원인이 되고 있다. 최근 이러한 원인들을 제거하기 위해서 인버터 자체에서 발생하는 고조파 성분을 최대한 억제하려는 시도가 이루어지고 있다^{[1] [4]}. 이러한 시도 중에서 대표적인 것이 다중레벨 인버터이다. 다중레벨 인버터

는 고조파성분 감소와 높은 전압 정격을 실현할 수 있는 큰 장점을 갖고 있다. 또한 다중레벨 인버터는 전압의 레벨 수가 증가함에 따라 적은 고조파성분과 낮은 동작주파수 및 낮은 dv/dt를 갖는다. 이러한 특성은 기존의 PWM기법 인버터의 단점을 극복할 수 있는 대안으로 산업체의 적용이 활발해지고 있다. HBML(H-Bridge multi) 인버터는 직류링크전압의 불균형의 문제가 발생하지 않고, 다중레벨인버터의 확장이 용이한 장점이 있다. 그러나 변압기를 사용하지 않은 HBML인버터는 H-Bridge 인버터의 수와 동일한 수의 독립된 직류전원이 필요한 단점과 기존의 인버터에 비하여 스위칭 소자의 수가 지나치게 많은 단점을 안고 있다. 이러한 단점을 개선하여 한 개의 직류전원으로 구동하기 위해서는 H-Bridge 인버터와 변압기 조합에 의한 다중레벨 인버터로 구성하여야 하며, 스위칭 소자 수를 줄일 수 있는 특별한 전력회로를 구성

[†]교신저자 : 정희원, 전남대 전기공학과 조교수

E-mail : sjpark1@chonnam.ac.kr

^{*}정희원, 부산대 기계기술연구소 전임연구원

^{**}정희원, 부산대 대학원 메카트로닉스 박사과정

^{***}정희원, 전남대 대학원 전기공학과 박사과정

^{****}정희원, 부산대 대학원 전기공학과 박사과정

[§]정희원, 부산대 기계공학부 교수

접수일자 : 2004. 11. 22

1차 심사 : 2004. 12. 23

심사완료 : 2005. 1. 14

할 필요가 있다. 또한 한 개의 직류전원으로 구동하기 위해 변압기와 결합된 HBML 인버터시스템에서는 상이한 변압기 정격으로 인하여 크기가 다른 변압기를 설계하여 사용하여야하는 단점이 있다. 따라서 본 연구에서는 단상 인버터에서 출력고조파 성분을 억제하기 위한 한 방법으로 변압기의 조합에 의한 새로운 다중 레벨인버터를 제안한다. 제안된 HBML시스템의 구조는 기존의 H-Bridge 인버터 구조에서 각 인버터의 한 암을 공통으로 사용할 수 있는 새로운 전력회로에 의해 직류전원에 대하여 병렬로 구성하였으며, 그와 동일한 수의 변압기의 2차측을 직렬로 구성하였다. 또한 변압기의 이용률을 동일하게 할 수 있는 스위칭 방식으로 각 변압기의 용량을 동일하게 하였다.

2. 스위칭소자 수 저감을 위한 새로운 인버터

2.1 기존의 다중레벨 인버터

다중레벨용 인버터에는 DCML 인버터, CCML 인버터, HBML 인버터 등 다양한 종류의 다중레벨 인버터가 있다. 그 중에서 단상용 다중레벨 인버터로 일반적으로 사용되는 것은 HBML 인버터이다. HBML 인버터는 H-bridge를 직렬로 연결하며 독립된 dc-link를 갖는 단위 cell로 구성된다.

그림 1(a)는 4개의 H-bridge 인버터를 직렬로 연결하여 9레벨을 발생할 수 있는 HBML 타입의 다중레벨 인버터의 구성과 그 동작원리를 나타내고 있다. 각 H-bridge 인버터는 스위칭함수에 따라 영 전압 및 정, 부의 dc-link 전압을 발생할 수 있으며, 최종 출력전압 V_o 는 직렬로 연결된 각 H-bridge 인버터의 출력전압의 합이 된다. 그림 1(b)에서 나타낸 스위칭 함수는 일반적으로 사용되는 스위칭함수에 의해 나타난 각 인버터의 출력과 직렬로 연결된 최종출력전압이다. 그림 1(b)는 다중레벨 인버터에서 기본주파수 당 한번만을 스위칭을 하는 스텝 펄스파 방식을 사용한 스위칭 함수를 나타내고 있다. 그림에서 보는 바와 같이 각 인버터에서 출력을 제어할 수 있는 제어요소는 도통각 (α) 이다. 따라서 출력전압을 제어할 수 있는 요소는 각 인버터의 도통각인 $\alpha_1, \alpha_2, \alpha_3, \alpha_4$ 가 된다. 따라서 다중레벨 인버터에서 도통각은 기본파 성분을 만족하면서 특정 저차 고조파성분을 만족하도록 결정하는 방식이 대부분이다. 대표적인 방식인 계단 변조기법에서는(step modulation technique) 도통각은 다음 식으로부터 유도된다^[5].

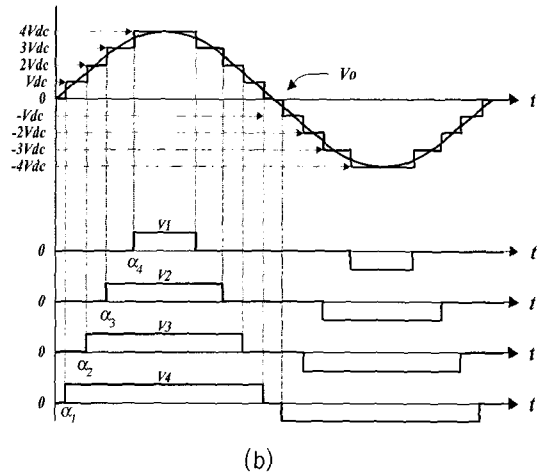
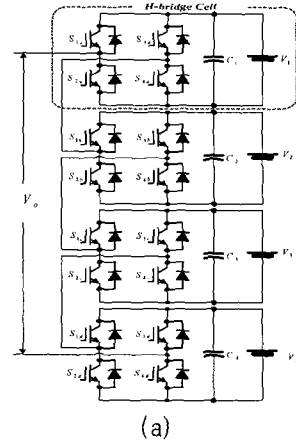


그림 1 9레벨 HBML 인버터의 구성 및 출력전압
(a) HBML 인버터의 구성, (b) HBML 인버터의 동작원리
Fig. 1 Configuration of HBML inverter & output voltage
(a) Configuration of HBML inverter
(b) Operational principle of HBML inverter

$$\begin{bmatrix} B_1 (\alpha_1, \alpha_2, \dots, \alpha_S) \\ B_3 (\alpha_1, \alpha_2, \dots, \alpha_S) \\ \vdots \\ B_{x-2} (\alpha_1, \alpha_2, \dots, \alpha_S) \\ B_x (\alpha_1, \alpha_2, \dots, \alpha_S) \end{bmatrix} = \begin{bmatrix} V_{ref}^* \\ 0 \\ \vdots \\ 0 \\ 0 \end{bmatrix} \quad (1)$$

단, $0 \leq \alpha_1 \leq \alpha_2 \leq \alpha_3 \dots \leq \alpha_S \leq \frac{\pi}{2}$

여기서 V_{ref}^* 는 지령전압의 최대치이며, x 및 B_n 은 다음과 같이 주어진다.

$$x = 2S + 1 \quad (2)$$

$$B_n = \frac{4V_{DC}}{n\pi} \sum_{k=1}^S [\cos(n\alpha_k)] \quad (3)$$

식 (1)을 per-unit로 다시 쓰면 다음과 같다.

$$\begin{bmatrix} B_1(a_1, a_2, \dots, a_S) \\ B_2(a_1, a_2, \dots, a_S) \\ \vdots \\ B_{x-2}(a_1, a_2, \dots, a_S) \\ B_x(a_1, a_2, \dots, a_S) \end{bmatrix} = \begin{bmatrix} SM_i^* \\ 0 \\ \vdots \\ 0 \\ 0 \end{bmatrix} \quad (4)$$

단, $0 \leq a_1 \leq a_2 \leq a_3 \dots \leq a_S \leq \frac{\pi}{2}$
 여기서 B_n 및 M_i 는 다음과 같이 주어진다.

$$B_n(p.u.) = \sum_{k=1}^S [\cos(na_k)] \quad (5)$$

$$M_i^* = \frac{\pi V_{ref}^*}{4 SV_{DC}} \quad (6)$$

위와 같이 특정 저차 고조파성분을 만족하도록 도통각을 결정하는 방식은 특정고조파 성분 이외의 고조파 성분 크기의 저감은 보정할 수 없다.

최적의 스위칭 함수는 THD(total harmonic distortion) 최소화 할 수 있는 도통각을 결정하는 것이다. 그러나 THD를 최소화하기 위해서는 THD를 미분하여 영이 되는 도통각을 취해야하나, THD를 미분할 경우 4차 편미분이 되어 수식적으로 구하기는 매우 어렵다. 최근 복잡한 수식을 사용하지 않고 순시적분 개념을 사용하여 THD를 최소화할 수 있는 방법이 제안되고 있다^[6]. 순시적분 개념을 사용한 스위칭 함수 발생을 위해서는 각 레벨의 전압과 정현적인 지령전압과의 교점을 구해야하며, 그 값은 다음과 같다.

$$\theta_n = \sin^{-1}\left(\frac{n V_{DC}}{V_p}\right) \quad (7)$$

만일 식 (7)을 만족하는 n 번째의 교점이 존재하면 인버터의 도통각은 아래 수식으로 결정된다.

$$\alpha_n = \theta_n - \frac{1}{V_{DC}} \int_{\theta_{n-1}}^{\theta_n} (V_p \sin(\theta) - nV_{dc})d\theta \quad (8)$$

단, $\theta_0 = 0$

만일 식 (7)이 만족하지 않는다면 n 번째 인버터의 도통각은 아래 수식으로 결정된다.

$$\alpha_n = \frac{\pi}{2} - \frac{1}{2V_{DC}} \int_{\theta_{n-1}}^{\pi-\theta_n} (V_p \sin(\theta) - nV_{dc})d\theta \quad (9)$$

식 (8) 또는 식 (9)를 이용하여 각 인버터의 스위칭 함수를 구현한다면 동일레벨을 발생하는 스텝 펄스와 방식에서 THD는 최소가 될 것이다.

2.2 제안된 전원일체형 HBML 인버터

비절연형 HBML 인버터는 H-bridge 인버터 수와 동일한 dc-link 전압이 필요한 단점이 있다. 이를 극복하기 위한 한 방법으로는 변압기조합에 의한 절연형 HBML 인버터이다.

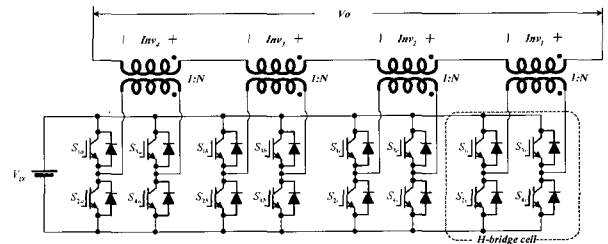


그림 2 4대의 변압기를 이용한 HBML 인버터의 구성
 Fig. 2 The configuration of HBML inverter using 4-transformers

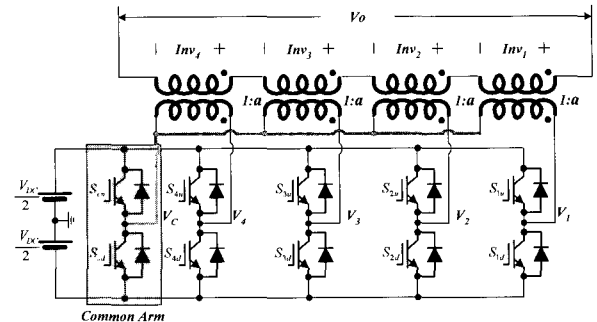


그림 3 제안된 공동암형 HBML 인버터의 구성
 Fig. 3 The configuration of the proposed common type HBML inverter

그림 2는 4조의 H-bridge와 4개의 변압기를 사용한 9레벨 HBML인버터의 구성도를 나타내고 있다. 그림 2에서 보는 바와 같이 능동 스위칭 소자의 수는 16개로 구성되며, 그림 1(a)의 비절연형 HBML 인버터도 동일한 스위칭 소자가 필요하다. 이와 같이 HBML 인버터는 기존의 PWM인버터에 비하여 많은 스위칭 소자수가 필요하다는 최대단점이 있다. 각 H-Bridge 인버터의 출력극성을 결정하는 암을 공통으로 사용하여 스위칭 소자 수를 줄일 수 있는 HBML 인버터의 전력 회로는 그림 3과 같다. 그림 2의 HBML 인버터는 각 H-bridge 인버터의 출력이 지령전압 극성에 따라 결정되며, 동일한 지령전압 극성영역에서 H-bridge 인버

터 극성이 반대극성이 나타나지 않는다. 이러한 조건의 인버터에서는 극성을 결정하는 암의 신호는 동일한 형태가 된다. 극성 결정신호가 동일하다면 각 H-bridge 인버터의 극성결정 암은 서로 공유할 조건이 된다. 따라서 그림 3은 그림 2에서 각 H-bridge 인버터의 극성을 결정하는 암을 공유하는 형태가 된다. 이러한 회로를 구성함으로써 스위칭 소자수를 줄일 수 있다. 제안된 공통암을 사용한 변압기 조합형 HBML 인버터에서 4개의 H-bridge 인버터를 사용하는 경우 6개의 스위칭 소자 수를 줄일 수 있다. N개의 H-bridge 인버터를 사용하여 다중레벨 인버터를 사용할 경우 공통암을 이용하는 제안된 전력회로를 사용할 경우 스위칭 소자의 저장 개수(p)는 아래와 같다.

$$p = 2(N - 1) \tag{10}$$

그림 3에서 공통암으로 사용되는 소자의 전류용량은 공통암이 아닌 암의 전류 정격보다 큰 것이 요구되고 있다. 그 전류용량은 H-bridge 인버터의 개수와 동일한 배수의 전류 정격이 요구된다.

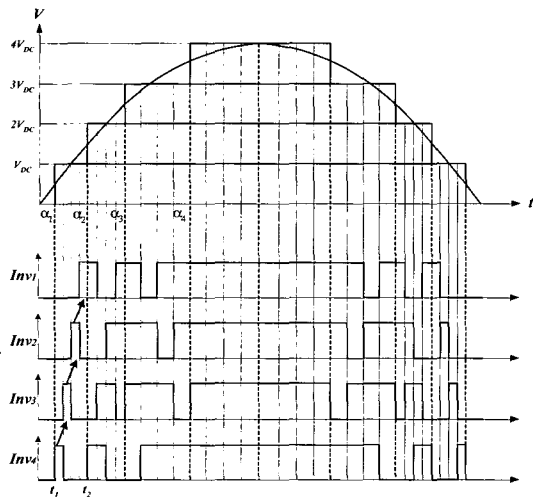


그림 4 동일한 변압기 정격을 사용한 승압형 HBML 인버터의 스위칭 형태

Fig. 4 The switching pattern of boost type HBML inverter using the same rating transformers

그림 4에서 레벨발생용 변압기의 용량을 동일하게 사용하기 위해서는 각 레벨 발생영역을 4개의 세부영역으로 나누어 각 레벨을 분담하게 한다. 이때 분담은 스위칭이 최소가 되도록 하였다. 예를 들면 출력전압 1레벨을 발생시키는 시간영역인 t_1 에서 t_2 시간에서는 레벨용 인버터 중 한 개만 레벨을 발생시키고, 나머지 3

개의 인버터는 영의 전압을 출력하면 된다. 여기서 변압기 이용률을 동일하게 하기 위해 시간영역인 t_1 에서 t_2 시간을 4개의 세분화 영역으로 구분하여 각 인버터에 $INV_1, INV_2, INV_3, INV_4$ 로 순차적인 스위칭 신호를 발생시킨다. 그리고 레벨이 2레벨이 되는 순간은 1레벨을 발생시키는 최종 인버터 INV_1 의 신호는 변화하지 않고 2레벨을 발생시키는 스위칭 형태를 구현함으로써 스위칭 주파수를 줄일 수 있다.

3. 시뮬레이션 및 실험 결과

제안된 다중레벨 인버터의 타당성을 검증하기 위해 시뮬레이션 및 실험을 행하였으며, 시뮬레이션 및 실험 조건은 아래 표와 같다.

표 1 시험 사양
Table 1 Test specification

출력 전압	220 [V]	부하용량	3 [kVA]
정격	3 [kW]	부하역률	80 [%]

다중레벨의 성능을 검증하기 위해서 THD를 분석하였다. 기본파 성분과 그 외 파형간의 모양의 근접도를 나타내는 수단인 THD는 식 (11)과 같이 정의된다.

$$THD = \frac{1}{V_1} \sqrt{\sum_{n=3,5,7,\dots}^{\infty} V_n^2} \times 100 [\%]$$

$$= 100 \times \sqrt{\left(\frac{V_o}{V_1}\right)^2 - 1} [\%] \tag{11}$$

THD는 전고조파 성분을 나타내지만, 각 고조파성분의 수준을 나타내지 않는다. 필터를 인버터의 출력단에 부가하면 고차고조파를 보다 효율적으로 감쇄시킬 수 있다. 그러므로 각 고조파의 주파수와 크기의 인식이 중요하다. 왜곡율(distortion factor)은 고조파를 2차 감쇄시킨 후의 고조파왜곡 정도를 나타낸다. 왜곡율(DF)는 2차 부하필터의 값을 정하지 않고 불필요한 고조파성분을 감쇄시키는데 있어서 효과적인 수단이며, 아래와 같이 정의된다.

$$DF = \frac{1}{V_1} \sqrt{\sum_{n=3,5,7,\dots}^{\infty} \left(\frac{V_n}{n}\right)^2} \times 100 [\%] \tag{12}$$

그림 5는 지령전압 220[V]에서 전원분리형 공통암을 사용하는 제안된 9레벨 인버터의 출력전압, 출력전류 및 각 변압기 단의 출력파형을 나타내고 있다.

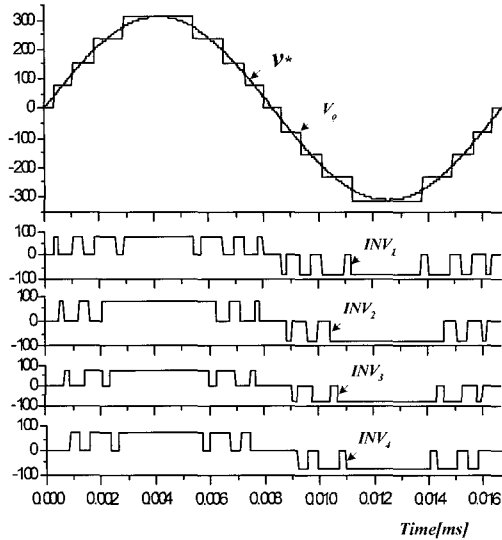
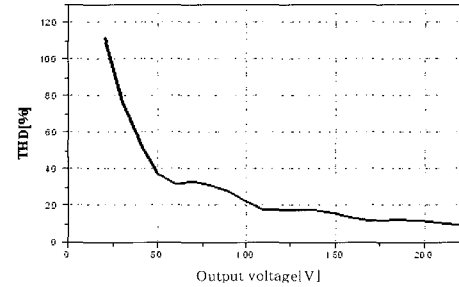


그림 5 제안된 9레벨 인버터의 시뮬레이션 출력전압 및 각 변압기 단의 출력파형
 Fig. 5 Simulated output voltage & terminal output waveforms of each transformers in proposed 9-level inverter

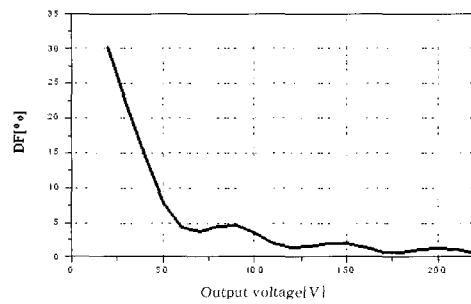
그림 5에서 알 수 있듯이 각 변압기의 인가전압은 4개의 세분화 영역으로 구분하여 INV_1 , INV_2 , INV_3 , INV_4 로 순차적으로 인가함으로써 기존의 9레벨 변압기의 용량의 상이성 문제를 극복하였다. 이때 THD 는 9.2[%], DF 는 0.675[%]로 다소 높게 나타남을 알 수 있었다. THD 및 DF 를 줄일 필요성이 있는 경우에는 레벨 수를 증가시킬 필요가 있다.

그림 6은 공통암을 이용한 변압기 조합형 9레벨 인버터에서 출력전압에 따른 THD 및 DF 를 나타내고 있다. 출력전압이 낮은 영역에서는 발생되는 레벨수가 적어 높은 THD 및 DF 를 나타내고 있으나 출력전압이 증가할수록 낮은 값을 나타냄을 알 수 있다.

그림 7은 제작된 시제품 인버터의 사진으로 그 구성은 4개의 H-Bridge 인버터 부, 4개의 직·병렬 변압기 부, 게이트 앰프 부 및 프로세서로 구성된 제어 부로 나눌 수 있다. 제어를 위해 사용된 프로세서는 DSP (TMS320F2812)를 사용하였으며, 타이머 1 오버모듈로 방식의 A/D 인터럽터를 사용하여 샘플링 주파수를 15[kHz]로 동작하였다. 또한 각 그림 3에서 알 수 있듯이 제안된 인버터의 스위칭 소자수는 총 10개로 이 스위칭 소자의 온 오프 신호는 DSP의 12개 PWM 단자중 10개를 사용하였으며, 이때 데드타임 설정은 5[μ S]로 하였다.



(a) THD



(b) DF

그림 6 총 고조파 왜형률 및 왜곡율
 Fig. 6 Total harmonic distortion & distortion factor

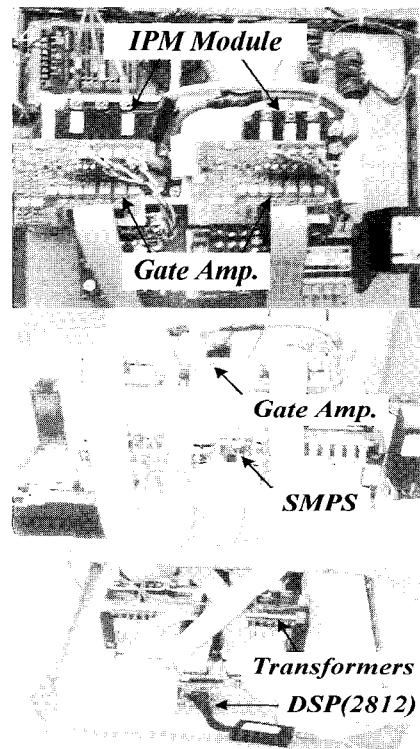


그림 7 제작된 시제품 인버터의 사진
 Fig. 7 The photograph of prototype inverter

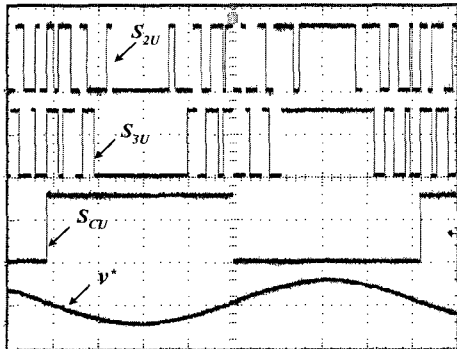


그림 8 지령전압 및 각 스위칭 신호
Fig. 8 Reference voltage & each switching signal

그림 8은 4개의 변압기를 사용한 9레벨인버터에서 변조지수가 1일 때의 지령전압 및 각 암의 상 스위칭 신호를 나타내고 있다. 공통암 스위칭 신호는 지령전압의 극성에 따라 상 스위칭 신호를 발생시키고, INV₄ 및 INV₃용 암은 각 레벨을 형성함과 동시에 변압기의 정격을 동일하게 하기 위한 스위칭 신호를 발생한다.

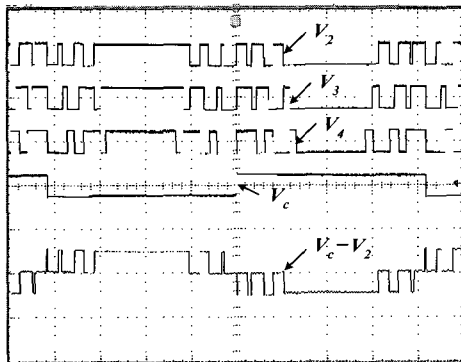


그림 9 각 암의 출력파형 및 인버터 출력파형
Fig. 9 Output voltages of Each Arm & Output of inverter

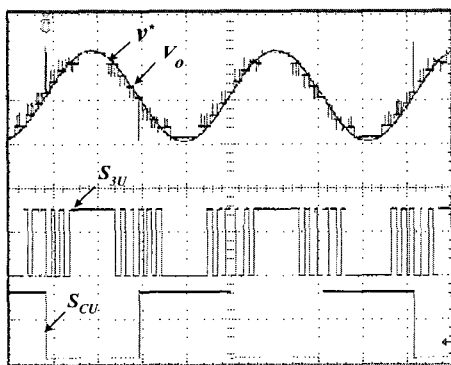


그림 10 지령전압, 출력전압, 암 스위칭 신호
Fig. 10 Waveforms of the reference voltage, multi output voltage and switching signal of each arm

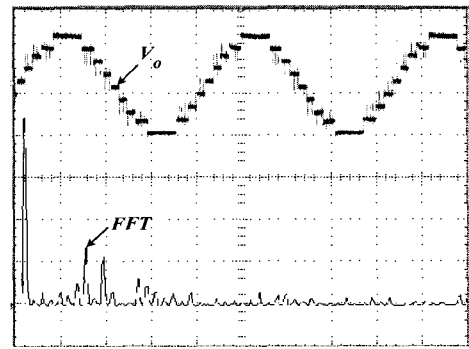


그림 11 출력전압 및 고조파 분석 파형
Fig. 11 Output voltage & FFT analysis

그림 9는 공통암의 특성을 분석하기 위하여 DC-Link 전압의 절반을 기준으로 한 각 암의 출력파형 및 공통암 출력파형과 다른 한 암의 출력파형의 차를 나타내고 있다.

그림 10은 출력전압 지령치에 대한 HBML 인버터의 최종 출력파형과 그때의 공통암과 다른 암의 상신호 파형을 나타내고 있다. 파형에서 알 수 있듯이 출력전압 레벨은 9레벨로 양호하게 나타남을 알 수 있었다.

그림 11은 출력전압과 출력전압 고조파분석을 나타낸 파형이다.

4. 결 론

본 연구는 단상 인버터에서 출력고조파 성분을 억제하기 위해 변압기의 조합에 의한 스위칭 소자 수를 저감할 수 있는 새로운 다중 레벨인버터를 제안하였다. 제안된 변압기 조합형 9레벨 HBML 시스템의 구조는 기존의 변압기 조합형 H-Bridge 인버터 구조에서 각 인버터의 한 암을 공통으로 사용하게 함으로써 6조의 스위칭 소자 수 저감이 가능하였다. 또한 스와핑 기법을 사용한 스위칭 방식으로 각 H-Bridge 인버터에 연결된 변압기의 용량을 동일하게 하였다.

이 논문은 2003년도 전남대학교 학술연구비 지원에 의하여 연구되었음.

참 고 문 헌

[1] Abraham I. Pressman, Switching Power Supply Design, McGraw-Hill, Inc., 1991.

- [2] N. Mohan, T. M. Undeland, and W. P. Robbins, Power Electronics: converters, applications, and design, John Wiley & Sons, Inc., 1995.
- [3] B. K. Bose, Power Electronics and Variable Frequency Drives: Technology and Applications, IEEE Press, 1997.
- [4] 박성준, 강필순, 박노식, 김철우, “변압기 직렬 결합을 이용한 새로운 멀티 레벨 인버터”, *전력전자학회 논문지*, 제 8권, 제 1호, pp. 9~16, 2003년 2월.
- [5] Fu-San Shyu, Yen-Shin Lai, Virtual Stage Pulse-Width Modulation Technique for Multilevel Inverter/Converter, *IEEE Trans. Vol17, No3 May 2002*
- [6] 박진태, 김태진, 강대옥, 현동석, “3상 NPC 인버터의 한 상 고장시 연속적인 운전을 위한 제어기법”, *전력전자학회 추계학술대회 논문집*, pp. 6~10, 2003년 11월.
- [7] 김윤호, 문현욱, 김수홍, 광영찬, 원충연, “멀티레벨 컨버터를 기반으로하는 고출력 연료 전지 시스템의 전압강화 대책”, *전력전자학회 학술대회 논문집*, pp. 696~700, 2003년 7월.

저 자 소 개



이희창(李熙昌)

1951년 10월 1일생. 1974년 부산대 공대 전기공학과 졸업. 1985년 동 대학원 전기공학과 졸업(석사). 2002년 동 대학원 메카트로닉스 수료(공학박). LG전자 설계실장. 양산대 산업기술 경영과 교수. 현재 부산대 기계기술연구소 전임연구원.



이상훈(李相勳)

1974년 8월 11일생. 2000년 경성대 전기공학과 졸업. 2002년 경성대 전기전자공학과 졸업(석사). 2002년~2004년 9월 KT전기기술연구소 주임연구원. 2002년~현재 부산대 대학원 메카트로닉스 박사과정.



송성근(宋成根)

1975년 9월 16일생. 1998년 전남대 공대 전기공학과 졸업. 2000년 동 대학원 졸업(석사). 동 대학원 전기공학과 박사과정. 2001~2004년 (주)프로컴시스템 연구원. 현재 세오전자 연구원.



조수억(曹洙億)

1966년 9월 20일생. 1993년 부산대 전기공학과 졸업. 2002년 동 대학원 전기공학과 졸업(석사). 1993년~2004년 11월 OTIS-LG 연구소 선임연구원. 2002년~현재 동 대학원 전기공학과 박사과정.



박성준(朴晟濬)

1965년 3월 20일생. 1991년 부산대 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(공학박). 2002년 동 대학원 지능기계공학과 졸업(공학박). 1996년~2000년 거제대학 전기과 조교수. 2000년~2003년 동명대학 전기과 조교수. 2003년 8월~현재 전남대 전기공학과 조교수. 당 학회 편집위원.



이만형(李萬炯)

1946년 10월 18일생. 1969년 부산대 공대 전기공학과 졸업. 1971년 동 대학원 전기공학과 졸업(석사). 1983년 Oregon State University 졸업(공학박). 육군사관학교 전자공학과 전임강사. 현재 부산대 공대 기계공학부 교수.