

## A Study on the Characteristic of Variable Impedance Line using DGS

金映周<sup>\*</sup> · 鄭明燮<sup>\*\*</sup> · 朴准奭<sup>†</sup> · 曹洪九<sup>\*\*\*</sup>  
 (Young-Ju Kim · Myoung-Sub Joung · Jun-Seok Park · Hong-Goo Cho)

**Abstract** - In this paper, we designed and fabricated the variable impedance line by using the DGS(Defected Ground Structure) which is useful in mounting the external lumped elements. Also we used a varactor diode as Control device staff at the proposed variable impedance line. We are able to change the impedance of transmission line as varied the capacitance of varactor diode by adjusting DC bias. The impedance variation of the proposed DGS line is about maximum 70 Ω. We will study about the application of DAM(Direct antenna modulation) in the future work.

**Key Words** : DGS (Defected Ground Structure), Variable Impedance Line, DAM(Direct Antenna Modulation)

### 1. 서 론

최근 무선 통신 시스템에 효과적으로 활용될 수 있으며 신기능, 신구조 및 소형 경량화가 가능하고, 저전력 통신에도 용이한 새로운 기능성 전송선로의 형태와 그 응용분야에 대하여 활발한 연구가 진행 되고 있다.[1]~[3] 마이크로스트립과 같은 평면 전송선로(planar transmission line)는 이상적으로는 실수의 임피던스만이 존재하므로 광대역 주파수 영역을 통과시키는 특징이 있다. 그러나 실제적으로 많지는 않지만 인덕턴스나 커패시턴스와 같은 허수 값을 갖는 기생 성분 또한 불필요한 고차모드 성분 등이 존재하므로 통과대역이 무한대로 존재하는 것은 아니다. 이런 제한에도 불구하고 마이크로스트립의 통과 대역 주파수나 차단(cut-off) 주파수는 매우 높은 주파수 대역에서 형성이 됨으로 문제가 되지 않았다. 그러나 만약 DGS 구조와 같이 신호선이나 전송 선로의 접지 면에 전류의 흐름을 방해하는 임의의 형태의 회로가 존재한다면, 전송선로의 전달 특성(propagation characteristics)의 변화가 발생하는데, 그 현상 중 대표적인 예로 일반적인 전송선로와 비교 시 유한의 주파수 통과대역을 갖는 점이다. 즉 특정 주파수 이상에서 저지 대역 특성을 갖는 현상으로 그 원인은 접지 면에 적용된 식가에 의해 전송선로의 유효 인덕턴스 성분의 증가와 커패시턴스 성분의 발생에 기인한다. 따라서 이런 특성에 대하여 적절히 회로적 해석이 된다면, 고주파수 회로의 설계에 많은 적용이 가능하리라 사료된다. 기존의 전송선로에 관한 연구는 이러한 마이크로 스

트립 라인, DGS 등과 같은 선로의 특성 임피던스에 관한 연구였다. 본 논문에서는 이러한 특성에서 한 단계 더 나아가 전송선로의 임피던스 특성을 제어 할 수 있는 가변 임피던스 선로 구현에 대하여 제안 하였다. 가변 임피던스 선로는 RFID와 USN시스템 같은 저출력 무선 통신 방식에 적합하다. 수동형의 태그 또는 센서를 동작 시키는 전력은 리더 시스템으로부터 상호 유도방식으로 동작 시킨다. 이는, 매우 근접한 두 코일 간에 교류 자기장을 통해서 유도성 전류가 흐르는 원리를 이용한다. 이런 방법으로 생성된 유도성 전류는 태그 또는 센서의 정류기를 통해 정류하여 사용한다. 따라서 이러한 무선 태그 및 센서 기술에서는 저 전력 통신 방식이 핵심 기술이 된다. 무선 통신시스템의 구축에 있어서 저 전력 통신 방식과 태그 시스템의 저가 구현을 동시에 충족시키기 위해서 변조 칩의 제거와 이를 통한 소모 전력의 개선 방안에 대한 연구가 요구된다. 가변 임피던스 선로의 구현을 위하여 외부집중소자 실장이 용이한 새로운 DGS(defected ground structure) 구조를 응용하였다. 가변 임피던스 조정회로는 직접 안테나 변조방식 회로를 구성하는데 기여할 것 이다.

### 2. DGS 전송선로

#### 2.1 DGS의 전기적 특성

DGS와 같이 전송선로의 접지면 일부를 식각한 구조는 선로의 인덕턴스성분을 증가시키는 효과가 있게 되고, 일반적인 마이크로스트립 전송선로와 같은 특성 임피던스 값을 유지하기 위해서는 전송선로의 폭이 넓어져야 한다. 따라서 결합의 크기와 모양, 수를 변화시킴으로써 전송선로의 임피던스 조정이 가능하여 고유전율, 높은 임피던스의 전송선로 구현이 가능하게 된다. 또한 같은 폭의 선로에 DGS를 적용하면 유효 유전율이 마이크로스트립 선로보다 상대적으로 커짐으로써

† 교신저자, 正會員 : 國民大學 電子工學科 助教授 · 工博  
 E-mail : jspark@kookmin.ac.kr  
 \* 學生會員 : 國民大學 電子工學科 碩士課程  
 \*\* 學生會員 : 國民大學 電子工學科 工博  
 \*\*\* 正會員 : 國民大學 電子工學科 正教授 · 工博  
 接受日字 : 2004년 10월 27일  
 最終完了 : 2004년 12월 13일

관심 주파수에서 선로의 길이는 더 짧아지게 할 수 있는 효과가 있다. 이런 특징으로 DGS를 적용한 전송선로는 회로의 소형 및 경량화에 장점이 있는 구조이다. 위에서 언급한 바와 같이 전송선로의 접지 면에 구현된 DGS는 유효 인덕턴스를 증가시키어 전송선로의 특성 임피던스를 변화 시킨다. 즉, 동일한 선로 폭에 대하여 특성 임피던스가 증가하게 되는데 이는 등가적으로 유효 인덕턴스 성분이 증가되어 나타나는 결과이다.[4],[5] 그림 1은 DGS의 선로 특성 임피던스를 추출하기 위하여 제시된 본 논문에서 제안한 DGS의 구조도이다. 그림 2는 제시된 DGS 구조의 전자장 시뮬레이션 결과 파형이다. DGS의 선로 특성 임피던스와 전기적 길이의 추출은 시뮬레이션 결과 그래프를 이용하여 일반적인 전송선로 이론을 적용하여 구할 수 있다.

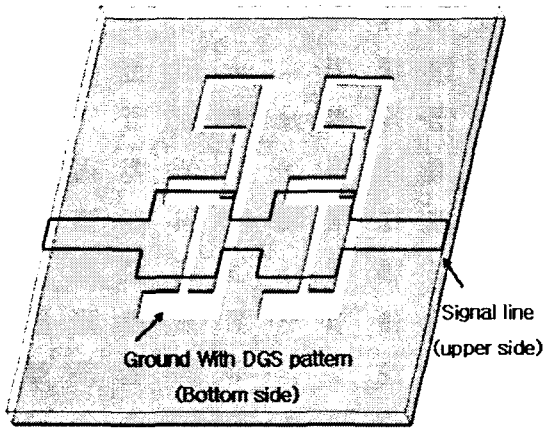


그림 1 특성 임피던스를 추출하기 위해 제시된 DGS  
Fig. 1 The proposed DGS for extracting Characteristic impedance.

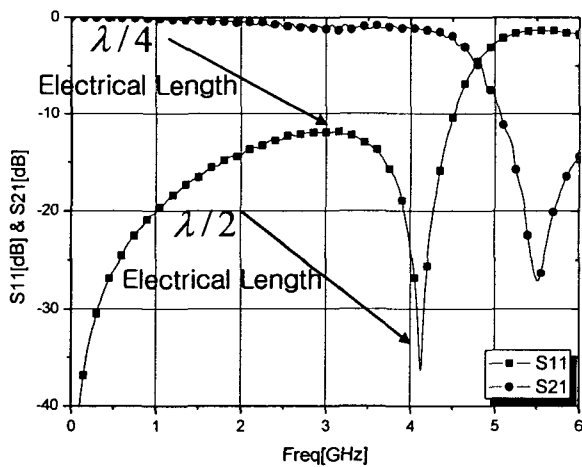


그림 2 그림 1의 DGS 주파수 응답 특성  
Fig. 2 The frequency response characteristics of the DGS shown in the Fig. 1.

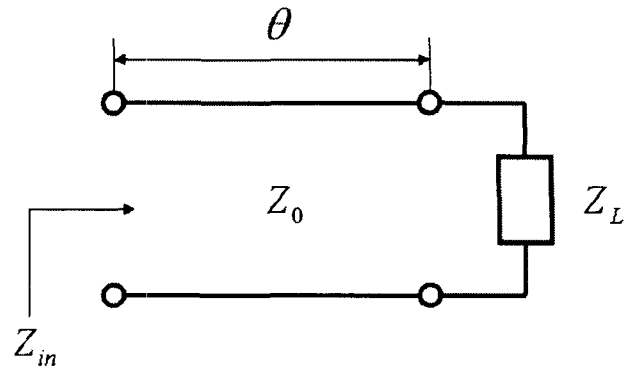


그림 3 DGS의 특성 임피던스 추출을 위한 전송선로 모델  
Fig. 3 The transmission line model for extracting characteristic impedance of the DGS

그림 2와 같이 결과 그래프를 갖는 DGS의 특성 임피던스와 전기적 길이를 구하기 위하여 그림 3과 같이 DGS 선로를 일반적인 전송선로 모델을 구성하여 DGS의 특성 임피던스를 추출할 수 있다. 따라서 DGS의 선로를 바라본 입력 임피던스  $Z_{in}$ 은 식 (1)과 같다.

$$Z_{in} = Z_0 \frac{Z_L + jZ_0 \tan \theta}{Z_0 + jZ_L \tan \theta} \tag{1}$$

$$S_{11} = 20 \log |\Gamma| \tag{2}$$

$$Z_{in} = Z_0 \frac{1 + |\Gamma|}{1 - |\Gamma|} \tag{3}$$

위의 식에서  $Z_L$ 는 출력 중단 임피던스이며 50 Ω으로 설정하였다. 식 (1)에서  $\theta$ 가  $\pi/2$ 일 때 최대 입력 임피던스를 갖고,  $\theta$ 가  $\pi$ 일 때 최소 입력 임피던스를 갖는다. 그림 2의 벡터 네트워크의 측정을 통한 S-파라미터 특성 그래프에서 3 GHz 근방의 S11이 첫 번째 최대 점을 가지므로 이 주파수에서 전기적 길이가  $\pi/2$ 가 되며, 그 다음의 S11이 최소가 되는 주파수에서 전기적 길이가  $\pi$ 임을 알 수 있다. 따라서 최대 입력 임피던스를 갖는 주파수에서의 S11 값인 -12.5 dB를 식(2)에 대입하여 반사 계수의 크기를 구하고 이 값을 식 (3)에 대입하면 DGS 선로의 입력 임피던스를 구할 수 있다. 특성 임피던스  $\theta$ 가  $\pi/2$ 일 때 식 (3)을 식(4)에 대입하면 제시된 DGS 전송선로의 특성 임피던스를 구할 수 있다.

$$Z_o = \sqrt{Z_{in} Z_L} \tag{4}$$

위의 방법을 사용하여 그림 3에 제시된 DGS의 전송선로의 특성 임피던스가 63.66 Ω을 갖고 있음을 위 식의 계산을 통해서 알 수 있다.

**2.2 DGS 기본 구조 등가 모델을 응용한 제안된 DGS의 등가 회로 모델링**

바랙터 다이오드와 같은 외부 집중 소자를 실장하기 위해서 기본적으로 DGS의 형태를 수정하였다. 그림 4의 제안된 구조와 같이 바랙터 다이오드를 실장하기 위해서는 전원 인가를 위하여 그라운드면 선로가 DC 적으로 격리된 구조로 설계 되어야 하며, 또한 바이어스를 주기위한 선로가 첨가 되어야 한다. [6]

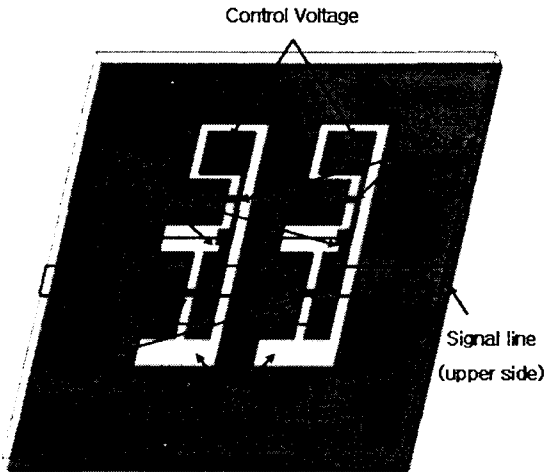


그림 4 제안된 DGS 가변 임피던스 회로  
Fig. 4 The proposed DGS variable-impedance circuit

그림 4는 제안된 DGS를 응용한 가변 전송선로의 구조이다. 단일 등가회로로는 중심 주파수 2.45 GHz의 대역폭 내에서 가변 임피던스의 특성을 얻기 어려우므로 단일 등가회로 두개를 종속 연결하였다. 바랙터 다이오드에 DC 전압을 인가시키기 위해서 RF 쇼크 인덕터와 바이패스 커패시터를 달아 주어 전압 인가 시키는 부분을 개방(open)하여 회로에 영향을 주지 않도록 하였다. DGS의 식각된 그라운드 면에 위치한 제어소자인 바랙터 다이오드의 커패시터 값의 변화에 따라서 전송선로의 임피던스를 변화 시킬 수 있다. 즉, DC 바이어스라인에 인가된 전압차이에 따라 바랙터 다이오드의 커패시턴스 성분이 변화하여 전송선로의 임피던스가 달라진다. 제안된 DGS의 단일 등가회로도들 보면, 그림 5와 같다. DGS의 기본 구조는 특성 임피던스와 위상각을 갖는 평형, 선로, 불평형-평형 선로 임피던스 트랜스포머, 그리고 불연속에 대한 영향을 고려한 인덕턴스, 커패시턴스 성분으로 구성되며, 이와 같은 파라미터 성분들을 이용하여 그림 5와 같은 등가 회로를 제안하였다.

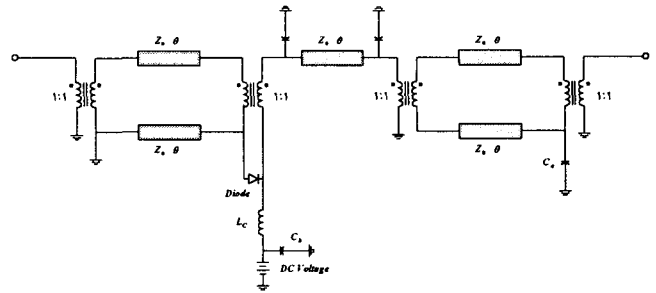


그림 5 단일 DGS 가변 임피던스 회로의 등가 회로도  
Fig. 5 The equivalent circuit for the single DGS variable-impedance circuit

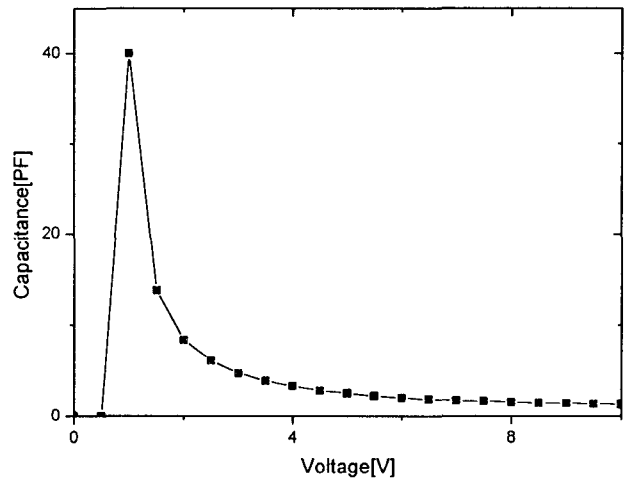


그림 6 전압에 따른 바랙터 다이오드의 커패시턴스 변화  
Fig. 6 Capacitance variation vs. reverse voltage

본 논문에서 사용된 바랙터 다이오드는 TOKO의 KV 1812K를 사용하였고, 그림 6은 2.45 GHz에서 측정된 다이오드의 전압인가에 따른 커패시턴스의 변화 특성이다. 전압이 인가됨에 따라 커패시턴스의 값이 SRF(self resonator frequency)에서 로그스케일로 1.2 pF에 수렴함을 알 수 있다.

**2.3 전자장 시뮬레이션을 통한 등가 회로 검증**

제안된 DGS의 등가회로를 DGS 기본 구조의 추출된 파라미터 값을 적용하여 설계 하였다. 그림 7는 제안된 DGS의 회로도들 Agilent사의 ADS 툴을 사용하여 설계 한 것이다. 전체 등가회로는 DGS 기본구조의 등가회로 모델링을 통해 알고 있는 파라미터 값들을 고정 시키고, 전자장 시뮬레이션 결과 값과 등가회로의 시뮬레이션 결과 값이, DGS 기본 구조의 등가 파라미터 추출방법과 동일한 방법으로, 몇 개의 적응형 주파수 표본(adapt frequency sampling)을 하여 두 데이터의 값이 근접 하도록 최적화 하였다.

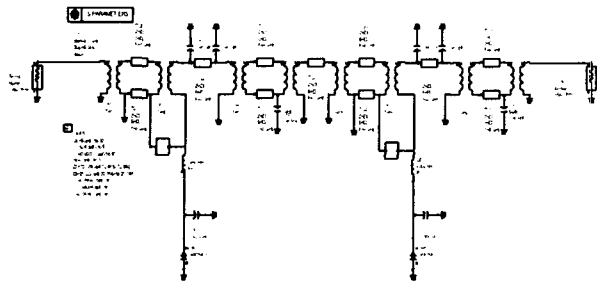
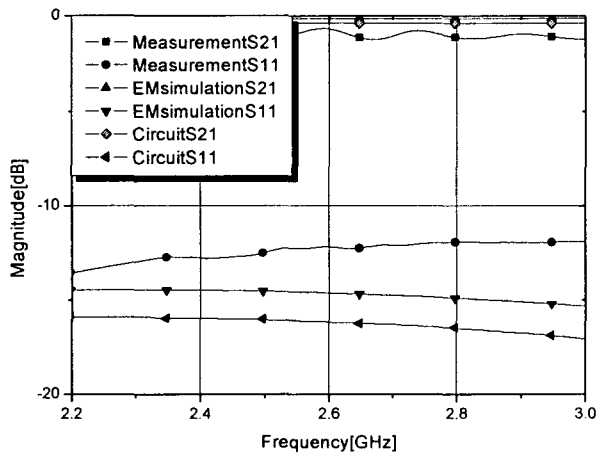


그림 7 제안된 가변 임피던스 등가회로  
Fig. 7 The proposed variable-impedance equivalent circuit

최적화 값 추출 시 주의할 사항은 DGS 기본 구조의 모델 파라미터 값들은 등가 회로 상에서 의미를 갖는 값들이므로 최적화 시 변화 시킬 수 있는 파라미터 값에서 제외시키는 고정된 값이라는 점이다. 이에 따른 추출된 등가회로의 파라미터를 보면 표1 과 같다. 등가 회로도의 특성을 가지고 전자장 모델을 설계하고 시뮬레이션 하였다. 그림 8은 가변 임피던스 선로의 회로와 전자장 시뮬레이션 그리고 측정 파형을 비교한 그래프이다. 회로와 전자장 시뮬레이션 간의 차이는 회로를 이용한 전자장 모델 구현시 상호 인덕턴스 및 캐패시턴스 성분의 영향으로 인한 오차이다. 또한 전자장 시뮬레이션과 측정 파형의 차이는 피씨비 제작 공정시 양면기판의 패턴을 제작하는 과정에서의 공정 오차로 사료 된다.



	Circuit	EM	Measurement
	S11	S11	S11
2.2 GHz	-28.24 dB	-31.15 dB	-34.09 dB
2.4 GHz	-27.29 dB	-29.74 dB	-32.52 dB
2.6 GHz	-26.76 dB	-28.99 dB	-31.85 dB
2.8 GHz	-26.28 dB	-28.31 dB	-31.12 dB
3.0 GHz	-27.88 dB	-27.88 dB	-30.53 dB

그림 8 제안된 가변 임피던스 선로의 결과파형 비교  
Fig. 8 A comparative result of the proposed variable-impedance line

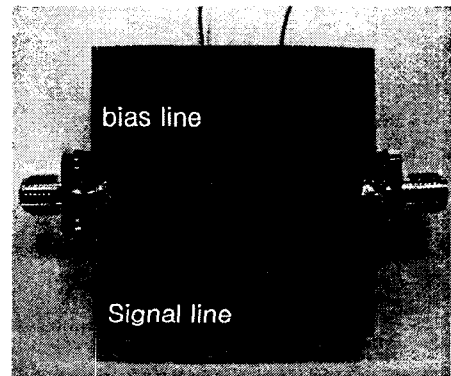
표 1 추출된 등가회로의 파라미터  
Table 1 The extracted parameters of equivalent circuit

Item	Optimum Values @ 2.45 GHz
$D_1$	40 pF( @ 0 V)
$C_2$	0.3292 pF
$C_3$	0.23563e-5 pF
$Z_0$	66.666 $\Omega$
$\theta$	13.711 $^\circ$

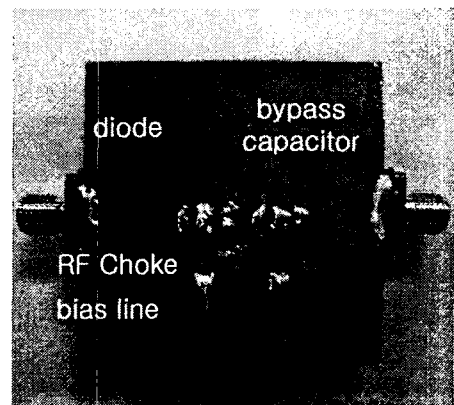
위와 같은 결과 파형 비교는 가변 임피던스 선로의 전자장 시뮬레이션을 통한 등가회로도 검증된 것임을 알 수 있다.

#### 2.4 DGS구조를 이용한 가변 전송선로 제작 및 측정

그림 9는 실제 제작된 DGS구조를 이용한 가변 전송선로이다. 설계에 사용된 기판은 가로 세로의 길이가 각각 45×45 mm의 면적을 갖고 높이가 62 mil 인 Teflon ( $\epsilon_r=2.5$ ) 을 사용하였다. 전송선로의 폭은 특성임피던스 50  $\Omega$ 인 4.2 mm 로 하였다.



(a)



(b)

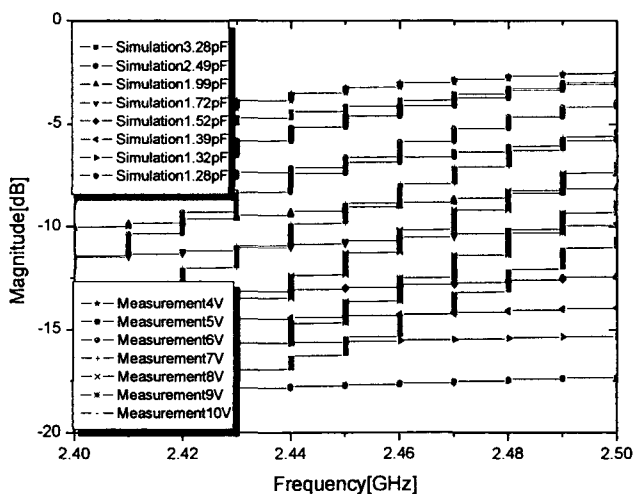
그림 9 제작된 가변 임피던스 선로  
Fig. 9 The photographs of the variable impedance line

그림 9 (b)에서와 같이 DGS의 접지면의 식각된 부분에 바랙터 다이오드를 실장하고, 바랙터 다이오드에 DC 전원을 인가하기 위하여 바이어스 선로를 추가 하였다. 본 논문에서 가변 시키고자 하는 대역은 중심 주파수 2.45GHz에서 대역폭이 100 MHz 이다. 회로의 가변 특성을 위하여 DC 전원의 인가는 0 V~10 V 까지의 변화를 주었다. 표 2는 제작된 가변 임피던스 선로의 스펙과 측정에 따른 비교 분석표이다.

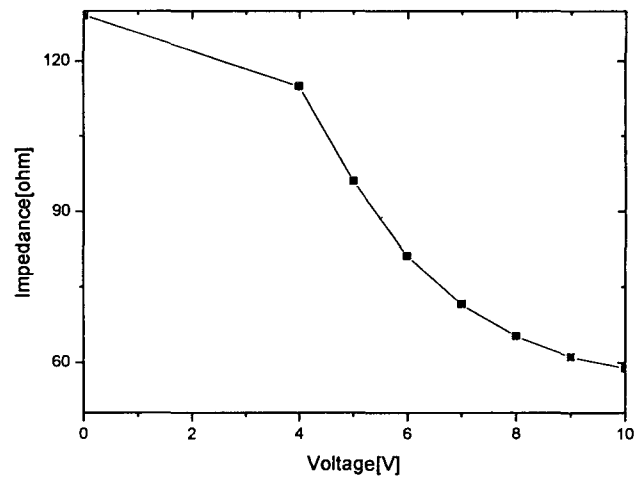
표 2 DGS를 이용한 2.45 GHz대 가변 임피던스 선로  
Table 2 The variable-impedance line of using DGS at 2.45 GHz

2.45 GHz대 가변 임피던스 선로		
	Spec	측정결과
삽입손실	<1.0 dB @ 50	<1.5 dB @ 50
반사계수	<-25 dB @ 50	<-17.5 dB @ 50
대역폭	100 MHz	100 MHz
임피던스 조정범위	50 Ω~100 Ω	58 Ω~130 Ω
바이어스 조건	< 3 V	5 V

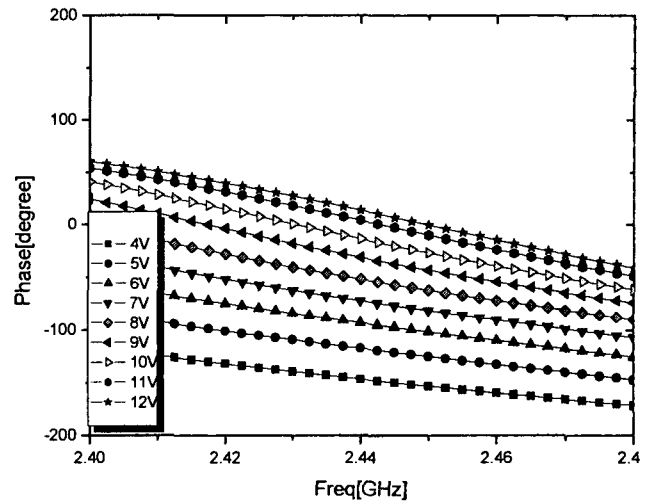
그림 10은 전압 인가에 따른 가변 임피던스 선로의 임피던스의 변화, 위상변화 및 반사계수의 변화 관계를 그래프로 표현한 것이다. 그림 10 (a)는 반사계수 변화의 등가회로 시뮬레이션과 측정값의 결과 비교 파형으로 거의 일치함을 알 수 있다. 이와 같은 반사계수 특성을 가지고 일반적인 전송선로 이론을 적용하여 그림 10 (b) 와 같이 전송선로의 특성 임피던스를 구하였다. 전압 제어에 따른 임피던스의 변화는 58 Ω ~130 Ω이 변함을 알 수 있다. 그림 10 (c)는 가변 임피던스 선로의 위상 변화를 나타낸 것이다. 그림 10의 특성에 관해서 정리하면, 전압이 높아질수록 바랙터 다이오드의 캐패시턴스 값, 반사계수 및 특성 임피던스 값은 낮아진다. 이러한 특성은 가변 임피던스 선로에 적합한 특성이다.



(a)



(b)



(c)

그림 10 전압 인가에 따른 제안된 가변 임피던스 선로의 전기적 특성 변화. (a) 반사계수 변화, (b) 임피던스 변화 (c) 위상 변화

Fig. 10 Electrical performance variations of the proposed variable impedance circuit VS. control voltage. (a) Reflection coefficient variation, (b) impedance variation, (c) phase variation

### 3. 결 론

본 논문에서는 접지면에 식각을 갖는 기능성 전송선로인 DGS와 바랙터 다이오드를 결합 시켜, DC전압 인가에 따른 바랙터 다이오드의 캐패시턴스 값의 변화를 통해서 전송선로의 임피던스를 변화 시키는 가변 임피던스 조정회로에 관하여 연구 하였다. 실험을 통해 가변 임피던스 선로의 임피던스가 변함을 알 수 있다. 캐패시턴스의 변화량에 따른 제작된 임피던스의 변화는 58 Ω ~ 130 Ω 정도 변화 한다. 이러한 특성은 저전력 직접 안테나 변조 회로에 적합 하리라 사료된다.

참 고 문 헌

[1] J. S. Park, J. H. Kim, J. H. Lee, S. H. Kim, and S. H. Myung, "A Novel Equivalent Circuit and Modeling Method for Defected Ground Structure and Its Application to Optimization of a DGS Lowpass Filter", IEEE MTT-s Digest, pp. 417-420, 2002.

[2] D. Ahn, J. S. Park, C. S. Kim, J. N. Kim, Y. Qian, and T. Itoh, "A Design of the Low-Pass Filter Using the Novel microstrip Defected Ground Structure" IEEE Trans. Microwave Theory, vol. 49, pp. 86-93, Jan. 2001.

[3] C. S. Kim, J. S. Lim, S. W. Nam, K. Y. Kang, J. I. Park, G. Y. Kim, and D. Ahn, "The Equivalent Circuit Modeling of Defected Ground Structure with Spiral Shape", IEEE MTT-s Digest, pp. 2125-2128, 2002.

[4] C. S. Kim, J. S. Lim, S. W. Nam, K. Y. Kang, and D. Ahn, "Equivalent circuit modeling of spiral defected ground structure for microstrip line", Electronics Letter, vol. 38, no. 19, pp. 1109-1111, 12th Sep. 2002.

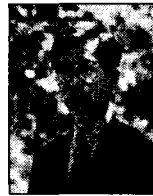
[5] Hung-Yu David Yang, "Theory of Microstrip Lines on Artificial Periodic Substrates," IEEE Trans. on Microwave Theory and Tech., vol. 47, no.5, pp. 629-635, May 1999.

[6] M. S. Jung, "A Study on the Novel DGS and its Application to Oscillator Design", Doctoral dissertation, pp. 45-61, 2003.



박준석(朴准奭)

1991년: 국민대학교 전자공학과 학사  
 1993년: 국민대학교 전자공학과 석사  
 1996년: 국민대학교 전자공학과 박사  
 경력 및 활동 : Dept. of EE, UCLA/P.D. Fellow(97~98)  
 순천향 대학교 정보기술공학부/조교수(03)  
 (주) 아모텍 / 기술고문(00~현재)  
 (주) Wavics / 기술고문(01~현재)  
 국민대학교 공과대학 전자정보통신공학부/조교수(03~현재)  
 주요연구분야: RFIC, MMIC, LTCC 기술을 이용한 RF/Microwave 하이브리드 모듈 디자인 및 해석  
 Tel : 02-910-4829, Fax : 02-910-4646  
 E-mail : jspark@kookmin.ac.kr



조홍구(曹洪九)

서울대학교 전기공학과 학사  
 서울대학교 전기공학과 석사  
 서울대학교 전기공학과 박사.  
 경력 및 활동: 국민대학교 RF/MMIC 연구/소장(93~97), 미국, 콜로라도 대학교 전기공학과/객원교수(1998), 대한전자공학회/위원장(95~96), 국민대학교/총무처장(97~00), 미국, 시라큐스대학교/객원교수 (01), 국민대학교 공과대학, 전자정보통신공학부/교수(80~현재)  
 Tel : 02-910-4705, Fax : 02-910-4449  
 E-mail : hgcho@kookmin.ac.kr

저 자 소 개



김영주(金映周)

2003년 순천향대학교 전자공학과 학사  
 2004년 국민대학교 전자공학과 석사과정  
 주요연구분야 : LTCC & Direct Antenna Modulation  
 Tel : 02-910-5072, Fax : 02-910-4646  
 E-mail : ju7112@empal.com



정명섭(鄭明燮)

1996년: 홍익대학교 전기제어공학과 학사  
 1999년: 국민대학교 전자공학과 석사  
 2004년: 국민대학교 전자공학과 박사  
 경력 및 활동: 현판전자 통신 연구소 근무(99~02)  
 주요연구분야: MMIC 기술을 이용한 RF/Microwave 하이브리드 모듈 디자인  
 Tel : 02-910-5069, Fax : 02-910-4646  
 E-mail : smrlab@kookmin.ac.kr