

완전공핍 광 싸이리스터에서 입출력의 높은 아이솔레이션을 위한 수직 입사형 구조에 관한 연구

論 文
54C-1-6

Depleted Optical Thyristor using Vertical-Injection Structure for High Isolation Between Input and Output

崔雲慶*·金斗根**·文年泰***·金燾均***·崔永完†

(Woon-Kyung Choi · Doo-Gun Kim · Yon-Tae Moon · Do-Gyun Kim · Young-Wan Choi)

Abstract - This study shows the lasing characteristics of InGaAs/InGaAsP multiple-quantum-well waveguide-type depleted optical thyristor (DOT) using the vertical window. The measured switching voltage and current are 3.36 V and 10 μ A, respectively. The lasing threshold current is 131 mA at 25 °C. The output peak wavelength is 1570 nm at a bias current of 1.22 Ith and there is not input signal anymore in the output port. The vertical injection depleted optical thyristor - laser diode (VIDOT-LD) using the vertical-injection structure shows very good isolation between input and output signal.

Key Words : Depleted Optical Thyristor(DOT), Finite Difference Method(FDM), Optical CDMA, Optical ATM, Optical Interconnection

1. 서 론

완전 공핍 광 싸이리스터(depleted optical thyristor, DOT)는 on 상태에서 PN 접합 가운데 영역의 잉여 캐리어를 짧은 역방향 펄스를 인가함으로써 보다 빠른 스위칭 속도와 낮은 스위칭 에너지를 갖는다. 최초로 InP/InGaAsP 물질의 이중 접합 광전 스위치 (double heterostructure opto-electronic switch, DHOS)가 Swoger^[1,2]에 의해 보고된 바가 있으나, 이 구조는 가운데층에 높은 도핑을 갖는 n-형의 박막 층을 이용한 것이어서, 가운데 영역에 역방향 전압 펄스를 인가하더라도 완전공핍을 형성하기가 어려운 구조이다. 이러한 이유로 본 연구실에서는 높게 도핑된 층을 제거하면서 역방향 전압 펄스에서 완전공핍을 형성할 수 있는 구조를 제안하여, 이를 바탕으로 도파로 형 완전공핍 광싸이리스터 (waveguide-type depleted optical thyristor - laser diode, WDOT-LD)를 제안하였다.^[3,4]

하지만, 장거리 광통신에 사용하는 장파장의 도파로형 WDOT-LD는 다음과 같이 몇가지 문제점을 나타낸다. 먼저 입력 파장에 따라 요구되어지는 스위칭 전압의 크기가 달라진다. 다시 말해, 도파로의 공진조건에 만족되어지는 파장의 입력신호가 들어올 경우에는 낮은 스위칭 전압으로도 턴온

(turn-on)을 시킬 수 있으나, 도파로 길이에 만족되는 공진조건에서 벗어난 입력파장의 경우에는 턴온을 위해서 보다 큰 스위칭 전압이 필요하다.^[5] 뿐만 아니라, 입력 신호와 출력 신호가 동일한 도파로를 통과하므로, 입력신호가 가운데 영역에서 모두 흡수되지 않을 경우에 출력신호에 검출이 되어 잡음으로 나타난다. 이러한 문제로 광 파장 변환기와 같은 대부분의 도파로형 광소자에서는 입력 빛이 출력에서 나오는 것을 제거하고자 소자의 출력포트에 광 필터를 사용한다. 그러나 본 연구에서는 수직 입사형 구조를 채택한 완전공핍 광 싸이리스터를 제안하여 이를 완전히 제거하였다. 다시 말해, 광섬유와 소자간의 3차원 정렬을 통하여 이를 가능하게 한 것이다. 따라서 본 수직 입사형 완전 공핍 광 싸이리스터 (vertical injection depleted optical thyristor - laser diode, VIDOT-LD)는 광 CDMA (code division multiple access), 광인터넷, 광 ATM (asynchronous transfer mode)과 같은 앞으로의 광통신 시스템에 응용할 수 있다. 광 ATM 시스템에서 논리 연산을 수행할 수 있는 패킷 스위칭 소자로, 혹은 광 하드-리미터(hard-limiter)의 역할 등 많은 잠재력을 갖는다.^[6] 본 논문에서는 VIDOT-LD에 대한 구조 및 동작원리를 살펴보고, 모의실험을 통하여 구조를 설계하여 제작된 소자의 레이징 특성에 대하여 측정, 분석하였다. 뿐만 아니라 수직 입사구조를 이용함으로써 광 입출력사이의 높은 아이솔레이션을 실험적으로 보였다.

† 교신저자, 正會員 : 中央大 電子電氣工學部 教授

E-mail : ychoi@cau.ac.kr

* 正會員 : 中央大 工大 電子電氣工學部 博士課程

** 非會員 : 中央大 工大 電子電氣工學部 博士

*** 非會員 : 中央大 工大 電子電氣工學部 碩士課程

接受日字 : 2004年 9月 7日

最終完了 : 2004年 12月 17日

2. 완전 공핍 광 싸이리스터 (DOT)

광 싸이리스터의 기본적인 구조는 그림 1(a)에서 보는 바와 같이 3 개의 PN 접합 (J_1 , J_2 , J_3)으로 이루어진 4층 구조

PnpN 접합으로 구성되어 있다. 광 싸이리스터의 효율적인 광 스위칭을 위해서는 빛이 가운데 영역에서만 흡수되어 광 전류 생성에 기여하여야 하므로 대개 J_1 과 J_3 가 이중 접합인 이중 이중 접합(double-hetero junction)을 사용한다. 그림 1(b)는 싸이리스터의 전류-전압 특성 곡선(C_1)으로 s자 모양의 비선형 특성을 가지며, (i) 순방향 비전도(forward blocking) 영역으로 높은 임피던스의 off 상태, (ii) 부정 저항(negative resistance) 영역, (iii) 순방향 전도(forward conducting) 영역으로 낮은 임피던스의 on 상태로 나눌 수 있다.

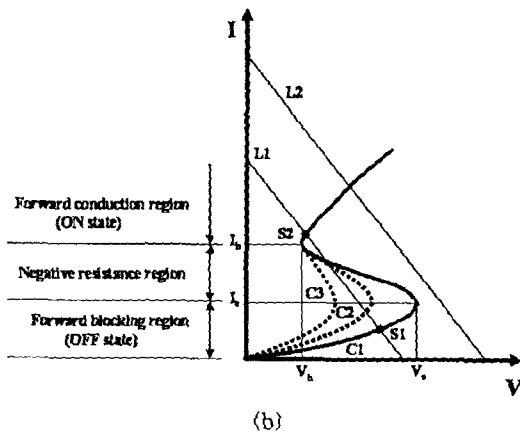
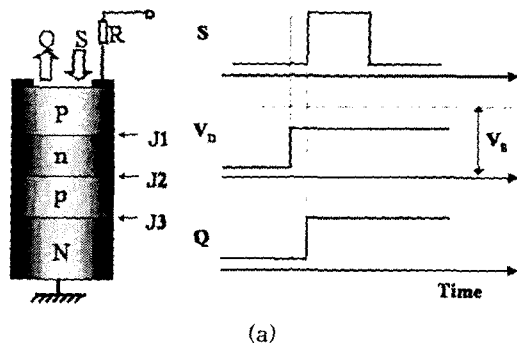


그림 1. 광싸이리스터의 (a) 기본구조 및 타이밍 다이어그램과 (b) 비선형 전류-전압 특성.

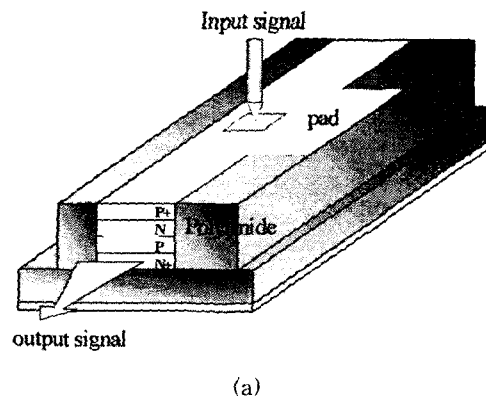
Fig. 1 (a) cross-sectional view and basic principle of DOT (b) Typical s-shape I-V characteristics of DOT.

적절한 외부 전압(V_D)과 외부 저항(R)을 연결하면 부하선(load line) L_1 이 정해지며, 특성 곡선과 두 개의 안정된 동작점(bi-stability)을 결정하는데, 동작점 S_1 은 off 상태를, 동작점 S_2 는 on 상태를 나타낸다. 그리고 I_h 와 V_h 는 홀딩 포인트(holding point)로, 각각 홀딩 전류, 홀딩 전압을 나타낸다. I_s 와 V_s 는 각각 스위칭 전류, 스위칭 전압으로 이 점을 경계로 off 상태에서 on 상태로의 스위칭이 일어난다. 먼저, 그림 1(a)와 같은 단일 소자는 외부 전압(V_D)을 스위칭 전압 이하로 가한 off 상태에 놓이게 된다. 여기서 충분한 크기를 가지는 입력 광신호(S)를 인가하면, 전류-전압 특성 곡선은 C_1 에서 C_2 혹은 C_3 로 변화된다. 입력 광신호(S)는 가운데 접합의 공핍 영역(depletion region)에서 흡수되어 광전류를 발생시

켜, 보다 낮은 스위칭 전압에서 에벌런치 항복을 일으키게 된다. 광신호가 없을 때의 광 싸이리스터 전형적인 전류-전압 특성곡선(C_1)의 상태에서 입력 광신호가 인가되면 C_2 , C_3 로 스위칭 전압을 작게 만들어, 비록 외부 전압(V_D)이 스위칭 전압(V_s)보다 작더라도 동작점을 S_1 에서 S_2 로 스위칭이 가능하다. 하지만, 광 싸이리스터는 스위칭 이후에 V_D 를 제거하더라도 off 상태로 되기까지는 매우 긴 시간이 요구되는 단점이 있다(~msec). 이러한 점을 개선하기 위해서, 광 싸이리스터에 음 전압 펄스를 인가하면 turn-off transient가 빨라지는데, 이러한 특성을 이용하여 단순 이극 구조이면서 빠른 turn-off transient(~수 psec 이내)를 가지는 완전 공핍 광 싸이리스터가 Kujik 등에 의해서 제안되었다.^[7] DOT는 광 싸이리스터의 가운데층의 두께를 $1 \mu m$ 이하로 매우 얇게 제작하여, 작은 역방향 전압으로도 양 끝단을 제외한 소자의 전 영역이 공핍 영역이 되는 구조적 특징을 갖는 광 싸이리스터를 말한다. DOT는 음 전압 펄스를 이용하여 on 상태에서 생성되어 가운데 영역에 존재하는 과잉 전송자들을 표동전류의 형태로 매우 빠르게 제거한다. 이때 필요한 역방향 전압은 집적 회로 구동에 필요한 낮은 전압으로 충분하므로, 단순 이극 구조의 DOT는 집적이 용이한 구조이다.

3. 실험 및 결과

본 실험에서는 그림 2(a)와 같이 다중 양자 우물 P+-N-P-N+ 구조의 수직 입사형 완전 공핍 광 싸이리스터 레이저 다이오드(VIDOT-LD)를 설계 제작하여 그 특성을 측정, 분석하였다. metal organic chemical vapor deposition (MOCVD)로 성장된 VIDOT-LD의 구조는 본 연구실에서 발표된 WDOT-LD와 같은 구조를 채택하였다.[3,4] 빠른 스위칭 속도와 낮은 스위칭 에너지를 갖기 위해 보다 낮은 역방향 전압에서도 완전 공핍을 이루어야 하는데, 이를 위하여 가운데 두개의 층(N, P층)을 얇게 설계하였다. 물론 가운데 두개의 활성층(N, P층)이 너무 얇게 되면, 순방향 전압에서 광 싸이리스터의 비선형 특성이 사라지게 되므로, 순방향 영역과 역방향 영역을 모두 고려한 WDOT-LD 구조를 가져야한다. 이를 위하여 본 연구실에서는 가운데 활성층의 두께와 도핑 농도에 따른 순방향 전압에서는 스위칭 전압을 역방향 전압에서는 공핍 전압을 유한 차분 방법(finite difference method)을 이용한 모의실험을 통하여 설계하였다.^[8]



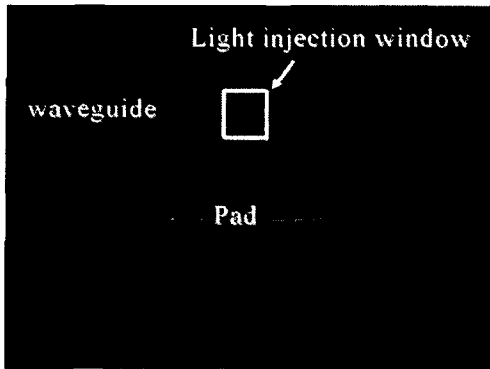


그림 2 (a)VIDOT-LD의 계략도 와 (b)제작한 VIDOT-LD
 Fig. 2 (a) Schematic diagram of the VIDOT, (b) Top view of the fabricated device with waveguide length $L=450 \mu\text{m}$.

소자의 제작에 있어서는, 건식 식각(reactive ion etching) 대신에 광도파로에서의 가능한 ion damage를 줄이기 위하여 선택적인 습식 식각(wet etching) 기술이 적용되었으며, 소자의 기저대역까지 식각을 하기 위해서 식각 깊이는 약 $2.0 \mu\text{m}$ 로 하였다. ridge waveguide 폭은 $6 \mu\text{m}$ 이며, 입력 신호창을 통하여 1550 nm 의 빛을 가능한 반사 없이 통과시키기 위하여 plasma enhanced chemical vapor deposition (PECVD)로 Silicon dioxide를 코팅하였다. 단일 모드 광도파로를 위해서 폴리이미드 (polyimide)를 도파로 양옆에 burying 하였으며, P+ -ohmic contact는 lift-off 공정을 이용하여 Ti/Pt/Au를 증착하였고, pad pattern은 Ti/Au를 증착 하였다. InP substrate 층을 $200 \mu\text{m}$ 이하가 되도록 lapping을 한 후, N+ -contact은 Ti/Au를 증착 하였다. 제작된 VIDOT-LD는 그림 2(b)에서 보인다.

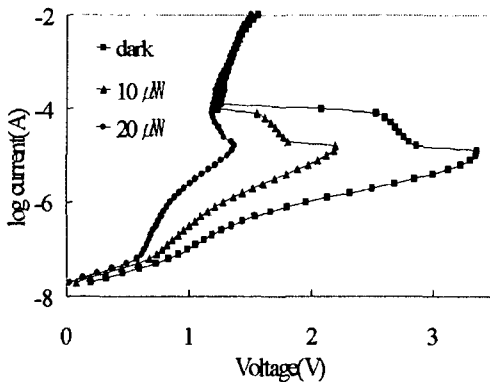


그림 3. 입력 신호의 크기(0, 10, 20 μW)에 따라, 길이 $450 \mu\text{m}$ 인 VIDOT-LD의 비선형 전류-전압 특성곡선
 Fig. 3. Nonlinear s-shape current-voltage (I - V) characteristics of an MQW VIDOT.

그림 3은 제작된 MQW VIDOT-LD의 측정된 비선형 전류-전압 특성 곡선을 보여주고 있다. 광 도파로는 $450 \mu\text{m}$ 길이로 절단하여 공진기 양쪽의 반사율은 0.32로 제작되었으며, 순방향 전압에서는 낮은 전류의 off 상태, 낮은 저항을 갖는 on 상태, 전류가 증가함에 따라 전압이 감소하는 부성 저항 영역의 삼단 상태를 뚜렷하게 보여주고 있다. off 상태에서

스위칭 전압이 3.36 V 인 높은 저항 (high-impedance) 상태를 유지한다. 그 반면에 on 상태에서는 홀딩 전압이 1.15 V 로 낮은 저항 (low-impedance) 상태를 보인다. 뿐만 아니라 입력 신호창을 통하여 입력된 신호의 크기에 따라 비선형 전류-전압 특성 곡선에서 스위칭 전압의 값이 바뀌는 것을 확인하였다. 입력 신호로는 1550 nm 의 DFB-LD를 사용하였다. 입력 신호의 크기가 $20 \mu\text{W}$ 로 증가시킬 때 스위칭 전압은 3.36 V 에서 1.37 V 로 스위칭 전압의 차가 대략 2 V 정도를 보인다. 이는 제작한 VIDOT-LD가 스위칭 소자로 사용하기에 충분한 수치이다.

레이징 특성으로는 그림 4에서와 같이 상온 ($25 \text{ }^\circ\text{C}$)에서는 131 mA 에서 문턱전류가 나타났으며, 문턱전류의 1.22 배 (160 mA)에 해당하는 전류에서 광 출력은 0.74 mW 임을 확인하였다. 비록 문턱 전류 값이 상당히 높지만, 이는 InP로 형성된 장파장용 VIDOT에서는 최초의 레이징 특성을 나타낸 결과이다. 본 소자에 있어서 단일 양자우물 구조에 있어서의 최적화와 도파로의 폭을 줄여 준다던가, 공진기 양쪽에 전반사 코팅으로 반사율을 높여주는 작업으로부터 50 mA 혹은 그 이하로도 문턱 전류를 낮출 수 있다.

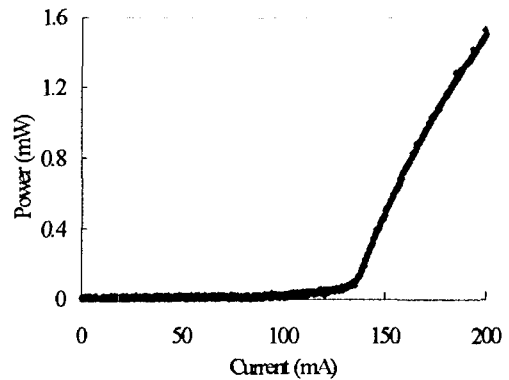


그림 4. CW 입력전류를 인가하였을 때 VIDOT-LD의 전류-광파 특성 곡선.
 Fig. 4 Light versus current characteristic curves for the $450 \mu\text{m}$ cavity length VIDOT operating at $25 \text{ }^\circ\text{C}$.

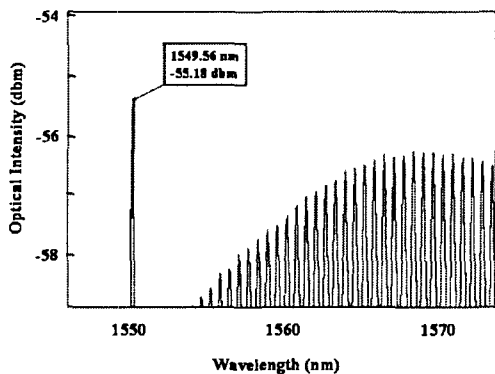


그림 5. 도파로형 완전 공립 광 싸이리스터에서 입력신호를 넣었을 때 출력포트에서의 파장 스펙트럼(입력신호의 파장은 1550 nm , 크기는 $20 \mu\text{W}$ 를 사용).
 Fig. 5 Spectral output of WDOT-LD with input a bias current 1.22 times threshold. Optical input light of $20 \mu\text{W}$ is used for DFB-LD at 1550 nm .

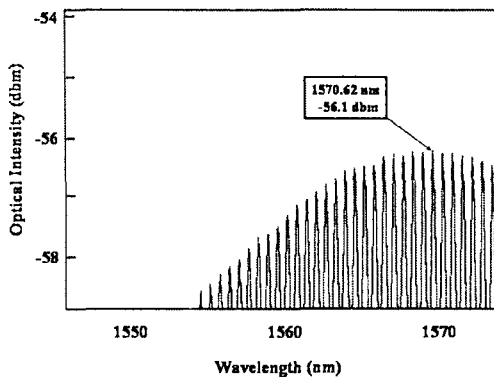


그림 6. 수직 입사형 완전 공핍 광 싸이리스터에서 입력 신호를 넣었을 때, 출력포트에서의 파장 스펙트럼 (입력신호는 그림1과 동일).

Fig. 6. Spectral output of VIDOT with a bias current 1.22 times threshold. Optical input light of 20 μ W is used for DFB-LD at 1550 nm. The peak wavelength of emission (λ_p) is at 1.570 nm.

그림 5은 도파로형 소자에서 입출력이 동일한 도파로를 사용하였을 때, 입력신호가 모두 흡수되지 않게되면 출력포트에서 입력 신호가 검출되는 도파로형 소자의 전형적인 문제점을 보여준다. 제작된 도파로형 완전공핍 광 싸이리스터에서 입력신호를 20 μ W, 입력 파장은 1550 nm의 DFB-LD를 사용하였을 때, 출력으로 나오는 빛의 스펙트럼을 분석한 결과이다. 이를 보면 알 수 있듯이, 1550 nm의 DFB-LD 신호가 출력 포트에 검출되어 심각한 문제점을 나타낸다. 하지만, 그림 6은 vertical injection 구조를 채택함으로써 앞선 결과에서 나타난 문제점을 완전히 해결할 수 있음을 보여준다. 앞선 도파로형 완전 공핍 광 싸이리스터의 실험(그림5)과 동일한 조건에서 즉, 1550 nm의 DFB-LD를 20 μ W의 크기로 입력 신호를 주입한 후 스펙트럼을 측정하였다. 주입된 전류의 양은 문턱 전류의 1.22 배에 해당하는 값을 동작점으로 하여 CW 전류를 주입하였다. 무엇보다도 더 이상 출력포트에서 입력 신호가 나타나지 않음을 보인다. 이는 수직 입사 구조를 이용한 완전 공핍 광 싸이리스터는 입력 신호가 더 이상 출력 포트에 나타나지 않음을 보이는 결과이다. 이때 방사되는 파장 파장 (λ_p)은 1.570 μ m 이고, 출력 파장은 FP-LD의 전형적인 멀티모드 특성을 보인다. 이러한 문제점은 DFB (Distributed Feedback)^[9] 혹은 DBR (Distributed Bragg Reflector)^[10] 구조를 응용한 VIDOT-LD를 제작한다면, 단일 모드 특성을 보이기에 충분하다.

3. 실험 및 결과

본 논문에서는 장거리 통신용 광통신에서 논리소자로 사용되어질 수 있는 InGaAs/InGaAsP MQW VIDOT-LD를 설계 제작하여 최초로 레이징 특성을 측정 분석하고, 무엇보다도 vertical injection 구조를 채택함으로써 출력포트에서 입력 신호가 더 이상 검출되지 않음을 실험적으로 증명하였다. 제작된 VIDOT-LD의 문턱전류는 상온 (25 $^{\circ}$ C)에서 131 mA 에서

나타남을 확인하였으며, 이는 최적화된 작업을 통하여 문턱전류를 50 mA 혹은 그 이하로 낮출 수 있음을 살펴보았다. 스위칭 전압과 홀딩 전압은 3.36 V와 1.15 V 이고, 스위칭 전류와 홀딩 전류는 각각 10 μ A, 100 μ A로 나타났으며, 문턱전류의 1.22 배에 해당하는 160 mA 의 동작 전류에서 1.570 μ m 의 파장에서 레이징 특성을 나타남을 측정하였다. 레이징 특성에서 나타나는 짧은 재결합 시간에서 우리는 보다 향상된 스위칭 타임을 기대할 수 있다. 이는 보다 고속에서 동작하는 광스위칭 소자를 제작할 수 있는 기틀을 마련한 것이라 할 수 있다. 또한, 실험적으로 얻어진 장파장용 DOT의 비선형적 특성은 일정한 진폭을 유지 시켜주는 광 하드 리미터, CDMA 혹은 ATM 헤더 프로세싱을 위한 광 ATM 패킷 스위칭, WDM 광전송 시스템에서 파장 라우팅을 위한 파장 변환기, 등의 많은 광통신 응용 분야에 적용할 수 있다.

감사의 글

This work was supported by KOSEF through OPERA (R11-2003-022).

참고 문헌

- [1] J. H. Swoger, C. Qiu, J. G. Simmons, D. A. Thompson, F. Shepherd, D. Beckett, and M. Cleroux, *IEEE Photon. Technol. Lett.*, vol. 6, pp. 927, (1994).
- [2] J. Swoger and J. G. Simmons, *IEEE Trans. Electron Device*, vol. 40, pp. 107, (1993).
- [3] D.G.Kim, H.H.Lee, W.K.Choi, Y.W.Choi, S.Lee, D.H.Woo, J.H.Kim, Y.T.Byun, S.H.Kim, *Appl. Phys. Lett.*, vol. 82, no.2 pp. 158-160, (2003).
- [4] W.K.Choi, D.G.Kim, Y.W.Choi, S.Lee, D.H.Woo, S.H.Kim, 전자공학회논문지, 41권, SD편, 1호, pp.29-34, (2003).
- [5] H. Tsuda, K. Nonaka, K. Hirabayashi, H. Uenohara, H. Iwamura, and T. Kurokawa, *Appl. Phys. Lett.*, vol. 63, no.23, pp.3116-3118, (1993).
- [6] J. O'Gorman, A. F. J. Levi, T. Tanbun-ek, D. L. coblents, and R. A. Rogan, *Electron. Lett.*, vol. 27, pp.1239 (1990).
- [7] M. Kuijk, P. L. Heremans, G. Borghs, and R. Vounckx, *Appl. Phys. Lett.*, vol. 64, pp.2073-2075 (1994).
- [8] D. G. Kim, J. J. Lee, Y. W. Choi, S. Lee, B. K. Kang, S. H. Kim, N. Futakuchi, and Y. Nakano, *IEEE Photon. Technol. Lett.*, vol. 12, pp. 1219, (2000).
- [9] H. Kawaguchi, K. Oe, H. Yasaka, K. Magari, M. Fukuda, and Y. Itaya, *Electron. Lett.* vol.23, pp.1088 (1987).
- [10] K. Takahata, K. Kasaya, and H. Yasaka, *Electron. Lett.* vol.28, pp.2078 (1992).

저 자 소 개



최운경 (崔雲慶)

1977년 3월 18일생. 2002년 중앙대학교 전자전기공학부 공학사, 2004년 동 대학원 전자전기공학부 공학석사, 2004년 3월~현재 동 대학원 전자전기공학부 박사과정.

Tel : 02-820-5326

Fax : 02-822-5326

E-mail : ukchoi@kist.re.kr



김도균 (金燾均)

1977년 8월 23일생. 2003년 중앙대 전자전기공학부 졸업. 2003년~현재 동 대학원 전자전기공학부 석사과정

Tel. 02-820-5326

Fax. 02-822-5326

E-mail : kdk2327@nate.com



김두근 (金斗根)

1998년 중앙대학교 전자공학과 공학사, 2000년 동 대학원 전자공학과 공학석사, 2003년 동 대학원 전자공학과 공학박사, 2003년~현재 산타바바라 캘리포니아주립대(UCSB) 연구원.

Tel : 02-820-5326

Fax : 02-822-5326

E-mail : emblemdo@ece.ucsb.edu



최영완 (崔永完)

1985년 서강대학교 전자공학과 공학사, 1987년 버팔로 뉴욕주립대 (SUNY at Buffalo), 전기 및 컴퓨터공학과 공학석사, 1992년 동 대학원 전기 및 컴퓨터공학과 공학박사, 1992년 한국전자통신연구원(ETRI), 선임연구원 1995년~현재 중앙대학교 전자공학과 교수.

Tel. 02-820-5326

Fax. 02-822-5326

E-mail : ychoi@cau.ac.kr



문년태 (文年泰)

1976년 2월 25일생. 2003년 중앙대 전자전기공학부 공학사. 2003년~현재 동 대학원 전자전기공학부 석사과정

Tel : 02-820-5326

Fax : 02-822-5326

E-mail : yontaemoon@hotmail.com