

AC PDP용 NPC 타입 멀티레벨 에너지 회수회로에 관한 연구

A Study on the NPC Type Multi-Level Energy Recovery Sustaining Driver for AC Plasma Display Panel

劉鍾傑*, 洪淳瓊†

Jong-Gul Yoo and Soon-Chan Hong

요 약

본 연구는 새로운 AC PDP(Plasma Display Panel)용 멀티레벨 에너지 회수회로에 관한 연구로서, 기존 멀티레벨 구동회로의 장점을 그대로 유지하면서 문제점을 해결한 새로운 멀티레벨 구동회로를 제안한다. 기존의 멀티레벨 구동회로는 Weber회로의 하드스위칭 문제를 개선하였지만 공진 인덕터에 기생공진전류가 존재하고 $V_s/2$ 유지구간이 존재한다. 제안한 회로는 기존 회로에 비해 인덕터의 수를 반으로 줄여 회로를 간단히 하고 공진 인덕터의 기생공진전류와 $V_s/2$ 유지구간을 제거하였으며 CIM(Current Injection Method)을 사용하여 하드스위칭 문제를 해결하였다. 또한 풀브리지 구동회로에 직렬 연결된 스위칭 소자에 NPC(Neutral Point Clamping)기법을 적용하여 각 스위칭 소자에 전압이 균등하게 분배되도록 하였다. 그리고 제안회로의 동작을 모드별로 해석하였으며, PSpice 프로그램으로 시뮬레이션하고 회로를 구성하여 실험함으로써 제안한 회로의 유용성을 입증하였다.

ABSTRACT

This paper proposes a new multi-level energy recovery sustaining driver for AC PDP(Plasma Display Panel), which solves the problems and maintains the merits of the conventional multi-level sustaining driver. While the conventional circuit improves the hard switching in the Weber circuit, there exist parasitic resonant currents in resonant inductors and $V_s/2$ sustaining period. Comparing the proposed circuit with the conventional circuit, the number of inductors are reduced by half, the parasitic resonant currents in resonant inductors are eliminated, and the hard switching problem is solved by CIM(Current Injection Method). Moreover the voltages across series-connected switching elements in the full bridge circuit are distributed equally by adopting NPC(Neutral Point Clamping) techniques. And circuit operations of the proposed circuit are analyzed for each mode and the validity is verified by the simulations using PSpice program and experimentation with a prototype drive circuit.

Key word : Plasma Display Panel, Multi-level energy recovery circuit

1. 서 론

PDP(Plasma Display Panel)는 CRT를 이을 새로운 디스플레이 장치로 각광받고 있다. PDP는 AC PDP와 DC PDP 두 형태가 있지만 현재는 전극 보호가 되는 AC PDP를 주로 사용하고 있다. PDP TV는 얇으면서도 큰 화면, 우수한 동화상 재현 능력, 그리고 높은 화질로 인해 수요가 늘고 있지만 CRT TV에 비해 소비 전력 및 가격이 높은 단점이 있다. 이에 따라 PDP

†교신저자 : 정희원, 단국대 전기전자컴퓨터공학부 교수
E-mail : schong@dku.edu

*정희원, 단국대 대학원 전기공학과 박사과정

접수일자 : 2004. 12. 13 1차 심사 : 2004. 12. 30

심사완료 : 2005. 1. 11

TV의 소비전력과 제조단가를 비슷한 크기의 CRT TV 수준으로 낮추기 위한 많은 노력이 이루어지고 있다^{[1][3]}.

PDP가 방전을 시작하는 항복전압 V_d 미만의 값을 갖는 유지전압(sustain voltage) V_s 를 PDP의 X전극 및 Y전극에 인가해도 방전은 일어나지 않는다. 여기에 전극 간 전위차가 V_d 를 넘어서도록 기압 펄스를 가해 주면 가스 방전이 일어나 자외선이 발생하며, 이 자외선은 셀의 바다 및 격벽에 도핑되어 있는 형광물질에 조사되어 가시광이 발생한다. 유지전압의 극성을 바꾸어 인가하면 각 셀에 쌓여 있던 벽전하와의 전위차가 역전되면서 V_d 보다 높은 전압인 약 $2V_s$ 가 가해지게 되므로 지속적인 방전이 이루어진다. 따라서 AC PDP는 지속적인 셀의 발광을 위한 유지전압 발생용 구동회로(sustain driver)를 필요로 한다^[4].

AC PDP를 0에서 유지전압 $+V_s$ 로 충전할 때 $CV_s^2/2$ 의 에너지가 소모되고, 다시 일정시간 경과 후 펄스가 $+V_s$ 에서 0으로 떨어질 때에도 역시 $CV_s^2/2$ 의 에너지가 소모된다. 또한 음의 반주기에서도 두 번의 에너지 소모가 발생하므로 주기 당 전력손실은 $2CV_s^2$ 으로 패널 크기에 따라 500W내지 1kW가 되는데, 이 값은 가정용 TV로서는 매우 큰 값이다. 또한, 이것은 EMI문제와 스위치의 서지전류를 증가시키는 요인이 되므로 에너지 회수회로는 필수적이다^{[3][4]}.

PDP 패널의 에너지를 회수하기 위한 에너지 회수회로 중 대표적인 것은 1987년에 Weber와 Wood가 제안한 회로^[1]가 있는데, 스위칭소자에서의 전압 스트레스가 매우 심하다. Weber회로에 비해 발전된 형태인 멀티레벨 구동회로^[5]는 스위칭소자에서의 전압 스트레스 문제를 개선하였지만 기생공진전류, 하드스위칭, $V_s/2$ 유지구간 존재 등의 문제가 남아 있다. 이외에 에너지 회수회로의 하드 스위칭 문제를 개선하는 방법으로 CIM(Current Injection Method)이 있다^[6].

본 연구에서는 기존 멀티레벨 구동회로의 장점을 그대로 유지하면서, 문제점을 해결한 새로운 방식의 AC PDP용 멀티레벨 에너지 회수회로를 제안한다.

2. Weber 회로

AC PDP에 흐르는 전류는 선형적 성분인 용량성 부하에 의한 변위전류(displacement current)와 비선형적 성분인 방전전류(discharge current)로 구별된다. 에너지 회수회로를 설계할 때 PDP의 용량성 부하만 고려

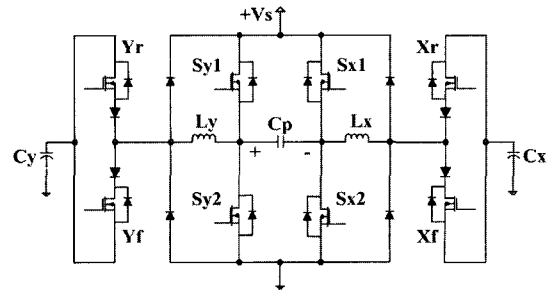


그림 1 Weber 회로
Fig. 1 Weber circuit

하고 설계할 수 있으므로 PDP를 등가 커패시턴스 C_p 로 취급하는 것이 가능하다^[4].

그림 1은 Weber의 에너지 회수회로인데 좌우 대칭 구조이며, S_{x1} , S_{x2} , S_{y1} , S_{y2} 로 이루어진 중앙의 회로가 AC PDP의 주 구동회로이고 X_r , X_f , Y_r , Y_f 및 L_x , L_y 그리고 C_x 및 C_y 로 구성되는 양 옆의 회로가 에너지를 회수하기 위한 보조회로이다.

주 구동회로에서 스위치 S_{x1} 과 S_{y2} 그리고 S_{y1} 과 S_{x2} 가 쌍을 이뤄 번갈아 커지면 패널 커패시턴스 C_p 에 $+V_s$ 와 $-V_s$ 가 교대로 인가되므로 GND 전위를 포함하여 3레벨로 동작한다. LC공진을 이용하여 패널의 좌측과 우측에 설치한 보조 커패시터에 순차적으로 에너지의 투여 및 유지 그리고 회수가 반복적으로 이루어지도록 한다. 이때 보조 커패시터는 전압원으로 이용하기 위해 패널의 용량보다 수십 배 큰 용량의 커패시터를 사용한다.

공진 반주기 동안 보조 커패시터의 저장 에너지를 패널 커패시턴스에 투여해도 회로 내 기생 저항성분과 다이오드 순방향 전압강하(forward voltage drop)로 인해 패널 양단전압은 입력전압 V_s 에 이르지 못한다. 에너지를 회수하는 구간에서도 같은 이유로 인해 패널에 충전되어 있는 에너지를 완전하게 회수하지 못한다. 따라서 패널 커패시턴스에 V_s 전압이 인가되는 순간과 접지전위가 인가되는 순간에 하드 스위칭(hard switching) 현상이 발생한다. 이러한 하드 스위칭 현상은 스위칭 소자에 전압 스트레스를 가할뿐만 아니라 서지 전류가 흐름에 따라 스위칭 손실이 커져 스위칭 소자에서 발열이 심해지며 EMI 문제를 발생시킨다.

3. 멀티레벨 구동회로

Weber의 에너지 회수회로는 앞서 설명한 대로 3레

벨로 동작하는데, 몇 개의 Weber회로를 중첩하여 동작시키면 그 이상의 레벨로 동작시키는 것이 가능하다. 이렇게 레벨을 증가시키면 보다 낮은 전압정격을 갖는 스위칭 소자를 사용하여 회로를 구성하는 것이 가능하다. 회로를 5레벨로 동작시키면 각 스위칭 소자에 인가되는 전압 스트레스가 절반으로 줄어든다. MOSFET의 경우 전압정격이 낮을수록 도통손실이 낮아져서 에너지효율이 개선되며, 소자의 정격전압이 반으로 낮아져서 보다 낮은 가격의 스위칭 소자를 사용할 수 있게 됨으로써 PDP 구동회로의 제작단가를 낮출 수 있다.

그림 2는 기존의 멀티레벨 구동회로로서, 패널 커패시턴스를 중심으로 좌우 대칭 구조이므로 왼쪽의 구동회로 side 1 sustain driver만 설명한다.

그림 3은 그림 2의 스위칭 소자에 인가되는 스위칭 신호와 인덕터 전류 파형 및 패널 양단의 전압 파형을 나타낸 그림이다. 그림 2의 왼쪽 구동회로는 8개로 동작하고 다음 반주기에서는 오른쪽 구동회로 side 2 sustain driver가 역시 8개로 동작하므로 회로는 한 주기에서 총 16개 모드로 동작한다.

회로의 기본 동작은 Weber회로와 동일하며, 왼쪽 구동회로가 동작하는 동안 오른쪽 구동회로는 접지되어 있다. 먼저 S_4 가 턴오프되고 S_7 이 턴온되면서 C_4 의 에너지가 투입되면 패널 커패시턴스는 $V_S/2$ 로 1차 충전된다. 이어서 S_7 과 S_3 를 턴오프시키고 S_2 를 턴온시키면 패널 커패시턴스는 $V_S/2$ 를 유지한다. 이때 인덕터 L_1 에 흐르는 전류는 그림 3의 i_{L1} 과 같이 진동하면서 감소한다.

S_2 가 온상태를 유지하면서 S_5 를 턴온시키면 2차 충전이 시작되고, L_2 와 C_p 의 반주기 공진후 패널 커패시턴스의 전압이 V_S 근처까지 상승하면 S_5 를 턴오프시키고 S_1 을 턴온시켜 패널 커패시턴스의 전압을 V_S 로 유지시킨다. 이때 가스방전이 이루어지며 벽전하가 누적된다. 이 구간에서도 1차 충전 구간과 마찬가지로 그림 3의 i_{L2} 파형과 같이 L_2 에 흐르는 전류가 진동하면서 감소한다. 이와 같이 L_1 및 L_2 에 흐르는 기생공진전류는 실제의 회로에서 오동작을 유발할 수 있다.

유지구간이 끝나면 패널 충전의 역순으로 S_5 대신에 S_6 , S_7 대신에 S_8 를 동작시켜 패널 커패시턴스의 에너지를 회수하게 된다. 에너지 회수구간에서도 $V_S/2$ 유지구간이 존재하며, 1차 및 2차 에너지 회수

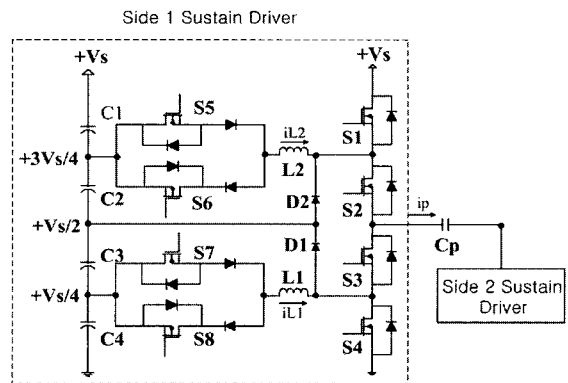


그림 2 기존의 멀티레벨 구동회로
Fig. 2 Conventional multi-level sustain driver

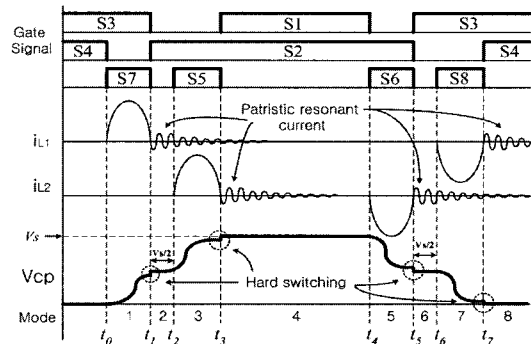


그림 3 기존 멀티레벨 구동회로의 스위칭 신호 및 파형
Fig. 3 Gating signals and waveforms of the conventional multi-level sustain driver

구간 직후에 에너지 투입 구간과 마찬가지로 인덕터 전류에 기생공진현상이 나타난다. 반주기 마지막에 패널 커패시턴스 양쪽을 동시에 접지시켜 전위를 GND 레벨로 만든다.

오른쪽 구동회로의 동작은 왼쪽과 동일하다. 그림 2의 구동회로에서도 Weber회로보다 하드스위칭 문제가 개선되기는 했지만 여전히 남아 있다. 그림 3의 v_{cp} 파형에서와 같이 충전시 2회, 방전시 2회, 반 주기당 총 4회의 하드스위칭이 발생한다. 또한 충전시와 방전시에 $V_S/2$ 유지구간이 존재함으로써 그만큼 발광구간인 V_S 유지구간이 줄어드는 단점이 있다.

4. 제안한 에너지 회수회로

본 논문에서는 그림 4와 같은 에너지 회수회로를 제안한다. 회로에서 8개의 보조커패시터 C_x, C_y 의 용량은

C_p 보다 훨씬 큰 값이며, 따라서 정상상태에서는 각 보조커패시터 양단에 $V_s/4$ 만큼의 전압이 걸린다.

그림 4의 회로에 가해지는 스위칭 신호와 인덕터 전류 및 패널 양단전압 파형의 개형은 그림 5와 같다. 제안한 회로는 반 주기당 8모드로 동작하도록 설계하였으며, 모드별 전류경로는 그림 6과 같고 동작은 다음과 같다.

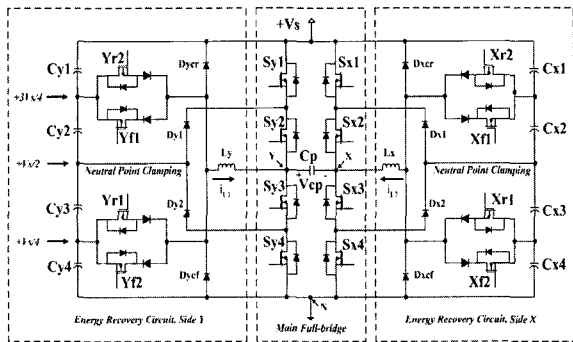


그림 4 제안 회로
Fig. 4 Proposed circuit

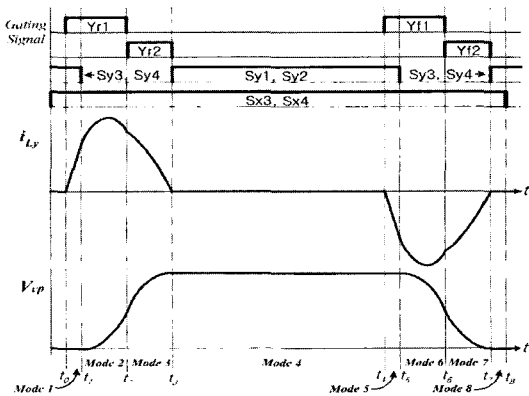


그림 5 제안 회로의 게이트 신호와 파형
Fig. 5 Gating signals and waveforms of the proposed circuit

4.1 모드별 동작 해석

1) 모드 1 ($t_0 \sim t_1$, CIM구간)

그림 6(a)에서 보듯이 S_{x3} , S_{x4} , S_{y3} , S_{y4} 가 턴온되어 있는 상태에서 스위칭 소자 Y_{r1} 을 턴온시키면 모드 1이 시작된다. 그러면 L_y 에 $+V_s/4$ 전압이 인가되고 전류는 $C_{y4} - Y_{r1} - L_y - S_{y3} - S_{y4}$ 의 경로를 따라 흐른다. 따라서 전류 i_{Ly} 는 $V_s/(4L_y)$ 의 기울기로

선형적으로 상승하며 $t_a \triangleq t - t_0$ 라 하면 식 (1)과 같이 표현된다. 모드 1에서 패널의 양단이 접지되어 있으므로 패널 양단전압 v_{cp} 는 0이다.

$$i_{Ly}(t_a) = \frac{V_s}{4L_y} t_a \tag{1}$$

$$v_{cp}(t_a) = 0 \tag{2}$$

그리고 $i_{Ly}(t_1) = V_s t_1 / (4L_y)$ 이다.

2) 모드 2 ($t_1 \sim t_2$, 제1 에너지 투여구간)

스위치 S_{x3} , S_{x4} , Y_{r1} 이 턴온되어 있는 상태에서 스위치 S_{y3} 와 S_{y4} 를 턴오프시키면 모드 2가 시작되고 L_y 와 C_p 가 공진을 시작한다. 이때 전류는 그림 6(b)에 진하게 표시되어 있는 경로를 따라 흐르며 보조 커패시터 C_{y4} 의 에너지가 C_p 로 투여되어 패널 커패시턴스를 충전시킨다. 패널 커패시턴스의 전압 v_{cp} 는 0에서 $V_s/2$ 로 상승하기 시작하는데, L_y 의 초기전류가 $i_{Ly}(t_1) > 0$ 이므로 v_{cp} 는 가파르게 상승한다. 이때 $t_b \triangleq t - t_1$ 이라 하면 전류 i_{Ly} 와 전압 v_{cp} 는 다음과 같다.

$$i_{Ly}(t_b) = \frac{V_s}{4wL_y} \cdot \sin wt_b + i_{Ly}(t_1) \cdot \cos wt_b \tag{3}$$

$$v_{cp}(t_b) = \frac{V_s}{4} (1 - \cos wt_b + wt_1 \cdot \sin wt_b) \tag{4}$$

단, $w = 1 / \sqrt{L_y C_p}$

모드 2의 기간은 공진 반주기에 해당되는 $\pi\sqrt{L_y C_p}$ 이 되며, 모드 2의 종료시점에서 v_{cp} 값은 $V_s/2$ 이다.

3) 모드 3 ($t_2 \sim t_3$, 제2 에너지 투여구간)

$t = t_2$ 에서 스위치 Y_{r1} 을 턴오프시키고 Y_{r2} 를 턴온시키면 모드 3이 시작된다. 모드 3에서는 보조 커패시터 C_{y2} , C_{y3} , C_{y4} 에 저장된 에너지가 그림 6(c)의 경로를 따라 패널 커패시턴스에 전달된다. 모드 1에서 인덕터 L_y 의 전류를 증가시킨 후 패널 커패시턴스에 에너지를 투여하기 때문에 내부 손실에도 불구하고 v_{cp} 는 방전 유지전압 V_s 까지 상승할 수 있다. 이때 $t_c \triangleq t - t_2$ 라 하면 $v_{cp}(t_c) = V_s/2$ 이므로 모드 3에서의 i_{Ly} 와 v_{cp} 는 다음과 같다.

$$i_{Ly}(t_c) = \frac{V_s}{4wL_y} \cdot \sin wt_c + i_{Ly}(t_2) \cdot \cos wt_c \quad (5)$$

$$v_{Cp}(t_c) = \frac{3}{4} V_s - \frac{V_s}{4} \cos wt_c + wL_y \cdot i_{Ly}(t_2) \cdot \sin wt_c \quad (6)$$

4) 모드 4($t_3 \sim t_4$, 방전 유지구간)

패널 커패시턴스의 전압이 방전 유지전압 V_s 까지 충분히 상승한 후에 Y_{R2} 를 턴오프시키고 S_{y1} , S_{y2} 를 턴온시키므로 하드스위칭 없이 전원전압 V_s 가 패널 커패시턴스 양단에 인가되면서 방전 유지구간이 시작된다. 그림 6(d)와 같이 회로가 구성되어 패널전압 v_{cp} 는 $+V_s$ 로 전위가 유지되고, PDP에 방전전류가 흘러 PDP가 빛을 내게 된다.

인덕터 L_y 의 전류는 이상적인 경우 공진이 끝나면 전류가 흐르지 않아야 하지만 Y_{R1} 및 Y_{R2} 의 기생 커패시턴스에 의해 역방향 전류가 흐르게 되며 에너지 회수회로에 기생공진 현상이 발생하여 그림 3과 같이 인덕터 전류가 진동하게 된다. 그러나 본 논문에서는 D_{ycr} 을 설치함으로써 인덕터 전류가 진동 없이 감소한다. 그리고 이 구간동안 오프상태인 S_{y3} 와 S_{y4} 는 D_{y2} 로 인하여 전압이 $V_s/2$ 로 균등하게 걸리게 된다. 이때 $t_d \triangleq t-t_3$ 라 하면 모드 4에서의 v_{cp} 는 다음과 같다.

$$v_{Cp}(t_d) = V_s \quad (7)$$

5) 모드 5($t_4 \sim t_5$, CIM구간)

S_{y1} , S_{y2} , S_{x3} , S_{x4} 가 턴온되어 있는 상태에서 Y_{R1} 을 턴온시키면 모드 5가 시작된다. 이 구간에서는 모드 1에서 처럼 패널 커패시턴스의 양단전압이 V_s 로 유지되면서 인덕터 L_y 에 흐르는 전류가 선형적으로 감소한다. 전류의 경로는 그림 6(e)와 같으며, $t_e \triangleq t-t_4$ 라 하면 i_{Ly} 와 v_{cp} 는 다음과 같다.

$$i_{Ly}(t_e) = -\frac{V_s}{4L_y} t_e \quad (8)$$

$$v_{Cp}(t_e) = V_s \quad (9)$$

6) 모드 6($t_5 \sim t_6$, 제1 에너지 회수구간)

$t = t_5$ 에서 스위치 S_{y1} , S_{y2} 를 턴오프시키면 모드 6이

시작된다. 이 모드에서는 그림 6(f)에 나타난 경로를 따라 L_y 와 C_p 사이에 공진이 발생하며 PDP의 에너지가 보조커패시터로부터 1차 회수된다. $t_f \triangleq t-t_5$ 라 하면 i_{Ly} 와 v_{cp} 는 다음과 같다.

$$i_{Ly}(t_f) = -\frac{V_s}{4wL_y} \sin wt_f + i_{Ly}(t_5) \cdot \cos wt_f \quad (10)$$

$$v_{Cp}(t_f) = \frac{3}{4} V_s - \frac{V_s}{4} \cos wt_f + wL \cdot i_{Ly}(t_5) \cdot \sin wt_f \quad (11)$$

7) 모드 7($t_6 \sim t_7$, 제2 에너지 회수구간)

$t = t_6$ 에서 에너지 회수회로의 스위치 Y_{R1} 을 턴오프시키고 Y_{R2} 를 턴온시키면 모드 7이 시작된다. 그림 6(g)와 같이 회로가 구성되어 PDP의 에너지가 다시 보조커패시터로 회수된다. $t_g \triangleq t-t_6$ 라 하면 i_{Ly} 와 v_{cp} 는 다음과 같다.

$$i_{Ly}(t_g) = -\frac{V_s}{4wL_y} \sin wt_g + i_{Ly}(t_6) \cdot \cos wt_g \quad (12)$$

$$v_{Cp}(t_g) = \frac{V_s}{4} + \frac{V_s}{4} \cos wt_g + wL_y \cdot i_{Ly}(t_6) \cdot \sin wt_g \quad (13)$$

8) 모드 8($t_7 \sim t_8$, 소거구간)

$t = t_7$ 에서 Y_{R2} 를 턴오프시키고 S_{x3} , S_{x4} 를 턴온시키면 패널 전압은 하드스위칭 없이 0V를 유지한다. 이 구간에서도 모드 4와 같이 인덕터 전류가 진동하게 되는데, D_{ycf} 를 설치하여 이를 방지한다. 모드 8에서 오프상태인 S_{y1} 과 S_{y2} 에는 D_{y1} 에 의하여 $V_s/2$ 씩 균등한 전압이 걸린다.

이와 동일한 방식으로 다음 반주기 동안 PDP의 오른쪽 유지 구동부가 모드 9에서 모드 16까지를 반복하여 패널에 고주파 AC전압을 인가하여 줌으로써 한 주기를 완성한다.

4.2 제안한 에너지 회수회로의 고찰

제안한 회로는 기존의 멀티레벨 구동회로와 커패시터 및 스위칭 소자의 수는 같지만 인덕터를 4개에서 2개로 줄임으로써 회로가 보다 간단해졌다. 그리고 기

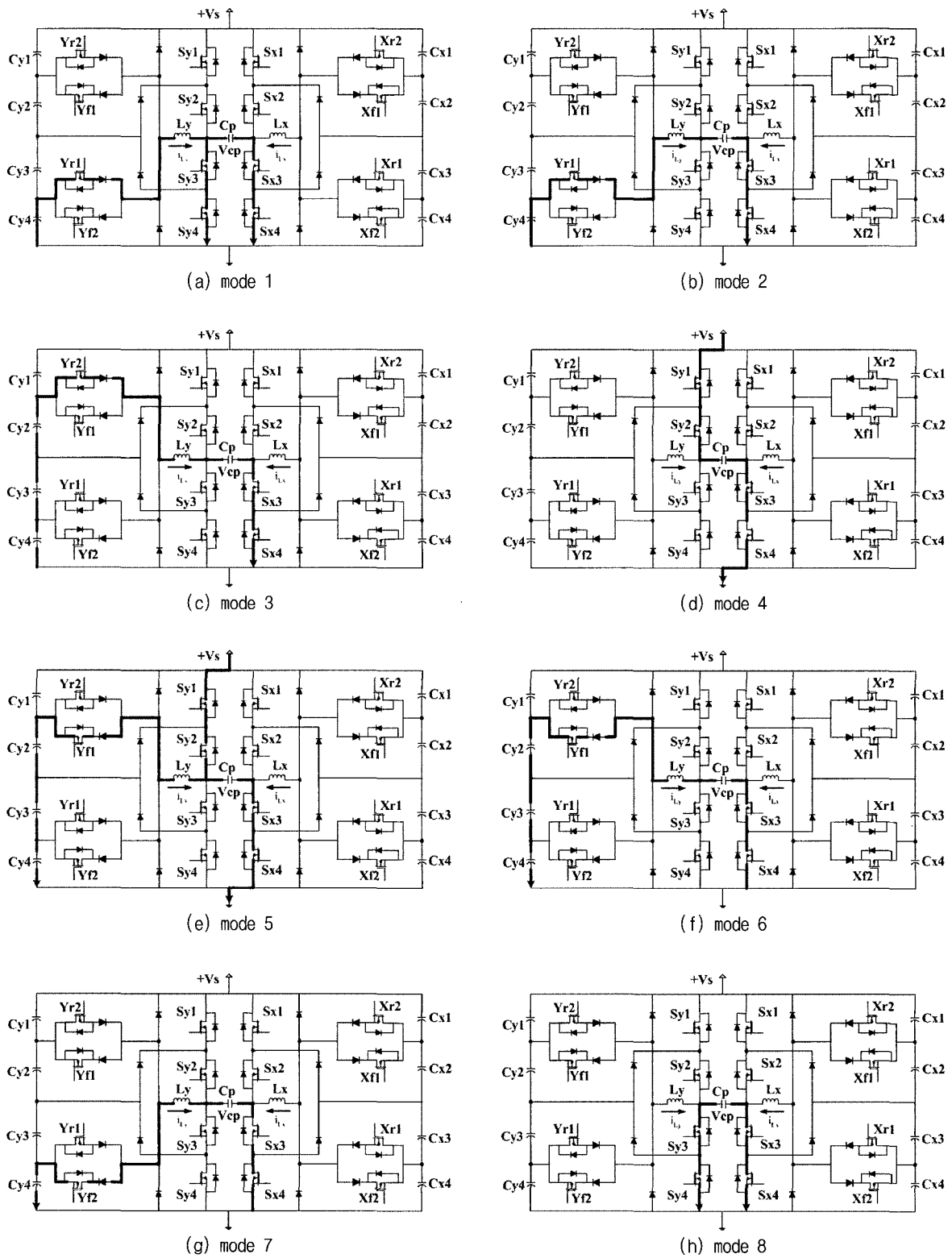


그림 6 모드별 회로 동작
 Fig. 6 Circuit operations at each mode

존의 멀티레벨 구동회로의 장점을 그대로 유지하면서 문제를 해결하였다.

실제 PDP구동회로에서는 그림 3의 전류파형과 같이 기생공진이 발생하게 되는데, 본 논문에서는 클램핑 다이오드 D_{ycr} , D_{ycf} 및 D_{xcr} , D_{xcf} 를 설치하여 인덕터 전류가 진동하는 것을 방지하였으며, 이로 인해 구동회로의 동작이 보다 안정되게 된다.

실제 회로에서 직렬 연결된 스위칭 소자의 양단에 전압이 균등분배되지 못하고 한쪽으로 치우쳐 인가되는 현상이 발생하게 되며 이로 인해 스위칭 소자가 파괴될 수 있다. 본 논문에서는 NPC기법^[7]을 적용하여 S_{y1} 과 S_{y2} 와 같이 직렬접속되어 있는 두 스위칭 소자에 전압이 균등하게 걸리도록 하였으며, 이를 위하여 D_{y1} , D_{y2} , D_{x1} , D_{x2} 네 개의 다이오드를 설치하였다.

이상적인 경우에 제1 에너지 투여구간에서 v_{cp} 값이 $V_s/2$ 가 되고 제2 에너지 투여구간에서 v_{cp} 값이 V_s 가 된다. 그러나 실제의 PDP구동회로는 전류경로에 저항성분이 존재하므로 제1 에너지 투여구간에서 v_{cp} 값이 $V_s/2$ 보다 약간 낮고 제2 에너지 투여구간에서 v_{cp} 값이 V_s 에 도달하지 못하여 스위칭소자에 하드스위칭 문제가 발생한다. 이러한 하드스위칭은 에너지 회수구간에서도 발생하는데 본 논문에서는 모드 1과 모드 5에서 CIM을 적용하여 하드스위칭 문제를 해결하였다.

그리고 기존의 멀티레벨 PDP구동회로에 존재하던 $V_s/2$ 유지구간을 제거하여 에너지 투여 및 회수구간을 줄였으며, 이에 따라 주기가 일정하므로 그만큼 V_s 유지구간을 확대하여 발광시간을 증가시킬 수 있다.

5. 시뮬레이션

제안한 에너지 회수회로의 유용성을 입증하기 위하여 PSpice를 사용하여 시뮬레이션하였다. 시뮬레이션에 사용한 파라미터의 값은 다음과 같다.

$$V_s = 200\text{Vdc}, C_p = 22\text{nF}, f_s = 100\text{kHz}$$

$$L_x = L_y = 3.7\mu\text{H}$$

$$C_{x1} \sim C_{x4} = C_{y1} \sim C_{y4} = 2.2\mu\text{F}$$

그림 7은 제안한 에너지 회수회로를 시뮬레이션한 결과로서 위로부터 i_{Lx} , i_{Ly} , v_{y-N} , v_{cp} 파형이다. 그림 7에서 v_{cp} 의 파형을 살펴보면 제1 에너지 투여구간 및 제2 에너지 투여구간 사이와 제1 에너지 회수구간 및 제2 에너지 회수구간 사이에 $V_s/2$ 유지구간이 없

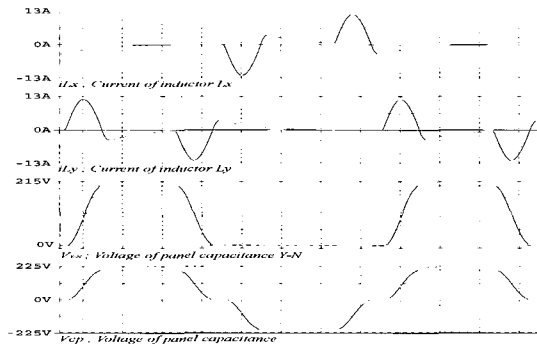


그림 7 제안 회로의 시뮬레이션 결과
Fig. 7 Simulation results of proposed circuit

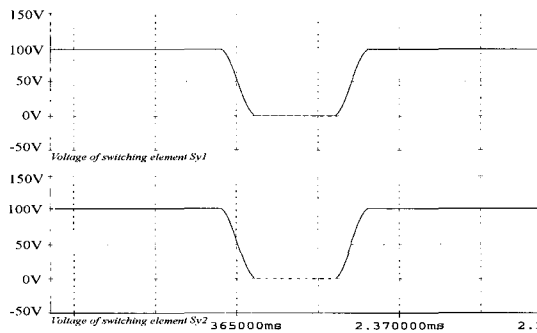


그림 8 S_{y1} 및 S_{y2} 의 양단전압 파형
Fig. 8 Voltage waveforms across S_{y1} and S_{y2}

이 완만하게 상승 또는 하강함을 알 수 있다. 따라서 제거된 $V_s/2$ 유지구간만큼 V_s 유지구간이 길어져 발광 효율이 높아지며 하드스위칭 문제를 해결할 수 있게 된다. 그리고 i_{Lx} 및 i_{Ly} 의 전류파형에서 기생공진전류가 제거되었음을 확인할 수 있다.

본 연구에서는 그림 4에서와 같이 NPC 기법을 사용하여 오프상태인 직렬접속 스위칭 소자에 전압이 균등하게 분배되도록 하였다. 그림 8은 이를 확인하기 위하여 S_{y1} 과 S_{y2} 양단전압을 시뮬레이션한 결과로서 두 스위칭소자에 걸리는 전압이 같음을 알 수 있다.

6. 실험 결과

제안한 에너지 회수회로의 유용성을 입증하기 위하여 PDP 대신 패널 커패시터 C_p 를 사용한 prototype 구동회로를 구성하여 실험하였다. 실험에 사용한 파라미터 값은 시뮬레이션에서 사용한 값과 동일하다.

스위칭소자로는 IXYS사의 IXTH88N30P MOSFET, 다이오드는 IXYS사의 DSEC 60-06A를 사용하였다.

스위칭소자의 게이트 신호를 구현하기 위해 Altera사의 EMP7064SLC44-10을 사용하였으며, VHDL을 사용하여 각 스위칭소자의 신호를 그림 9와 같이 만들었다. 그리고 게이트 신호를 받아 스위칭소자를 구동하기 위하여 IR사의 IR2110을 사용하여 게이트 드라이버를 구성하였다.

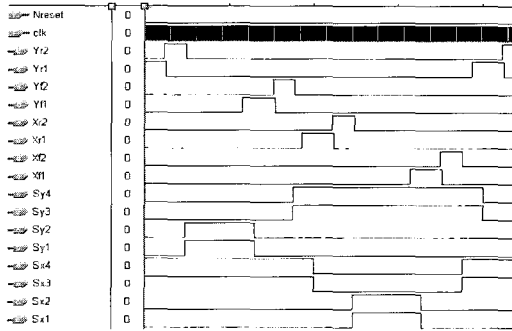


그림 9 게이팅 신호
Fig. 9 Gating signals

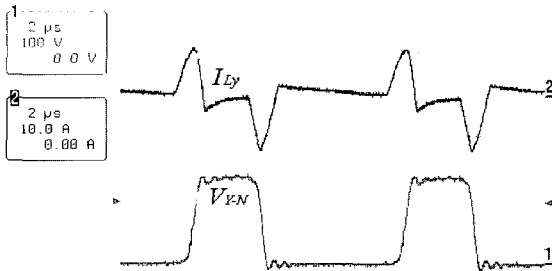


그림 10 i_{Ly} 와 v_{Y-N} 파형
Fig. 10 Waveforms of i_{Ly} and v_{Y-N}

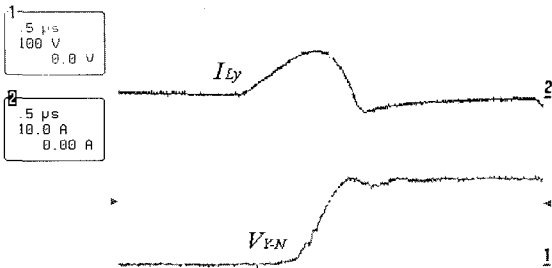


그림 11 에너지 투여구간의 i_{Ly} 및 v_{Y-N} 파형
Fig. 11 Waveforms of i_{Ly} and v_{Y-N} in energy injection period

그림 10은 인덕터 전류 i_{Ly} 와 PDP의 Y전극-GND 사이의 전압 v_{Y-N} 파형이다. 인덕터 전류는 전류 프로우브로 측정된 결과로서 그림 7의 맨위 파형과 유사하며, v_{Y-N} 실험파형도 그림 7의 세 번째 파형과 유사함을 알 수 있다.

그림 11은 보조 커패시터의 에너지가 패널로 투여되는 부분을 확대한 파형으로서 CIM적용에 따라 i_{Ly} 의 증가 시작시점이 v_{Y-N} 의 증가 시작시점보다 앞섬을 알 수 있다. 또한 v_{Y-N} 파형에서 $V_s/2$ 유지구간이 없으며, 파형이 급격히 상승하지 않고 완만하게 증가함을 확인할 수 있다. 그리고 i_{Ly} 파형에서 기생공진전류가 제거되고 대신에 전류가 완만하게 감소하여 0에 가까워짐을 알 수 있다. 이러한 현상은 패널의 에너지가 보조 커패시터로 회수되는 부분에서도 마찬가지로 그림 10에서 확인할 수 있다.

7. 결 론

본 논문에서는 기존 멀티레벨 구동회로의 장점을 그대로 유지하면서 기존 회로의 문제점을 해결한 새로운 구조의 멀티레벨 구동회로를 제안하였다. 제안한 회로의 장점은 다음과 같다.

- 1) 기존의 멀티레벨 구동회로에 비해 인덕터의 수를 4개에서 2개로 줄여 회로를 간단히 하였다.
- 2) 클램핑 다이오드를 설치하여 기생공진전류를 제거함으로써 회로의 안정성을 높였다.
- 3) NPC기법을 이용하여 직렬 접속되어 있는 스위칭소자에 전압이 균등하게 분배되도록 하였다.
- 4) CIM을 적용하여 패널 양단전압이 급격하지 않게 0에서 $V_s/2$, 다시 $V_s/2$ 에서 V_s 로 상승 또는 하강하게 하여 하드스위칭 문제를 해결하였다.
- 5) $V_s/2$ 유지구간을 제거하여 투여기간 및 회수기간을 줄임으로써 발광구간인 V_s 유지구간을 그만큼 넓힐 수 있도록 하였다.

제안한 회로의 유용성을 입증하기 위하여 PSpice를 사용하여 시뮬레이션하였다. 또한 구동회로를 제작하여 실험하였으며, 그 결과들이 시뮬레이션 결과와 유사함을 확인하였다.

이 연구는 2004학년도 단국대학교 대학연구비의 지원으로 연구되었음.

참고 문헌

- [1] L. F. Weber and M. B. Wood, "Energy Recovery Sustain Circuit for the AC Plasma Display", in Proc. Symp. Society for Information Display, pp. 92-95, 1987.
- [2] 윤원식, 강필순, 김철우, "AC Plasma Display Panel 구동 장치의 고효율 전력 회수 회로에 관한 연구", *전력전자학회 논문지*, 제6권, 제6호, pp. 481-488, 2001. 12.
- [3] 한상규, 이준영, 문건우, 윤명중, 박창배, 정남성, 박정필, "새로운 에너지 회수 방식을 채용한 고효율 PDP 구동 회로", *전력전자학회 논문지*, 제7권, 제2호, pp. 121-128, 2002. 4.
- [4] Chen-Chang Liu, Horng-Bin Hsu, Shin-Tai Lo, and Chern-Lin Chen, "An Energy Recovery Sustaining Driver with Discharge Current Compensation for AC Plasma Display Panel", *IEEE Trans. on Industrial Electronics*, Vol. 48, No. 2, April 2001.
- [5] Chung-Wook Roh and Myung-Joong Youn, "Multi-Level Voltage Wave-Shaping Display Driver for AC Plasma Display Panel Application", *IEEE Journal of Solid-State Circuits*, Vol. 38, No. 6, June 2003.
- [6] Jun-Young Lee, Jin-Sung Kim, Nam-Sung Jung, and Bo-Hyung Cho, "The Current Injection Method for AC Plasma Display Panel (PDP) Sustainer", *IEEE Trans. on Industrial Electronics*, Vol. 51, pp. 615-624, June 2004.
- [7] S. Ogasawara and H. Akagi, "Analysis of Variation of Neutral Point Potential in Neutral-Point-Clamped Voltage Source PWM Inverters", in *IEEE IAS Conf. Rec.*, pp. 965-970, 1993.

저자 소개



유종걸(劉鍾傑)

1963년 12월 21일생. 1989년 단국대 공대 전기공학과 졸업. 1991년 동 대학원 전기공학과 졸업(석사). 1998년~현재 동 대학원 전기공학과 박사과정.



홍순찬(洪淳瓚)

1973년 서울대 전기공학과 졸업. 1975년 동 대학원 전기공학과 졸업(석사). 1985년 동 대학원 전기공학과 졸업(공박). 1975년~1978년 해군사관학교 교수부 전기공학과 전임강사. 1978년~현재 단국대 전기전자컴퓨터공학부 교수. 1986년~1987년 미국 텍사스 A&M 대학교 방문교수. 1997년~2000년 대한전기학회 이사. 2002년 당 학회 회장. 2002년~현재 단국대 공과대학 학장.