

## 신경망을 이용한 반도체 공정 시뮬레이터 : 포토공정 오버레이 사례연구<sup>†</sup>

박상훈\*, 서상혁\*, 김지현\*\*, 김성식\*

Neural network simulator for semiconductor manufacturing ; Case study - photolithography process overlay parameters

Sanghoon Park, Sanghyok Seo, Jihyun Kim , Sung-Shick Kim .

### Abstract

The advancement in semiconductor technology is leading toward smaller critical dimension designs and larger wafer manufactures. Due to such phenomena, semiconductor industry is in need of an accurate control of the process. Photolithography is one of the key processes where the pattern of each layer is formed. In this process, precise superposition of the current layer to the previous layer is critical. Therefore overlay parameters of the semiconductor photolithography process is targeted for this research. The complex relationship among the input parameters and the output metrologies is difficult to understand and harder yet to model. Because of the superiority in modeling multi-nonlinear relationships, neural networks is used for the simulator modeling. For training the neural networks, conjugate gradient method is employed. An experiment is performed to evaluate the performance among the proposed neural network simulator, stepwise regression model, and the currently practiced prediction model from the test site.

**Key Words:** Neural networks modeling, photolithography, overlay

† 본 연구는 교육인적자원부, 산업자원부, 노동부의 출연금 및 보조금으로 수행한 최우수실험실지원사업의 연구결과입니다.

\* 고려대학교 산업시스템정보공학과

\*\* 고려대학교 정보통신기술연구소

## 1. 서론

반도체 기술이 지속적으로 진보함에 따라서 반도체의 용량은 증가하고, 내부 회로 선폭은 미세화 되어가고 있다. 또한 반도체 업계에서는 생산성 향상을 위하여 웨이퍼 크기를 증가시키는데 많은 노력을 기울이고 있다. 웨이퍼 크기의 증가와, 반도체 내부 회로 선폭의 미세화는 반도체 공정을 매우 복잡하게 만들고 있으며, 아주 좁은 관리한계를 요구하게 된다. 이러한 상황에 따라 반도체 제조 라인에서는 복잡화된 공정을 효율적으로 제어할 수 있는, 고수준의 공정 및 설비제어 기술을 필요로 하고 있다. 현재 업계에서 사용하고 있는 여러 제어방식들은 공정내의 많은 변동요인을 그 개별 원인 파악보다는 결과로서 반영하고, 이에 대한 제어보정을 하는 방법으로 제어방안을 수립한 후, 엔지니어의 경험에 따라 원인 추정에 따른 재보정을 수행하는 흐름을 따른다. 이러한 경험적 방안으로는 갈수록 복잡화 되어 가고 있는 반도체 공정 상황에서 제어에 영향을 미치는 미세한 요소들을 찾아서 공정 제어에 반영하는 것은 힘들다. 따라서 공정의 정밀도를 높이는데 한계가 존재한다. 이에 본 연구에서는 이러한 한계를 극복하고자 공정을 좀 더 정밀하게 묘사해 줄 수 있는 변수들을 포함한 신경망 모델을 사용한 시뮬레이터를 개발 하였다.

2절에서는 기존 연구와 신경망 모델의 필요성에 대하여 기술한 후 3절에서 오버레이 공정에 대한 설명이 이어진다. 수행된 신경망 모델링의 구체적인 절차에 대하여 4절에서 기술된다. 5절에서는 제안된 신경망 모델과 현재 공정에서 일반적으로 사용하고 있는 다중 회귀분석 모형을 비교 실험하였다. 마지막으로 6절에서 결과에 대한 분석과 향후 추가 연구 사항 등을 기술한다.

## 2. 신경망 모델의 필요성 및 기존연구

### 2.1 컨트롤러 관점에서의 신경망 모델링

현재 반도체 FAB 공정에서의 제어 알고리즘은 통계적인 정보를 바탕으로 하여, 일정한 스펙을 유지하게 해주는 기존의 SPC (statistical process control) 알고리즘에서, 실시간 공정 데이터를 바탕으로 lot to lot (wafer to wafer)으로 공정제어가 가능한 APC(advanced process control) 시스템으로 교체되어지고 있다[12]. 하지만 현재보다 더욱 미세한 회로구조를 가지는 차세대 반도체 생산을 위해서는, 현재 공정에 적용중인 APC 시스템의 R2R(run-to-run) 보다 더욱 정밀한 컨트롤러가 필요하다.

APC 시스템의 대부분의 R2R 알고리즘의 경우 공정의 상황을 예측할 수 있는 모델과 그 모델의 예측을 기반으로 하여 컨트롤 값을 찾아내는 컨트롤러로 구성되어 있다. 이렇게 구성되어진 모델의 경우 컨트롤러가 예측 모델에 기반을 두어 동작하기 때문에, 모델의 예측력이 떨어질수록, 컨트롤 부문에 많은 악영향을 끼친다고 말할 수 있다. R2R 컨트롤 알고리즘으로 공정에서 가장 많이 사용되고 있는 대부분의 EPC(engineering process control) 알고리즘의 경우를 보면, 예측모델 자체가 한 가지 요인에만 영향을 받고, 선형적인 관계를 가진다는 가정 하에 만들어진 것이기 때문에 실제 예측하고자 하는 값이 여러 가지 요인에 의하여 영향을 받거나, 비선형 관계로 영향을 받는 경우에는 정확한 예측을 한다고 할 수 없다[15].

최근에 연구되어 지고 있는 반도체 공정에서의 모델 기반 제어 알고리즘에 관한 연구로는 Castillo와 Hurwitz[5], Patel과 Jenkins[16]가 제안한 EWMA(exponential weighted moving average) 알고리즘이 있으며, Bode[3], Rao [17]이 제안한 선형 모델에 기반을 둔 제어 알고리즘이 있다. 이와 같은 연구들은 공정에

서 많이 쓰이고 있는 EPC알고리즘의 예측모형처럼 제어의 기반이 되는 모델을 선형으로 가정하여 사용하고 있다. 때문에 공정상황이 비선형 관계로 영향을 받는 경우에는 기반이 되는 예측 모형이 실제 상황을 잘 예측할 수 없기 때문에 정확한 제어가 이루어지기 어렵다[15].

공정의 상황을 반영하여 다변량 분석, 비선형계획법 등을 통하여 공정의 상황을 수식화된 모델로 만드는 것은 실제 공정에서는 기대하기 힘들다. 이러한 문제는 양산중인 공정에서 NPW(non-product wafer)에 의한 비용이 매우 크며, 또한 24시간 공정이 시행되기 때문에 실험계획법이나 RSM(response surface method)등의 기법을 사용하여 실험을 하는 것이 매우 힘들다는 문제에서 기인한다[6]. 신경망 또한 비선형 모델의 일종이라고도 볼 수 있으나, 일반적인 비선형 모델링 방법에 비해서 모델링에 소요되는 데이터의 개수가 현저히 적다. 또한, 일단 신경망을 만들고 나면, 이를 이용한 모델링은 여타 비선형 모델링 방법에 비해 매우 쉽게 이루어 질 수 있어, 잦은 모델링이 필요한 반도체 공정 같은 곳에 알맞다고 할 수 있다[18]. 즉, 공정에서는 선형관계나 비선형관계에 무관하게 적용이 가능하며, 엔지니어가 실제 각각의 요인들의 관계에 대해 잘 파악하지 못했어도 사용할 수 있는 예측 모델이 요구되고 있고 이러한 요구조건을 신경망 모델은 잘 만족시킨다.

## 2.2 공정관리 관점에서의 신경망 모델링

지속적으로 진행되는 선평의 미세화와 더불어 최근 반도체 제조라인에 생긴 큰 변화 중의 하나는 웨이퍼의 대구경화이다. 웨이퍼의 직경이 300mm로 늘어나면서 단일 웨이퍼 위에 올라가는 제품의 수도 많아졌고, 따라서 웨이퍼 한 장의 손실에 따른 비용이 기존에 비해서 매우 늘어났다. 따라서 정밀한 제어와 더불어 중요한 문제로 부각되고 있는 또 하나

의 이슈는 NPW의 최소화이다.

웨이퍼 크기의 증가와 원자재 가격의 상승은 NPW의 비용을 급속도 증가시키고 있다. NPW는 현재의 공정 상태를 알기 위하여 사용하는 테스트 웨이퍼와, 실제 공정 진행 중 불량으로 폐기되는 웨이퍼로 분류된다. 테스트 웨이퍼로 인하여 발생되어지는 비용을 줄이기 위해 제안되는 한 방법으로는 테스트 웨이퍼의 역할을 시뮬레이터로 대체하는 것이다. 또한 시뮬레이터를 이용하여 각각의 웨이퍼에 대한 공정 처리 전 예측이 가능하다면, 실제 양산중인 웨이퍼의 불량 또한 미리 감지하여, 불량으로 망실되는 웨이퍼를 최소화 할 수 있다. 시뮬레이터는 현재 공정상황을 정확히 반영할 수 있으며, 실시간으로 예측이 가능한 빠른 속도를 가져야 한다[19]. 즉, 시뮬레이터에는 기존에 컨트롤러에 사용하기 위해 만들어진 공정 모델 이상의 많은 변동요인을 포함할 수 있어야 하고, 이에 따라 앞에서 기술한 바와 같은 비선형 모델링에 여러 장점을 가지는 신경망모델의 적용이 필요한 또 다른 이유라고 할 수 있다.

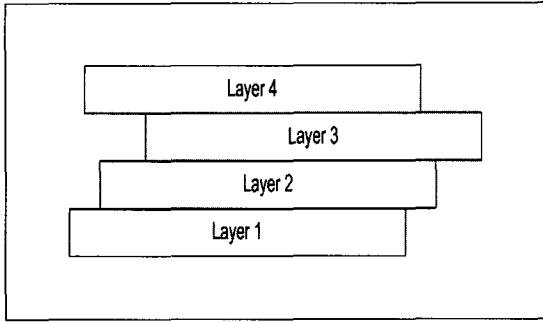
신경망 모델은 다중 비선형(multi variate non-linear) 관계를 잘 반영할 수 있으며, 각 변수간의 관계에 대한 사전지식을 많이 요구하지 않을 뿐만 아니라, 일단 학습이 끝나면 공정 결과에 대한 실시간 예측이 가능하다[10].

이러한 이유로 본 연구에서는 반도체 포토(photolithography) 공정의 핵심 단계중 하나인 마스크 정렬(mask alignment) 단계를 대상으로 전방향 신경망(feedforward neural network)을 구성하고, 이를 역전파(backpropagation) 알고리즘으로 학습시켰다. 이때 CG(conjugate gradient) 방법을 사용하여 속도와 학습 성능을 높였다.

## 3. 오버레이 공정

웨이퍼위의 회로는 수십 개의 레이어로 구성되어 있다. <그림 1>은 웨이퍼 위의 회로

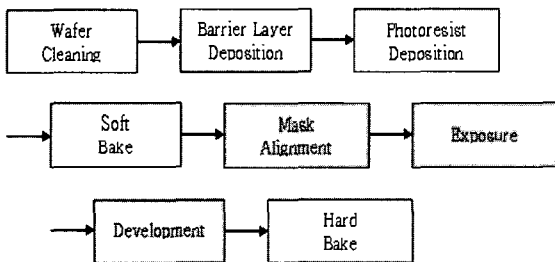
를 수직으로 절단했을 때 볼 수 있는 단면의 개략도이다.



<그림 1> 레이어 개략도

단면도에서 레이어 하나를 올리는 과정에는 포토(photolithography) 단계가 필수적으로 수행된다. 반도체 내부는 특정 한 개 레이어에서의 수평적인 회로 구성뿐만 아니라, 다층의 레이어를 통하여 연결된 수직적인 회로 또한 구성된다.

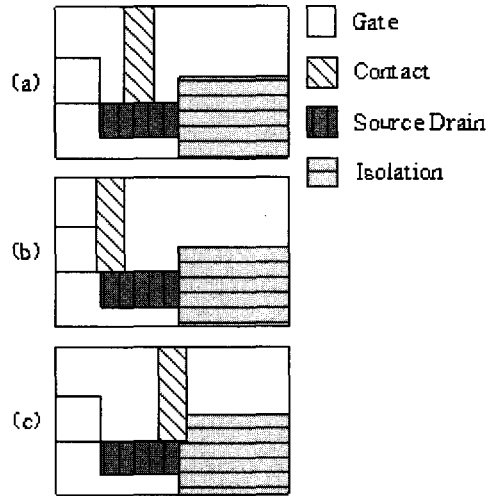
포토 공정은 일반적으로 <그림 2>와 같은 단계로 이루어져 있으며, 짙은 색으로 표시된 일련의 단계가 공정의 성패를 가름하는 가장 중요한 단계들이다.



<그림 2> 포토(Photolithography) 공정 절차

전체 반도체 제조공정들 중 포토 공정이 가장 품질에 영향을 많이 미치며 정밀한 작업이 요구되는 공정이다. 포토 공정은 레이어 위에 패턴을 형성하는 공정으로, 현재 작업 중인 레이어에 정확히 패턴을 감광시켜야 하는 정밀한 공정이다. 이때 패턴을 형성하는 위치의

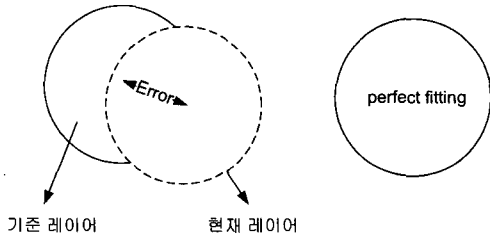
에러 값을 측정하여 나타나는 값이 오버레이 측정치(metrology)이다. 오버레이 측정치는 회로의 수직적 구성과 직접적으로 연관된 포토 공정에서의 주요 품질 척도로서, 오버레이 값이 관리 한계선을 벗어날 경우에는 <그림 3>과 같은 불량 칩을 유발 한다:



<그림 3> 마스크 정렬 오류

<그림 3>은 contact가 source drain에 정확히 연결되어야 하는데 마스크 정렬 공정에서의 오류로 발생할수 있는 수직적 연결 불량을 보여주고 있다. (a)는 contact가 source drain에 정상적으로 연결 된 것을 보여주고 있다. (b)에서는 contact가 source drain 부분을 벗어나 gate부분과 잘못 연결된 것을 보여주고 있다. (c)에서는 contact가 isolation을 침해한 것을 보여주고 있다. <그림 3>과 같은 불량은 칩의 수직적 회로의 주요 불량 원인중 하나이다[16].

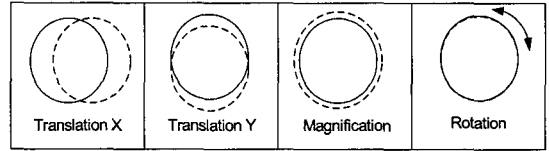
오버레이는 <그림 4>와 같이 현재 포토 공정을 마친 레이어가 기준 레이어에서 벗어난 정도를 10개의 유형으로 분류하여 측정한 값이다. 마스크 정렬 단계에서는 <그림 4>의 오른쪽 그림과 같이 현재 레이어가 기준 레이어에 정확히 쌓여지는 것을 목표로 하며, 이때 결과 값은 모두 0으로 표시 된다.



<그림 4> 마스크 정렬 공정

<그림 5>는 오버레이 10여 개의 결과 유형 중 4개의 주요 에러유형을 보여주고 있다. X축 이동(translation X), Y축 이동(translation Y)은 기존 레이어에서 현재 레이어가 각각 x, y 축으로 벗어난 양을 의미하며, 비율(Magnification)은 기존 레이어 비하여 확대 또는 축소된 양을, 회전(Rotation)은 기존 레이어비하여 회전된 정도를 나타낸다[12].

오버레이 관련하여 마스크 정렬단계에서의 공정 제어변수는 10개가 존재한다. 각각의 공정 제어 변수는 마스크를 X축 방향으로 이동시키는 등의 오버레이 계측 값에 상응하는 제어 변수들로 이루어져 있다.

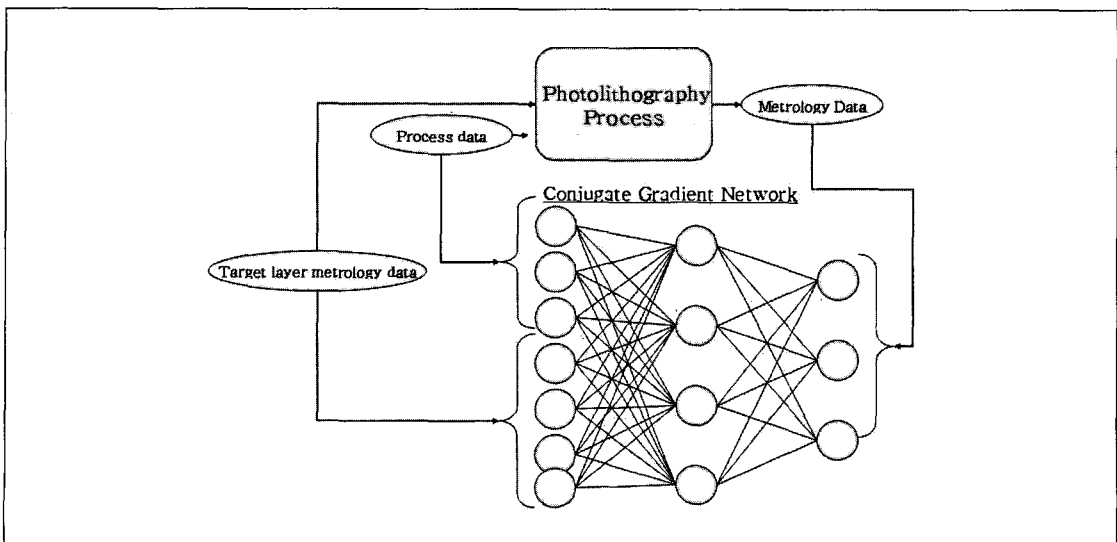


<그림 5> 주요 오버레이 에러 유형

본 연구에서는 여러 가지 오버레이 중 <그림 5>와 같은 4개의 주요 변수를 선정하여 실험대상으로 하였다. 이는 오버레이 모델링이 각 유형에 따라 크게 다르지 않은 관계로 대표적인 유형에 대하여 수행한 것일 뿐, 본 연구의 결과는 나머지 오버레이 유형의 경우에도 공통적으로 적용가능 할 것이다.

#### 4. 신경망 모델링

신경망 학습을 위한 입력 값으로는 <그림 6>과 같이 각 룯(lot)의 현 레이어의 공정 파라미터와 해당 룯의 전 레이어 가공 결과로서 얻어지는 계측 데이터(metrology data)를 사용하였다. 이전 레이어 계측 데이터는 현 레이어가 정렬 기준으로 하는 레이어의 오버레이 상태를 나타내는 값이다. 정렬 기준이 되

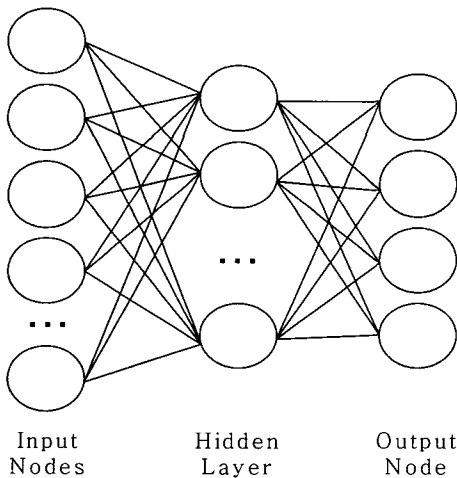


<그림 6> 포토공정 신경망 모델 구조도

는 레이어의 정보가 포함되어야 하는 큰 이유는 포토 공정에서 각 레이어가 정렬 기준으로 사용하는 레이어와 계측 기준으로 사용하는 레이어가 종종 다르기 때문이다. 계측과 정렬의 기준이 같을 경우는 기준 레이어의 계측값에서는 별다른 추가정보를 얻을 수 없으나, 두 기준 레이어가 다른 경우는 정렬 기준 위치에 따라 계측 값의 의미가 달라진다.

신경망 학습을 위한 알고리즘으로는 CG (conjugate gradient) 방법을 사용하였다.

기존에 흔히 사용되던 SBP(standard back-propagation)의 경우, 학습속도도 느리고, 학습된 네트워크도 지역 해에 빠지는 경우가 많으며, 사용자가 몇 개 핵심 파라미터를 지정해 주어야 하기 때문에 모델을 최적화하기 어렵다. 반면 본 연구에서 사용한 CG 방법은 별다른 파라미터 세팅이 필요 없을 뿐만 아니라, SBP에 비하여 학습효율이 높고, 메모리의 사용량이 네트워크의 크기에 선형적으로 증가하기 때문에 큰 스케일의 네트워크에 적당하다[2].



<그림 7> 신경망의 구조

신경망은 <그림 7>과 같이 입력을 받아들이는 다수의 입력 노드와 해당 입력에 대한

예측 결과를 출력하는 다수의 출력 노드, 그리고 이들 사이에 입, 출력의 복잡한 관계를 더 잘 묘사하기 위한 은닉 노드들로 이루어져 있다. 신경망의 학습은 각 노드들의 연결 강도(weight)를 현재 네트워크의 에러를 최소화 하는 방향으로 여러 반복(iteration)을 통하여 변화시켜 가는 과정이다. CG 방법은 1)에러를 최소화 하는 공액방향(conjugate direction)을 찾고, 2)찾은 방향으로 어느 정도 양을 이동할 지를 결정하는 두 부분으로 크게 나뉜다[10]. 본 연구에서는 방향을 정하는 방식으로 Fletcher Reeves[7]가 제안한 식(1), 식(2)를 사용하였다.

$$(1) \quad \beta_j = \frac{\mathbf{g}_{j+1}^T \mathbf{g}_{j+1}}{\mathbf{g}_j^T \mathbf{g}_j}$$

$$d_{j+1} = -\mathbf{g}_{j+1} + \beta_j d_j \quad (2)$$

식(1)에서  $\beta_j$ 는  $j$ 번째 반복의 계수 값을 나타내며,  $\mathbf{g}_j$ 는  $j$ 시점의 노드들의 기울기 (gradient) 벡터를 의미한다. 식(2)에서  $d_j$ 는  $j$ 시점에서의 공액방향을 의미한다.

목표로서 최소화해야 하는 에러는 신경망의 예측이 목표(target)로 하는 실제 공정이 보이는 계측 값과 신경망이 예측한 결과 값의 차이로서. 식(3)과 같이 정의하였다.

$$E = \sum_{i=1}^n (t_i - f_i)^2 \quad (3)$$

이 식에서  $t_i$ 는  $i$ 번째 출력 노드에서의 목표 값을,  $f_i$ 는 예측된 출력 값을 의미한다.

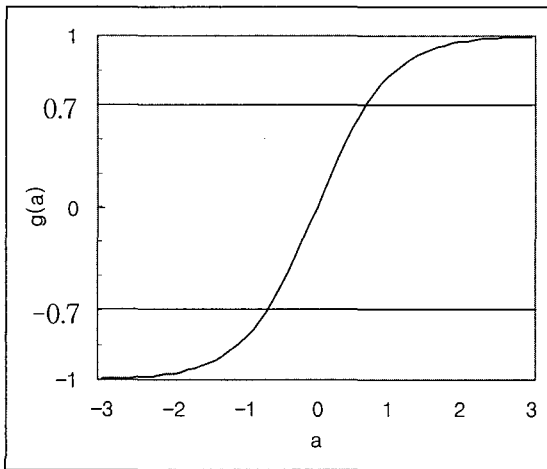
결국 식 (2)에서 구한 방향으로 각 연결 강도의 값을 바꿔주게 되는데, 이때 해당 방향으로 어느 정도의 양을 변화시킬 것인가 하는 변화량을 계산해야만 한다. 이때 CG방법에서

는 이 양을 구하기 위한 서브 알고리즘으로 선 탐색(line search) 알고리즘을 필요로 한다. Charalambous[4]는 CG에 범용 적으로 사용되는 범용적인 선 탐색 알고리즘들과 다르게, CG에 사용하기 위해서 특정화된 선 탐색 알고리즘을 제시한 바 있다. 이는 시작 포인트의 기울기가 감소 방향임을 가정하는 등 범용적으로 사용하기는 어렵지만, CG에서 서브 알고리즘으로 사용 시 다른 선 탐색 알고리즘들 보다, 속도 및 해의 질 면에서 나은 성능을 보일 수 있다[11]. 이에 본 연구에서는 Charalambous가 제안한 선 탐색 알고리즘을 사용하였다.

신경망의 각 노드에는 노드 입력 값에 따른 노드 출력 값의 관계를 정의하는 활성화 함수(activation function)가 정의되어야 한다. 이 활성화 함수로는 식 (4)와 같은 hyper tangent 함수를 사용 하였다.

$$g(a) \equiv \tanh(a) \equiv \frac{e^a - e^{-a}}{e^a + e^{-a}} \quad (4)$$

$a$ 는 해당 노드의 입력 값의 합,  $g(a)$ 는 해당 노드의 출력 값을 의미한다.



<그림 8> tanh 활성화 함수 그래프

식 (4)의 활성화 함수는 <그림 8>과 같은 입출력 관계를 가지는데  $g(a)$ 의 절대 값이 0.7 보다 클 경우,  $a$ 값의 변화에 따른  $g(a)$  값의 변화량이 그렇지 않은 경우에 비해 상대적으로 작은 것을 알 수 있다. 이는 입력 값이 많이 변화하더라도 출력 값의 구분이 모호하다는 의미로 해석될 수 있다. 때문에 본 연구에서는 학습 시 효율을 위하여, 입력변수와 출력변수를 식 (5)를 사용하여 -0.7 ~ 0.7로 정규화 하여 실험 하였다[2].

$$N(x) = 2 \times range \times \frac{x - Min}{Max - Min} - range \quad (5)$$

$range$ 는 현재 정규화 시킬 데이터의 정규화 범위(0.7),  $Min$ 은 데이터가 가질 수 있는 공정 규격(Manufacturing Specification)상 최소 값,  $Max$ 는 최대값을 의미한다.

## 5. 실험 및 실험결과

### 5.1 실험

포토 공정에서 오버레이 관련 공정제어의 목적은 3절에서 설명한 것과 같이 특정 기준레이어 위에 현재 진행하는 레이어를 정확하게 쌓는 것이다. 이때 포토공정의 오버레이 계측 값은 계측 기준 레이어에서 현재 공정의 레이어가 벗어난 정도를 수치화한 값으로, <표 1>과 같은 10개의 에어유형 나누어진다.

<표 1>에서와 같이 오버레이 계측 값은 크게 내부(Intra-Field)와 외부(Inter-Field)로 구분된다. 이때 내부 계측 값은 웨이퍼 내부의 각각의 칩이 벗어난 정도를 의미하며, 외부 계측 값은 웨이퍼 전체가 벗어난 정도를 의미한다[12]. 포토공정의 오버레이 관련 공정 제어 파라미터는 10개의 입력 파라미터가 존

재한다.

<표 1> 오버레이 계측 에러 유형

구분	설명	
Inter-Field	Translation X	X축으로 횡이동
	Translation Y	Y축으로 횡이동
	Rotation	회전
	Expansion X	X축 방향으로 확장/축소
	Expansion Y	Y축 방향으로 확장/축소
	Orthogonality	직교방향으로 뒤틀림
Intra-Field	Rotation	회전
	Magnification	확장 또는 축소
	Asymmetric Rotation	비대칭 회전
	Asymmetric Magnification	비대칭 확대/축소

본 실험에서는 4절의 <그림 7>과 같이 입력층, 은닉층, 출력층의 구조를 가진 신경망 모델을 사용하여 시뮬레이터를 개발 하였다. 신경망 모형에서 은닉층의 레이어 숫자는 만약 노드 수만 충분하다면 1개의 레이어로도 모든 입력 변수와 출력변수의 관계를 설명할 수 있다 [2]. 때문에 본 실험의 신경망 모형에서는 은닉층 레이어 수를 1개로 고정하여 적절한 노드 숫자를 실험을 통하여 선정하여 사용하였다.

측정 기준 레이어에서 현재 레이어가 어디에 위치하는지 예측하기 위하여, 기준레이어의 오버레이 에러변수 10개와, 현재 레이어의 장비 제어변수 10개를 신경망의 입력변수로 사용하였다. 출력층은 4개의 노드로 구성하였으며, 각각의 출력 값은 본 연구에서 예측하고자 현재 레이어의 오버레이 변수인 X축 이동, Y축 이동, 비율, 회전(Rotation)의 값에 대응된다.

신경망 학습을 위해서는 초기 연결강도와

은닉층의 노드수를 결정해야 한다. 본 실험에서는 초기 연결강도를 결정하기 위하여, Himmel[9]이 사용한 방법과 같이 100개의 난수를 발생시켜 학습을 통하여 그 중 신경망 모델의 초기 연결강도에 가장 적합한 난수를 찾아내는 방법을 사용하였다. 난수로 발생된 각각의 초기 연결강도를 사용한 모델에 200회씩 학습을 실시 한 후 가장 학습이 잘 되어지는 연결강도를 선정하여 실험에 사용하였다. 은닉층의 노드수(Hidden unit number)를 결정하기 위해서 은닉층의 노드를 1개부터 순차적으로 증가시켜 100개의 노드까지 실험을 하였으며, 그중 노드 수가 적으면서 입력 값과 출력 값 사이의 관계를 잘 설명할 수 있는 은닉층의 노드수를 선정하여 실험하였다.

본 연구에서 제안한 시뮬레이터의 비교실험 대상으로는 현재 공정에서 제어 알고리즘으로 사용되고 있는 EPC(engineering process control) 알고리즘의 예측 시뮬레이터와, 단계별 회귀분석을 통한 회귀분석모델을 사용한 시뮬레이터를 비교 실험하였으며, 실험에 사용된 데이터는 현재 양산중인 256M-DRAM 포토공정에서 수집된 데이터 중, 동일한 기계에서 작업한 352개의 데이터를 선정하여 사용하였다.

신경망 모델에서는 데이터를, 학습 데이터(training data), 학습평가 데이터(validation data), 평가 데이터(test data)로 나누어 실험하였으며, 회귀분석 모델의 경우는 회귀분석 데이터(regression data)와 평가 데이터(test data)로 나누어 사용하였다. 이때 회귀분석 모델의 회귀분석 데이터는 신경망 모델의 학습 데이터와 학습평가데이터를 합쳐서 사용 하였다. 또한 EPC 알고리즘의 예측모델의 경우 기존에 양산 공정에서 사용하고 있는 식을 그대로 사용하여 평가 데이터에 대하여 예측하였다. 평가 데이터는 비교 실험을 위하여 회귀분석 모델, 신경망 모델, EPC 모델 모두 동일한 군집을 추출하여 사용하였다.

비교대상으로 사용한 EPC 알고리즘의 예측



모델은 이전에 작업한 웨이퍼의 결과 값을 이동평균법을 사용하여 계산한 후, 공정제어 값과 오버레이 값이 일대일 독립적으로 영향을 준다는 가정 하에, 오버레이 값을 예측하는 방식으로 이루어지고 있다.

또한 단계별 회귀분석 모델의 경우, 사용된 변수는 신경망 모형과 같이, 10개의 공정 제어 변수, 기준 레이어 오버레이 계측치를 입력 변수로 사용하였으며, 예측 변수로는 현재 레이어의 오버레이 계측 결과를 사용하였다. 각각의 결과 값에 대하여 MISO(multi-in single-out)로 단계적 회귀분석[14]을 실시하였다. 이때 유의수준은 0.05로 사용하였다.

신경망을 이용한 시뮬레이터의 타당성을 검토하기 위하여, 각각의 모델의 예측 값과, 실제 공정 결과 값 사이의 상관계수를 사용하여, 세 개의 모델을 비교 평가 하였다.

<표 2> 은닉층의 노드수에 따른 예측 값과 실제 결과 값의 상관도표

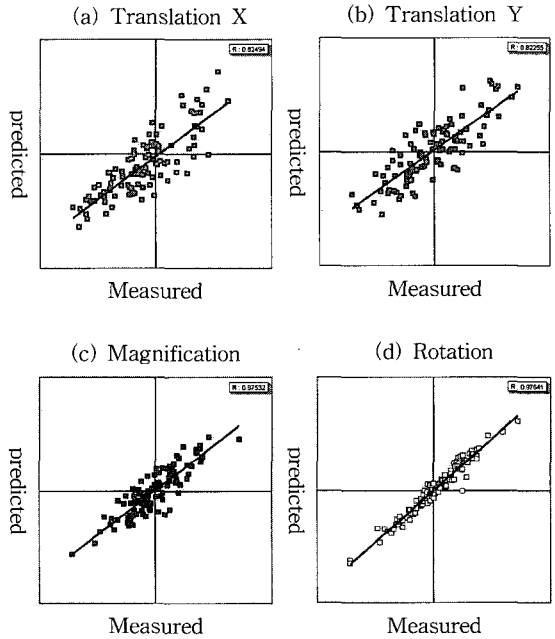
노드 수	Translation X	Translation Y	Magnification	Rotation
1	0.314	0.311	0.365	0.215
2	0.297	0.323	0.417	0.441
3	0.343	0.274	0.522	0.531
4	0.319	0.354	0.512	0.534
. . . . .				
41	0.824	0.810	0.864	0.887
42	0.825	0.822	0.875	0.976
43	0.825	0.822	0.873	0.976
44	0.825	0.821	0.874	0.976

5.2 실험 결과

4절의 <그림 7>과 같은 모형의 은닉층의 노드수를 조절하여 실험한 결과는 표 2와 같으며, 표에서와 같이 42개의 은닉층을 가지는 모형이 가장 좋은 결과 값을 보여주고 있다. 때문에 본 실험에서는 은닉층에 42개의 노드를 가지는 모형을 사용하였다.

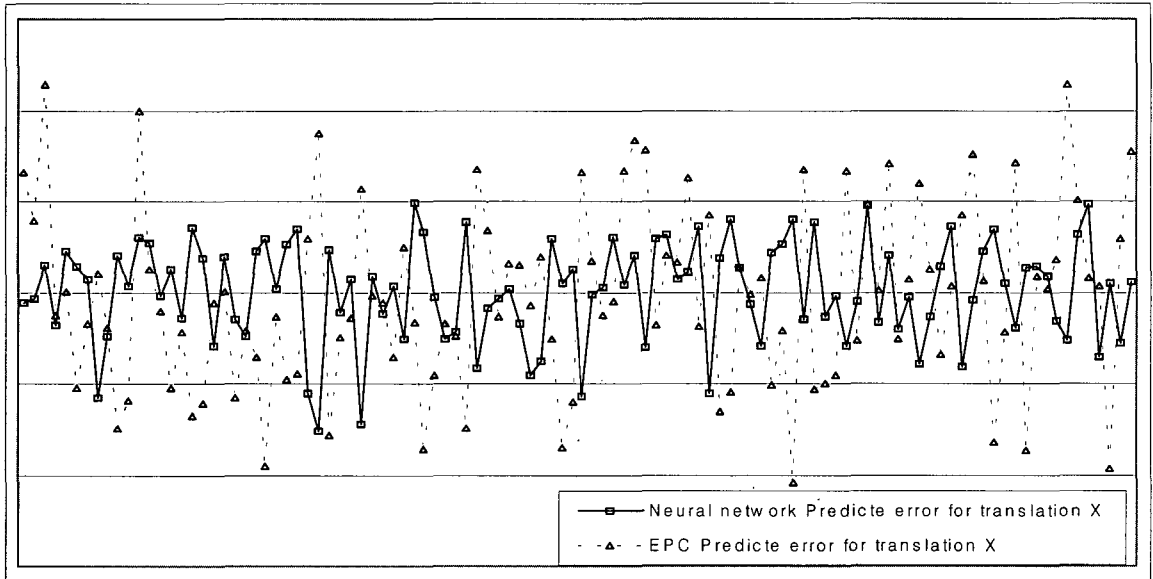
<그림 9>는 평가 데이터에 대하여 본 연구

에서 제안한 신경망을 사용한 시뮬레이터의 예측 값과 실제 결과 값에 대한 상관도 그래



<그림 9> 신경망 예측 값과 결과 값의 상관도 그래프

프를 보여주고 있다. 그림에서 볼 수 있듯이, 비율, 회전은 예측 값과 결과 값의 상관계수가 0.86, 0.98로 거의 정확하게 일치함을 알 수 있으며, X축 이동, Y축 이동도 0.82, 0.88의 상관계수를 가지는 것을 볼 수 있다. <표 3>에서는 신경망 모델과 회귀분석 모델, EPC 모델의 각각의 예측 값과 공정 결과 값의 상관계수를 나타내고 있다. <표 3>에서 볼 수 있듯이 신경망을 사용한 시뮬레이터가 가장 정확한 예측을 보여주고 있으며, EPC 모델이 단계별 선형 회귀분석과 비슷한 결과를 보여주고 있다. 이와 같은 결과는 EPC 예측모델과 회귀분석 모델의 경우 예측 하고자 하는 변수와, 입력변수와의 관계를 선형관계를 가정하고 있기 때문에 실제 비선형 관계의 모델에 있어서는 신경망 모델보다 정확한 예측이 불가능하다는데 기인한다고 할 수 있다. 또한



<그림 10> 신경망 모델과 EPC 예측모델의 X축 이동 예측 에러 그래프

현재 EPC 모형의 경우 오버레이 계측 값과 장비 제어변수 각각이 서로 일대일 독립적으로 영향을 준다는 가정 하에 세워진 모델이기 때문에 실제 관계가 독립적이지 않을 경우 <표 3>과 같이 단계별 회귀분석 모델보다 예측력이 떨어질 수 있다.

<표 3> 신경망 모델과 회귀분석 모델의 상관계수 도표

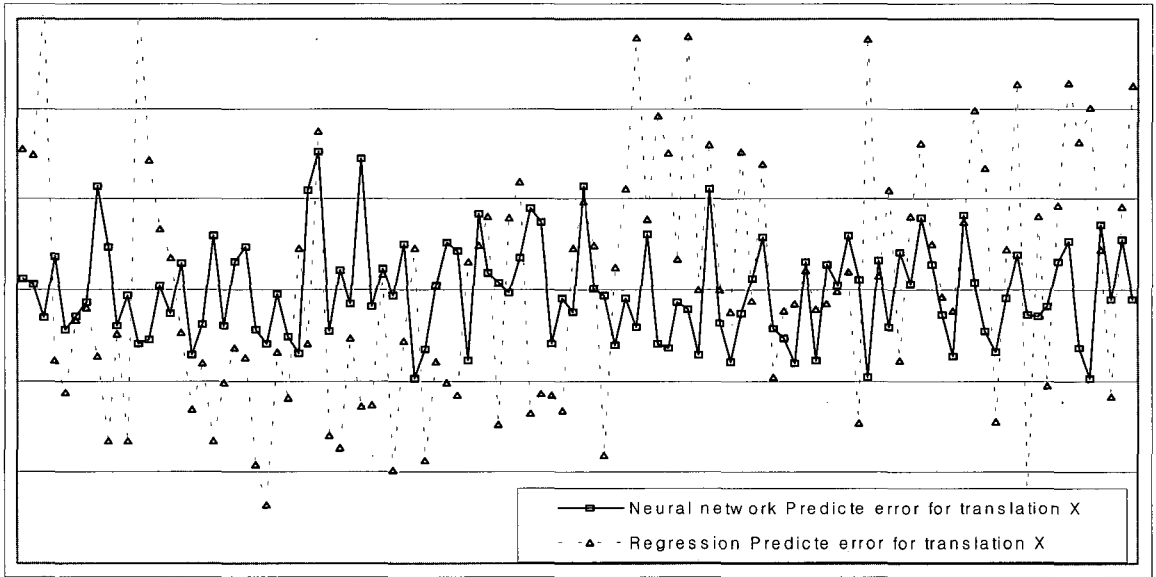
구분	신경망 모델	회귀분석 모델	EPC 모델
TranslationX	0.825	0.613	0.609
TranslationY	0.822	0.627	0.611
Magnification	0.875	0.721	0.738
Rotation	0.976	0.734	0.729

<그림 10>은 신경망 모델과 EPC모델의 X축 이동에 대한 예측 오차를 나타낸 그래프이다. 예측 오차는 식(5)에서와 같이 공정 결과 값에서 각각의 모델 예측 값을 뺀 수를 의미한다.

$$Error_j = Target_j - Predict_j \quad (5)$$

<그림 10>에서 보면 알 수 있듯이 신경망 모델이 현재의 EPC 예측 모델보다 50%정도 개선된 범위 안에서의 예측 오차를 보여주고 있다. <그림 11>은 식(5)를 사용하여, 단계별 회귀분석 모델과 신경망 모델과의 예측오차를 비교한 그래프로, <그림 10>에서 보였던 것과 같이 신경망 모델이 회귀분석 모델보다 정확한 예측을 하고 있는 것을 알 수 있다.

이와 같은 실험결과로 보았을 때 선형관계를 전제로 모델링한, EPC 알고리즘의 예측모델과, 단계별 회귀분석에 비하여, 다중 비선형(Multi-Variate non-linear)관계에 적합한 신경망 모델이 가장 좋은 결과를 보여주고 있다. 따라서 EPC알고리즘에 사용하고 있는 현재의 예측 모델보다 50%정도 개선된 신경망 모델로 대체할 경우 실제 제어알고리즘에서도 성능 향상이 클 것이다. 이와 같은 제어 알고리즘의 개선은 공정에서 마스크 정렬단계에서의 오류로 인하여 발생하는 NPW의 숫자를 감소시킬 수 있을 뿐만 아니라 현재의 공정



<그림 11> 신경망 모델과 단계별 회귀분석 모델의 X축 이동 예측 에러 그래프

보다 세밀한 공정의 작업이 장비 교체 없이 생산이 가능하다는 점에서 중요하다.

유용할 것이다.

## 6. 결론

본 연구에서는 신경망 모형을 사용한 반도체 포토공정의 오버레이 시뮬레이터를 제안하였으며, 이를 단계별 회귀분석 모델, 현재 공정에서 사용 중인 EPC 알고리즘의 예측 모델과 비교 실험을 통하여 제안된 모델의 효율성을 입증하였다. 또한 본 실험에서는 대표적인 4개의 오버레이 측정값을 예측 실험 하였으나, 실제 나머지 오버레이 변수의 경우에도 모델링 유형이 다르지 않으므로, 적용이 가능하다. 본 연구에서 제안한 시뮬레이터는 단일 기계, 단일공정의 데이터를 기반으로 하여 실험한 시뮬레이터이므로, 추후 다품종의 제품, 기계의 데이터를 적용한 시뮬레이터에 관한 실험 및 포토공정의 다른 주요 품질 척도인 CD(Critical Dimension)에 관한 연구도 필요할 것이다. 또한 현재 공정에서 사용 중인 제어 알고리즘에 활용하는 방안에 관한 연구도

## 참고문헌

- [1] Barnard, E, "Optimization for training neural nets", IEEE transactions on neural networks, Vol 3, 1992, pp.232-240
- [2] Bishop, C, *Neural Networks for Pattern Recognition*, Oxford Express, 1999
- [3] Bode, C. A, Ko, B. S and Edgar, T. F, "Run-to-run control and performance monitoring of overlay in semiconductor manufacturing", Control engineering practice, Vol. 12, No. 7, 2004, pp. 893-900
- [4] Charalambous, C, "Conjugate gradient algorithm for efficient training of artificial neural networks", IEE proceedings-G, Vol. 139, No. 3, June 1992
- [5] Del Castillo, E and Hurwitz, A, "Run-to-run process control: Literature review and extensions", Journal of

- Quality Technology, Vol. 29, No. 2, 1997, pp. 184-195
- [6] El Chemali, C, Moyne, J, Khan, K, Nadeau, R, Smith, P, Colt, J, Chapple-Sokol, J and Parikh, T, "Multizone uniformity control of a chemical mechanical polishing process utilizing a pre- and postmeasurement strategy", Vol. 18, No. 4, 2000, pp. 1287-1296
- [7] Fletcher, R, Reeves, C.M, "Function Minimization by Conjugate Gradients", Computer Journal, Vol. 7, 1964, pp. 149-154
- [8] Grosman, B, Lachman-Shalem, S, Swissa, R, and Lewin, D. R, "Yield enhancement in photolithography through model-based process control: average mode control", IEEE transactions on semiconductor manufacturing, Vol. 18, No. 4, 2005, pp. 86-93
- [9] Himmel, C. D and May, G. S, "Advantages of plasma etch modeling using neural networks over statistical techniques", IEEE transactions on semiconductor manufacturing, Vol 9, No 2, 1993, pp. 103-111
- [10] Johansson, E.M, "Backpropagation learning for multi-layer feedforward neural networks using the conjugate gradient method", International Journal of Neural Systems, Vol 2, 188-197, 1992
- [11] Karniel, A, "Best estimated inverse versus inverse of the best estimator", IEEE transactions on neural networks, Vol 14, 2001, pp.1153-1159
- [12] Moreau, W.M, *Semiconductor Lithography : Principles, Practices, and Materials*, Plenum Press, New York, 1998
- [13] Moyne, J, Del Castillo, E, Hurwitz, A.M *Run-to-Run Control in Semiconductor Manufacturing*, CRC Press, New York, 2001
- [14] Neter, J, Kunter, M. H, Nachtsheim, C. J, Wasserman, W, *Applied Linear Statistical Model*, McGraw-Hill, Boston, 1996
- [15] Park, S. J, Lee, M. S, Shin, S. Y, Cho, K. H, Lim, J. T, Cho, B. S, Jei, Y. H, Kim, M. K, and Park, C. H, "Run-to-Run Overlay Control of Steppers in Semiconductor Manufacturing Systems Based on History Data Analysis and Neural Network Modeling", IEEE transactions on semiconductor manufacturing, Vol. 18, No. 4, 2005, pp. 605-613
- [16] Patel, N. S, Jenkins, S. T, "Adaptive optimization of run-to-run controllers: the EWMA example", IEEE transactions on semiconductor manufacturing, Vol. 13, No. 1, 2000, pp. 97-107
- [17] Rao, C. V and Rawlings, J. B, "Linear programming and model predictive control", Journal of process control , Vol. 10, No. 2, 2000, pp. 283-289
- [18] Rietman, A.D, "Use of neural networks in modeling semiconductor manufacturing processes, an example for plasma etch modeling", IEEE transactions on semiconductor manufacturing, Vol. 6, No. 4, November 1993
- [19] Smith, T, Boning, D, "Artificial Neural Network Exponentially Weighted Moving Average Controller for Semiconductor Processes", Sci. Technol. A, Vol. 15, No. 3, May 1997, pp. 1377-1384

---

주 작 성 자 : 박 상 훈

논문투고일 : 2005. 10. 21

논문심사일 : 2005. 11.08(1차), 2005. 11.18(2차),  
2005. 11.19(3차)

심사판정일 : 2005. 11. 19

● 저자소개 ●



박상훈

2003 고려대학교 공과대학 산업시스템정보공학과 학사  
2004 ~ 현재 고려대학교 대학원 산업시스템정보공학과 석사과정  
관심분야: Modeling, Advanced Process Control, Neural Network



서상혁

1996 고려대학교 공과대학 산업공학과 학사  
1998 고려대학교 대학원 메카트로닉스학과 석사  
1998 ~ 현재 고려대학교 공과대학 산업공학과 박사과정  
관심분야: Modeling, Advanced Process Control, Neural Network



김지현

1993 고려대학교 공과대학 산업공학과 학사  
1995 고려대학교 공과대학 산업공학과 석사  
1995 삼성전자 반도체 총괄 메모리사업부  
2004 미국 University of Michigan 산업공학과 박사  
2004 ~ 현재 고려대학교 정보통신기술연구소 연구교수  
관심분야: Advanced Process Control, Quality Control, Neural Network



김성식

1972 고려대학교 공과대학 기계공학과 학사  
1974 고려대학교 공과대학 산업공학과 석사  
1976 미국 Southern Methodist University 산업공학과 석사  
1979 미국 Southern Methodist University 산업공학과 박사  
1979 ~ 현재 고려대학교 산업시스템정보공학과 교수  
관심분야: Advanced Process Control, Modeling, System Optimization