

SPDT 단일고주파집적회로 스위치용 pHEMT 채널구조 설계

문재경** · 임종원 · 장우진 · 지홍구 · 안호균 · 김해천 · 박종욱*

한국전자통신연구원 기반기술연구소 고속집적회로연구부 초고주파소자팀

*한국과학기술원 신소재공학과 고체소자연구실

(논문접수일 : 2005년 8월 22일)

Design of pHEMT channel structure for single-pole-double-throw MMIC switches

JaeKyoung Mun**†, Jong-Won Lim, Woo-Jin Jang, Hong-Gu Ji,
Ho-Kyun Ahn, Haecheon Kim and Chong-Ook Park*

High Speed IC Research Dept., Basic Research Lab., ETRI, Daejeon City 161

*Solid State Devices Lab., Dept. of Material Science and Engineering, KAIST, Daejeon City 373-1

(Received August 22, 2005)

요 약

본 연구에서는 스위치, 위상변위기, 감쇄기 등 전파제어회로를 설계 및 제작할 수 있는 pHEMT 스위치 소자에 적합한 에피구조를 설계하였다. 고성능의 스위치 소자를 위한 pHEMT 채널층 구조는 이중 면도핑층을 가지며 사용 중 게이트 전극의 전계강도가 약한 깊은 쪽 채널층의 Si 면농도가 상층부보다 약 1/4정도 낮을 경우 격리도 등 우수한 특성을 보였다. 설계된 에피구조와 ETRI의 0.5 μ m pHEMT MMIC 공정을 이용하여 2.4GHz 및 5GHz 대역 표준 무선랜 단말기에 활용 가능한 SPDT Tx/Rx MMIC 스위치를 설계 및 제작하였다. 제작된 SPDT형 스위치는 주파수 6.0 GHz, 동작전압 0/-3V에서 삽입손실 0.849 dB, 격리도 32.638 dB, 그리고 반사손실 11.006 dB의 특성을 보였으며, 전력전송능력인 P_{1dB}는 약 25dBm, 그리고 선형성의 척도인 IIP3는 42 dBm 이상으로 평가되었다. 이와 같은 칩의 성능은 본 연구에서 개발된 SPDT 단일고주파집적회로 스위치가 2.4GHz 뿐만 아니라 5GHz 대역 무선랜 단말기에 활용이 충분히 가능함을 말해준다.

주제어 : 단일폴이중쓰루(SPDT), 알에프 스위치, 단일고주파집적회로, 피헨트, 무선랜

Abstract

This paper presents a channel structure for promising high performance pseudomorphic high electron mobility transistor(pHEMT) switching device for design and fabricating of microwave control circuits, such as switches, phase shifters, attenuators, limiters, for application in personal mobile communication systems. Using the designed epitaxial channel layer structure and ETRI's 0.5 μ m pHEMT switch process, single pole double throw (SPDT) Tx/Rx monolithic microwave integrated circuit (MMIC) switch was fabricated for 2.4 GHz and 5 GHz band wireless local area network (WLAN) systems. The SPDT switch exhibits a low insertion loss of 0.849 dB, high isolation of 32.638 dB, return loss of 11.006 dB, power transfer capability of 25dBm, and 3rd order intercept point of 42dBm at frequency of 5.8GHz and control voltage of 0/-3V. These performances are enough for an application to 5 GHz band WLAN systems.

Key Words : SPDT, RF switch, MMIC, pHEMT, WLAN

1. 서 론

최근 이동통신 단말기는 음성, 데이터, 멀티미디어 등 다중 서비스가 대부분이다. 예를 들어 무선랜의 경우 2.4GHz와 5GHz 이종 대역 단말기도 개발 중이다. 이러한 다중 서비스 단말기에서 송신신호와 수신신호의 흐름을 조절하기 위하여 안테나의 뒷단에 필수적으로 사용되는 가장 적절한 회로 컴포넌트가 스위칭 회로이며, 스위치의 성능이 전체 단말기의 성능을 결정할 정도로 매우 핵심적인 역할을 한다 [1].

스위치 회로는 PIN 다이오드, 트랜지스터, 그리고 MEMS (microelectromechanical system) 등 3가지 소자를 이용하여 구현된다. MEMS 스위치는 격리도 (isolation), 삽입손실 (insertion loss), 전력 구동능력 (power handling capability) 등에서 우수한 특성을 보이나, 아직은 높은 구동전압과 느린 스위칭 시간의 문제점 외 수명 및 신뢰성이 검증되지 않은 상태이며 [2], PIN 다이오드 스위치는 삽입손실과 격리도 특성이 우수함과 동시에 가격이 싸고 간단한 장점을 가지나 스위칭에 필요한 전류가 수mA로 너무 높아 전원의 수명에 악영향을 초래하며 다중포트 (multiport)를 위한 복잡성이 매우 증가하는 단점도 안고 있다. 반면 트랜지스터를 이용한 스위치는 전력 소모가 적고 스위칭 속도가 빠르고 SoC (System-on-a Chip)화가 가능하며 넓은 주파수 특성과 다중포트 회로의 구현이 쉬워 차세대 개인휴대통신 단말기의 응용에 있어서 표준형 스위치 소자로 부상하고 있다 [3].

특히 단일고주파집적회로 (monolithic microwave integrated circuit; MMIC) 스위치는 능동소자와 동일한 제조공정을 사용하며 칩의 소형화가 가능하고 특성 균일도가 우수한 장점을 가진다. 이로 인하여 Strategy Analytics 2002 자료에 의하면 MMIC형 스위치가 현재 설계에서 50% 이상을 차지하며 경제적 가치는 약 \$220million 정도에 해당한다.

MMIC 스위치 제작을 위한 트랜지스터로는 금속 반도체 전계 효과 트랜지스터 (metal semiconductor field effect transistor; MESFET) [4], 고전자이동도 트랜지스터 (high electron mobility tran-

sistor; HEMT) [5], 이종접합 바이폴라 트랜지스터 (heterojunction bipolar transistor; HBT) [6] 모두가 사용되지만, planar 구조를 갖는 MESFET과 HEMT가 주로 사용된다. 특히 pseudomorphic high electron mobility transistor (pHEMT)는 MESFET에 비하여 낮은 ON 저항과 작은 OFF 커패시턴스로 고주파수에서 삽입손실이 적고 우수한 격리도 특성을 보이며, 낮은 무릎전압 (knee voltage: V_k)으로 저전압 동작이 가능할 뿐만 아니라 선형성이 우수하여 최근에는 개인휴대통신 단말기에 채택되는 최첨단 스위치 기술이다 [7].

본 논문에서는 이러한 최첨단 pHEMT 스위치 소자의 ON-OFF 상태 천이 메카니즘에 근거하여 고성능 스위치 회로를 제작하기에 적합한 채널 구조를 설계하고, 이를 이용하여 최근 활발한 연구가 진행 중인 IEEE 802.11a/b/g 표준인 2.4 GHz 및 5 GHz대역 무선랜용 single pole double throw (SPDT) 스위치 MMIC를 설계 및 제작하였다. 이와 아울러 제작된 SPDT 스위치 회로의 특성을 평가함으로써 이것이 무선랜의 송수신 (Tx/Rx) 스위치로 사용될 가능성을 알아본다.

2. 에피구조 설계 및 스위치 회로 제작

2.1 스위치 소자용 에피구조 설계

개인 이동통신용 스위치 MMIC의 구비요건으로는 사용 주파수에서 낮은 삽입손실이나 높은 격리도 특성은 물론 저전압 동작이 가능하고 선형성이 우수하며 높은 전력구동능력을 가지며 저가격 소형화가 동시에 가능하여야 한다.

이러한 요구조건을 충족시키기 위하여 본 연구에서는 회로설계기법 보다는 pHEMT 스위치 소자용 에피구조의 최적화에 의한 소자설계기법에 중점을 두었다. 필요한 d.c. 특성으로는 높은 전류구동능력 ($I_{\text{dss}} > 250\text{mA/mm}$), 높은 항복전압 ($V_{\text{BGD}} > -15\text{V}$), 낮은 편치오프전압 ($V_p = -1.0\text{V}$) 그리고 높은 전달컨덕턴스 ($g_m > 280\text{mS/mm}$)이다. 이를 위하여 undoped InGaAs 채널층을 중심으로 i-AlGaAs 스페이셔와 double-sided planar 도핑층을 샌드위치 형태로 성장하고 표면층은 i-GaAs층으로 보호를 한 그림 1

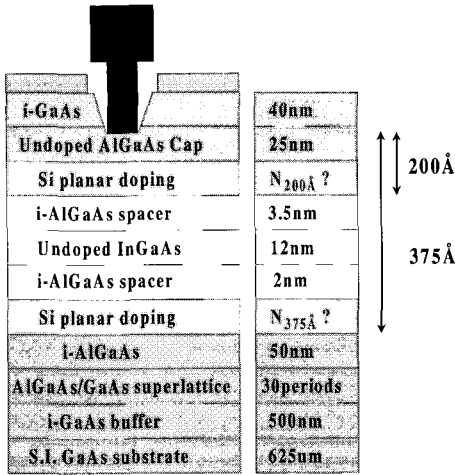


그림 1. pHEMT 스위치용 소자설계를 위한 에피 구조 및 변수

과 같은 구조에서 200 Å와 375 Å 깊이에 위치한 채널부의 Si 면도핑 농도의 비를 설계변수로 선택하였다.

pHEMT 스위치의 경우 ON 상태에서 OFF 상태로의 천이는 게이트 전극에 인가되는 제어전압에 의하여 이루어진다. 공핍형(depletion mode) 소자인 경우 게이트 전극에 음(negative)의 전압이 인가되면 공핍층이 채널쪽으로 확장되면서 결국 낮은 임피던스의 ON 상태에서 높은 임피던스 상태인 OFF 상태로 천이가 일어난다. 공핍층 확장을 위한 구동력(driving force)은 스위치 회로의 동작 시 게이트 전극 아래 부분에 형성되는 전기장의 세기이다. 이는 채널깊이에 따라 줄어들기 때문에 게이트 전극의 쇼트키(Schotky) 접촉 부위로부터 깊은 쪽에 위치하는 도핑층의 농도가 얇은층 보다 더욱 낮아야 동일한 게이트 전압에 대하여 깊이에 따른 공핍층 확산속도를 더욱 빠르게 하여 스위칭 속도의 증가와 함께 기판 누설전류를 줄일 수 있어 결국 스위치 회로의 격리도 특성을 향상시킬 수 있다.

이러한 천이 메카니즘에 근거하여 ON-OFF 상태의 천이 특성이 우수한 스위치 소자용 채널구조를 설계하였다. 이중 면도핑층을 갖는 pHEMT 채널구조를 갖는 전계효과 트랜지스터의 경우 2중층 Si 면도핑 농도의 설계 시 게이트 전극과 근접한 상층부의 도핑농도를 하층부보다 훨씬 높게 함으

로써 평균적인 도핑농도를 높여 스위치의 삽입손실을 줄임과 동시에 쇼트키 접촉의 전계강도가 약한 하층부는 낮게 함으로써 핀치오프 특성 향상에 의한 격리도 특성과 스위칭 속도를 개선하였다.

게이트 전극의 쇼트키 접촉은 그림 1과 같이 에너지밴드갭이 큰 undoped AlGaAs 층을 약 50Å 정도 식각한 후 그 위에 형성하였으며, 이 경우 상층부 Si 면도핑층은 약 200 Å 깊이에 그리고 하층부 Si 면도핑층은 약 375 Å 깊이에 위치한다. 스위치 특성, 특히 격리특성이 우수한 채널층 설계를 위하여 채널층 핀치오프에 의한 스위치의 OFF-상태로의 천이를 보다 빠르게 하여야 한다. 앞에서 말한 바와 같이 스위치의 ON-OFF 상태천이를 위한 구동력은 전기장이므로 이를 위한 조건은 Eq.(1)과 같이 전계 강도가 약한 깊은 층(375 Å)에서 공핍층 확산속도($\propto W/\Delta E$)가 전계강도가 강한 얇은 층(200 Å)보다 동일하거나 더 커야한다. 한편 abrupt접합을 갖는 반도체에서 공핍층의 폭은 채널층 도핑농도와 인가전압(V_R)에 따라 달라지며 Eq.(2)와 같이 표현된다.

고성능의 스위치 소자용 채널 구조를 위하여 이 두 면도핑층의 농도비($N_{200\text{\AA}}:N_{375\text{\AA}}$)는 상기 전계효과 트랜지스터의 천이 메카니즘에 의한 Eq.(1)과 (2)를 조합하여 Eq.(3)으로부터 계산 가능하며, 전계강도 계산 시 사용된 게이트 전압의 크기는 3V 였다. Eq.(3)에 의하면 하부층의 농도($N_{375\text{\AA}(low)}$)는 상층부의 농도($N_{200\text{\AA}(high)}$)보다 두 층의 깊이에 따른 전계강도의 비의 제곱 비율만큼 적어야함을 알 수 있다. 그림 2에서 보는 바와 같이 두 층의 농도비($N_{200\text{\AA}}:N_{375\text{\AA}}$)는 (1:0.28)로 하층부의 Si 도핑농도가 약 1/4 정도로 낮아야 함을 알 수 있다.

$$\frac{W_{375\text{\AA}(low)}}{E_{375\text{\AA}(low)}} \geq \frac{W_{200\text{\AA}(high)}}{E_{200\text{\AA}(high)}} \quad \text{Eq.(1)}$$

$$W_{depth(\text{\AA})} = \left(\frac{2\epsilon_s(V_{bi} + V_R)}{eN_{depth(\text{\AA})}} \right)^{1/2} \quad \text{Eq.(2)}$$

$$\frac{N_{375\text{\AA}(low)}}{N_{200\text{\AA}(high)}} \leq \left(\frac{E_{200\text{\AA}(high)}}{E_{375\text{\AA}(low)}} \right)^2 \quad \text{Eq.(3)}$$

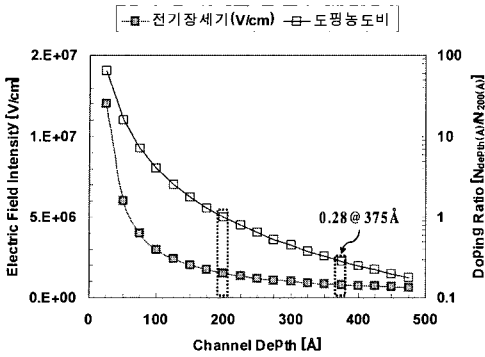


그림 2. 스위치 소자용 채널층 농도비 계산 곡선

여기서 $E_{375\text{\AA}}$ 와 $E_{200\text{\AA}}$ 는 깊이 375 Å (lower)와 200 Å (upper)에서의 전계강도이며, $W_{375\text{\AA}}$ 와 $W_{200\text{\AA}}$ 는 각 깊이에서의 공핍층의 변화폭이다. ϵ_s 는 반도체의 permittivity, V_{bi} 는 built-in potential barrier, V_R 은 인가되는 역바이어스 전압, $N_{\text{depth}}(\text{\AA})$ 는 깊이 depth(Å)에서의 도핑농도이다.

그림 2에서 보는 바와 같이 전계 강도는 채널 깊이가 방향에 따라 감소하므로 우수한 채널층 핀치 오프 특성을 나타내기 위하여 전계 강도가 약한 깊은 층(375 Å) Si 농도가 전계강도가 큰 얇은층(200Å) 보다 더 낮아야 동일하거나 더 큰 공핍층 확산속도($\Delta W/\Delta E$)를 나타낼 수 있다. 이러한 조건은 고성능의 스위치 제작을 위하여 필요한 면도핑농도의 비를 결정하는데 핵심이 되며, 이로부터 고격리도 및 고스위칭 속도를 얻을 수 있다. 곡선의 후측 y-축에 표시된 농도비는 채널층 깊이가 200 Å에 대하여 정규화(normalization)하여 나타내었다.

2.2. 스위치 MMIC 설계

상기 채널구조의 설계 개념에 대한 유효성을 검증하기 위하여 그림 3에 나타낸 바와 같이 가장 흔히 사용되는 션트-시리즈(shunt-series) 구조의 스위치 회로를 이용하여 이동통신 단말기 특히 무선랜의 송수신용(Rx-Tx) 경로 선별 스위치로 사용할 수 있는 MMIC형 SPDT를 설계 및 제작하였다.

회로 설계는 라이브러리에서 제공하는 pHEMT 스위치 소자의 산란계수 (scattering parameter)와 설계 툴 Agilent EEsof Advanced Design System

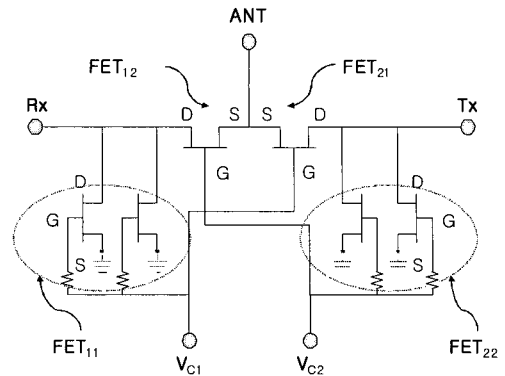


그림 3. SPDT Tx/Rx MMIC 스위치의 회로도

2003 A을 이용하여 수행되었다. 설계 과정에서 비어-홀(via-hole) 접지와 전송선로는 시뮬레이터가 제공하는 물리적 모델을 사용하였다.

제작된 스위치 MMICs의 특성 평가는 저전압 동작을 위하여 제어전압(V_c)을 0 V에서 On-상태를 -3V에서 Off-상태가 되게 하여 이루어졌다. 그림 3.에서 무선랜 등 이동통신단말기의 front-end 부분에서 실제 사용되는 스위치를 생각하면, 제어 전압 V_{c1} 이 0 V이고 V_{c2} 가 -3 V이면 Tx 경로가 낮은 임피던스 상태가 되어 증폭기에서 증폭된 고주파 신호는 안테나(ANT)를 통하여 외부로 송신 되게 된다. 반대로 제어전압이 각각 -3V와 0V일 경우에는 안테나를 통하여 입력되는 신호가 Rx 경로를 통하여 단말기 내부로 수신된다.

SPDT 회로에 사용된 스위치 소자의 크기는 소신호 특성 중 삽입손실과 격리도 특성, 그리고 칩 사이즈등의 고려하여 결정하였다. 고주파 신호경로의 방향을 결정하는 시리즈 소자 FET₁₂와 FET₂₁은 삽입손실을 줄이기 위하여 사이즈 100x4 μ m를 사용하였으며, 션트 소자의 경우 사이즈가 증가할수록 격리도 특성이 향상되지만 삽입손실이 오히려 증가하게 되므로 trade-off에 의하여 트랜지스트 FET₁₁와 FET₂₂는 75x4 μ m를 사용하였다. 특히 2 단계 션트 소자는 비어-홀에 의하여 접지(ground) 시킴으로써 격리도 특성을 개선하였다.

2.3 채널구조 연구를 위한 스위치 MMIC의 제작

그림 4는 앞서 말한바와 같이 채널구조에 따른

구조A		구조B
40nm		40nm
25nm	Undoped AlGaAs Cap	25nm
1×10^{12}	Si planar doping	4×10^{12}
3.5nm	i-AlGaAs spacer	3.5nm
12nm	Undoped InGaAs	12nm
2nm	i-AlGaAs spacer	2nm
2×10^{12}	Si planar doping	1×10^{12}
50nm	i-AlGaAs	50nm
30periods	AlGaAs/GaAs superlattice	30periods
500nm	i-GaAs buffer	500nm
625nm	S.I. GaAs substrate	625nm

그림 4. 스위치 소자 특성 비교 연구를 위한 에피 채널구조

스위치 회로의 특성을 비교 연구하기 위하여 $N_{200\text{\AA}}$: $N_{375\text{\AA}}$ 가 1:2(구조A)와 4:1(구조B)인 두 종류의 에피 구조에 대한 층별 정보를 보여준다. 스위치 MMIC 제작용 에피 웨이퍼의 성장은 분자빔에피성장법 (molecular beam epitaxy; MBE)을 이용하였으며, 스위치 소자 및 회로의 제작은 한국전자통신연구원(ETRI)의 표준공정 중 하나인 $0.5\mu\text{m}$ 게이트 $\text{Al}_x\text{Ga}_{1-x}\text{As}/\text{In}_x\text{Ga}_{1-x}\text{As}$ pHEMT MMIC 라이브러리^[8-9]를 이용하였다.

스위치 소자 및 회로의 제조공정은 그림 5와 같이 채널층 격리를 위하여 인산계(H_3PO_4 based) 용액을 이용한 메사 식각 공정(a), 소오스-드레인 전극의 옴릭 접촉 형성을 위한 AuGe/Ni/Au 증착 및 열처리 공정(b), 채널층 보호를 위한 PECVD (plasma enhanced chemical vapor deposition)법에 의한 질화규소(SiN_x) 유전체 박막 증착 공정(c), 게이트 길이(L_g)를 정의하기 위한 반응성 이온식각(RIE; reactive ion etching) 공정(d), 트랜지스터의 채널 핀치오프 전압(V_p) 조절을 위한 인산용액을 이용한 습식 식각법에 의한 게이트 리세스 공정(e), Ti/Pt/Au 다층금속막 증착 및 리프트 오프 공정을 이용한 쇼트키 접촉의 게이트 전극 형성 공정(f), multi-finger의 소오스 연결은 airbridge 공정(g)를 이용하였으며, OFF-상태에서의 격리도 향상을 위하여 전면공정이 완료된 후 기판 두께를 $100\mu\text{m}$ 로 랩핑하고 inductive coupled plasma RIE를 이용하

여 후면 via-hole을 형성하였으며 그림 4.(h)와 같이 금도금법에 의한 접지(ground)를 시키는 공정으로 이루어져 있다. 여기서 중요한 사항은 채널구조에 따라 제작된 트랜지스터는 ON-상태의 채널 포화전류 값의 크기가 다르므로 이에 대한 영향을 최소화하기 위하여 그림 4(e)의 게이트 리세스 공정을 통하여 핀치오프 전압을 약 -1.0V 수준으로 조절하였다. 그 결과 소자의 포화전류값과 핀치오프 전압의 크기는 두 종류의 에피구조에 대하여 거의 유사하였다.

회로의 설계 및 제작에 사용된 스위치 소자의 구조는 게이트 길이(L_g)가 $0.5\mu\text{m}$ 이고 단위 게이트 폭(W_g)이 $75\mu\text{m}$ 과 $100\mu\text{m}$ 으로, 소오스-게이트와 게이트-드레인이 각각 $1.0\mu\text{m}$ 으로 대칭구조를 가지며, 게이트 패드의 앞단에는 수kΩ의 바이어싱 메사저항을 연결하여 트랜지스터와 전원(power supply) 사이의 RF 격리가 되도록 하였다.

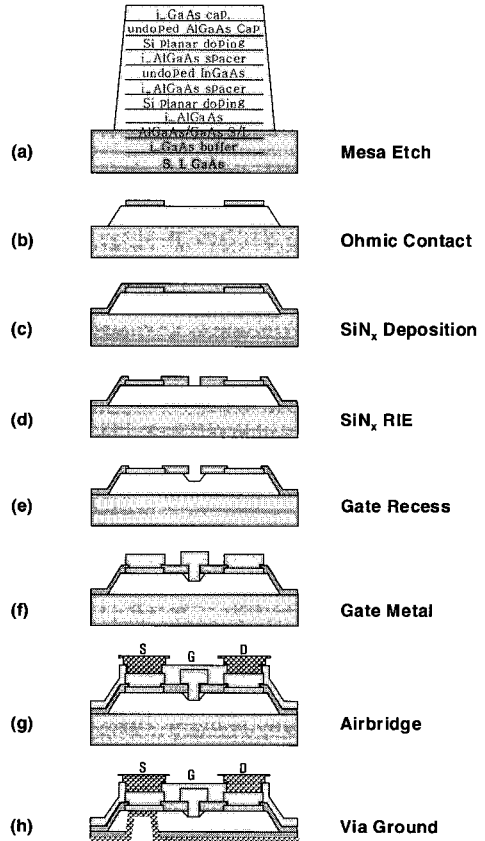


그림 5. pHEMT 스위치 소자의 제조공정 단면도

3. 스위치 회로의 특성 및 토의

두 종류(구조 A와 B)의 채널 구조위에 제작된 SPDT Tx/Rx 스위치 MMIC의 특성 평가는 상온에서 On-wafer 프로빙에 의하여 수행되었다. 먼저 제어전압 0V/-3V, 주파수 0.5 GHz에서 20 GHz까지 소신호 특성 (scattering parameter)을 측정하여 삽입손실과 격리도 특성을 평가하였으며, 그 결과를 그림 6에 나타내었다.

본 연구에서 제안된 스위치 소자용 채널 구조인 구조B의 경우 측정 주파수 범위에서 삽입손실과 격리도 특성이 구조A 보다 우수하게 평가되었다. 채널 구조의 최적화를 통한 스위치 특성의 개선 효과를 정량적으로 비교하기 위하여 표 1과 같이 2.5 GHz, 5.0 GHz, 그리고 6.0 GHz의 3가지 주파수에서 삽입손실(Insertion Loss; IL), 격리도(Isolation), 그리고 반사손실(Return Loss; RL)의 크기를 비교하였다. 구조B의 경우 주파수 2.5GHz에서 삽입손실 0.248 dB, 격리도 3.518 dB, 그리고 반사손실 0.22 dB의 특성 개선을 보였다. 여기서 반사손실은 주로 회로의 정합(matching) 특성에 기인되므로 근소한 차이를 보이지만, 삽입손실과 격리도는 현저하게 개선된 효과를 보인다. ON-상태의 삽입손실의 감소는 채널층의 평균 농도 증가뿐만 아니라 소오스-드레인의 음의 접촉을 깊숙이 형성함으로써 발생하는 접촉저항의 감소에 기인하며, OFF-상태의 격리도의 증가는 이중 도핑 채널구조에서 아래층의 Si 면도핑 농도를 낮게 함으로써 개선된 핀치오프 특성에 기인한다. 즉, 핀치오프 특성의 개선은 OFF-상태에서 채널과 기판 사이의 누설 전류의 감소와 채널저항의 증가로 나타나 결국 OFF-상태에서 채널을 통한 RF 전달을 효과적으로 차단해 주는 주 원인으로 작용되었다.

그림 7은 채널 구조에 따른 게이트 폭이 다른 6 종류의 스위치 소자에 대한 OFF-상태에서의 채널층 저항을 측정된 결과이다. 채널 저항의 측정은 게이트에 -3.0V의 바이어스를 인가한 후 소오스와 드레인 사이의 누설전류 값을 측정함으로써 수행되었다. 구조B의 경우 OFF-상태의 채널층의 저항값이 구조A 보다 약 2배정도 크게 평가되었으며, 이러한 결과는 표 1에서 본바와 같이 구조B의 경

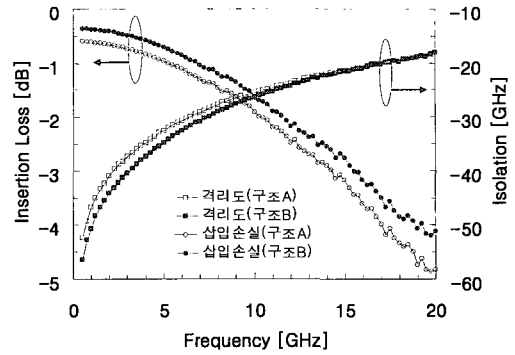


그림 6. 에피 구조에 따른 SPDT 스위치의 삽입손실과 격리도

표 1. 채널 구조에 따른 주파수별 스위치 특성 비교

Freq.(GHz)	구조A			구조B		
	IL(dB)	Iso.(dB)	RL(dB)	IL(dB)	Iso.(dB)	RL(dB)
2.5	-0.697	-38.786	-16.952	-0.448	-42.304	-17.173
5.0	-0.956	-32.627	-12.854	-0.702	-34.837	-12.543
6.0	-1.107	-30.755	-11.345	-0.849	-32.638	-11.006

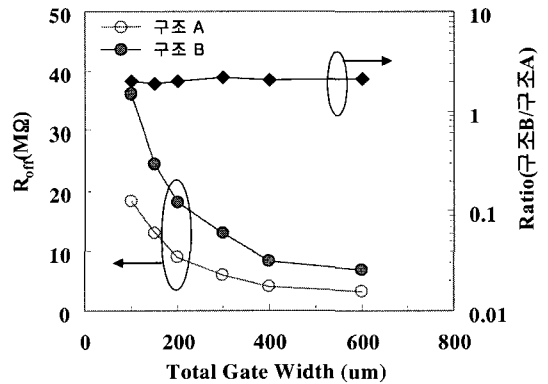


그림 7. 채널구조에 따른 스위치 소자의 OFF-상태의 채널 저항

우 격리도가 2배 이상 개선된 것과 잘 일치하고 있다.

본 연구에서 개발된 SPDT 스위치의 우수한 격리 특성은 먼저 그림 4에서 설명한 바와 같이 스위치 소자의 에피구조에 있어서 기판의 초격자층과 인접한 하층부 면도핑농도가 $1 \times 10^{12} \text{cm}^{-2}$ 으로 상층부 $4 \times 10^{12} \text{cm}^{-2}$ 보다 더 낮게 설계함으로써 게이트 전압에 의한 채널층의 핀치-오프 특성의 개선에 따른 누설전류의 감소에 기인하며, 두번째 요인

으로는 칩 중앙 부분의 넓은 면적에서 비어-홀에 의한 접지가 우수하기 때문으로 여겨진다.

그림 8은 제작된 SPDT Tx/Rx 스위치의 칩 사진을 보여준다. 칩 사이즈는 0.76x0.56 mm²로 0.5cc 이하의 매우 콤팩트하게 설계 및 제작되었다.

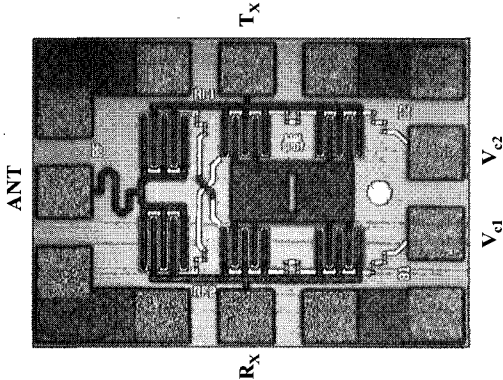


그림 8. 제작된 SPDT Tx/Rx 스위치의 칩사진(그림 3 참조)

Rx/Tx 스위치에서 전력전송 특성은 송신모드 (transmit mode; Tx-mode)에서 더욱 중요하다. 고 전력 RF 신호를 안테나(antenna)로 전송함에 있어서 전력전송능력 (power handling capability)이 충분하지 못하면 증폭된 신호(amplified signal)가 스위치의 Tx-branch에서 왜곡이 일어나 결국 시스템이 정확하게 동작하지 못하게 된다. 본 연구에서 개발된 SPDT Tx/Rx 스위치는 에피 구조를 이용하였으며, 실제 시스템에 적용하기 위해서는 IEEE802.11a의 표준에서 사용되는 송신 전력의 최대 값인 200mW (23dBm) 이상을 전송할 수 있는 전력전송능력을 구비하여야 한다. 이를 위하여 제작된 스위치의 전력전송특성을 조사하였다.

측정 조건은 주파수 5.8 GHz와 게이트 제어전압 -3V/0V이었으며, 스위치 회로의 ON-상태와 OFF-상태에서 입력전력에 따른 출력전력 특성을 측정하여 그 결과를 그림 9에 나타내었다. 그림에 표시된 격리도 (isolation)는 ON-상태의 출력전력 (P_{out}(ON))과 OFF-상태의 출력 전력(P_{out}(OFF))의 차이로 두 경로 사이의 격리 특성의 척도가 된다. 반면 삽입손실(IL)은 ON-상태의 출력전력과 입력 전력(P_{in})의 차이로 입사되는 전력이 스위치를 지

나면서 소모되는 전력의 크기의 척도이다.

스위치의 최대전력전송능력 (maximum power handling capability)은 ON-상태에서의 트랜지스터의 최대전류 (maximum current limit)와 OFF-상태에서 소자에 안전하게 인가 가능한 최대전압 (maximum voltage limit)에 의하여 결정되지만, 실질적으로는 OFF-상태에서 격리도의 열화에 의하여 결정된다. 따라서 OFF-상태의 특성인 격리도가 1dB 열화되는 입력전력을 일반적으로 전력전송능력으로 정의하며 24dBm의 전력을 전송할 수 있음을 알 수 있다. 반면 ON-상태의 특성인 삽입손실의 크기가 1dB 증가하는 입력전력으로부터 스위치 회로의 P_{1dB}를 계산할 수 있으며, 약 25 dBm으로 평가되었다. 따라서 본 연구에서 개발된 SPDT Tx/Rx 스위치의 최대전력전송능력은 무선랜의 사양 (최대23 dBm)을 충족하고 있음을 알 수 있다.

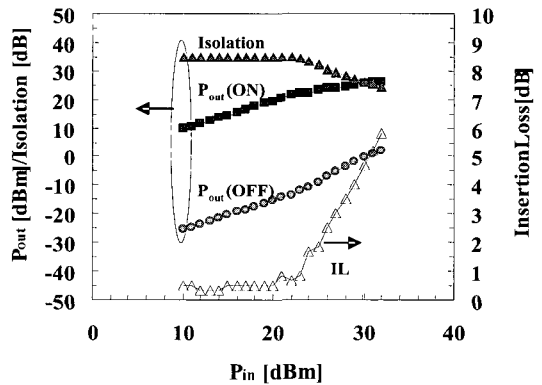


그림 9. 개발된 SPDT 스위치의 전력 전송 특성

Tx/Rx 스위치 회로에서 Tx-경로를 통하여 송신되는 고주파 신호는 안테나를 통하여 대기 중으로 방사된다. 이 때 고주파 신호의 왜곡에 대한 선형성의 지표로 사용되는 중요한 인자 중 하나가 바로 스위치로 들어가는 입력전력의 3차 교차점 (IIP₃ : 3rd order intercept point)이다. 이 특성을 평가하기 위하여 two-tone 시험을 수행하였다. 시험조건은 two-tone 입력전력 10dBm, spacing 1MHz, 제어전압 -3V/0V, 중심 주파수는 2.4GHz이었다. 입력전력의 3차 교차점은 42 dBm 이상으로 평가되었으며, 동작전압이 -2.5V/0V로 감소할 때 IIP₃의 특성은 약 1dB 정도의 열화만 일어나 저전압 동작

이 가능함을 알 수 있다.

이와 같이 본 연구에서 설계된 스위치 소자에 적합한 채널구조(구조B)를 이용하여 개발된 SPDT형 Tx/Rx 스위치 MMIC의 경우 주파수 6.0 GHz에서 삽입손실 0.849 dB, 격리도 32.638 dB, 그리고 반사손실 11.006 dB의 특성을 보였으며, 전력 전송능력인 P_{1dB} 는 약 25dBm, 그리고 선형성의 척도인 IIP_3 는 42 dBm 이상으로 5GHz 대역 무선랜 단말기에 활용이 가능할 것으로 판단되어진다.

4. 결 론

본 연구에서는 2.4 GHz 및 5GHz 대역 표준 무선랜 단말기에 활용 가능한 스위치 MMICs를 설계 및 제작하기 위하여 먼저 핵심이 되는 pHEMT 스위치 소자용 채널 구조를 설계하였으며, 이를 이용하여 SPDT Tx/Rx 스위치를 설계/제작하였다. 제작된 SPDT형 Tx/Rx 스위치 MMIC는 주파수 6.0 GHz, 동작전압 0/-3V에서 삽입손실 0.849 dB, 격리도 32.683 dB, 그리고 반사손실 11.006 dB의 특성을 보였으며, 전력전송능력인 P_{1dB} 는 약 25 dBm, 그리고 선형성의 척도인 IIP_3 는 42 dBm 이상으로 평가되었다. 이러한 특성은 5GHz 대역 무선랜에서 송수신용 Rx/Tx 스위치로 사용이 가능할

것으로 판단되어 진다.

참 고 문 헌

- [1] Kai Chang, Inder Bahl, and Vijay Nair. *RF and Microwave Circuit and Component Design for Wireless Systems* (New York John Wiley, 2002), Chap. 7.
- [2] S. Pacheco, C. T. Nguyen, and L .P. B. Katheti, *IEEE MTT-S Digest*, 1569 (1998).
- [3] Yalcin Ayasli, *Microwave Journal*, Nov. 61 (1982).
- [4] H. Uda, et. al., *GaAs IC Symp.*, 247 (1993).
- [5] M. Tutt, et. al., *GaAs IC Symp.*, 293 (1988).
- [6] R. Gotzfried, et. al., *IEEE MTT-S Digest*, 651 (1996).
- [7] H. Tosaka, et. al., *IEEE MTT-S Digest*, A5 (2003).
- [8] 문재경, 지홍구, 안호균, 김해천, *The 11th Korean Conference on Semiconductors*, 479 (2004).
- [9] 문재경, 지홍구, 안호균, 김해천, 박종욱, *The 12th Korean Conference on Semiconductors*, 191 (2005).