

전력품질 향상기기의 실증시험을 위한 2MVA SSFG(Sag Swell Flicker Generator) 개발

金羲重[†], 鄭容昊^{*}, 權起鉉^{**}, 朴泰範^{***}, 文全一^{****}, 全榮洙[§]

2MVA SSFG(Sag Swell Flicker Generator) Development for Actual Test of Custom Power Device

H.J. Kim, Y.H. Chung, G.H. Kwon, T.B. Park, J.I. Moon, and Y.S. Jeon

요 약

본 논문에서는 직렬인버터를 이용한 2MVA SSFG(Sag Swell Flicker Generator)를 제안하였으며, 제안된 SSFG는 직렬인버터, DC 커패시터, 정류기, 클램프회로 등으로 구성되어 있다. SSFG는 선로에 순간전압강하/상승(sag/swell), 과전압/저전압(over/under voltage), 플리커(Flicker)등과 같은 전형적인 외란을 발생할 수 있을 뿐만 아니라, 인버터의 제어를 통해 상 뒤틀림(phase jump)도 구현 가능하다.

본 논문에서 제안된 2MVA SSFG의 효과적인 제어를 위해 세 가지 형태의 제어방식을 PSIM 시뮬레이션을 통해 비교·검토하였으며, 이 중 가장 효과적인 제어방식을 2MVA SSFG에 적용하여 순간전압강하, 순간전압상승, 플리커 등과 같은 외란발생 시험을 수행하였다.

ABSTRACT

This paper proposes a new 2MVA SSFG(Sag Swell Flicker Generator) injecting voltage by using series inverter. The proposed SSFG composes series inverter, DC capacitor as energy storage, rectifier and voltage clamp circuit. This SSFG is designed to generate typical power disturbances, such as voltage sag/swell, over/under voltage and voltage flicker. Also it is designed to generate unexpected voltage phase jumping waveform by controlling the series inverter.

In this paper, three kinds of control methods for the proposed 2MVA SSFG are investigated by PSIM simulation. Also typical voltage sag, swell, flicker waveforms are implemented by adopting effective control method.

Key Words : SSFG(Sag Swell Flicker Generator), DVR(Dynamic Voltage Restorer), D-STATCOM(Distributed STATic COMPensator), CPD(Custom Power Device), Double Deadbeat

1. 서 론

최근 산업의 급속한 발전으로 인해 각종 전자기기, 전력제품들에 마이크로프로세서나 DSP와 같은 IC류의 사용이 급증하고 있다. 이와 같은 발전 속도와 더불어 전자기기와 관련 시스템의 정지·고장 등과 같은 사고 또한 빈번하게 발생하고 있으며, 그로인한 피해규모

[†]교신저자 : 정회원, LS산전 중앙연구소 선임연구원

E-mail : hjkim3@sis.biz

^{*}정회원, LS산전 중앙연구소 책임연구원

^{**}정회원, LS산전 중앙연구소 책임연구원보

^{***}정회원, LS산전 중앙연구소 주임연구원

^{****}정회원, LS산전 중앙연구소 연구소장

[§]정회원, 한전 전력연구원 선임연구원

접수일자 : 2005. 7. 12 1차 심사 : 2005. 8. 30

2차 심사 : 2005. 11. 4 심사완료 : 2005. 11. 17

또한 증가하고 있는 실정이다. 이러한 전력품질의 악화를 막기 위해 DVR(Dynamic Voltage Restorer), D-STATCOM(Distribution STATic COMPensator)과 같은 CPD(Custom Power Device) 기기들이 개발 또는 제품화되어 화학공장이나 반도체공장 같은 곳에 설치되어 운영되고 있다^[1,2]. 하지만 전력품질을 향상시키는 CPD 기기들을 개발한다고 해도 이를 시험하기 위한 장비는 전무하다. UPS와 같은 제품은 제품의 신뢰성 및 성능을 시험, 평가하는 규격이 있으며 이를 시험하기 위한 장비가 있으나 CPD를 시험하기 위한 장비는 거의 없다. 현재까지 나온 장비로는 수 kVA나 수십 kVA급에 불과하여 CPD 기기의 정격인 수 MVA나 그 이상의 기기들을 시험하기에는 부족하다.

CPD 기기들을 시험하기 위한 장비에 대한 연구로는 변압기와 TCR(Thyristor Controlled Reactor)를 이용하여 외란을 발생시키는 연구를 들 수 있다^[3]. 그러나 이러한 방법으로 순간전압강하를 발생시키려면 부하 정격의 수배정도의 용량을 필요로 하며 상대적으로 느린 응답특성을 가진다.

다른 방법으로 Solid-State Switched Tap Changer를 들 수 있다^[4]. 이 방법은 초퍼(chopper)를 이용하여 순간전압강하나 상승을 발생시키므로 실제 발생될 때의 상 뒤틀림(phase jump)현상과 같은 파형을 기대할 수 없는 단점을 가지고 있다. 또한 시스템에 필요한 스위칭 디바이스의 수도 탭에 따라 많아지는 단점이 있다.

이러한 기존 시스템의 단점을 보완하면서 빠른 응답특성과 상대적으로 작은 규모의 용량 그리고 상 뒤틀림 같은 파형을 발생시키기 위해 본 논문에서는 직렬 인버터, DC 콘덴서, 정류기와 전압 클램프 회로로 구성된 전압외란 발생 장치인 SSFG에 대하여 논의하고자 한다.

2. SSFG의 구성 및 동작

2.1 SSFG의 구성

그림 1은 본 논문에서 제안하는 SSFG의 회로를 나타내고 있다. 그림에서와 같이 제안된 SSFG는 직렬 변압기(T_s), 병렬 변압기(T_p), 정류기, 전압 클램프 회로, DC 커패시터(C_{dc}), LC필터(L_s, C_p)를 포함한 단상 인버터, Bypass 스위치(B_1, B_2)로 구성되어 있다. 이러한 구조는 직렬변압기를 통해 선로의 Sag 또는 Swell과 같은 전압 외란을 보상하는 DVR과 유사한 구조를 가진다. 그러나 SSFG에 사용되는 병렬

변압기(T_p)와 정류기는 DVR에서와 같이 단순히 에너지 저장 장치인 DC 커패시터에 충전하는 정도의 용량이 아니라 정격 용량의 전력을 공급할 수 있을 정도의 큰 용량을 가지는 점이 상이하다 할 수 있다. 그림 2는 이와 같은 구성요소로 이루어진 실제 제작된 2MVA SSFG의 내부 투시도를 보여준다.

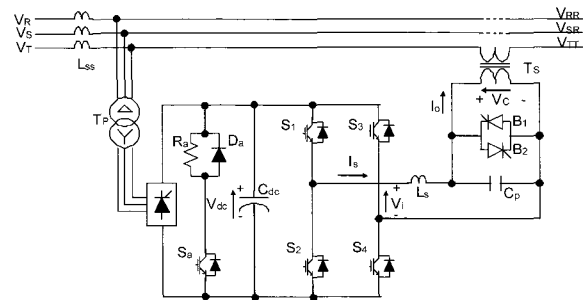


그림 1 제안된 SSFG의 회로구성
Fig. 1 Circuit diagram of SSFG

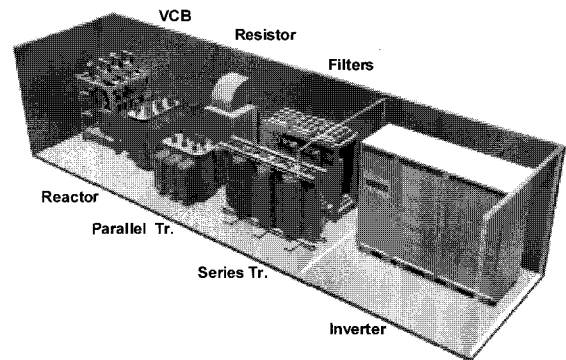


그림 2 SSFG의 투시도
Fig. 2 Perspective view of SSFG

2.2 SSFG의 동작

SSFG는 배전선로에서 발생 할 수 있는 다양한 형태의 외란을 발생시킬 수 있으나 전력의 유입과 유출의 측면에서 대표적인 외란인 순간전압강하와 상승의 동작을 그림 3의 동작 벡터도를 통해 살펴보면 다음과 같다. 일반적으로 DVR과 SSFG의 동작은 유사하다고 할 수 있으나 시스템의 동작목적이 상이하기 때문에 전력의 유입과 유출관계는 반대적인 개념을 가지고 있다.

DVR은 어떠한 외란에서도 부하가 일정하게 유지되는 것을 목적으로 하기 때문에, 부하전압(V_L) 벡터가

일정한 단위벡터로 벡터도 상에 표시되지만 SSFG는 전원전압 (V_s)이 일정한 단위벡터로 존재하게 된다. 이런 이유로 인해 DVR은 순간전압강하 조건에서 전력을 선로에 공급하게 되고 순간전압상승 조건에서는 전력을 흡수하게 된다. 그러나 SSFG는 순간전압강하 발생 조건에서 전력을 흡수하여 원하는 순간전압강하 형태를 발생하게 되고, 이 때 흡수된 에너지는 클램프 회로의 저항을 통해 소비하게 된다. 순간전압상승 발생 조건에서는 이와는 반대로 병렬 변압기 (T_P)와 정류기를 통해 선로의 전력을 유입한 후 인버터 측을 통해 선로에 공급하게 된다.

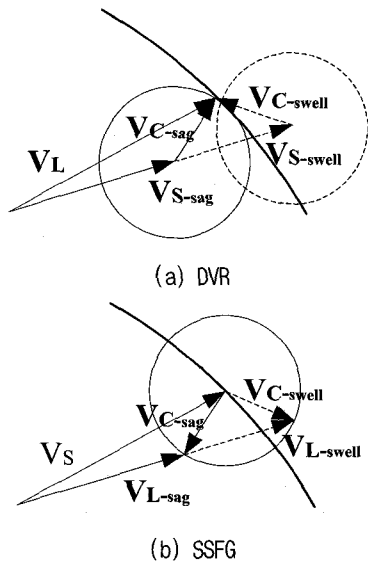


그림 3 DVR과 SSFG의 동작 벡터도
Fig. 3 Vector diagram of DVR and SSFG

3. SSFG의 제어

본 논문에서는 각종 외란발생장치인 2MVA SSFG의 효과적인 제어를 위해 Open Loop, Ramped Open Loop, Double Deadbeat 제어기를 SSFG에 적용하여 나타나는 특징을 고찰해 보았다.

첫 번째, Open Loop 제어 방식은 선로에 주입되는 전압을 조절하기 위한 전압 귀환이 없는 제어방식으로, 제어방법이 간단하고 외란을 발생시키는 데 효과적이다. 그러나 이와 같은 제어방식은 SSFG의 동작 초기 혹은 종료시점에서 필터 리액터 (L_s)에 과도한 전류가 흐를 가능성이 있어 시스템의 안정도 저해 요인으로 작용할 수 있다.

두 번째, Ramped Open Loop 제어 방식은 선로에 주입되는 전압의 크기를 1Cycle이나 그 이하의 시간 간격이내에서 점차적으로 증가시켜 주입전압을 형성하는 제어방식으로 Open Loop 제어방식에서의 과도전류를 제한할 수 있다는 이점이 있으나 시간지연이 발생하게 된다.

마지막으로 Double Deadbeat 제어 방식은 Deadbeat 전압제어기 내에 전류제어기가 위치해있는 제어방식으로 빠른 동작응답을 얻을 수 있으며, 전류제어기에 의해 과도구간에서의 과전류발생을 최소화할 수 있다^[5,6]. 그림 1로부터 인버터 전류 I_s 와 출력전압 V_c 를 상태변수 벡터 $x=[I_s \ V_c]^T$ 로 하여 2차 시스템으로 모델링하면 상태방정식은 다음과 같이 표현된다.

$$\begin{bmatrix} \dot{I}_s \\ \dot{V}_c \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L_s} \\ \frac{1}{C_p} & 0 \end{bmatrix} \begin{bmatrix} I_s \\ V_c \end{bmatrix} + \begin{bmatrix} \frac{1}{L_s} \\ 0 \end{bmatrix} V_I + \begin{bmatrix} 0 \\ -\frac{1}{C_p} \end{bmatrix} I_o \quad (1)$$

$$\dot{x}(t) = Ax(t) + Bu(t) + Fw(t) \quad (2)$$

여기서, $x(t)$: 상태변수
 $u(t)$: 제어변수
 $w(t)$: 외란

위의 식으로부터 Sampled Data 시스템에 대한 상태 방정식을 구하기 위해 샘플 구간을 T 라 하고, $kT \leq t \leq (k+1)T$ 구간동안 부하전류 $I_o(t)$ 는 $I_o(kT)$ 로 일정하고, 인버터 전압 $V_I(t)$ 는 $V_I(kT)$ 라고 가정하면 식 (2)로부터 다음과 같은 Sampled Data 상태 방정식을 얻을 수 있다.

$$x(k+1) = Ax(k) + Bu(k) + Fw(k) \quad (3)$$

여기서,

$$A(T) = \begin{bmatrix} \cos \alpha T & -\frac{1}{L_s \alpha} \sin \alpha T \\ \frac{1}{C_p \alpha} \sin \alpha T & \cos \alpha T \end{bmatrix} = \begin{bmatrix} a_{11} & a_{12} \\ a_{21} & a_{22} \end{bmatrix}$$

$$\alpha = \frac{1}{\sqrt{L_s C_p}}$$

$$B(T) = \begin{bmatrix} -\frac{1}{L_s \alpha} \sin \alpha T \\ 2 \sin^2 \frac{\alpha T}{2} \end{bmatrix} = \begin{bmatrix} b_1 \\ b_2 \end{bmatrix}$$

$$F(T) = \begin{bmatrix} 2\sin^2 \frac{\alpha T}{2} \\ \frac{-1}{C_{pa}} \sin \alpha T \end{bmatrix} = \begin{bmatrix} f_1 \\ f_2 \end{bmatrix}$$

식 (3)으로부터 인덕터 전류 I_s 와 출력전압 V_c 는 다음과 같이 주어진다.

$$\begin{aligned} I_s(k+1) &= a_{11}I_s(k) + a_{12}V_c(k) + b_1V_f(k) \\ &\quad + f_1I_o(k) \\ V_c(k+1) &= a_{21}I_s(k) + a_{22}V_c(k) + b_2V_f(k) \\ &\quad + f_2I_o(k) \end{aligned} \quad (4)$$

식 (4)를 연립하고 다음 구간에서의 출력전압 V_c 를 그 구간에서의 기준전압 V_c^* 로 대치하여 정리하면 식 (5)과 같이 표현할 수 있다.

$$\begin{aligned} V_f(k+1) &= \frac{1}{b_2} V_c^*(k+2) - \frac{a_{22}}{b_2} V_c^*(k+1) \\ &\quad - \frac{a_{21}a_{11}}{b_2} I_s(k) - \frac{a_{21}a_{12}}{b_2} V_c(k) \\ &\quad - \frac{a_{21}b_1}{b_2} V_f(k) - \frac{a_{21}f_1}{b_2} I_o(k) \\ &\quad - \frac{f_2}{b_2} I_o(k+1) \end{aligned} \quad (5)$$

식 (5)에서 $I_o(k+1)$ 을 직접 구할 수가 없으므로 2차 예측기법을 적용한다.

$$I_o(k+1) = 3I_o(k) - 3I_o(k-1) + I_o(k-2) \quad (6)$$

이상의 식 (5)와 (6)을 정리하여 제어기 출력 $U_f(k+1)$ 을 구하면 식 (7)과 같이 나타낼 수 있다.

$$\begin{aligned} U_f(k+1) &= \frac{1}{b_2} V_c^*(k+2) - \frac{a_{22}}{b_2} V_c^*(k+1) \\ &\quad - \frac{a_{21}a_{12}}{b_2} V_c(k) - \frac{a_{21}b_1}{b_2} U_f(k) \\ &\quad - \frac{a_{21}f_1 + 3f_2}{b_2} I_o(k) - \frac{3f_2}{b_2} I_o(k-1) \\ &\quad - \frac{f_2}{b_2} I_o(k-2) - \frac{a_{21}a_{11}}{b_2} I_s^*(k) \end{aligned} \quad (7)$$

그림 4는 본 논문에 적용한 제어기의 블록도를 보여준다. 그림 4에서 내부 전류제어 루프는 필터의 입력 전류를 제어하며, 외부 전압제어 루프는 출력전압 파형을 정현파로 하기 위한 루프로써 전압제어기의 출력

은 전류 루프의 기준치로 인가된다. 정현파의 출력전압을 얻기 위해 전류루프에 인가되는 기준신호 중 출력단 필터 커패시터 기준 전류는 필터 커패시터 C_p 에 $\omega C_p V_c \cos \omega t$ 만큼의 전류가 흐르게 하여 무부하시 출력전압이 $V_s \sin \omega t$ 가 되도록 하기 위함이다. 또한 인버터가 전류를 지연없이 공급하기 위해 측정된 전류신호의 예측성분을 연산하게 된다.

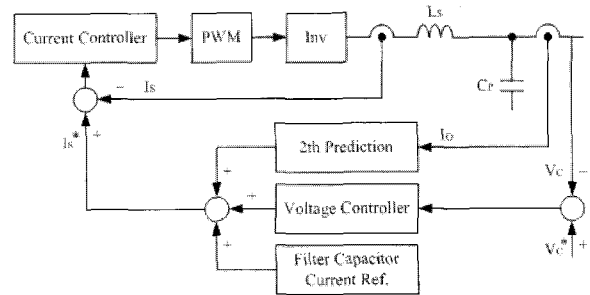


그림 4 Double Deadbeat 제어 블록도
Fig. 4 Control block diagram of double deadbeat controller

일반적으로 선로에서 발생하는 순간전압강하와 상승은 크기의 변화 뿐 아니라 상 뒤틀림현상을 수반하여 발생하게 되는데, 그림 5는 SSFG를 통해 발생시킬 수 있는 상 뒤틀림을 수반한 순간전압강하와 상승에 관한 전원전압(V_s)과 부하전압(V_L), 주입전압(V_c)의 상관관계를 보여준다. 부하전압이 SSFG의 전압 주입으로 인해 형성할 수 있는 전압벡터를 구하기 위해 그림 5에 삼각함수를 적용하여 풀면 식 (8)을 얻을 수 있다.

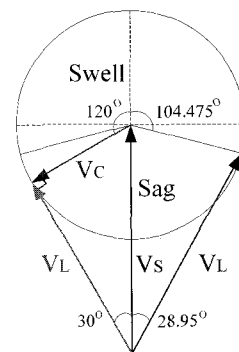


그림 5 전원전압, 부하전압, 주입전압과의 관계
Fig. 5 Vector diagram between input voltage (V_s), load voltage (V_L) and injection voltage (V_F)

$$V_L = V_s \cos \delta \pm \sqrt{V_s^2 \cos^2 \delta - V_s^2 + V_F^2} \quad (8)$$

여기서, δ 는 전원전압과 부하전압의 위상각을 나타낸다.

위의 관계식을 이용하여 전원전압의 크기를 1.0로 하고 주입되는 전압을 0.5로 가정하였을 때, SSFG의 주입각에 따른 부하전압의 크기와 위상각관계를 살펴보면 그림 6과 같은 결과를 얻을 수 있다. 여기서 순간전압상승은 위상차가 커질수록 크기가 감소하나 순간전압강하의 경우에는 위상차가 커질수록 크기가 증가하는 것을 확인 할 수 있다. 결국, SSFG가 선로전압의 최대 50%까지 주입할 수 있다면 전압주입을 통해 형성할 수 있는 상 뒤틀림 모의를 위한 위상각은 순간전압강하 시에는 30° , 순간전압상승 시에는 28.95° 까지 발생 시킬 수 있음을 확인할 수 있다.

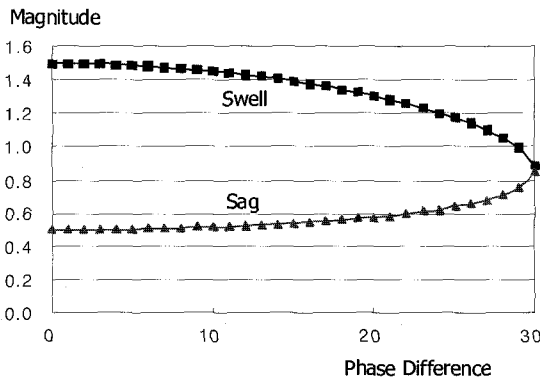


그림 6 부하전압의 크기와 위상차와의 관계
Fig. 6 Magnitude of the load voltage as a function of phase angle difference

4. 시뮬레이션

본 논문에서는 PSIM을 사용하여 그림 7과 같이 SSFG의 모델을 설정하였으며, 모델에 사용된 파라미터는 표 1과 같다.

그림 8은 Open Loop 제어를 적용하였을 때의 순간전압강하와 상승 파형을 보여주고 있다. 그림의 파형에서와 같이 순간전압강하와 상승파형은 만족할 만한 수준이나 순간전압강하 발생 후 정상전압으로 복귀할 때와 순간전압상승 발생 시점에서 스파이크성 전압이 발생되는 것을 볼 수 있으며, 이는 SSFG의 필터 리액터상에 과도전류 발생을 야기하는 것을 볼 수 있다.

그림 9는 Ramped Open Loop 제어를 사용하였을 때의 파형을 보여주고 있다. 이때 순간전압강하와 상승을 발생시킬 기준 전압을 점차적으로 증가시키는 방법으로 제어를 하게 된다. 이 때 발생시키고자 하는

기준 전압까지의 시간 간격은 1Cycle내지 그 이하로 설정된다. 그림 8과 비교하여 스파이크성 전압이 발생되지 않고 과도전류도 억제되어 전류파형이 많이 개선됨을 알 수 있다.

그림 10은 Double Deadbeat 제어의 경우를 보여준다. 이 때의 전류 파형은 그림 4와 같이 전류제어 루프를 사용하여 전류를 제한한 결과로 과도전류가 거의 나타나지 않는 것을 볼 수 있다.

그림 11은 SSFG를 이용한 플리커발생 결과파형을 보여준다. 시뮬레이션에 적용한 플리커는 5%의 전압 크기와 10Hz의 주파수를 갖는 형태로 설정하여 동작을 확인하였다.

그림 12는 상 뒤틀림 동작을 확인하기 위한 결과파형을 보여준다. 앞에서 언급하였듯이 순간전압강하와 상승상태에서의 상 뒤틀림을 위한 최대 위상각은 30° 선에서 결정되는 것을 확인할 수 있다.

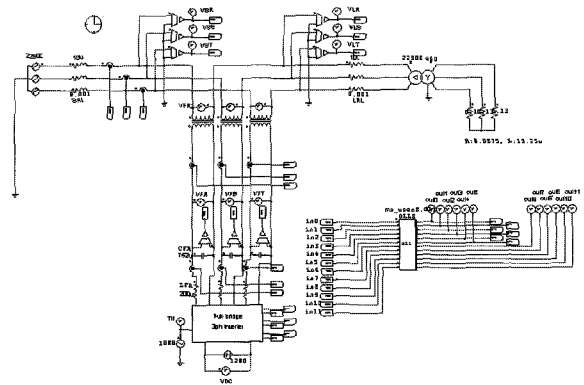


그림 7 시뮬레이션모델
Fig. 7 Simulation model

표 1 SSFG의 주요 Parameters
Table 1 Parameters of SSFG

항목	내용
Line Voltage	22.9 kV
Power Ratings	2,000 kVA
DC Link Voltage	1,600 V
Switching Frequency	1 kHz
Filter Reactor Ls	200 uH
Filter Capacitor Cp	750 uF
Clamp Resister Rs	1 Ohm
Series Transformer	5 Legs Type, 3 Phase Transformer
Line Inductance Lss	35 mH

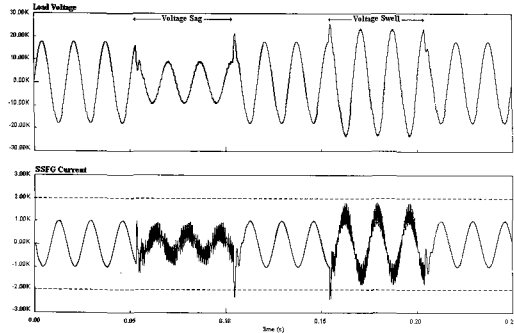


그림 8 Open Loop 제어
Fig. 8 Simulation results for open loop control

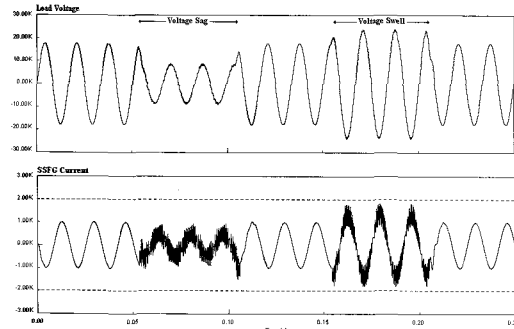


그림 9 Ramped Open Loop 제어
Fig. 9 Simulation results for ramped open loop control

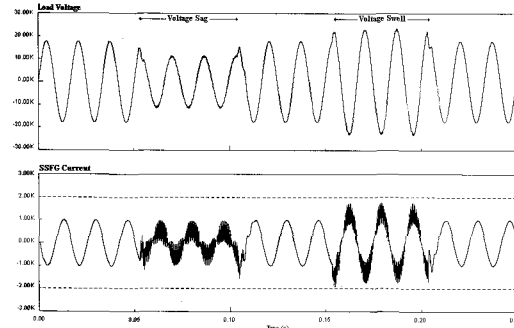


그림 10 Double Deadbeat 제어
Fig. 10 Simulation results for double deadbeat control

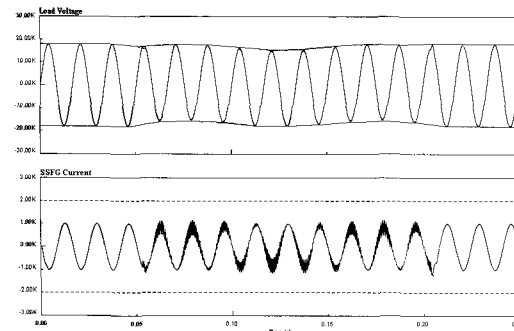


그림 11 플리커 전압발생
Fig. 11 Simulation results for flicker

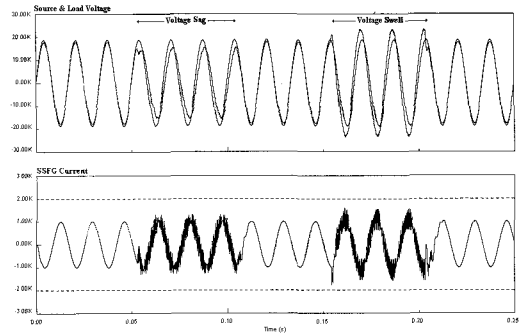


그림 12 상 뒤틀림 발생
Fig. 12 Simulation results for phase jump

5. 실험결과

그림 13은 각종 외란 발생을 목적으로 제작된 2MVA SSFG를 보여준다. 2MVA SSFG는 그림 2의 투시도와 동일하게 설계되었으며, 파라미터 또한 시뮬레이션과 동일하다.

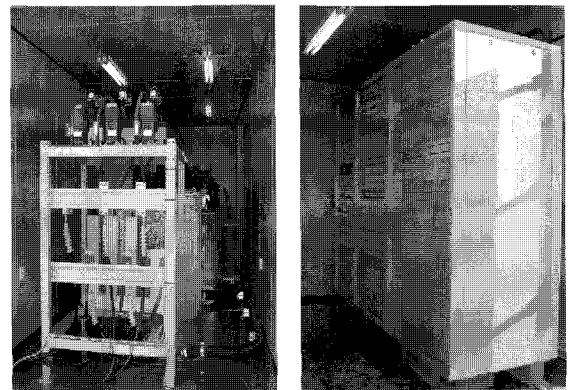


그림 13 제작된 2MVA SSFG
Fig. 13 2MVA SSFG hardware

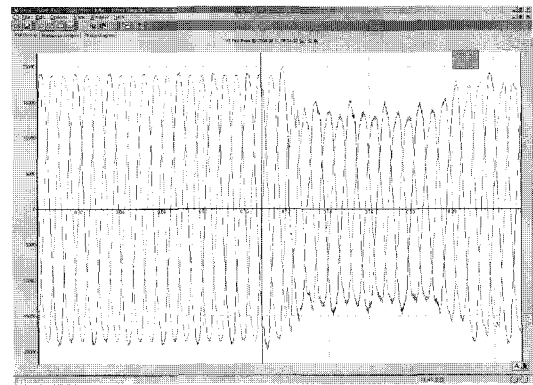


그림 14 3상 Sag 결과파형
Fig. 14 Experimental results for 3-phase sag

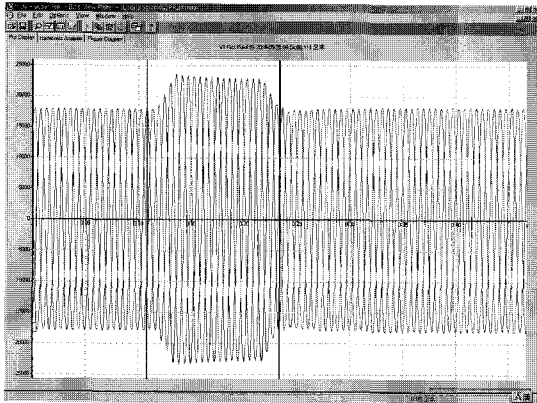


그림 15 3상 Swell 결과파형
Fig. 15 Experimental results for 3-phase swell

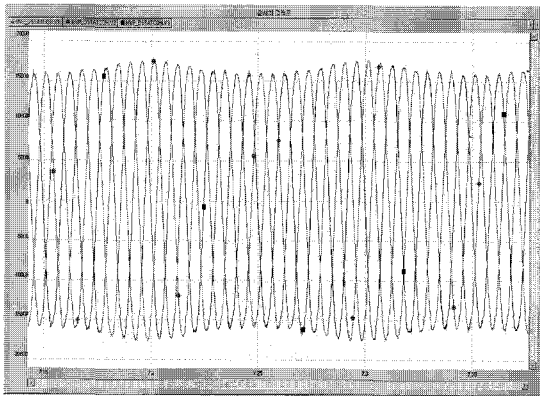


그림 16 플리커 결과파형
Fig. 16 Experimental results for flicker

SSFG의 외란발생 실험을 위해 본 논문에서는 22.9kV에 SSFG를 설치하여 운전하였으며, 결과파형에 대한 분석을 위해 운용 소프트웨어를 개발하였다. 개발된 소프트웨어는 SSFG의 운전과정 동안 PQ Meter를 통해 발생한 실험데이터를 불러들여 측정 및 분석 시스템 전체를 운용하는 소프트웨어로서, 실험 진행 및 결과분석에 대한 사용자 인터페이스를 제공하게 되며 통신을 통한 실험 시나리오에 따른 동작 및 PQ Meter의 제어 및 감시 기능을 제공하게 된다.

그림 14는 실제 22.9kV 배전선로에 SSFG를 적용하여 3상 순간전압강하를 발생시킨 후, 그 결과파형을 운용 소프트웨어를 통해 모니터링한 결과를 보여준다. 이 때의 전압은 정상상태의 전압을 기준으로 약 70% 정도로 감소시켰을 경우의 결과 파형을 보여준다.

그림 15는 SSFG를 적용하여 3상 순간전압상승을 발생 시켰을 경우의 결과파형을 보여준다. 순간전압상

승은 약 130% 정도로 발생 시켰을 경우의 결과파형이다.

그림 16은 SSFG를 이용하여 플리커를 발생시킨 결과파형이다. 발생시킨 플리커의 크기는 5%이며, 주파수는 10Hz로 하여 구현하였다.

6. 결론

본 논문에서는 MVA급 CPD(Custom Power Device)를 시험하고 평가하기 위한 대전력 외란 발생장치인 2MVA SSFG를 제안하였다. 제안된 SSFG의 효과적인 전압제어를 위해 세 가지 형태의 전압제어방식을 적용하여, 시뮬레이션을 통해 검증하고 실험을 통해 가능성을 확인하였다. 결과를 통해 제안된 외란발생장치는 기존의 외란발생 장치에 비해 빠른 응답특성을 가지며, 상 뒤틀림(Phase Jump)와 플리커(Flicker) 같은 다양한 형태의 외란을 발생시킬 수 있다는 장점을 가지고 있어, DVR(Dynamic Voltage Restorer), D-STATCOM(Distribution STATic COMPensator), SSTS(Solid State Transfer Switch)와 같은 다양한 CPD 기기를 실증 시험하는데 효과적일 것으로 기대된다.

본 논문은 산업자원부에서 시행한 전력산업연구 개발사업의 기술개발 연구결과입니다.

참고 문헌

- [1] Math H.J. Bollen, "Understanding Power Quality Problems - Voltage Sags and Interruptions", IEEE Press, 2000, pp2-5.
- [2] N.G. Hingorani and L. Gyugyi, "Understanding FACTS", IEEE Press, 2000, pp 19.
- [3] Y.H. Chung, G.H. Kwon, T.B. Park, K.Y. Lim, "Voltage Sag and Swell Generator with Thyristor Controlled Reactor", IEEE PowerCon 2002, Kunming, China, pp 1933-1937.
- [4] Y.H. Chung, G.H. Kwon, T.B. Park, K.Y. Lim, "Voltage Sag and Swell Generator with Solid-State Switched Tap Changer", EPE 2003 - Toulouse, Paper #1072
- [5] T. Kawabata, Y. Shikano and S. Higashino, et.al., "Chargeless UPS using Multi-functional BIMOS Inverter", IEEE-IAS-Conf, 1986, pp 513-520.

[6] H.J. Cha, S.S. Kim, K.M. Kang and Y.H. Chung, "Real-time Digital Control of PWM Inverter with PI Compensator for UPS", IEEE IECON-1990, pp 1124-1128.



전영수(全榮洙)

1960년생. 1983년 성균관대 전기공학과 졸업. 1997년 충남대 전기공학과 졸업(석사). 1987년~현재 한전전력연구원 선임연구원.

저 자 소 개



김희중(金義重)

1970년생. 1997년 명지대 공대 전기공학과 졸업. 1999년 동 대학원 전기공학과 졸업(석사). 2004년 동 대학원 전기공학과 졸업(공학박사). 2004년~현재 LS산전 중앙연구소 Power & Control 연구단 선임연구원.



정용호(鄭容昊)

1960년생. 1990년 KAIST(Korea Advanced Institute of Science and Technology) 전기공학과 졸업(공학박사). 1994년~1995년 미국 Wisconsin-Madison(Post Doc.). 1985년~현재 LS산전 중앙연구소 Power & Control 연구단 책임연구원.



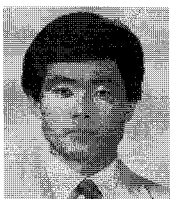
권기현(權起鉉)

1966년생. 1988년 부산대 공대 전기공학과 졸업. 1990년 동 대학원 전기공학과 졸업(석사). 1992년~1998년 LG산전 중앙연구소. 1998년~2001년 수영전기 연구소. 2002년~현재 LS산전 중앙연구소 Power & Control 연구단 책임연구원보.



박태범(朴泰範)

1974년생. 2000년 한양대 공대 전기·컴퓨터 공학부 졸업. 2002년 동 대학원 전기공학과 졸업(석사). 2002년~현재 LS산전 중앙연구소 Power & Control 연구단 주임연구원.



문전일(文全一)

1960년생. 1986년 KAIST(Korea Advanced Institute of Science and Technology) 졸업(석사). 1998년 미국 Syracuse대학 산업공학과 졸업(공학박사). 1987년~현재 LS산전 중앙연구소 연구소장.