

논문 2005-42SC-6-5

# 저전력 내장형 시스템을 위한 부하의 전력 소모 에뮬레이션 시스템과 응용

## (A Load Emulator for Low-power Embedded Systems and Its Application)

김 관 호\*, 장 래 혁\*\*

(Kwanho Kim and Naehyuck Chang)

### 요 약

내장형 시스템의 DC-DC 변환기나 배터리의 효율은 시스템을 구성하는 디바이스들의 종류 및 다양한 동작 패턴에 따른 전류의 시간적인 변화에 영향을 받는다. 이러한 특성은 DC-DC 변환기나 배터리의 효율을 분석하기 위해서는 다양한 부하를 가지는 실제 시스템을 구현, 응용프로그램을 수행하고, 배터리와 DC-DC 변환기를 포함한 전원 공급 회로를 연결하여 실제로 전력 소모를 측정할 것을 요구하지만, 이와 같이 실제 시스템을 구현한다는 것은 엄청난 개발 시간과 비용을 요구한다. 본 논문에서는 부하들의 전력 소모를 측정에 의해 얻어 저장하고 전원 공급 회로로부터 실제 시스템의 부하처럼 전력을 소모하도록 에뮬레이션 해줄 수 있는 시스템을 구현하였다. 구현한 부하 에뮬레이터(load emulator)는 측정된 전력 소모 프로파일의 양을 줄이기 위해 패턴 인식 후 압축하는 알고리즘을 사용하며, 저속 대용량 능동부하(active load)와 고속 소용량 능동부하들로 이루어진 비대칭(heterogeneous) 구조로 구현함으로써 전력 소모의 양이 많고 전력 소모가 신속하게 변하는 디지털 시스템의 부하를 에뮬레이션할 수 있게 해준다. 구현한 부하 에뮬레이터의 성능을 평가하기 위해 하드디스크의 전력 소모를 측정 및 재생하여 비교하며, 부하 에뮬레이터의 응용으로써 부하의 전력 소모 패턴에 따른 DC-DC 변환기의 효율을 검토해 보았다.

### Abstract

The efficiency of power supply circuits such as DC-DC converters and batteries varies on the trend of the power consumption because their efficiencies are not fixed. To analyze the efficiency of power supply circuits, we need the temporal behavior of the power consumption of the loads, which is dependent on the activity factors of the devices during the operation. Since it is not easy to model every detail of those factors, one of the most accurate power consumption analyses of power supply circuits is measurement of a real system, which is expensive and time consuming. In this paper, we introduce an active load emulator for embedded systems which is capable of power measurement, logging, replaying and synthesis. We adopt a pattern recognition technique for data compression in that long-term behaviors of power consumption consist of numbers of repetitions of short-term behaviors, and the number of short-term behaviors is generally limited to a small number. We also devise a heterogeneous structure of active load elements so that low-speed, high-current active load elements and high-speed, low-current active load elements may emulate large amount and fast changing power consumption of digital systems. For the performance evaluation of our load emulator, we demonstrate power measurement and emulation of a hard drive. As an application of our load emulator, it is used for the analysis of a DC-DC converter efficiency and for the verification of a low-power frequency scaling policy for a real-time task.

**Keywords:** 전력 측정, 부하 에뮬레이션, DC-DC 변환기 효율

## I. 서 론

\* 정회원, 삼성전자 반도체 총괄  
(Department of Device Solution, Samsung Electronics)

\*\* 정회원, 서울대학교 컴퓨터공학부  
(School of Computer Science and Engineering, Seoul National University)

접수일자: 2005년5월3일, 수정완료일: 2005년11월11일

최근 내장형 시스템의 전력 소모를 줄이는 것이 단순히 전력을 줄이거나 에너지를 줄이는 것으로는 부족하며, 배터리의 특성을 함께 고려해야 한다는 사실이 널리 알려지기 시작하였다. 이상적인 배터리 모델은 일정

한 출력전압을 유지하다가 완전 방전 후 0으로 떨어지는 것이다. 반면 실제 배터리는 사용되지 않고도 출력 전류 때문에 내부에 생긴 사용 불가능한 전하량이 휴지 시간에 다시 사용 가능한 전하량으로 복원되는 회복 효과(recovery effect)와, 출력 전류의 크기에 따라 내부에 사용 불가능한 전하의 생성 비율이 달라지는 시간당 전류 소모량 효과(rate capacity effect) 때문에 부하의 전력 소모 형태에 따라 출력 전압이 떨어지는 기울기와 수명이 달라진다<sup>[2,3,4]</sup>. 따라서 배터리의 수명을 정확하게 예측하기 위해서는 시스템에 있는 여러 가지 부하들을 직접 적용해 주면서 실험을 반복해야 하는데<sup>[4]</sup>, 다양한 부하들을 모두 적용하기에는 구입비용과 실험 시간이 많이 들게 된다. 또한 이런 방법으로는 어떤 형태의 전력 소모 형태가 배터리나 DC-DC 변환기에 얼마나 많은 영향을 미치는지 분석하기가 쉽지 않다<sup>[2,3,4]</sup>.

능동부하는 테스트하고자 하는 부하를 직접 연결하지 않고도 명령에 따라 전원 회로로부터 전류를 소모하는 디바이스이며, 부하 에뮬레이터(load emulator)는 능동부하로 하여금 실제 디바이스의 전력 소모 형태를 따르도록 제어하는 시스템이다. 부하 에뮬레이터가 실제 디바이스의 전력 형태를 따르기 위해서는 실제 디바이스의 전력 소모 형태를 학습하는 과정이 선행되어야 한다. 본 논문에서 개발한 부하 에뮬레이터는 실제 측정하여 얻은 전력 소모 프로파일 데이터를 기반으로 하여 능동부하에 전력 소모를 반영할 수 있을 뿐만 아니라 원하는 파형을 쉽게 만들어 제공할 수 있기 때문에 다양한 부하의 전력 소모를 에뮬레이션함으로써 배터리 수명에 관한 연구 및 효율적인 DC-DC 변환기 설계 방법에 이용할 수 있다.

디지털 시스템은 아날로그 시스템과 달리 데이터양이 많고 고려해야 될 주파수 영역의 폭이 넓기 때문에 특정 주파수 영역의 아날로그 시스템을 에뮬레이션하기 위해 기존에 개발된 능동부하를 디지털 시스템을 위해 그대로 사용할 수는 없다. 구현한 부하 에뮬레이터는 각 부하가 소모하는 전력 소모 데이터를 실제 측정을 통해서 얻은 다음, 소프트웨어를 통해 오퍼레이션 별 전력 소모 특성을 파악하여 부하 에뮬레이터의 내부 메모리에 적용할 수 있도록 했다. 부하 에뮬레이터는 실제 디바이스가 다른 모드로 동작을 시작함으로써 발생하는 큰 폭의 전력 소모 변화뿐만 아니라 크지는 않지만 짧은 시간에 발생하는 과도 전류의 변화도 반영할 수 있도록 구현했다.

본 논문은 다음과 같이 구성되어 있다. II장에서는

전력 공급자에 대한 기존 연구 및 기존에 개발된 전력 소모 측정 방법과 부하 에뮬레이터에 대한 사례 연구가 포함되어 있으며, III장에서는 개발된 부하 에뮬레이터의 구조 및 구현 방법이 기술되어 있다. 이어서 IV장에서는 부하 에뮬레이터를 통해 하드디스크 드라이브의 전력 소모를 측정 후 에뮬레이션함으로써 부하 에뮬레이터의 성능을 평가하고, V장에서는 부하 에뮬레이터의 한 가지 응용으로써 실시간 태스크를 수행할 때 DC-DC 변환기의 효율을 고려해 디바이스의 동작 주파수를 결정하는 방법에 대해 기술한다. 마지막으로 VI장에서는 결론을 기술한다.

## II. 관련 연구

배터리의 수명을 예측하기 위해 지금까지 단순한 선형 모델부터 시간당 전류 소모량 효과를 고려한 모델, 회복 효과를 고려한 모델 등 여러 가지 모델이 제안되었다<sup>[2,3]</sup>. 배터리를 구성하는 물질들의 시간에 따른 전기 화학적인 반응을 이용하여 계산<sup>[3]</sup>하면 정확한 수명을 예측할 수 있는 반면 엄청난 시뮬레이션 시간을 요구하고 배터리마다 다른 특성 때문에 50여개가 넘는 파라미터들을 튜닝해야 한다는 단점이 있다<sup>[2]</sup>. 이 문제를 해결하기 위해 정확성을 희생하더라도 시뮬레이션 시간을 줄일 수 있는 간단한 모델링 기법들을 소개되어 왔는데, 논문 [3]에서는 배터리 내부의 전기 화학적인 변화를 비교적 단순하게 모델링하였고, 전력 소모 형태가 미리 정해진 실시간 테스트들을 스케줄링할 때 가능하면 전력소모가 많은 테스트들이 먼저 수행될 수 있도록 함으로써 불용 전하의 회복 효과를 극대화 할 수 있는 방안을 제안했다. 논문 [4]에서는 배터리 수명을 관찰하기 위해 실제 시스템에서 얻은 전력 소모 프로파일을 논문 [3]에서 개발한 정확한 시뮬레이터에 보내는 방법을 제안했는데, 이 방법은 실제 배터리를 사용했을 때 필요한 충전 시간이나 오랜 시간 사용에 의해 배터리의 특성이 달라지는 문제없이, 실제 시스템의 부하에 의한 배터리의 영향을 시뮬레이터를 통해 분석할 수 있다는 장점이 있다. 하지만 근본적으로 전원 공급 회로 중 정확한 모델이 제공되는 특정 배터리들에만 적용할 수 있으며, 다른 특성을 가진 배터리나 정확한 모델이 제공되지 않는 DC-DC 변환기의 전력소모 분석에는 적용할 수 없다는 문제가 있다.

저전력 고효율 DC-DC 변환기의 설계에 관한 연구는 그 사용된 시기만큼이나 오랜 역사를 가지고 있고, 지

금까지도 많은 연구가 되고 있다<sup>[1]</sup>. DC-DC 변환기의 종류는 크게 리니어 레귤레이터와 스위칭 레귤레이터가 있는데, 리니어 레귤레이터는 노이즈는 적지만 입출력 전압 ( $V_{in}$ ,  $V_{out}$ )과 소모 전류 ( $I$ )에 의해  $I \times (V_{in} - V_{out}) / V_{in}$  만큼의 많은 전력 손실이 생긴다. 반대로 스위칭 레귤레이터는 DC-DC 변환기의 종류 및 출력 전류에 따라 다르지만 약 60~95%까지의 높은 효율을 가지고 있다. 하지만 이것은 노이즈가 많이 생기는 단점이 있다. 충분한 노이즈 마진 (noise margin)이 있는 디지털 시스템을 구현하는 경우에 DC-DC 변환기의 효율이 높을수록 이동형 시스템의 동작 시간을 연장할 수 있기 때문에 대부분 스위칭 레귤레이터를 사용하며, 본 논문에서도 스위칭 레귤레이터만 다룬다. DC-DC 변환기에 대한 대부분의 기존 연구들은 특정 DC전류에 따른 DC-DC 변환기의 효율을 극대화 하는 방법에 대해서만 연구해 왔으며, 시스템의 운용에 따른 부하의 전력 소모 변화가 DC-DC 변환기의 효율에 관한 연구에 대해서는 거의 연구되어 있지 않다<sup>[1]</sup>. 논문 [5]에서는 DC-DC 변환기의 스위칭 주파수에 따른 과도 전류가 평균 전류와는 많이 다르기 때문에 배터리의 수명을 예측할 때 과도 전류의 크기를 고려해야 된다는 것을 실험을 통해 보여주고 있지만, 이 논문은 DC-DC 변환기의 입력에 필터링을 위한 커패시터를 추가하면 고주파 성분의 경우 크기를 작게 만들 수 있다는 것을 고려하지 않았으며, 부하의 전력 소모에 따른 DC-DC 변환기의 입출력 사이의 효율에 대해서는 고려하지 않았다. 또한 논문에서 사용한 실험 방법은 특정 시스템을 통해 부하의 전력 소모를 분석했기 때문에 다른 형태의 전력 소모에 대한 전원 공급 회로의 전력 소모를 분석할 수 없다는 단점이 있다.

디지털 시스템의 전력 소모 데이터를 에뮬레이션하기 위해서는 정확한 전력 소모 데이터를 얻는 과정이 선행되어야 한다. 전력 소모 데이터를 얻는 방법은 멀티미터를 이용해 전류를 측정하는 방법<sup>[8]</sup>과 전원과 부하 사이에 저항을 삽입하고 저항 양단의 전압 차를 측정 하여 소모 전력을 얻는 방법<sup>[9]</sup>, 그리고 동기화 시스템의 경우 매 클럭 사이클 별로 전력 소모 데이터를 측정하는 방법<sup>[10]</sup> 등이 있다. 멀티미터를 이용하는 방법이나 전원과 부하 사이에 저항을 삽입하고 저항양단의 전압을 측정하는 방법 둘 다 저항에 의한 전압 강하를 피할 수 없지만, 멀티미터의 경우는 내부 저항을 사용자가 바꿀 수 없기 때문에, 낮은 전압으로 동작하는 부하의 경우에는 큰 전류가 흐를 경우 전원이 정상적인 동

작 범위를 벗어나기 때문에 사용할 수 없다. 예를 들어 0.2Ω의 내부저항만 가지고 있어도 2A의 전류가 흐르면 0.4V의 전압강하가 생기기 때문에 공급전원이 3.3V인 장치나 1.85V인 장치에 대해서는 사용할 수 없다. 또한 멀티미터의 경우 프로브(probe)에 의한 인덕턴스 영향을 피할 수 없기 때문에 정확한 데이터를 얻기가 쉽지 않다. 사이클별 전력 소모 측정 회로는 매 클럭 사이클 별로 전력 소모 데이터를 얻기 때문에 동기화 시스템의 경우 가장 적은 데이터로 가장 정확한 전력 소모 프로파일을 얻을 수 있는 장점이 있지만, 본 논문에서는 CPU와 동기화 되어 동작하는 부하뿐만 아니라 비동기적으로 동작하는 디바이스에 대한 부하도 에뮬레이션할 수 있는 시스템을 구현하기 때문에 공급 전원과 부하 사이에 저항을 삽입하여 전력 소모 데이터를 얻는 방법을 선택했다.

공급 전원으로부터 전류를 소모하게 하기 위해서는 전류 스티어링 로직(current steering logic)을 사용해서 계속해서 전류가 소모하게 할 수도 있고, 원하는 양만큼만 필요할 때 전원회로로부터 소모하게 할 수도 있다<sup>[6,7]</sup>. 첫 번째 방법의 경우 차동 짝(differential pair)을 사용하기 때문에 전원회로에서 소모하는 전류가 0이라 할지라도 계속해서 다른 한쪽에서 전류를 소모해야 되기 때문에 발열량 측면에서 매우 좋지 않다. 두 번째 회로는 불필요한 전류를 소모할 필요가 없는 장점이 있지만 입력으로 들어오는 제어 전압의 잡음이 출력에 그대로 증폭되어 나타날 수 있는 문제가 있어 주의 깊게 설계해야 한다.

기존에 개발된 마이크로프로세서용 파워 서플라이를 테스트하기 위한 부하 에뮬레이터는 여러 개의 전류 스티어링 로직들을 병렬로 연결하여 동시에 동작하게 함으로써 개개의 발열량을 줄였으며, 각각의 전류 스티어링 로직에 소모하고자 하는 전류를 나누어서 소모할 수 있도록 구현하였다<sup>[6]</sup>. 하지만 이 시스템은 어떤 메모리나 제어로직을 가지고 있지 않아 긴 시간동안의 변화를 관찰해야 하는 부하의 경우 부하의 전력 소모 형태가 전원 공급 회로에 미치는 영향을 관찰할 수 없으므로 DC-DC 변환기나 배터리의 효율을 높이기 위한 용도로는 부적합하다.

부하의 임피던스를 모의 실험하기 위해 기존에 개발된 AC 부하 에뮬레이터는 40 ~ 1000Hz의 하나의 사인파를 메모리에 저장하고 저장한 파형대로 AC 전원으로 부터 전류를 소모할 수 있도록 했다<sup>[7]</sup>. AC 부하인 용량성(capacitive) 부하와 유도성(inductive) 부하를 시뮬레

이전하기 위해 AC 전원과 위상을 달리해서 전류를 소모하게 해야 하는데, 이를 위해 이 시스템은 현재 부하에 걸려 있는 전압과 소모 전류의 값을 디지털 값으로 바꿔서 마이크로컨트롤러인 8255를 통해 피드백 제어를 함으로써 위상을 제어했다. 이 시스템은 전력소모 형태가 하나의 주기 성분만을 가지는 시스템을 위해서는 비교적 정확하게 시뮬레이션 할 수 있지만, 디지털 시스템처럼 주파수 영역이 폭이 넓고 고주파 성분도 무시 못 할 크기인 경우에는 사용할 수 없다.

본 논문의 목적은 능동부하 자체를 구현하는 것이 목적이 아니고 부하를 에뮬레이션하는 시스템을 구현하는 것이 목적이므로 시중에서 쉽게 구할 수 있는 능동부하를 사용하여 전체 시스템을 구성했으며, 장시간의 전력 소모 형태가 전원 공급 회로의 수명에 미치는 영향을 쉽게 분석할 수 있도록 부하 에뮬레이터를 구현했다.

### III. 부하 에뮬레이터 구조 및 구현 방법

#### 1. 부하 에뮬레이터 구조

그림 1은 구현한 부하 에뮬레이터의 전체 구조를 보여주고 있다. 부하 에뮬레이터는 크게 대상 디바이스(target device)로부터 전력 소모 프로파일을 얻는 데이터 프로파일링 시스템과 획득한 전력 소모 프로파일을 능동부하를 통해 에뮬레이션하는 부하 에뮬레이션 시스템으로 이루어져 있다. 데이터 프로파일링 시스템은 대상 시스템이나 디바이스로부터 전력 소모 데이터를 전압 측정 장비인 데이터 획득 시스템(Data Acquisition System, DAQ)를 통해 얻고 PC의 메모리에 저장한다. 부하 에뮬레이션 시스템은 PC와 능동부하 제어기 사이의 통신을 통해 전력 소모 프로파일을 PC 메모리에서 읽어 부하 에뮬레이션 시스템에 있는 로컬 메모리에 저

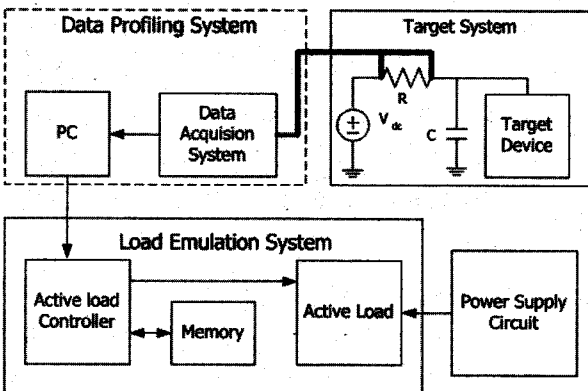


그림 1. 부하 에뮬레이터 구조  
Fig. 1. Load emulator architecture.

장하고, 능동부하를 통해 외부의 전원 공급 회로로부터 전류를 소모하게 한다. 부하 에뮬레이터의 각 구성요소에 대한 고려 사항은 다음과 같다.

#### 가. 데이터 프로파일링 시스템

전력 소모 데이터를 얻기 위해 측정하고자하는 디바이스의 전원을 저항을 통해 분리하고, 데이터 측정 시스템을 통해 저항 양단의 전압을 측정하며, 측정된 데이터를 데이터 분석 소프트웨어가 있는 PC에 전송한다. 전류량을 측정하기 위해 전원회로와 측정 대상 디바이스 사이에 저항을 추가하는데, 부하의 동작 모드가 바뀌었을 때 증가하는 평균 전류나 부하의 스위칭에 의한 과도전류가 증가하였을 때 디바이스에 공급되는 전원이 디바이스의 동작 범위를 벗어나지 않도록 충분히 작은 크기의 저항과 큰 커패시터를 추가한다. 식 (1)은 최대 전류  $I_{MAX}$ 가 흐를 때 5% 이내의 전압강하만 허용하기 위한 저항 값의 최대치다.

$$R_{MAX} < \frac{V}{I_{MAX}} \times 0.05 \tag{1}$$

논문 [6]에서는 1us에 50A의 과도 전류가 소모되었을 때의 부하를 에뮬레이션할 수 있도록 8개의 대용량 능동부하를 사용했지만 실제 시스템에서는 과도 전류의 경우 커패시터를 통해 공급되므로 지속적인 전류 소모가 아니라면 이렇게 많은 능동부하가 필요하지 않다. 사실 8개의 대용량 능동부하라고 하더라도 모두 동일한 응답시간을 가지기 때문에 이러한 구조로는 고속으로 변하는 전류를 에뮬레이션하는데 한계가 있으며, 개발 비용만 증가하게 된다. 특정 시간 동안 흐르는 전류에 의한 커패시터의 전압 강하는 식 (2)과 같다.

$$\Delta Q = C(V_1 - V_2) = I \times t \tag{2}$$

따라서 1us에 50A의 과도 전류가 소모되었을 때, 100uF의 커패시터에서의 전압 강하는 0.02V밖에 되지 않으며, 지속적인 전류의 소모가 아니라면 과도 전류는 저항에 의한 전압강하에 영향을 미치지 않게 된다.

#### 나. 능동부하의 전류 용량 및 고속 동작

능동부하는 다양한 부하 형태에 대해 배터리와 DC-DC변환기를 포함한 전원 공급 회로가 어떻게 반응하는지 관찰하기 위해, 실제 디바이스가 내장된 시스템을 사용하지 않고도 실제 디바이스처럼 전력을 소모할 수 있도록 에뮬레이션 해주는 특별한 디바이스이다. 소

모하는 전력은 입력 전압의 높낮이로 결정되기 때문에 능동부하는 반드시 DAC를 내장하고 있거나 외부에 추가하도록 되어 있으며, 마이크로프로세서나 FPGA로 능동부하 제어를 구현해서 DAC 값을 업데이트해야 한다.

능동부하의 종류는 크게 두 가지로 나눌 수 있는데, 하나는 대용량 저속 능동부하이며, 다른 하나는 저용량 고속 능동부하이다. 디지털 시스템에 적합하도록 고속 대용량 부하를 에뮬레이션하기 위해 두 가지 종류의 능동부하를 모두 사용하도록 구현하고, 전원 공급 회로로부터 두 능동부하가 동시에 전류를 소모하게 할 수 있다. 이를 위해 측정하여 얻은 프로파일을 적절하게 고속 대용량 부하와 저속 대용량 부하에 분배해야 하는데, 저속 대용량 부하가 얼마만큼의 속도, 즉 주파수 성분에 반응할 수 있는지 먼저 파악해야 한다.

대용량 능동부하로 에뮬레이션할 때의 한계 주파수를 찾기 위해 전력 측정 시스템으로부터 얻은 프로파일을 저속 대용량 부하만을 가지고 에뮬레이션하고 나서, 이때 소모되는 전력을 다시 전력 측정 시스템을 통해 얻는다. 원래의 전력 소모 프로파일과 에뮬레이션 후의 전력소모 프로파일을 둘 다 고속 푸리에 변환 (FFT)을 수행하고 비교하면, 고주파 성분의 경우 식 (3)에 의해 어느 지점에서 3dB 이하로 떨어지는지 알 수 있다.

$$20 \log_{10} \left| \frac{H_{emulation}(j\omega)}{H_{original}(j\omega)} \right| = 20 \log_{10} \frac{1}{\sqrt{2}} = -3 \text{ dB} \quad (3)$$

이 식에서  $H_{original}(j\omega)$ 는 원래의 전력 소모 프로파일의 FFT 결과이며,  $H_{emulation}(j\omega)$ 는 에뮬레이션 후에 다시 측정한 전력 소모 프로파일의 FFT 결과다.

저주파 성분과 고주파 성분을 나누는 경계를 찾고 나서, 고주파 성분만을 푸리에 역변환 하면 음 (-)의 전류, 즉 전류를 전원 공급 회로로 공급해야 상황이 발생하게 되는데, 저주파 성분의 DC값 중 일부를 고주파로 가져오으로써 고주파의 음의 전류를 제거할 수 있다.

고주파로 넘겨줘야 하는 DC값을 찾으면, 측정하여 얻은 전력 소모 프로파일 데이터에, 그림 2와 같이 FFT를 적용하여 주파수 도메인으로 바꾼 다음 고주파 성분과 저주파 성분을 분리한 뒤, 다시 역변환을 해서 시간 도메인으로 바꾸어 저주파 성분은 대용량 저속 능동부하를 통해 재생하도록 하고 고주파 성분은 저용량 고속 능동부하를 통해 재생하도록 하면 대용량 고속 부하를 에뮬레이션할 수 있다.

전력 소모 프로파일을 얻기 위해 사용한 샘플링 속도

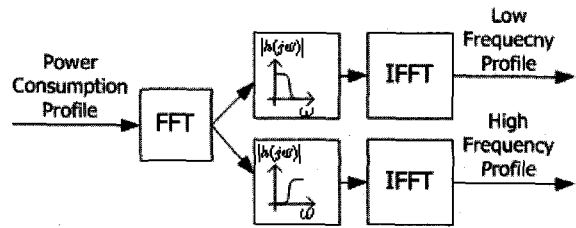


그림 2. 주파수별 전력 소모 프로파일 분해  
Fig. 2. Power consumption profile decomposition at frequency domain.

다 더 빨리 전력 소모를 에뮬레이션하는 것은 무의미하기 때문에, 전력 소모를 에뮬레이션하기 위해 사용하는 속도는 전력 소모를 측정할 때 사용한 샘플링 주파수가 최대 주파수가 된다. 너무 낮은 속도로 전력 소모 프로파일을 얻으면 고주파 성분을 놓치기 때문에 문제가 되며, 너무 높은 속도로 프로파일을 얻는 것은 데이터 저장 공간을 낭비하고, 데이터 압축을 위해 사용하는 패턴 인식 알고리즘에 너무 많은 시간이 걸려 실시간에 압축하기 어려운 문제가 생긴다. 따라서 고주파 성분을 잃지 않을 정도만큼의 적당한 속도로 전력 소모를 측정해야 한다.

#### 다. 데이터 압축 및 변환

대상 디바이스의 전력 소모를 신뢰성 있게 에뮬레이션하려면 높은 샘플링 주파수로 장시간 측정이 필요하므로 데이터양이 많아져서 저장할 수 없게 된다. 데이터 압축을 위해 블록 읽기, 블록 쓰기, 전력 소모 모드 전환 명령과 같은 각 매크로 명령별로 미리 템플릿 (Template)을 만들고, 전력 측정 시 인식하게 한다면,

```

void macroCmdRecognition()
{
    CreateTemplates();
    while (!IsEndOfProfile())
    {
        while (!IsEndOfIdleTime()) tick++;
        SaveIdleModeAndLength();
        while (!IsEndOfIdleTime())
            SaveProfileToBuffer(), tick++;
        GetLPCCoefficient(GetProfileFromBuffer());
        index = FindBestMatchingByDTW();
        if(index == -1)
            saveProfileToFile();
        else
        {
            length = calcDataLength();
            SaveMacroCommand(index, length);
        }
    }
}
    
```

그림 3. 데이터 압축을 위한 알고리즘  
Fig. 3. Data compression algorithm.

매크로 명령의 발생 시간과 종류만 저장하면 되므로 저장해야 될 데이터의 양을 크게 줄일 수 있다. 인식하기 위한 전체 알고리즘은 그림 3과 같다.

알고리즘의 순서는 먼저 디바이스에 저수준(low-level)의 명령을 주면서 각 매크로 명령별로 템플릿을 만들어야 한다. 템플릿을 만들고 나면, 전력 소모 프로파일을 읽으면서 매크로 명령의 시작과 끝을 찾으면 된다. 대부분의 디바이스는 매크로 명령이 있을 때와 없을 때, 즉 동작(active) 모드와 휴지(idle) 모드 사이의 뚜렷한 전력 소모차가 있으므로 쉽게 시작과 끝을 찾을 수 있는데, 이것은 음성인식 알고리즘에서 패턴을 비교하기 전에 침묵하는 구간을 찾아서 잘라내는 것과 같다. 매크로 명령의 시작과 끝을 찾으면 미리 저장했던 템플릿 중에서 현재 매크로 명령과 가장 비슷한 것을 찾아야 한다. 블록 데이터 전송 명령에 해당하는 매크로 명령의 경우 데이터 전송량에 따라 전력 소모 프로파일 길이가 달라지기 때문에 인식 과정에서는 둘 간의 길이가 달라지는 것을 고려해서 비교해야 한다. 이것은 음성 인식에서 기준이 되는 음성 데이터를 가지고 현재 음성을 인식할 때 시간적으로 왜곡될 수 있다는 것을 고려해야 되는 것과 비슷한 상황이다. 템플릿과 신호 간에 시간상의 왜곡 문제를 해결하기 위해 각 템플릿과 신호를 다수의 프레임으로 나누고, 각 프레임은 선형 예측 부호화(Linear Predictive Coding, LPC)기법을 사용해 특징점을 추출한다. 선형 예측 부호화 기법은 식 (4)와 같이 길이 L의 필터 계수를 찾아서 그 계수들을 프레임들 간 일치 여부를 판단하기 위해 사용한다<sup>[11]</sup>.

$$\tilde{x}(n) = \sum_{k=1}^L a_k x(n-k) \quad (4)$$

마지막으로, 선형 예측 부호화 계수 및 타이밍 왜곡(Dynamic Timing Warping, DTW) 알고리즘<sup>[11]</sup>을 적용하여 전체 템플릿과 신호의 일치 여부를 판단한다. 음성인식에 많이 사용하는 동적 DTW 알고리즘은 대표적인 동적 프로그래밍 기법 중 하나로써 레퍼런스 데이터와 신호 사이에 가장 잘 일치 할 수 있도록 비선형으로 신호를 늘이거나 줄이며, 비선형 왜곡 후에도 발생하는 차이는 일치 여부를 판단하기 위해 사용한다.

## 2. 부하 에뮬레이터 구조

그림 4는 구현한 부하 에뮬레이터를 보여주고 있다. 전력소모 측정에서부터 전력 소모 프로파일링까지 전체

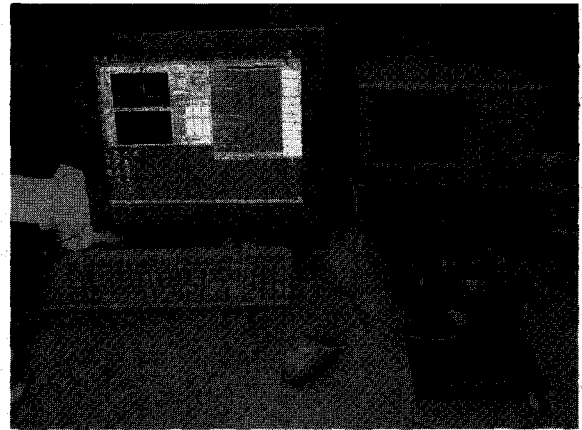


그림 4. 구현한 부하 에뮬레이터  
Fig. 4. Load emulator hardware.

과정에 따른 구체적인 세부 사항은 다음과 같다.

대상 디바이스에 대한 전력 소모 정보가 필요한 경우, 대상 디바이스와 전원 사이에 연결된 저항의 양단과 연결된 데이터 획득 시스템으로부터 전위 차이를 얻어낸다. 양단의 저항은 5V 디바이스의 경우 2A의 전류가 흘렀을 때 공급 전압의 5%이하의 전압 강하만을 허용하기 위해  $0.1\Omega$ 의 저항 값을 선택했고, 과도 전류를 안정적으로 공급하기 위해 100uF의 커패시터를 추가하였다.

현재 부하 에뮬레이터 시스템에서는 전력 소모 데이터 획득 소프트웨어와 데이터 전달 소프트웨어 두 가지 종류의 소프트웨어를 제공하며, 각각은 다음과 같다.

전력 소모 데이터 획득 소프트웨어는 사용자로부터 트리거 조건과 같은 제어 정보를 입력받고 이에 따라 데이터 획득 시스템으로부터 전위 데이터를 파일 형태로 저장하고, 데이터 압축이나 FFT를 이용하여 데이터를 변환하여 저장한다. 데이터 전달 소프트웨어는 기본적으로 부하 에뮬레이터 하드웨어에 대상(target)의 전력 소모 정보를 제공해주는 역할을 한다. 여러 가지 디바이스로 이루어진 시스템을 에뮬레이션하는 경우 디바이스 별 데이터를 더함으로써 새로운 에뮬레이션 데이터를 만들 수 있으며, 사용자가 분석하고자 하는 임의의 데이터를 합성할 수도 있다.

현재 부하 에뮬레이터를 구현하기 위해 사용한 전력 소모 측정 시스템은 최대 100kHz까지 측정할 수 있으며, 구현한 부하 에뮬레이터는 20kHz의 동작속도와 20A의 용량을 가진 DATEL사의 DTL2A-LC와 500kHz의 동작 속도와 50mA의 용량을 가진 Analog Device사의 AD53041을 사용함으로써, 저주파의 큰 전류 변화와 고주파의 작은 전류 변화 둘 다 에뮬레이션

할 수 있도록 구현하였다.

#### IV. 하드디스크 드라이브 전력 분석

구현한 부하 에뮬레이터를 전력 소모 측정 및 에뮬레이션 성능을 검증하기 위해 도시바(Toshiba)사의 2.5인치 하드디스크를 대상으로 실험을 하였다.

##### 1. 데이터 획득 결과

데이터 획득 시스템의 적절한 샘플링 주파수는 전원 공급 회로로부터 부하에 공급되는 전류의 주파수 성분에 의해 결정된다. 각 디바이스가 소모하는 전류의 경우 고려해야 할 최대주파수는 동작 주파수뿐만 아니라 신호의 상승·하강 시간(Rising·Falling time)에 의존하기 때문에 고속 디바이스를 사용하는 경우 매우 높은 주파수 영역까지 고려해야 하지만, 실제 디바이스가 소모하는 전류의 고주파 성분은 전원 공급 회로 주위의 대용량 커패시터 및 인덕터, 디바이스 주위의 바이패스 커패시터, 그리고 전원을 공급하기 위한 파워 플레인(Power Plane)의 구조에 따라 필터링 되기 때문에 전원 공급 회로에서의 전류의 변화는 다음과 같다.

$$S(j\omega) = A(j\omega)H(j\omega)$$

여기서  $S(j\omega)$ 는 전원 공급 회로에서의 공급되는 전류의 주파수 성분이며,  $A(j\omega)$ 는 디바이스가 소모하는 주파수 성분, 그리고  $H(j\omega)$ 는 전원 공급 회로로부터 디바이스 사이의 커패시턴스와 인덕턴스에 의한 필터링을 나타내는 시스템 함수다. 그림 5는 본 논문에서 사용한 하드디스크의  $A(j\omega)$ 의 알아보기 위해 오실로스코프

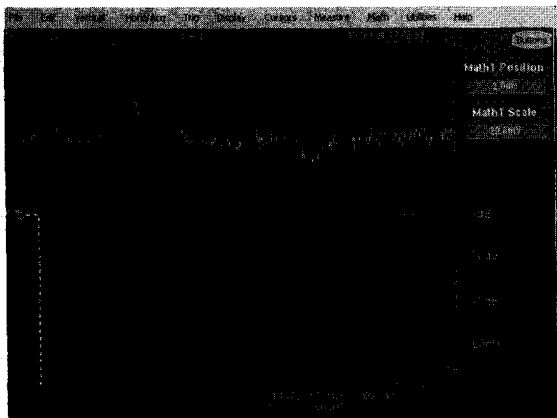


그림 5. 하드디스크 FFT 결과 @1.25MS/s  
Fig. 5. FFT results of hard disk power consumption @ 1.25 MS/s.

를 이용해 초당 1.25MHz로 샘플링하고 FFT를 적용한 결과를 보여준다. 각 디비전(division)은 31.2kHz인데, 약 10kHz에서 40dB정도로 떨어진다는 것을 확인할 수 있으며, 따라서 나이퀴스트(nyquist) 샘플링 주파수인 20kHz가 충분하다는 것을 알 수 있다.

$H(j\omega)$ 를 정확하게 구하기 위해서는 PCB의 모든 필터링 소자를 포함해서 모델링해야한다. 간단하게 커패시터의 등가직렬저항(Equivalent series resistance)과 커패시턴스를 이용해서 RC회로만으로 모델링하면 전원 공급 회로가 보게 되는 전압인 커패시터의 전압은 식 (6)과 같다.

$$i(t) = -C \frac{dv_c(t)}{dt} \tag{5}$$

$$v_c(t) = \frac{A}{\omega C} \cos(\omega t) + v_c(0-) \tag{6}$$

전압이 C와  $\omega$ 에 반비례하기 때문에 고주파 성분의 경우 크기가 작아진다는 것을 쉽게 알 수 있다. 하지만 실제 PCB상에서 이러한 값들은 PCB구조와 같은 설계 조건에 따라 달라지며 본 논문에서는 분석하지 않았다.

그림 6은 부하 에뮬레이터의 데이터 기록(record) 기능을 이용하여 2.5" 하드디스크의 전력 소모를 20kHz의 샘플링 주파수로 실제 측정된 것이다. 데이터 획득 시스템에 의해 측정된 하드디스크 전력 소모파형으로써 active 모드에서 256개의 섹터를 DMA 모드를 통해 읽은 후에 동작 모드에서 대기 모드로 전환할 때를 측정 전력 소모 데이터를 나타낸다.

20kHz의 샘플링 주파수는 고주파 성분의 전류가 저주파 성분보다 지배적인 디바이스에 대해서는 측정하기 어렵다. 예를 들어 10MHz의 속도로 동작하는 디바이스의 경우  $A(j\omega)$ 가 10MHz의 주파수 성분에서 큰 값을 가지기 때문에 20kHz의 측정 결과는 신뢰할 수 없게 된다. 따라서 데이터 프로파일링 시스템의 샘플링 주파수는 대상 디바이스의 주파수 분석이 먼저 이루어진 상태에서 적용되어야 한다.

##### 2. 데이터 획득 결과

구현한 부하 에뮬레이터의 정확도를 비교해 보기 위해 데이터 획득 소프트웨어로 얻은 2.5" HDD의 전력 소모 프로파일을 데이터 전달 소프트웨어를 통해 부하 에뮬레이터에 실행하고, 전력 소모 데이터를 다시 데이터 획득 소프트웨어로 측정했다. 측정 결과가 데이터 획득 시스템으로 얻은 결과와 동일할수록 부하 에뮬레

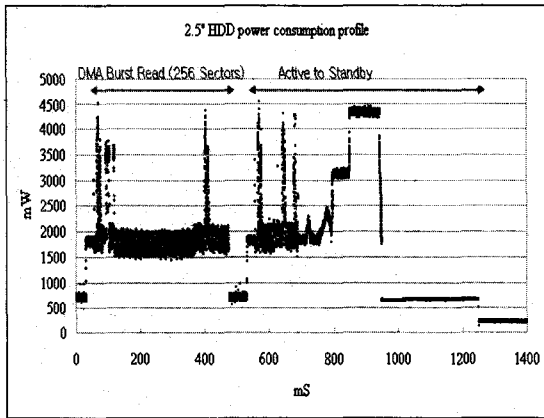


그림 6. 2.5" HDD 전력 소모 측정 결과  
Fig. 6. Measured power consumption of 2.5" HDD.

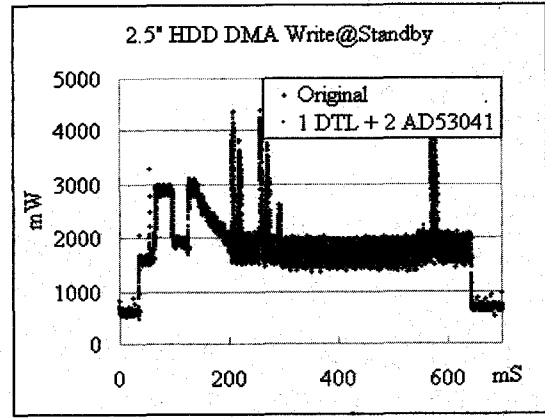


그림 9. Load emulation 결과 (DTL+AD)  
Fig. 9. Results of load emulation (DTL+AD).

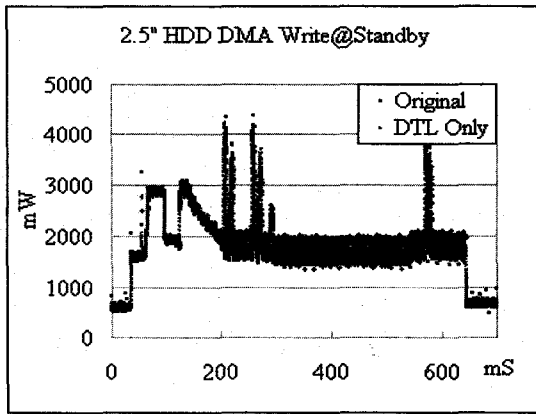


그림 7. Load emulation 결과 (DTL)  
Fig. 7. Results of load emulation (DTL).

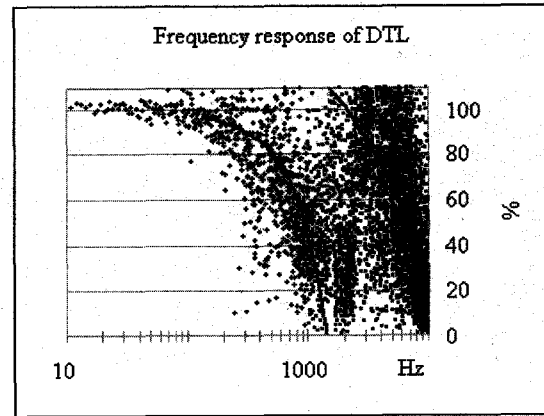


그림 10. 전달함수 특성 (DTL+AD)  
Fig. 10. Characteristics of transfer function (DTL+AD).

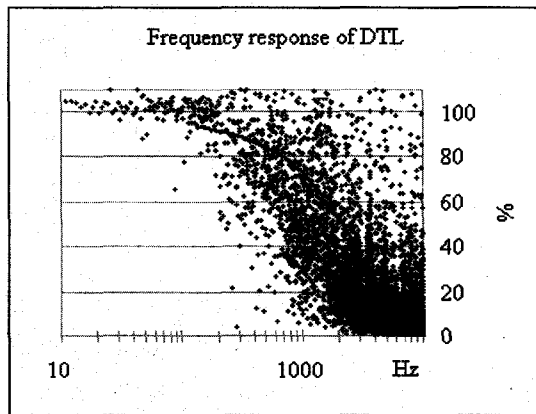


그림 8. 전달함수 특성 (DTL)  
Fig. 8. Characteristics of transfer function (DTL).

이터가 제대로 동작하고 있다고 할 수 있다. 그림 7은 저속 대용량 능동부하인 DTL2A-LC만을 이용하여 실험한 결과이고, 그림 8은 그림 7의 데이터를 이용해 입출력간 전달함수의 크기를 나타낸 것이다. 추세를 보면 대략 1kHz가  $1/\sqrt{2} = 0.707$ , 즉 3dB 대역폭이 되

는 것을 확인할 수 있다. 그림 9은 한 개의 DTL2A-LC 과 저용량 고속 능동부하인 2개의 AD53041을 이용해 저주파 성분과 고주파 성분으로 분리해서 구동한 결과이다. 저주파와 고주파의 경계는 3dB 대역폭인 1kHz를 선택했다. 그리고 그림 9은 전달함수 특성을 입출력간 전달함수의 크기를 FFT를 통해 구한 것이다.

고속 저용량 능동부하를 사용할 때와 안할 때의 차이를 비교하기 위해 평균, 상관계수 및 RMS 에러를 구했다. 데이터 획득 소프트웨어로 얻은 평균 전력 소모는 1585mW였는데, 부하 에뮬레이터로 에뮬레이션한 후 얻은 결과와 비교했을 때 둘 다 평균은 같고, 실제 값과의 오차는 0.5%였다. 상관계수 역시 0.98로 둘 사이의 차이는 없었다. 데이터 획득을 위한 샘플링 시점과 에뮬레이션 후 샘플링 시점의 차이 때문에 다음 그림처럼 오차가 생길 수밖에 없다. 부하 에뮬레이션 시스템의 지연시간을 찾기 위해 측정된 값과 에뮬레이션 결과 사이에 상관관계를 구해서 가장 오차가 작은 지연시간을



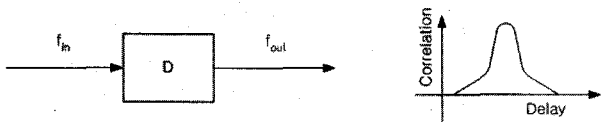


그림 11. 부하 에뮬레이터의 지연시간 및 입출력의 상관관계

Fig. 11. Delay and I/O correlation of load emulator.

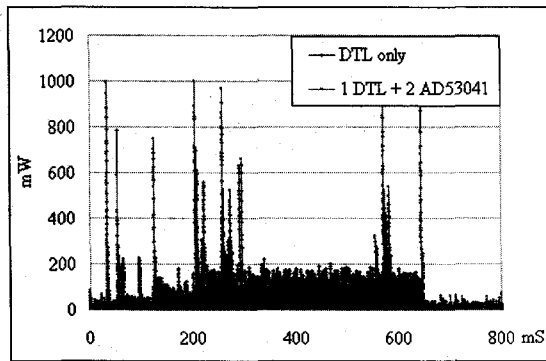


그림 12. 부하 에뮬레이터 구성에 따른 RMS 오차 비교

Fig. 12. RMS error according to the organization of load emulator.

찾았으며 그만큼 데이터를 이동하였다.

이때는 오차는 DTL2A-LC만 사용했을 때는 75mW, DTL2A-LC과 AD53041 둘 다 사용했을 때의 오차는 69mW로써 에러가 14%정도 줄었으며, 그림 12는 오차의 절대 값을 표시한 것으로 대부분의 오차는 고주파 성분이 많은, 즉 실제 데이터를 전송하는 부분인 중간 부분 DTL2A-LC과 AD53041을 동시에 사용하였을 때 고속 대용량의 부하 변화를 효과적으로 에뮬레이션할 수 있다는 것을 보여준다.

현재 구현한 부하 에뮬레이터는 20kHz로 측정된 하드디스크 드라이브의 전력 소모 프로파일을 에뮬레이션 하기 때문에 대용량 능동부하와 소용량 능동부하를 같은 속도로 구동하고 있다. 만약 20kHz이상의 고주파 성분이 있는 경우 더 빠른 속도로 전력 소모를 측정해야 하는데, 이때는 저속 대용량 능동부하의 응답속도는 20kHz밖에 안되기 때문에 고주파 성분을 위해 사용할 수 없으며 단지 2ns의 응답시간을 가진 여러 개의 고속 저용량 능동부하를 빠르게 구동함으로써 에뮬레이션해야 된다. 현재 구현의 경우 전력 소모를 측정하기 위해 사용한 시스템의 최대 샘플링 주파수가 100kHz이기 때문에 아무리 빠른 고속 능동부하를 사용하더라도 에뮬레이션할 수 있는 최대 주파수는 100kHz가 한계가 된다.

### V. 작업부하 합성 및 DC-DC 변환기 효율 비교

부하가 소모하는 전력 소모 형태가 배터리와 DC-DC 변환기에 미치는 영향을 살펴보기 위해 부하 에뮬레이터를 이용해 여러 가지 작업부하(workload)를 합성하여 실험했다.

그림 13는 DC-DC 변환기의 DC효율을 알아보기 위해 부하 에뮬레이터에 DC 값을 바꿔 가면서 DC-DC 변환기의 효율을 측정한 그래프다. 이 그래프는 포물선을 그리는데 효율이 증가하다가 어느 정도 이상으로 전류를 증가시키면 다시 효율이 떨어지는 곡선을 그린다. 이 그래프는 부하가 소모하는 전류가 평균은 같더라도 전력 소모의 형태가 다르다면 효율이 다를 수 있다는 것을 보여준다. 이 실험 결과는 여러 가지 저전력 태스크 스케줄링 방법에 응용할 수 있는데, 본 논문에서는 동작 주파수를 바꿀 수 있는 디바이스를 실시간 시스템에서 수행할 때 DC-DC 변환기의 효율을 고려해 디바이스의 동작 주파수를 결정하는 방법에 대해 기술한다.

우선, 문제를 간단하게 하기 위해 본 논문에서 사용한 하드 디스크처럼 디바이스의 공급 전압은 고정이고 동작 주파수만 바꿀 수 있으며, 동적 전력 관리(Dynamic Power Management)기능을 지원하는 디바이스로서 두 가지 동작 모드, 즉 정상 모드(normal mode)와 휴지 모드(idle mode)를 지원하고, 현재 하나의 태스크만 수행되는 부하라고 가정했다. 한 주기 T 동안 소모되는 에너지  $E_T$ 는 다음 수식에 의해 구할 수 있다.

$$E_T = f_T CV^2 + P_{Normal}^{leak} T \tag{8}$$

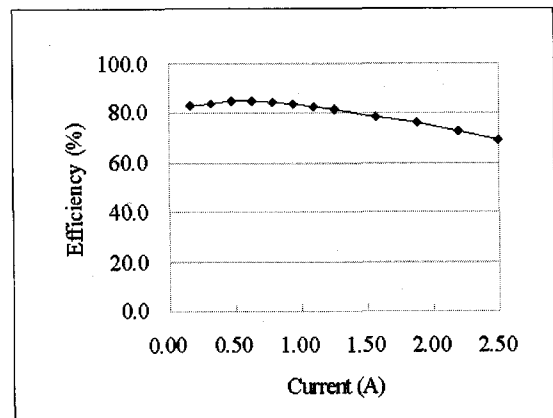


그림 13. DC-DC 변환기의 DC 효율

Fig. 13. DC efficiency of DC-DC converter.

여기서  $f_T$ 는 휴지 시간(idle time)없이 한 주기 동안 정상 모드에서 태스크를 수행할 때의 주파수다. C는 동적 전력 소모를 표현하기 위한 커패시턴스이며 V는 공급전압이다.  $P^{leak}$ 는 누설 전류에 의한 전력 소모인데, 저전력 동작 모드일수록 이 값의 크기는 적어진다.  $f_T CV^2$ 는 동적 전력 소모이며,  $P_{normal}^{leak}$ 는 정적 전력 소모다. 동작 주파수가 변경 가능하고 동적 전력 관리 기능이 지원된다면 이 수식은 다음과 같이 표현될 수 있다.

$$E_T = f_T CV^2 + P_{normal}^{leak} \frac{T}{\alpha} + P_{idle}^{leak} (T - \frac{T}{\alpha} - T_{MC}) + E_{OVERHEAD} \quad (9)$$

여기서  $E_{OVERHEAD}$ 는 그림 6에 표시된 것처럼 모드 전환(active-to-standby)시 소모되는 에너지이며,  $\alpha$ 는 동작 주파수가  $f_T$ 의 몇 배로 변했는지를 나타낸다.  $T_{MC}$ 는 동작 모드를 바꿀 때 드는 시간이다. 동적 전력 소모인  $f_T CV^2$ 이 주파수에 무관하기 때문에, 에너지 이득은 단지 동작 모드를 바꿈으로써 얻게 되고,  $\alpha$ 가 1에 가까울 때는  $E_{OVERHEAD}$  때문에 한 주기 동안의 에너지 소모가 오히려 증가하지만, 주파수가 수식 (10)을 만족하면, 주파수 변경에 의해 에너지 이득을 얻을 수 있으며, 가능한 한 최대 주파수  $f_{MAX}$ 로 디바이스를 동작 시키는 것이 전력 이득을 최대로 하는 방법이 된다.

$$P_{normal}^{leak} \frac{T}{\alpha} + P_{idle}^{leak} (T - \frac{T}{\alpha} - T_{MC}) + E_{OVERHEAD} < P_{normal}^{leak} T \quad (10)$$

식 (9)는 전류의 크기에 상관없이 전원 공급 회로의 효율이 100%라고 가정했기 때문에, 실제 시스템의 전원 공급 회로 효율  $\eta$ 을 고려하면 이 식은 식 (11)과 같이 수정되어야 한다.

$$E_T = (f_T CV^2 + P_{normal}^{leak} \frac{T}{\alpha}) \frac{1}{\eta_{\alpha \times f_T}} + P_{idle}^{leak} (T - \frac{T}{\alpha} - T_{MC}) \frac{1}{\eta_{idle}} + E_{OVERHEAD} \frac{1}{\eta_{OVERHEAD}} \quad (11)$$

동작 주파수  $\alpha \times f_T$ 는 변수  $\alpha$ 에 결정되고, 동적 전류는 동작 주파수에 의해 결정되고, 정상모드에서의 효율  $1/\eta_{\alpha \times f_T}$ 은 동적 전류의 크기에 따라 달라진다. 따

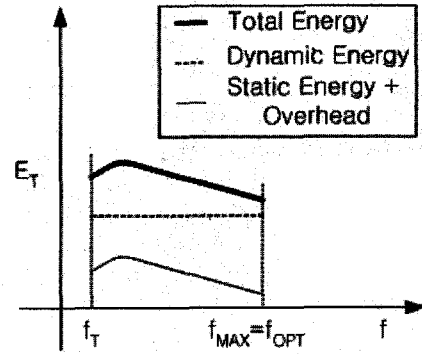


그림 14. DC-DC 변환기의 효율을 고려하지 않을 때 한 주기 동안 소모되는 에너지

Fig. 14. Energy consumption for a period without considering the efficiency of DC-DC converter.

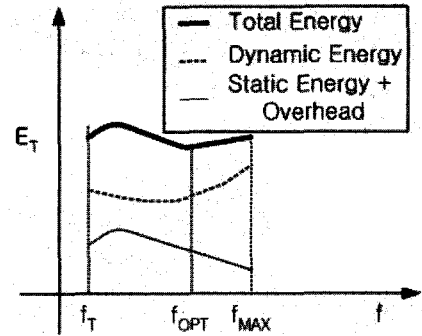


그림 15. DC-DC 변환기의 효율을 고려할 때 한 주기 동안 소모되는 에너지

Fig. 15. Energy consumption for a period with considering the efficiency of DC-DC converter.

라서 식 (11)은 식 (9)와 달리 동적 전력 소모량이 주파수에 따라 변하게 되며, 최대의 에너지 이득을 위해 최대 주파수  $f_{MAX}$  아닌 DC-DC 변환기의 효율을 고려한 최적의 주파수를 선택할 필요가 있다. 그림 14와 ?는 한주기 동안의 에너지를 주파수에 의한 동적 전력 소모와 그 외의 전력 소모로 나타낸 것이고, 각각 100%라고 가정했을 때와 실제 효율을 고려했을 때의 에너지 소모를 나타낸다.

그림 16은 평균 전력 소모는 같지만 동작 주파수의 차이에 의해 전력 소모 형태가 다를 때 DC-DC 변환기의 효율을 실험한 결과를 보여준다. 하나는 부하 에뮬레이터를 이용해 항상 일정한 전력 소모를 하는 작업부하를 발생시켰고, 즉  $f_T$ 로 동작 시킨 것이고, 다른 하

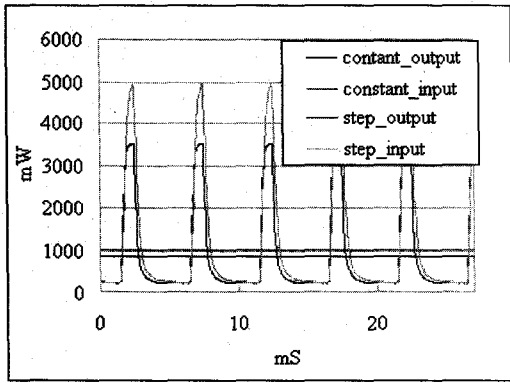


그림 16. 작업 패턴에 따른 효율  
Fig. 16. Efficiency according to the workload pattern.

나는 첫 번째 것과 평균은 같지만 계단 함수 형태로 전력 소모를 하는 작업 부하로써  $f_{MAX}$ 에 해당한다. 실험 결과 DC-DC 변환기 출력에서의 전력 소모는 같지만, DC-DC 변환기 입력에서는 계단 함수형태의 부하가 일정하게 전력을 소모하는 부하보다 더 많은 전력 소모를 한다는 것을 알 수 있다. 이것은 DC-DC 변환기의 효율이 일정한 것이 아니라 어느 정도 효율 이상이면 효율이 떨어지게 되는 DC-DC 변환기의 속성 때문이며, 이 실험의 경우에 약 13%의 전력을 더 많이 소모했다.

이 실험 결과는 주파수 변환이 가능한 디바이스의 경우 가능한 한 빨리 일을 수행해서 끝내는 것보다 DC-DC 변환기의 효율을 고려해서 가장 좋은 효율을 가지는 주파수를 선택하는 것이 좋다는 것을 보여주고 있다.

### VI. 결 론

본 논문에서는 다양한 구성의 디지털 시스템 전력 소모 형태를 실제 구현하지 않고도 에뮬레이션할 수 있는 부하 에뮬레이터를 제안하였다. 전원 공급 회로의 전력 소모를 분석하기 위해 시뮬레이터를 사용하지 않고, 능동부하, 메모리 및 FPGA를 이용해서 부하 에뮬레이터 하드웨어를 구현함으로써 요구되는 제작비와 시간이 필요하다는 단점이 있지만, 실제 부하를 개발하여 실험함으로써 드는 시간과 비용을 줄일 수 있는 장점이 있다. 구현한 부하 에뮬레이터는 측정을 통해 얻은 전력 소모 데이터를 실제 부하와 거의 차이가 없이 에뮬레이션해 줄 수 있을 뿐만 아니라, 원하는 대로 여러 가지 파형을 만들어 냈으므로 전원 공급 장치인 배터리와 DC-DC 변환기의 효율 및 수명을 실측에 의해 얻어내고 효과적

인 전원 회로 설계를 위한 자료를 제공할 수 있다. 또한 구현한 시스템은 패턴 인식에 의해 데이터를 압축함으로써 운영체제의 도움 없이 디바이스의 전력 소모 측정만으로 현재 수행되고 있는 매크로 명령이 어떤 것인지 파악하고 저장할 수 있다. 본 논문에서는 부하 에뮬레이터의 응용으로써 동작 주파수를 동적으로 바꿀 수 있는 디바이스를 사용하는 실시간 시스템에서 DC-DC 변환기의 효율을 고려하여 동작 주파수를 결정함으로써 전력 소모를 줄일 수 있는 방법을 제안했고, 부하 에뮬레이터를 이용한 실험을 통해 제안한 방법을 검증하였다.

### 참 고 문 헌

- [1] Chuang Zhang, Dongsheng Ma and Ashok Srivastava, "Low power converter circuits: Integrated adaptive DC/DC conversion with adaptive pulse-train technique for low-ripple fast-response regulation," in Proc. of ACM/IEEE International Symposium on Low Power Electronics and Design (ISPLED04), pp. 257-262, 2004.
- [2] Daler Rakhmatov and Sarma Vrudhula, "Energy Management for Battery-Powered Embedded Systems", ACM Transactions on Embedded Computing Systems, Vol. 2, No. 3, pp. 227-324, August 2003.
- [3] M. Doyle, T.F. Fuller and J.S. Newman, "Modeling of galvanostatic charge and discharge of lithium-ion insertion cells," Journal of Electrochemical Society, vol. 141, no. 1, pp. 982-990, April 1994.
- [4] Pai H. Chou, Chulsung Park, Jae Park, Kien Pham and Jinfeng Liu, "B#: a battery emulator and power profiling instrument," in Proc. of ACM/IEEE International Symposium on Low Power Electronics and Design (ISPLED03), pp. 288-293, 2003.
- [5] Sung Park, Andreas Savvides and Mani Srivastava, "Battery capacity measurement and analysis using lithium coin cell battery," in Proc. of ACM/IEEE International Symposium on Low Power Electronics and Design (ISPLED01), pp. 382-387, 2001.
- [6] John A. McNeil, Melinda Lawler and James Noon, "A 50A, 1us-RISE-TIME, PROGRAMMABLE, ELECTRONIC LOAD INSTRUMENT FOR MEASUREMENT OF MICROPROCESSOR POWER SUPPLY TRANSIENT PERFORMANCE," in Proc.

- of Instrumentation and Measurement Technology Conference, vol. 1, pp. 410-414, 2000.
- [7] Guan-Chyun Hsieh and Jung-Chien Li, "Design and implementation of an AC active load simulator circuit," IEEE Transactions on Aerospace and Electronic Systems, vol. 29, pp. 157-165, 1993.
- [8] V. Tiwari and M. T. Lee, "Power analysis of a 32-bit embedded microcontroller", VLSI Design Journal, vol. 7, no. 3, 1998.
- [9] J. Russel and M. Jacone, "Software Power Estimation and Optimization for High Performance, 32-bit Embedded Processors," in Proc. of International Conference on Computer Design, pp328-333, Oct 1998.
- [10] Naehyuck Chang, Kwanho Kim and Hyun Gyu Lee, "Cycle-accurate energy measurement and characterization: case study of ARM7TDMI," in Proc. of IEEE Transactions on VLSI Systems, Vol. 10, pp. 146-154, April 2002.
- [11] J. Shaffer, J. Hamaker and J. Picone, "The Visualization of Signal Processing Concepts," in Proc. of the IEEE International Conference on Acoustics, Speech and Signal Processing, pp. 1853-1856, Seattle, Washington, USA, May 1998.

---

 저 자 소 개
 

---



김 관 호(정회원)

1998년 서울대학교 컴퓨터공학과 학사 졸업

2000년 서울대학교 컴퓨터공학부 석사 졸업

2001년~2003년 미국 Univ. of Southern California, Research Scholar

2005년 서울대학교 컴퓨터공학부 박사 졸업

2005년~현재 삼성전자 반도체 총괄 System LSI &lt;주관심분야 : Low-power system, Embedded system, Signal processing&gt;



장 래 혁(정회원)

1989년 서울대학교 제어계측 공학과 학사 졸업

1992년 서울대학교 제어계측 공학과 석사 졸업

1996년 서울대학교 제어계측 공학과 박사 졸업

1997년 미국 Univ. of Michigan, Research Fellow

1997년~현재 서울대학교 컴퓨터공학부 부교수 &lt;주관심분야 : Low-power system, Embedded system&gt;